



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년06월23일
(11) 등록번호 10-2409239
(24) 등록일자 2022년06월10일

(51) 국제특허분류(Int. Cl.)
HO1M 10/04 (2015.01)
(52) CPC특허분류
HO1M 10/0413 (2013.01)
HO1M 10/0436 (2013.01)
(21) 출원번호 10-2020-0078288
(22) 출원일자 2020년06월26일
심사청구일자 2020년06월26일
(65) 공개번호 10-2022-0000535
(43) 공개일자 2022년01월04일
(56) 선행기술조사문헌
KR1020100061317 A*
KR1020110037781 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
(주)유로셀
경기도 오산시 가장산업서로 54(가장동)
(72) 발명자
김중학
부산광역시 남구 천제등로38번길 3, 402호 (대연동, 부일전원빌라)
백상현
충청남도 천안시 동남구 양지3길 16 공간아트빌 401호
이보현
인천광역시 서구 청라루비로 68 인천청라한일베라체 462동 402호
(74) 대리인
강형석

전체 청구항 수 : 총 6 항

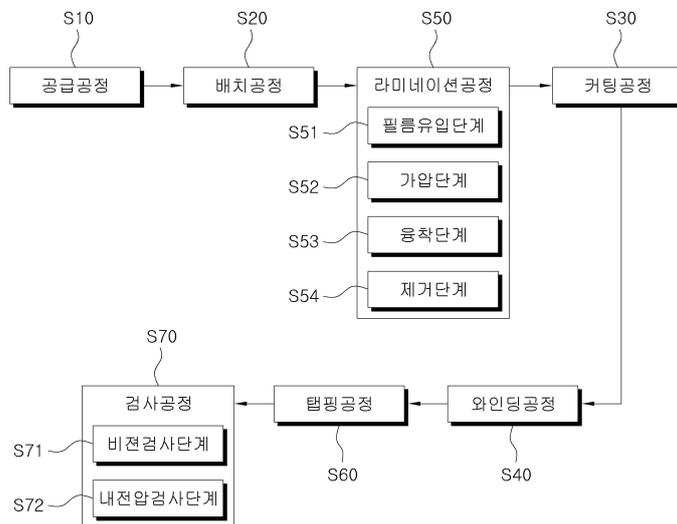
심사관 : 최준영

(54) 발명의 명칭 이차전지용 전극조립체의 제조방법

(57) 요약

본 발명은 이차전지용 전극조립체의 제조방법에 관한 것으로서, 더욱 상세하게는, 이차전지를 권취하는 방식을 통해 음극셀과 양극셀 사이에 분리막이 배치될 수 있는 단순화된 공정을 통해 제작시간을 현저히 단축할 수 있는 이차전지용 전극조립체의 제조방법에 관한 것이다.

대표도



명세서

청구범위

청구항 1

전극셀(11)을 전극(16)이 형성되도록 가공한 음극셀(12) 및 양극셀(13)을 제조하여, 제1분리막(14) 및 제2분리막(15)과 함께 공급하는 공급공정(S10);

상기 공급공정(S10)에서 공급된 상기 제1분리막(14)의 상면 및 하면에 상기 전극셀(11)이 배치되며, 하면의 상기 전극셀(11)의 하면에 제2분리막(15)이 위치하여 셀-모듈(10)을 형성하는 배치공정(S20);

상기 배치공정(S20)에서 형성된 셀-모듈(10)을 일정한 길이로 커팅하는 커팅공정(S30);

상기 커팅공정(S30)에서 커팅된 셀-모듈(10)을 권취하여 셀-스택(20)을 제조하는 와인딩공정(S40);으로 이루어지고,

상기 전극셀(11)은 권취된 양극판(13a)과 음극판(12a)을 가공수단(40)을 통해 각각 절단 및 노칭하여 전극(16)이 형성된 양극셀(13)과 음극셀(12)로 이루어지되,

상기 가공수단(40)은,

상기 전극셀(11)이 유입되는 위치에 각각 형성되어, 상기 배치공정(S20)으로 유입되는 상기 양극판(13a) 및 상기 음극판(12a)의 테두리에 상기 전극(16)이 돌출되도록 노칭하고, 간격에 맞춰 절단하여 상기 양극셀(13) 및 상기 음극셀(12)을 각각 제조하고,

상기 전극(16)은 다수개의 상기 양극셀(13) 및 상기 음극셀(12)의 일측단에서 좌측방향과 우측방향에 인접하여 돌출되도록 교번시켜 형성되고,

상기 셀-모듈(10)의 시작지점(17)에는 상기 제1분리막(14)의 하면에만 상기 전극셀(11)을 배치하여 상면에 내부여백(17a)을 형성하고, 끝지점(19)에는 상기 전극셀(11)을 권취할 수 있는 외부여백(19a)이 형성되고,

상기 와인딩공정(S40)은 상기 셀-모듈(10)의 상기 시작지점(17)에서 상기 내부여백(17a)이 형성된 부분이 중간지점(18)에 위치한 상기 전극셀(11)에 접촉할 수 있는 방향으로 순차적으로 마는 방식을 통해 권취가 이루어지는 것을 특징으로 하는 이차전지용 전극조립체의 제조방법.

청구항 2

제 1항에 있어서,

상기 공급공정(S10)에는,

권취된 상기 제1분리막(14)을 공급하는 제1공급부(30)와,

상기 제1분리막(14)의 상면에 상기 전극셀(11)을 공급하는 제2공급부(31)와,

상기 제1분리막(14)의 하면에 상기 전극셀(11)을 공급하는 제3공급부(32)와,

상기 제1분리막(14)의 하면에서 상기 전극셀(11)의 노출된 일면에 상기 제2분리막(15)을 공급하는 제4공급부(33)로 이루어지는 것을 특징으로 하는 이차전지용 전극조립체의 제조방법.

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

제 1항에 있어서,

상기 배치공정(S20)에서,

상기 셀-모듈(10)은 상기 제1분리막(14)의 상면과 하면에 상기 음극셀(12)과 상기 양극셀(13)이 서로 다른 극을 가지는 한쌍으로 이루어져 연속적으로 배치되고 하면에 상기 제2분리막(15)이 접촉되며,

상기 전극(16)은 한쌍의 상기 음극셀(12) 및 상기 양극판(13a)의 좌/우방향 또는 양측면에 교차되어 돌출되는 것을 특징으로 하는 이차전지용 전극조립체의 제조방법.

청구항 7

제 1항에 있어서,

상기 셀-모듈(10)의 상기 중간지점(18)에서 연속적으로 배치되는 상기 음극셀(12) 및 상기 양극셀(13)은 상기 와인딩공정(S40)에서 권취되어 점차적으로 늘어나는 상기 셀-스택(20)의 두께(T)에 맞춰 연속적으로 배치되는 상기 전극셀(11)의 이격간격(DS)을 조절하는 것을 특징으로 하는 이차전지용 전극조립체의 제조방법.

청구항 8

제 1항에 있어서,

상기 배치공정(S20)에서 제조된 상기 셀-모듈(10)을 가압 및 열융착을 통해 상기 양극셀(13), 상기 음극셀(12), 상기 제1분리막(14) 및 상기 제2분리막(15)을 부착하는 라미네이션공정(S50)이 더 포함되는 것을 특징으로 하는 이차전지용 전극조립체의 제조방법.

청구항 9

제 1항에 있어서,

상기 와인딩공정에서 권취된 상기 셀-스택(20)의 외부면을 탭핑하는 탭핑공정(S60)이 더 포함되는 것을 특징으로 하는 이차전지용 전극조립체의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 이차전지용 전극조립체의 제조방법에 관한 것으로서, 더욱 상세하게는, 이차전지를 권취하는 방식을 통해 음극셀과 양극셀 사이에 분리막이 배치될 수 있는 단순화된 공정을 통해 제작시간을 현저히 단축할 수 있는 이차전지용 전극조립체의 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로 이차전지는 음극 활물질이 코팅된 음극 전극과 양극 활물질이 코팅된 양극 전극을 복수개 제조한다. 그 후, 상기 복수의 음극 전극과 복수의 양극 전극을 세퍼레이터(separator)를 개재하여 적층한 전극조립체를 제조한다. 그 후, 전극조립체를 알루미늄 파우치 내에 내장시킨 후 실링하고, 다시 전극조립체가 내장된 알루미늄 파우치를 케이스 등에 내장한 후, 전해액을 주입하여 최종 밀봉하면 2차 전지의 제조가 완료된다.

[0003] 이러한 이차전지는 휴대형 전화, 텔레비전 카메라, 노트북 컴퓨터, 전기 자동차 커팅공정(S30)예를 들어, 하이브리드 자동차)용 배터리 등의 전원은 소형경량화, 대용량, 대전압의 전원이 요구되고 있다. 이러한 전원으로 예를 들어, 리튬이온 폴리머전지 또는 리튬전지 등의 2차전지가 사용되고 있다.

[0004] 이때, 이차전지의 내부 셀 스택을 제작하는 방식은 여러가지가 있는데, 그 중 Z-스태킹커팅공정(S30)Z-stacking, Z-folding, zigzagfolding 또는 accordion folding이라고도 함)방식으로 분리막이 지그재그로 접힌 형태를 이루며 그 사이에 음극판 및 양극판이 교번되어 삽입된 형태로 적층되도록 한다.

[0005] 이러한 종래기술로 "리튬 2차 전지"가 제시된 바 있다.

[0006] 종래기술은 단일의 격리막; 격리막의 한쪽 면에 서로 소정 간격을 가지도록 접촉되고, 일정한 크기로 절단된 다

수의 양극판; 및 격리막의 다른쪽 면에 양극판과 대응되는 위치에 접촉되고, 일정한 크기로 절단된 다수의 음극판을 구비하고; 양극판 및 음극판이 서로 교호되게 적층될 수 있도록 격리막이 지그재그 형태로 연속적으로 접혀진다.

[0007] 하지만, 종래기술은 정렬 상태와 관련해서는 적절히 우수한 결과를 얻을 수 있으나, 한 층씩 적층이 이루어지기 때문에 하나의 셀 스택을 완성하는데 걸리는 시간이 매우 길어지고, 이에 따라 생산성이 현저히 저하되는 문제점이 있다.

[0008] 또한, 시간을 단축하기 위해 이동속도를 높이면 세퍼레이터가 찢어지거나, 팽팽하게 펼쳐지지 않아 주름에 의해 사행이 발생하여 품질이 저하되는 문제가 있다.

[0009] 마지막으로, 세퍼레이터는 얇은 층으로 이루어져 일정속도 이상 빠르게 이동시킬 수 없어 지그재그방식으로 접치는 Z-폴딩 방식은 적층을 위해 이동하는 시간이 발생하여 적층시간을 단축하는데 구조적으로 한계가 가지는 방식으로 이루어진 문제점이 있다.

선행기술문헌

특허문헌

[0010] (특허문헌 0001) 한국등록특허 제10-0309604호(2001.09.10.)

발명의 내용

해결하려는 과제

[0011] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로서, 본 발명의 목적은, 이차전지의 셀-스택을 권취하는 방법을 통해 전체 공정시간을 현저하게 단축할 수 있는 이차전지용 전극조립체의 제조방법을 제공하는 데 있다.

[0012] 본 발명의 또 다른 목적은, 셀-스택의 제작 시 불필요한 공정을 제외하고, 셀-모듈의 구성에 맞춰 배치할 수 있어 공정을 단순화할 수 있으며, 순차적인 진행을 통해 빠르게 제작이 가능한 이차전지용 전극조립체의 제조방법을 제공하는 데 있다.

[0013] 본 발명의 또 다른 목적은, 셀-모듈을 가압 및 용착을 통해 고정하여, 각 공정을 이동시 배치된 셀-모듈이 이탈되는 것을 방지할 수 있는 이차전지용 전극조립체의 제조방법을 제공하는 데 있다.

[0014] 본 발명의 또 다른 목적은, 이차전지의 규격에 맞춰 셀-모듈을 배치 및 절단하여 용이하게 제작이 가능한 이차전지용 전극조립체의 제조방법을 제공하는 데 있다.

과제의 해결 수단

[0015] 상기한 바와 같은 목적을 달성하기 위한 본 발명은 전극셀을 전극이 형성되도록 가공한 음극셀 및 양극셀을 제조하여, 제1분리막 및 제2분리막과 함께 공급하는 공급공정; 상기 공급공정에서 공급된 상기 분리막의 상면 및 하면에 상기 전극셀이 배치되며, 하면의 상기 전극셀의 외면에 제2분리막이 위치하여 셀-모듈을 형성하는 배치공정; 상기 배치공정에서 형성된 셀-모듈을 일정한 길이로 커팅하는 커팅공정; 상기 커팅공정에서 커팅된 셀-모듈을 권취하여 셀-스택을 제조하는 와인딩공정;으로 이루어지는 것을 특징으로 한다.

[0016] 상기 공급공정에는, 권취된 상기 제1분리막을 공급하는 제1공급부와, 상기 제1분리막의 상면에 상기 전극셀을 공급하는 제2공급부와, 상기 제1분리막의 하면에 상기 전극셀을 공급하는 제3공급부와, 상기 제1분리막의 하면에서 상기 전극셀의 노출된 일면에 상기 제2분리막을 공급하는 제4공급부로 이루어지는 것이 바람직하다.

[0017] 상기 전극셀은 권취된 양극판과 음극판을 가공수단을 통해 각각 절단 및 노칭하여 전극이 형성된 양극셀과 음극셀로 이루어지되, 상기 가공수단은, 상기 전극셀이 유입되는 위치에 각각 형성되어, 상기 배치공정으로 유입되는 상기 양극판 및 상기 음극판의 테두리에 상기 전극이 돌출되도록 노칭하고, 간격에 맞춰 절단하여 상기 양극셀 및 상기 음극셀을 각각 제조하는 것이 바람직하다.

[0018] 상기 전극은 다수개의 상기 양극셀 및 상기 음극셀의 일측단에서 좌측방향과 우측방향에 인접하여 돌출되도록

교번시켜 형성되는 것이 바람직하다.

- [0019] 상기 전극은 상기 양극셀의 일측단 또는 타측단 중 어느 하나의 면에 형성되며, 상기 음극셀은 상기 양극셀의 반대쪽 면에 형성되는 것이 바람직하다.
- [0020] 상기 배치공정에서, 상기 셀-모듈은 상기 제1분리막의 상면과 하면에 상기 음극셀과 상기 양극셀이 서로 다른 극을 가지는 한쌍으로 이루어져 연속적으로 배치되고 하면에 상기 제2분리막이 접촉되며, 상기 전극은 한쌍의 상기 음극셀 및 상기 양극판의 좌/우방향 또는 양측면에 교차되어 돌출되는 것이 바람직하다.
- [0021] 상기 셀-모듈의 시작지점에는 상기 제1분리막의 하면에만 상기 전극셀을 배치하여 상면에 내부여백을 형성하고, 끝지점에는 상기 전극셀을 권취할 수 있는 외부여백이 형성되며, 상기 중간지점에서 연속적으로 배치되는 상기 음극셀 및 상기 양극셀은 상기 와인딩공정에서 권취되어 점차적으로 늘어나는 상기 셀-스택의 두께에 맞춰 연속적으로 배치되는 상기 전극셀의 이격간격을 조절하는 것이 바람직하다.
- [0022] 상기 배치공정에서 제조된 상기 셀-모듈을 가압 및 열융착을 통해 상기 양극셀, 상기 음극셀, 상기 제1분리막 및 상기 제2분리막을 부착하는 라미네이션공정이 더 포함되는 것이 바람직하다.
- [0023] 상기 와인딩공정에서 권취된 상기 셀-스택의 외부면을 탭핑하는 탭핑공정이 더 포함되는 것이 바람직하다.

발명의 효과

- [0024] 본 발명에 따른 이차전지용 전극조립체의 제조방법에 따르면, 이차전지의 셀-스택을 권취하는 방법을 통해 이차전지의 제작하는 전체 공정시간을 현저하게 단축할 수 있는 효과가 있다.
- [0025] 본 발명에 따르면, 전극셀을 제1분리막 및 제2분리막에 배치하여 셀-스택의 구성에 맞춰 용이하게 배치할 수 있어 불필요한 공정을 제외하여 공정을 단순화할 수 있으며, 순차적으로 신속하게 진행할 수 있는 장점이 있다.
- [0026] 본 발명에 따르면, 제1분리막의 상면 및 하면에 전극셀을 배치함에 따라, 다수개의 전극셀을 짧은 길이를 가지는 제1분리막에 배치할 수 있어 권취시간을 단축할 수 있는 이점이 있다.
- [0027] 본 발명에 따르면, 제1분리막 및 제2분리막에 배치된 전극셀은 가압 및 융착을 통해 고정하여, 각 공정의 이동시 상호 이탈되는 것을 방지하여, 셀-모듈이 각 공정을 원활하게 이동하며, 불량을 방지할 수 있는 효과가 있다.
- [0028] 본 발명에 따르면, 가공수단을 통해 전극의 방향 및 전극셀의 크기를 조절하여 이차전지의 규격에 맞춰 용이하게 제작할 수 있는 장점이 있다.
- [0029] 본 발명에 따르면, 셀-모듈 및 셀-스택을 검사하여 불량상태를 판단한 후 별도로 분리배출하여 완성도를 향상시킨 이차전지용 전극조립체의 제조방법을 제공하는 데 있다.

도면의 간단한 설명

- [0030] 도 1은 본 발명에 따른 이차전지용 전극조립체의 제조방법을 도시한 블록도,
- 도 2는 본 발명에 따른 이차전지용 전극조립체의 제조방법을 도시한 개략도,
- 도 3은 본 발명에 따른 셀-스택을 도시한 단면도,
- 도 4는 본 발명에 따른 양극셀 및 음극셀의 가공을 도시한 개념도,
- 도 5는 본 발명에 따른 일례의 양극셀 및 음극셀의 배치상태를 도시한 개념도,
- 도 6은 본 발명에 따른 또 다른 일례의 양극셀 및 음극셀의 배치상태를 도시한 개념도,
- 도 7은 본 발명에 따른 제어상태를 도시한 블록도 이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 이하에서는 본 발명에 따른 이차전지용 전극조립체의 제조방법에 관하여 첨부된 도면과 함께 더불어 상세히 설명하기로 한다.
- [0032] 도 1은 본 발명에 따른 이차전지용 전극조립체의 제조방법을 도시한 블록도이며, 도 2는 본 발명에 따른 이차전지용 전극조립체의 제조방법을 도시한 개략도이고, 도 3은 본 발명에 따른 셀-스택을 도시한 단면도이며, 도 4

는 본 발명에 따른 양극셀 및 음극셀의 가공을 도시한 개념도 이고, 도 5는 본 발명에 따른 일례의 양극셀 및 음극셀의 배치상태를 도시한 개념도 이며, 도 6은 본 발명에 따른 또 다른 일례의 양극셀 및 음극셀의 배치상태를 도시한 개념도 이고, 도 7은 본 발명에 따른 제어상태를 도시한 블록도이다.

- [0033] 도 1 내지도 7에 도시된 바와 같이 본 발명은 이차전지용 전극조립체의 제조방법에 관한 것으로서, 더욱 상세하게는, 이차전지를 권취하는 방식을 통해 음극셀과 양극셀 사이에 분리막이 배치될 수 있는 단순화된 공정을 통해 제작시간을 현저히 단축할 수 있는 이차전지용 전극조립체의 제조방법에 관한 것이다.
- [0034] 이를 위해 본 발명은, 양극셀과 음극셀로 이루어진 전극셀을 분리막에 배치한 후 권취하는 방식을 적용하여 신속하게 셀-스택을 제조할 수 있도록, 공급공정(S10), 배치공정(S20), 커팅공정(S30) 및 와인딩공정(S40)으로 이루어진다.
- [0035] 상기 공급공정(S10)은 전극셀(11)을 전극(16)이 형성되도록 가공한 음극셀(12) 및 양극셀(13)을 제조하여, 제1분리막(14) 및 제2분리막(15)과 함께 공급한다.
- [0036] 상기 배치공정(S20)은 상기 공급공정(S10)에서 공급된 상기 분리막의 상면 및 하면에 상기 전극셀(11)이 배치되며, 하면의 상기 전극셀(11)의 외면에 제2분리막(15)이 위치하여 셀-모듈(10)을 형성한다.
- [0037] 상기 커팅공정(S30)은 상기 배치공정(S20)에서 형성된 셀-모듈(10)을 일정한 길이로 커팅한다.
- [0038] 상기 와인딩공정(S40)은 상기 커팅공정(S30)에서 절단된 셀-모듈(10)을 권취하여 셀-스택(20)을 제조한다.
- [0039] 아울러, 상기 전극셀(11)은 극을 형성하는 상기 음극셀(12)과 상기 양극셀(13)로 이루어진다.
- [0040] 이와 같이 상기 양극셀(13) 및 상기 음극셀(12)은 상기 제1분리막(14) 및 상기 제2분리막(15)에 배치하여 제작된 셀-모듈(10)을 권취하여 셀-스택(20)을 제조한다.
- [0041] 이를 통해 길이방향으로 배치된 셀-모듈(10)을 마는 방식을 통해 신속하게 권취하여 셀-스택(20)을 빠르게 제작할 수 있다.
- [0043] 이를 위해 각 공정에 대하여 자세히 설명하면 다음과 같이 이루어진다.
- [0044] 먼저, 상기 공급공정(S10)은 전극셀(11), 제1분리막(14) 및 제2분리막(15)을 상기 배치공정(S20)으로 공급한다.
- [0045] 이러한 상기 공급공정(S10)은, 제1공급부(30), 제2공급부(31), 제3공급부(32) 및 제4공급부(33)로 구성된다.
- [0046] 상기 제1공급부(30)는 권취된 상기 제1분리막(14)을 공급한다.
- [0047] 상기 제2공급부(31)는 상기 제1분리막(14)의 상면에 상기 전극셀(11)을 공급한다.
- [0048] 상기 제3공급부(32)는 상기 제1분리막(14)의 하면에 상기 전극셀(11)을 공급한다.
- [0049] 상기 제4공급부(33)는 상기 제1분리막(14)의 하면에서 상기 전극셀(11)의 노출된 일면에 상기 제2분리막(15)을 공급한다.
- [0050] 따라서, 상기 제1분리막(14)의 양측에 전극셀(11)이 배치되며, 상기 제1분리막(14)의 하면에 위치한 상기 전극셀(11)의 외면에 상기 제2분리막(15)이 위치한다.
- [0051] 즉, 상기 제2분리막(15), 상기 전극셀(11), 상기 제1분리막(14), 상기 전극셀(11)의 위치하도록 다층으로 적층이 이루어진다.
- [0052] 이때, 상기 전극셀(11)은 권취된 양극판(13a)과 음극판(12a)을 가공수단(40)을 통해 각각 절단 및 노칭하여 전극(16)이 형성된 양극셀(13)과 음극셀(12)로 이루어진다.
- [0053] 이를 통해 상기 제1분리막(14)의 상면에 양극셀(13) 또는 음극셀(12) 중 어느 하나의 극을 가지는 셀이 배치되면, 상기 제1분리막(14)의 하면에는 상면에 배치된 상기 양극셀(13) 또는 음극셀(12)과 반대되는 극이 배치되는 것이 바람직하다.
- [0054] 그리고 상기 가공수단(40)은 상기 전극셀(11)이 유입되는 위치에 각각 형성되어, 상기 배치공정(S20)으로 유입되는 상기 양극판(13a) 및 상기 음극판(12a)의 테두리에 상기 전극(16)이 돌출되도록 노칭하고, 간격에 맞춰 절단하여 상기 양극셀(13) 및 상기 음극셀(12)을 각각 제조한다.
- [0055] 따라서 상기 가공수단(40)은 권취된 상태에서 판 형태로 이동하는 상기 전극판(11a)의 테두리를 노칭하여 상기

전극(16)이 돌출되며, 일정한 간격으로 절단하여 전극셀(11)을 가공한다.

- [0056] 이때, 상기 전극판(11a)은 상기 음극판(12a)과 상기 양극판(13a)이 각각 배치되며, 각각 배치된 상기 음극판(12a)과 상기 양극판(13a)에 맞춰 2개의 상기 가공수단(40)이 개별적으로 설치된다.
- [0057] 이를 통해 상기 양극판(13a)과 상기 음극판(12a)은 상기 가공수단(40)을 통해 상기 음극셀(12) 및 상기 양극셀(13)을 가공한다.
- [0058] 여기서 상기 전극셀(11)에 형성된 전극(16)의 일례로, 도 4의 (a)에 도시된 바와 같이 상기 전극(16)은 다수개의 상기 양극셀(13) 및 상기 음극셀(12)의 일측단에서 좌측방향과 우측방향에 인접하여 돌출되도록 교번시켜 형성된다.
- [0059] 즉, 상기 제1분리막(14)에 배치된 양극판(13a) 및 상기 음극판(12a)에 연속적으로 배치되며, 처음 배치된 상기 양극판(13a)에 상기 전극(16)이 좌측방향에 위치하면, 다음 위치하는 상기 양극판(13a)에 상기 전극(16)은 우측방향에 위치한다.
- [0060] 이와 같이 좌측 및 우측방향에 교번되도록 연속적으로 배치가 이루어진다.
- [0061] 그리고 상기 음극판(12a)의 전극(16)은 상기 양극판(13a)이 배치된 상기 제1분리막(14)의 반대면에 배치되며 상기 양극판(13a)의 좌측방향에 상기 전극(16)이 위치할 때, 상기 음극판(12a)은 우측방향에 상기 전극(16)이 배치된다.
- [0062] 또한, 처음 배치된 상기 음극판(12a)에 상기 전극(16)이 우측방향에 위치하면, 다음에 위치하는 상기 음극판(12a)의 상기 전극(16)은 좌측방향에 위치한다.
- [0063] 이와 같이 상기 전극(16)은 연속적으로 배치되는 상기 전극판(11a) 및 상기 음극판(12a)의 좌측방향 및 우측방향 교번되어 이루어진다.
- [0064] 또한, 상기 제1분리막(14)의 양면에 위치한 상기 음극판(12a)과 상기 전극판(11a)의 상기 전극(16)이 양측에 각각 위치한다.
- [0065] 이를 통해 상기 셀-스택(20)을 권취시 상기 전극(16)은 상기 음극셀(12) 및 상기 양극셀(13)에 따라 일측단에서 좌측 및 우측으로 정렬된다.
- [0067] 그리고 상기 전극셀(11)에 형성된 상기 전극(16)의 또 다른 일례로, 도 4의 (b)에 도시된 바와 같이 상기 전극(16)은 상기 양극셀(13)의 일측단 또는 타측단 중 어느 하나의 면에 형성되며, 상기 음극셀(12)은 상기 양극셀(13)의 반대쪽 면에 형성된다.
- [0068] 따라서 상기 제1분리막(14)의 일면에 배치된 상기 음극판(12a)에 일측단에 상기 전극(16)이 형성되면, 타면에 배치된 상기 양극판(13a)은 타측단에 상기 전극(16)이 형성된다.
- [0069] 즉, 상기 전극(16)은 상기 제1분리막(14)의 양측 테두리를 향해 돌출되며, 상기 음극판(12a)은 일측단에서 돌출되고, 상기 양극판(13a)은 타측면에서 돌출된다.
- [0070] 이를 통해 상기 셀-모듈(10)을 권취 시, 상기 음극셀(12) 및 상기 양극셀(13)에 따라 상기 전극(16)은 일측면과 타측면의 양측방향으로 노출된다.
- [0072] 다음으로 상기 배치공정(S20)은 상기 전극셀(11)과 상기 제1분리막(14) 및 상기 제2분리막(15)을 배치한다.
- [0073] 따라서 상기 셀-모듈(10)은 상기 제1분리막(14)의 상면과 하면에 상기 음극셀(12)과 상기 양극셀(13)이 서로 다른 극을 가지는 한쌍으로 이루어져 연속적으로 배치되고 하면에 상기 제2분리막(15)이 접촉되며, 상기 전극(16)은 한쌍의 상기 음극셀(12) 및 상기 양극판(13a)의 좌/우방향 또는 양측면에 교차되어 돌출된다.
- [0074] 즉, 상기 제2분리막(15), 상기 양극셀(13), 제1분리막(14), 상기 음극셀(12) 또는 상기 제2분리막(15), 상기 음극셀(12) 상기 제1분리막(14), 상기 양극셀(13)이 다층구조로 적층되어 상기 셀-모듈(10)을 구성한다.
- [0075] 이때, 상기 전극(16)은 한쌍의 상기 음극셀(12)과 상기 양극셀(13)에서 상기 전극(16)의 일례 및 또 다른 일례에 따라 좌/우측 방향으로 배치되거나, 양측면에 교차되어 돌출된다.
- [0077] 그리고 상기 셀-모듈(10)은 상기 와인딩공정(S40)에서 권취하여 상기 셀-스택(20)을 제작시 상기 전극셀(11)이 접촉되지 않도록 상기 제1분리막(14) 및 상기 제2분리막(15)이 배치된다.

- [0078] 따라서 상기 셀-모듈(10)의 시작지점(17)에는 상기 제1분리막(14)의 하면에만 상기 전극셀(11)을 배치하여 상면에 내부여백(17a)을 형성하고, 끝지점(19)에는 상기 전극셀(11)을 권취할 수 있는 외부여백(19a)이 형성된다.
- [0079] 이와 같이 상기 셀-모듈(10)의 시작지점(17)은 상면에 내부여백(17a)을 형성하여 상기 셀-모듈(10)의 권취시, 상기 중간지점(18)의 처음에 위치한 상기 전극셀(11)의 상면에 밀착되어 상기 양극셀(13) 및 상기 음극셀(12)이 접촉되는 것을 방지한다.
- [0080] 그리고 상기 끝지점(19)은 상기 전극셀(11)이 배치되지 않은 상태로 일정길이 노출된 상기 외부여백(19a)을 형성하여 마지막 지점에서 상기 셀-스택(20)을 감싸 용이하게 권취가 가능하다.
- [0081] 또한, 상기 중간지점(18)에서 연속적으로 배치되는 상기 음극셀(12) 및 상기 양극셀(13)은 상기 와인딩공정(S40)에서 권취되어 점차적으로 늘어나는 상기 셀-스택(20)의 두께(T)에 맞춰 연속적으로 배치되는 상기 전극셀(11)의 이격간격(DS)을 조절한다.
- [0082] 이를 통해 상기 셀-스택(20)을 마는 방식을 이용한 권취시 서서히 두꺼워 지는 두께(T)에 맞춰 상기 전극셀(11)과 상기 전극셀(11)의 간격을 조절하여 용이하게 권취될 수 있도록 이루어진다.
- [0084] 다음으로 상기 커팅공정(S30)은 상기 셀-모듈(10)을 길이에 맞춰 절단한다.
- [0085] 이때, 커팅공정(S30)은 상기 셀-모듈(10)의 끝지점(19)에 외부여백(19a)을 형성되도록 상기 제1분리막(14) 및 상기 제2분리막(15)을 커팅한다.
- [0086] 아울러, 상기 커팅공정(S30)은 상기 공급공정(S10) 및 상기 커팅공정(S30)을 통해 상기 전극셀(11)이 배치된 설정 길이에 맞춰 상기 셀-모듈(10)을 절단하는 것이 바람직하다.
- [0087] 따라서 상기 셀-모듈(10)을 길이에 맞춰 커팅할 수 있도록 다양한 방법을 통해 커팅이 가능하다.
- [0089] 다음으로 와인딩공정(S40)은 커팅된 상기 셀-모듈(10)을 권취하여 상기 셀-스택(20)을 제작한다.
- [0090] 이때, 상기 와인딩공정(S40)은 상기 셀-모듈(10)의 시작지점(17)에서 내부여백(17a)이 형성된 부분이 상기 중간지점(18)에 위치한 상기 전극셀(11)에 접촉할 수 있는 방향으로 순차적으로 마는 방식을 통해 권취가 이루어진다.
- [0091] 따라서 다수개의 상기 전극셀(11)은 상기 제1분리막(14) 및 상기 제2분리막(15)에 의해 상호 접촉되는 것을 방지한다.
- [0092] 이를 통해 상기 셀-모듈(10)은 마는 방식을 통해 신속하게 셀-스택(20)을 제작할 수 있다.
- [0094] 그리고 상기 배치공정(S20)과 상기 커팅공정(S30) 사이에 상기 배치공정(S20)에서 제조된 상기 셀-모듈(10)을 가압 및 열융착을 통해 상기 양극셀(13), 상기 음극셀(12), 상기 제1분리막(14) 및 상기 제2분리막(15)을 부착하는 라미네이션공정(S50)이 더 포함된다.
- [0095] 이러한 상기 라미네이션공정(S50)은 필름유입단계(S51), 가압단계(S52), 융착단계(S53) 및 제거단계(S54)로 이루어진다.
- [0096] 상기 필름유입단계(S51)는 상기 셀-모듈(10)의 상단과 하단에 상기 코팅필름을 공급한다.
- [0097] 따라서 상기 코팅필름은 상기 셀-모듈(10)의 상단과 하단에 권취된 상태로 배치되며, 유입되는 상기 셀-모듈(10)에 공급한다.
- [0098] 이를 통해 상기 셀-모듈(10)은 상기 코팅필름에 의해 보호되어 후술되는 가압단계(S52) 및 융착단계(S53)에서 셀-모듈(10)이 손상되는 것을 방지한다.
- [0099] 상기 가압단계(S52)는 상기 필름유입단계(S51)에서 상기 코팅필름이 배치된 셀-모듈(10)을 가압하여 상기 코팅필름, 상기 양극셀(13), 상기 음극셀(12) 상기 제1분리막(14) 및 상기 제2분리막(15)을 밀착한다.
- [0100] 이를 통해 상기 양극셀(13), 상기 음극셀(12), 상기 제1분리막(14) 및 상기 제2분리막(15) 사이의 기포를 배출하고 배치된 위치에 고정시킨다.
- [0101] 상기 융착단계(S53)는 상기 가압단계(S52)에서 상기 코팅필름이 가압된 상기 셀-모듈(10)을 히팅하여 상기 양극셀(13), 상기 음극셀(12), 상기 제1분리막(14) 및 상기 제2분리막(15)을 열융착한다.
- [0102] 따라서 상기 융착단계(S53)는 히팅을 통해 셀-모듈(10)을 열융착시켜 상기 커팅공정(S30) 및 상기 와인딩공정

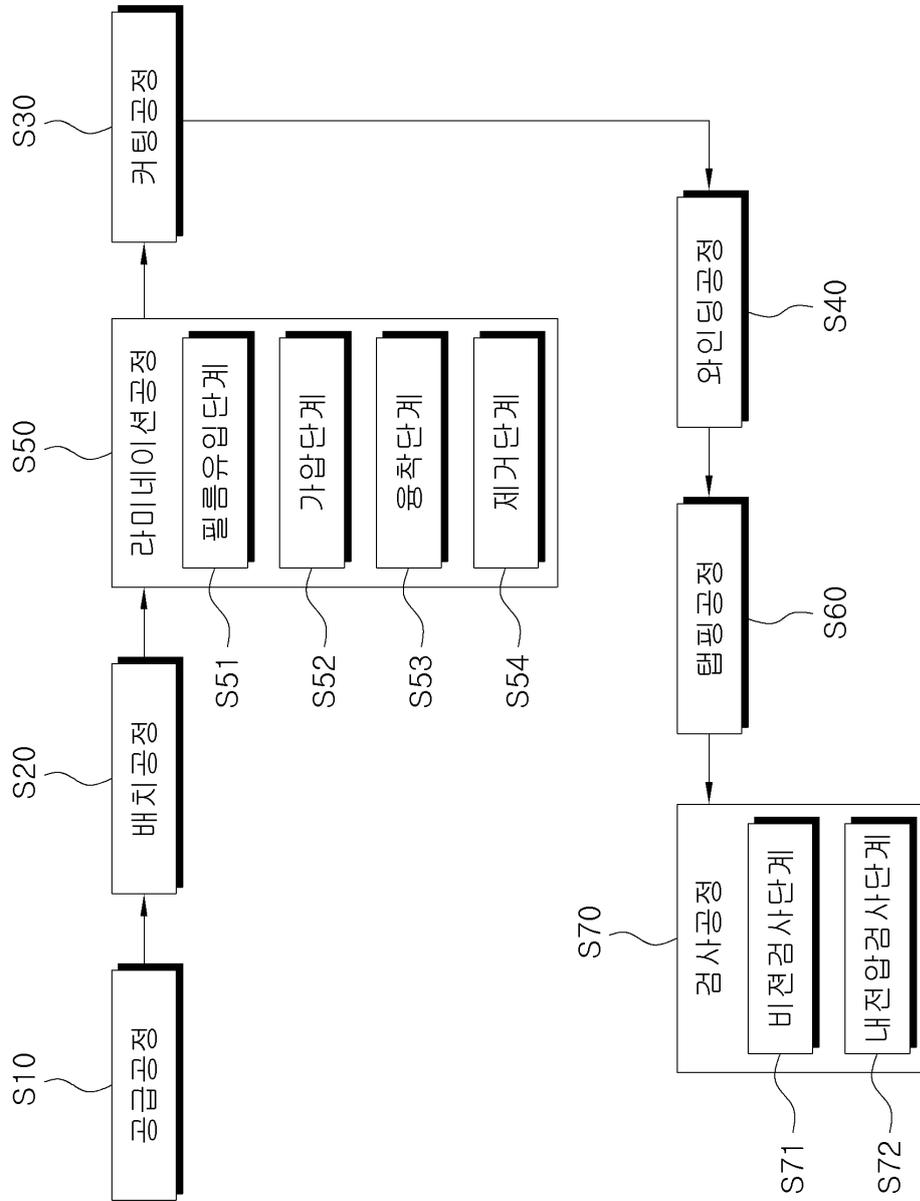
(S40)으로 이동 및 작업시 상기 양극셀(13), 상기 음극셀(12), 상기 제1분리막(14) 및 상기 제2분리막(15)이 배치된 위치에서 이탈되는 것을 방지한다.

- [0103] 상기 제거단계(S54)는 상기 용착단계(S53)에서 상기 셀-모듈(10)을 보호하기 위해 부착된 상기 코팅필름을 제거한다.
- [0104] 이를 통해 상기 셀-모듈(10)에 코팅된 상기 코팅필름에 의해 상기 용착단계(S53)에서 상기 셀-모듈(10)을 가압 및 용착 시 손상이 발생하지 않도록 보호하며, 고정할 수 있다.
- [0105] 이와 같이 상기 배치단계에서 배치된 상기 셀-모듈(10)을 이동 및 작업이 상호 이탈되는 것을 방지하며, 특정위치에 고정이 가능하여 정교한 배치가 가능하다.
- [0107] 그리고 상기 와인딩공정(S40)에서 권취된 상기 셀-스택(20)의 외부면을 탭핑하는 탭핑공정(S60)이 더 포함된다.
- [0108] 이러한 상기 탭핑공정(S60)은 상기 셀-스택(20)을 권취된 상태에서 상기 제1분리막(14) 및 상기 제2분리막(15)의 상기 외부여백(19a)의 끝단을 테이핑하여 마감처리가 이루어진다.
- [0109] 따라서, 상기 탭핑공정(S60)을 통해 상기 셀-스택(20)의 풀리는 것을 방지한다.
- [0111] 그리고 상기 셀-모듈(10) 및 상기 셀-스택(20)을 검사하는 검사공정(S70)이 포함된다.
- [0112] 이러한 상기 검사공정(S70)은 비전검사단계(S71)와 내전압검사단계(72)로 이루어진다.
- [0113] 상기 비전검사단계(S71)는 상기 제1분리막(14) 및 상기 제2분리막(15)에 배치된 상기 양극셀(13)과 상기 음극셀(12)의 형상 및 배치상태를 검출하여 불량률 판단하여 배출한다.
- [0114] 이를 통해, 비전검사단계(S71)를 통해 상기 양극셀(13), 상기 음극셀(12), 상기 제1분리막(14) 및 상기 제2분리막(15)의 형상, 배치, 손상 등을 검사하여 불량률 판단한 후 분리배출한다.
- [0115] 이때, 상기 셀-모듈(10)은 공정상 상기 커팅공정(S30)에서 커팅된 셀-모듈(10)을 검사 후 바로 배출하거나, 상기 와인딩공정(S40)을 통해 셀-스택(20)을 제작 후 배출이 할 수 있으나, 각 공정에 맞춰 설치되는 공간 및 설치비용 등에 따라 원활하게 배출할 수 있는 위치에 설치한다.
- [0116] 상기 내전압검사단계(S72)는 상기 셀-스택(20)의 전력을 공급하여 내전압을 측정하여 불량률 제거한다.
- [0117] 따라서 상기 와인딩공정(S40) 및 탭핑공정(S60)을 통해 완성된 상기 셀-스택(20)의 상기 전극(16)에 전력을 공급하여 불량 및 이상유무를 확인할 후 분리배출이 가능하다.
- [0118] 이를 통해 상기 셀-스택(20)은 각 공정에 의한 불량률 검출하고, 제작된 상기 셀-스택(20)의 성능을 검사하여 불량상태를 판단한 후, 불량 판정을 받은 셀-스택(20)을 별도로 분리배출이 가능하다.
- [0119] 따라서 상기 셀-스택(20)의 불량률 검출 후 분리배출하여, 상기 셀-스택(20)의 안정성 및 신뢰성을 향상시킬 수 있다.
- [0121] 그리고 상기 셀-스택(20)의 제작을 위한 상기 공급공정(S10), 상기 배치공정(S20), 상기 커팅공정(S30) 및 상기 와인딩공정(S40)을 유기적으로 제어하는 제어부(50)가 포함된다.
- [0122] 이러한 상기 공급공정(S10)에서 공급되는 상기 음극셀(12), 상기 양극셀(13)의 상기 전극(16)을 노칭하며, 크기를 균일하게 절단할 수 있도록 상기 제어부(50)에 의해 제어된다.
- [0123] 또한, 상기 음극셀(12), 상기 양극셀(13), 상기 제1분리막(14) 및 상기 제2분리막(15)의 원활하게 공급할 수 있도록 제어한다.
- [0124] 그리고 상기 제어부(50)는 상기 배치공정(S20)은 상기 셀-스택(20) 및 상기 전극셀(11)의 두께(T)에 맞춰 상기 이격간격(DS)을 조절하여 배치하며, 상기 셀-스택(20)에 배치되는 상기 전극판(11a)의 개수를 조절한다.
- [0125] 또한, 상기 커팅공정(S30)에서는 상기 배치공정(S20)에서 배치된 상기 셀-모듈(10)의 길이에 맞춰 내부여백(17a) 및 외부여백(19a)을 가지도록 상기 제어부(50)에 의해 제어되어 커팅이 이루어진다.
- [0126] 그리고 상기 와인딩공정(S40)에서는 유입되는 셀-모듈(10)의 길이에 맞춰 상기 셀-스택(20)을 권취할 수 있도록 제어가 이루어진다.
- [0127] 마지막으로 상기 제어부(50)는 상기 라미네이션공정(S50) 및 상기 검사공정(S70)을 제어하는 것이 바람직하다.

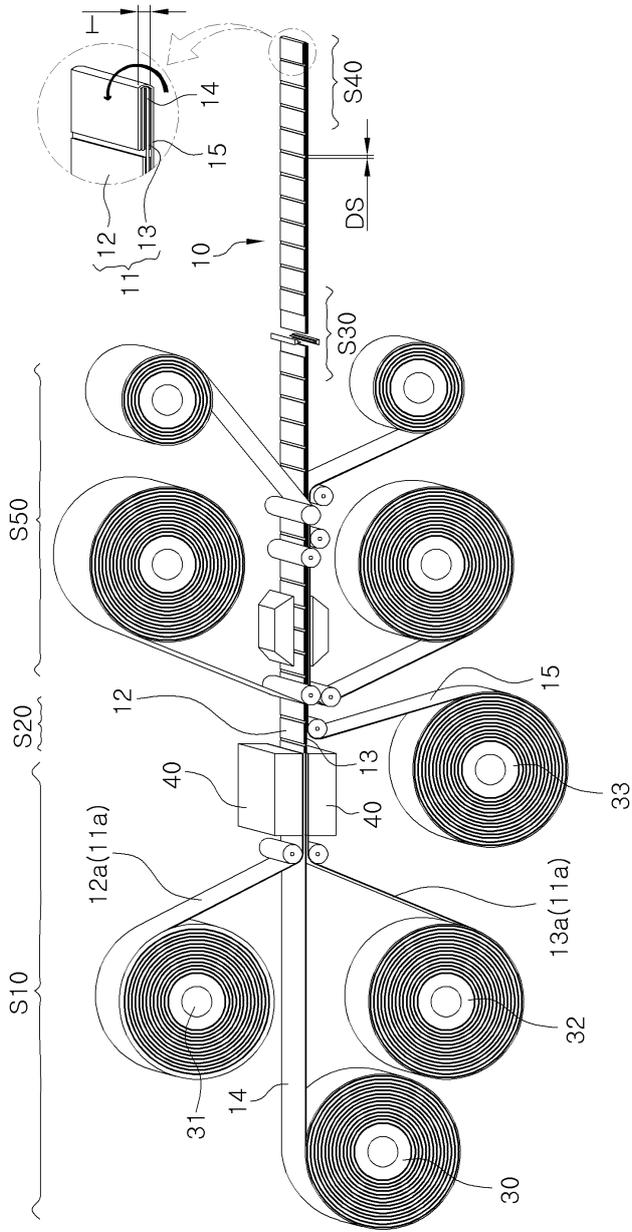
- | | |
|-----------|-----------|
| 12: 음극셀 | 12a: 음극판 |
| 13: 양극셀 | 13a: 양극판 |
| 14: 제1분리막 | 15: 제2분리막 |
| 16: 전극 | 17: 시작지점 |
| 17a: 내부여백 | 18: 중간지점 |
| 19: 끝지점 | 19a: 외부여백 |
- 20: 셀-스택(20)
- 30: 제1공급부 31: 제2공급부 32: 제3공급부
- 33: 제4공급부
- 40: 가공수단
- 50: 제어부
- T: 두께
- DS: 이격간격

도면

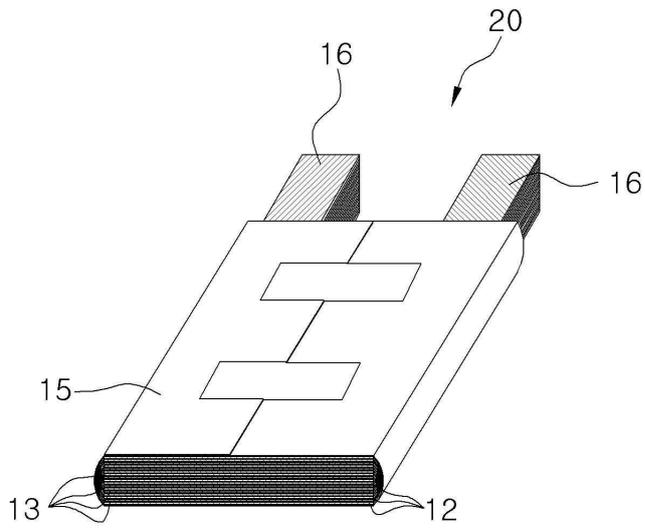
도면1



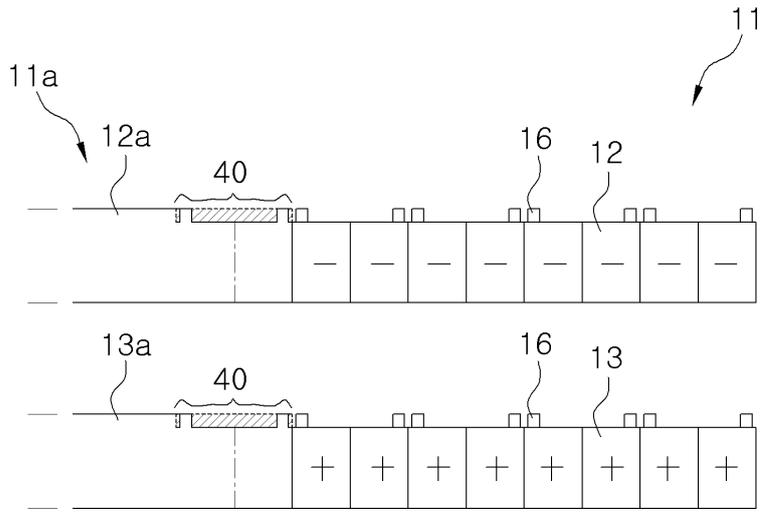
도면2



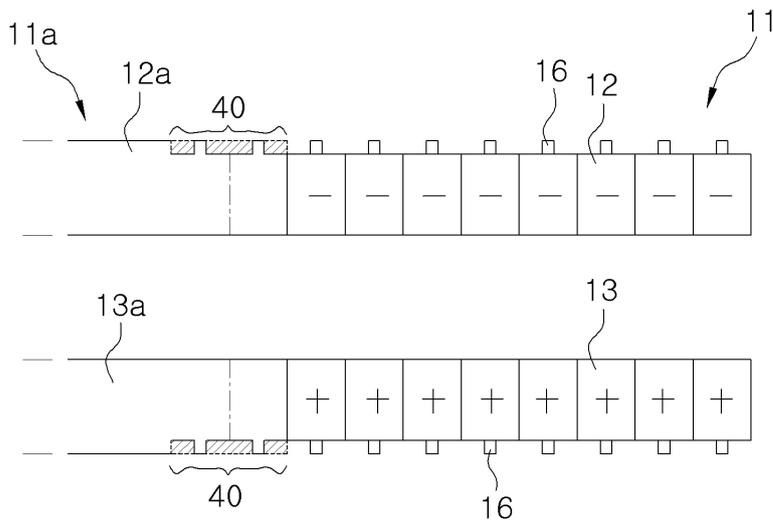
도면3



도면4

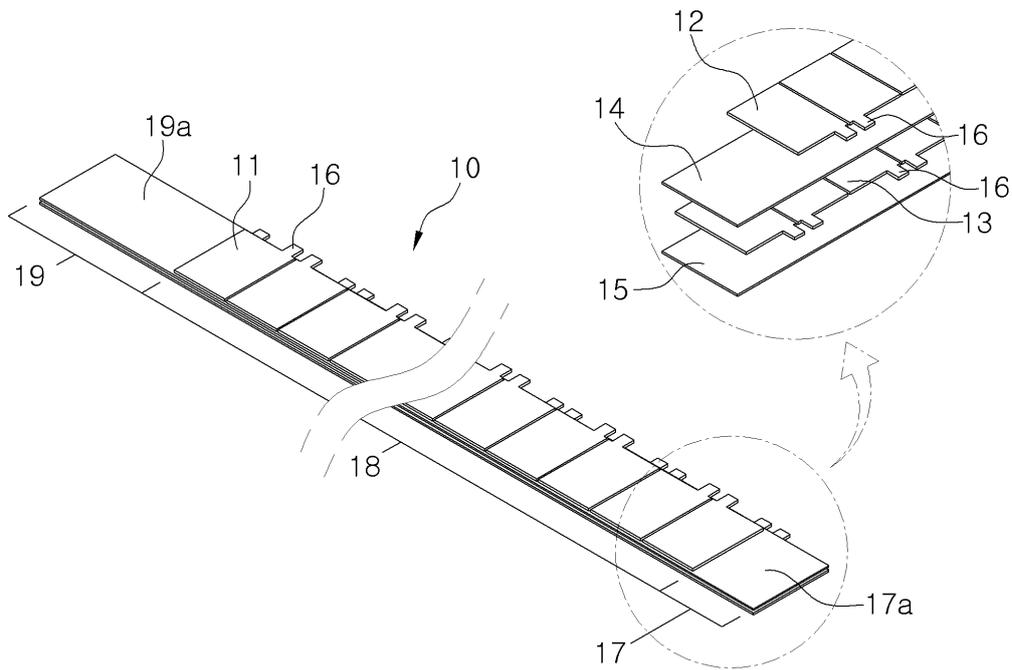


(a)

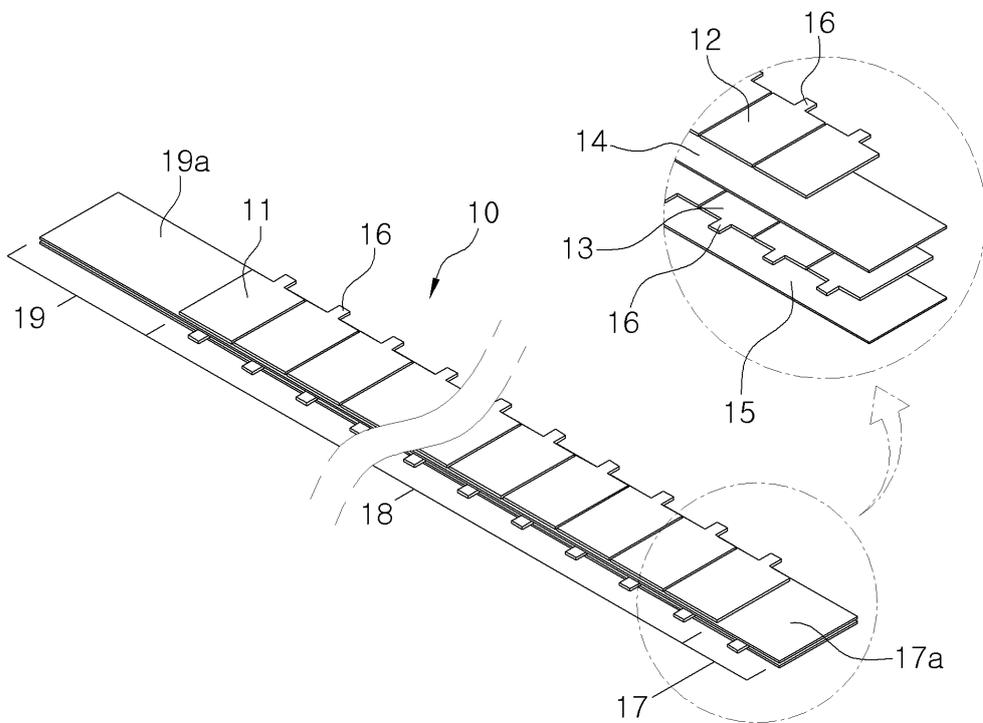


(b)

도면5



도면6



도면7

