



(12)发明专利申请

(10)申请公布号 CN 108717954 A

(43)申请公布日 2018. 10. 30

(21)申请号 201810283347.X

(22)申请日 2018.04.02

(71)申请人 华灿光电(浙江)有限公司

地址 322000 浙江省金华市义乌市苏溪镇
苏福路233号

(72)发明人 姚振 从颖 蒋晓旭 胡加辉
李鹏

(74)专利代理机构 北京三高永信知识产权代理
有限责任公司 11138

代理人 徐立

(51) Int. Cl.

H01L 33/02(2010.01)

H01L 33/22(2010.01)

H01L 33/00(2010.01)

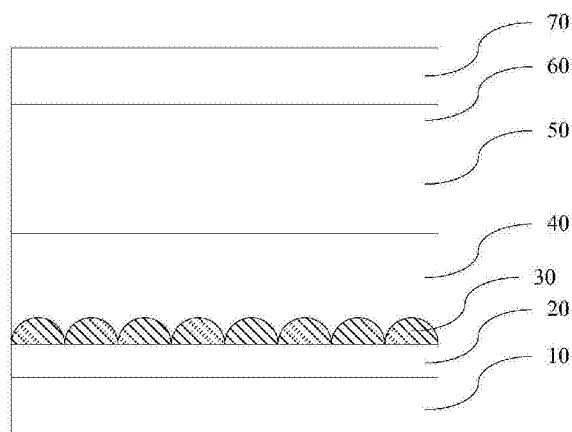
权利要求书1页 说明书6页 附图2页

(54)发明名称

一种发光二极管外延片及其生长方法

(57)摘要

本发明公开了一种发光二极管外延片及其生长方法,属于半导体技术领域。所述发光二极管外延片包括衬底以及依次层叠在所述衬底上的低温缓冲层、三维生长层、二维生长层、N型半导体层、有源层和P型半导体层,所述三维生长层包括依次层叠的复合结构和单层结构,所述复合结构包括依次层叠的多个子层,每个所述子层为掺杂镁的氮化镓层,且所述多个子层中镁的掺杂浓度沿所述复合结构的层叠方向逐层降低,所述单层结构为没有掺杂的氮化镓层。本发明通过在三维生长层的生长初期掺杂镁,有利于晶种的聚集,提高晶种的稳定性,从而提高三维生长层的晶体质量,进而提高后续生长的二维生长层、有源层等的晶体质量,最终提升发光二极管的发光效率。



1. 一种发光二极管外延片,所述发光二极管外延片包括衬底以及依次层叠在所述衬底上的低温缓冲层、三维生长层、二维生长层、N型半导体层、有源层和P型半导体层,其特征在于,所述三维生长层包括依次层叠的复合结构和单层结构,所述复合结构包括依次层叠的多个子层,每个所述子层为掺杂镁的氮化镓层,且所述多个子层中镁的掺杂浓度沿所述复合结构的层叠方向逐层降低,所述单层结构为没有掺杂的氮化镓层。

2. 根据权利要求1所述的发光二极管外延片,其特征在于,所述复合结构的厚度小于或等于所述单层结构的厚度。

3. 根据权利要求2所述的发光二极管外延片,其特征在于,所述多个子层的厚度相等。

4. 根据权利要求1~3任一项所述的发光二极管外延片,其特征在于,相邻两个所述子层中镁的掺杂浓度的差值沿所述复合结构的层叠方向逐层降低。

5. 根据权利要求1~3任一项所述的发光二极管外延片,其特征在于,所述多个子层中镁的掺杂浓度的最大值小于所述P型半导体层中P型掺杂剂的掺杂浓度。

6. 一种发光二极管外延片的生长方法,其特征在于,所述生长方法包括:

提供一衬底;

在所述衬底上依次生长低温缓冲层、三维生长层、二维生长层、N型半导体层、有源层和P型半导体层;

其中,所述三维生长层包括依次层叠的复合结构和单层结构,所述复合结构包括依次层叠的多个子层,每个所述子层为掺杂镁的氮化镓层,且所述多个子层中镁的掺杂浓度沿所述复合结构的层叠方向逐层降低,所述单层结构为没有掺杂的氮化镓层。

7. 根据权利要求6所述的生长方法,其特征在于,所述复合结构的生长温度低于所述单层结构的生长温度。

8. 根据权利要求6或7所述的生长方法,其特征在于,所述复合结构的生长压力与所述单层结构的生长压力相等。

9. 根据权利要求6或7所述的生长方法,其特征在于,所述复合结构的生长速率小于所述单层结构的生长速率。

10. 根据权利要求6或7所述的生长方法,其特征在于,所述复合结构的生长时间小于或等于所述单层结构的生长时间。

一种发光二极管外延片及其生长方法

技术领域

[0001] 本发明涉及半导体技术领域,特别涉及一种发光二极管外延片及其生长方法。

背景技术

[0002] 发光二极管(英文:Light Emitting Diode,简称:LED)是一种能发光的半导体电子元件。作为一种高效、环保、绿色的新型固态照明光源,LED正在被迅速广泛地应用在交通信号灯、城市景观照明、手机背光源等领域。

[0003] 外延片是LED制备过程中的初级成品。现有的LED外延片包括衬底以及依次层叠在衬底上的缓冲层、N型半导体层、有源层、电子阻挡层和P型半导体层。其中,N型半导体层提供的电子和P型半导体层提供的空穴注入有源层进行复合发光。

[0004] 在生长缓冲层时,通常先以较低的生长温度在衬底上铺设一层很薄的氮化镓,称为低温缓冲层;再在低温缓冲层上三维(英文:Three Dimensions,简称:3D)纵向生长氮化镓,形成多个相互独立的岛状结构,称为三维生长层;最后在各个岛状结构上和各个岛状结构之间二维(英文:Two Dimensions,简称:2D)横向生长氮化镓,形成平面结构,称为二维生长层。

[0005] 在实现本发明的过程中,发明人发现现有技术至少存在以下问题:

[0006] 由于低温高压有利于氮化镓的三维纵向生长,因此目前都是采用较低的生长温度和较高的生长压力形成三维生长层。但是较低的生长温度在有利于氮化镓的三维纵向生长的同时,也会影响氮化镓的晶体质量,使得三维生长的晶体质量,进而造成后续生长的二维生长层、有源层等的晶体质量较差,导致发光二极管的发光效率较低。

发明内容

[0007] 为了解决现有技术的问题,本发明实施例提供了一种发光二极管外延片及其生长方法。所述技术方案如下:

[0008] 一方面,本发明实施例提供了一种发光二极管外延片,所述发光二极管外延片包括衬底以及依次层叠在所述衬底上的低温缓冲层、三维生长层、二维生长层、N型半导体层、有源层和P型半导体层,所述三维生长层包括依次层叠的复合结构和单层结构,所述复合结构包括依次层叠的多个子层,每个所述子层为掺杂镁的氮化镓层,且所述多个子层中镁的掺杂浓度沿所述复合结构的层叠方向逐层降低,所述单层结构为没有掺杂的氮化镓层。

[0009] 可选地,所述复合结构的厚度小于或等于所述单层结构的厚度。

[0010] 优选地,所述多个子层的厚度相等。

[0011] 可选地,相邻两个所述子层中镁的掺杂浓度的差值沿所述复合结构的层叠方向逐层降低。

[0012] 可选地,所述多个子层中镁的掺杂浓度的最大值小于所述P型半导体层中P型掺杂剂的掺杂浓度。

[0013] 另一方面,本发明实施例提供了一种发光二极管外延片的生长方法,所述生长方

法包括：

[0014] 提供一衬底；

[0015] 在所述衬底上依次生长低温缓冲层、三维生长层、二维生长层、N型半导体层、有源层和P型半导体层；

[0016] 其中，所述三维生长层包括依次层叠的复合结构和单层结构，所述复合结构包括依次层叠的多个子层，每个所述子层为掺杂镁的氮化镓层，且所述多个子层中镁的掺杂浓度沿所述复合结构的层叠方向逐层降低，所述单层结构为没有掺杂的氮化镓层。

[0017] 可选地，所述复合结构的生长温度低于所述单层结构的生长温度。

[0018] 可选地，所述复合结构的生长压力与所述单层结构的生长压力相等。

[0019] 可选地，所述复合结构的生长速率小于所述单层结构的生长速率。

[0020] 可选地，所述复合结构的生长时间小于或等于所述单层结构的生长时间。

[0021] 本发明实施例提供的技术方案带来的有益效果是：

[0022] 通过在三维生长层的生长初期掺杂镁，此时聚集的晶种较少，利用镁原子比镓原子小，有利于晶种的聚集，可以避免晶种分散，提高晶种的稳定性，从而提高三维生长层的晶体质量，进而提高后续生长的二维生长层、有源层等的晶体质量，最终提升发光二极管的发光效率。而且掺杂镁的氮化镓层中镁的掺杂浓度沿生长方向逐渐降低，便于晶种在聚集之后长大，形成所需的岛状结构。另外，三维生长层中后期采用没有掺杂镁，可以一方面减少杂质镁对晶体质量的影响，另一方面避免电子与空穴发生非辐射复合，进一步提升发光二极管的发光效率。

附图说明

[0023] 为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0024] 图1是本发明实施例提供的一种发光二极管外延片的结构示意图；

[0025] 图2是本发明实施例提供的三维生长层的结构示意图；

[0026] 图3是本发明实施例提供的一种发光二极管外延片的生长方法的流程图。

具体实施方式

[0027] 为使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明实施方式作进一步地详细描述。

[0028] 本发明实施例提供了一种发光二极管外延片，图1为本发明实施例提供的发光二极管外延片的结构示意图，参见图1，该发光二极管外延片包括衬底10、低温缓冲层20、三维生长层30、二维生长层40、N型半导体层50、有源层60和P型半导体层70，低温缓冲层20、三维生长层30、二维生长层40、N型半导体层50、有源层60和P型半导体层70依次层叠在衬底10上。

[0029] 图2为本发明实施例提供的三维生长层的结构示意图，参见图2，三维生长层30包括复合结构31和单层结构32，单层结构32设置在复合结构31上。复合结构31包括多个子层

310,多个子层310依次层叠在低温缓冲层20上(图2中仅以3个子层310为例,本发明并不限制于此)。每个子层310为掺杂镁的氮化镓层,且多个子层310中镁的掺杂浓度沿复合结构31的层叠方向逐层降低。单层结构32为没有掺杂的氮化镓层。

[0030] 本发明实施例通过在三维生长层的生长初期掺杂镁,此时聚集的晶种较少,利用镁原子比镓原子小,有利于晶种的聚集,可以避免晶种分散,提高晶种的稳定性,从而提高三维生长层的晶体质量,进而提高后续生长的二维生长层、有源层等的晶体质量,最终提升发光二极管的发光效率。而且掺杂镁的氮化镓层中镁的掺杂浓度沿生长方向逐渐降低,便于晶种在聚集之后长大,形成所需的岛状结构。另外,三维生长层中后期采用没有掺杂镁,可以一方面减少杂质镁对晶体质量的影响,另一方面避免电子与空穴发生非辐射复合,进一步提升发光二极管的发光效率。

[0031] 具体地,多个子层310的数量可以为2个~6个。若多个子层的数量小于2个,则可能由于多个子层的数量太少而无法有效促进晶种聚集和长大;若多个子层的数量大于6个,则可能由于多个子层的数量太多而造成三维生长层中杂质镁过多,影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低,还可能造成材料的浪费,增加生产成本。

[0032] 可选地,复合结构31的厚度可以小于单层结构32的厚度,复合结构31的厚度也可以与单层结构32的厚度相等,即复合结构31的厚度可以小于或等于单层结构32的厚度,以免三维生长层中杂质镁过多,进而影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低。

[0033] 进一步地,复合结构31的厚度可以为三维生长层30的厚度的 $1/4\sim 1/2$ 。若复合结构的厚度小于三维生长层的厚度的 $1/4$,则可能由于复合结构太薄而无法有效促进晶种聚集和长大;若复合结构的厚度大于三维生长层的厚度的 $1/2$,则可能由于复合结构太厚而造成三维生长层中杂质镁过多,影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低。

[0034] 优选地,多个子层310的厚度可以相等,以方便实现。

[0035] 具体地,各个子层310的厚度可以为 $2\text{nm}\sim 5\text{nm}$,复合结构31的厚度可以为 $10\text{nm}\sim 30\text{nm}$,单层结构32的厚度可以为 $15\text{nm}\sim 35\text{nm}$,三维生长层30的厚度可以为 $30\text{nm}\sim 60\text{nm}$ 。

[0036] 可选地,相邻两个子层310中镁的掺杂浓度的差值可以沿复合结构31的层叠方向逐层降低,有利于复合结构和单层结构之间的平稳过渡,降低杂质镁对晶体质量的影响,提高三维生长层的晶体质量,最终提升发光二极管的发光效率。

[0037] 进一步地,相邻两个子层310中,后层叠的子层310中镁的掺杂浓度为先层叠的子层310中镁的掺杂浓度的 $1/2\sim 4/5$ 。若后层叠的子层中镁的掺杂浓度小于先层叠的子层中镁的掺杂浓度的 $1/2$,则考虑到掺杂时间较短,镁的掺杂浓度降低幅度太大,无法有效促进晶种聚集和长大;若后层叠的子层中镁的掺杂浓度大于先层叠的子层中镁的掺杂浓度的 $4/5$,则可能由于镁的掺杂浓度降低幅度太小而导致多个子层的数量过多,三维生长层中杂质镁过多,影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低,还可能造成材料的浪费,增加生产成本。

[0038] 优选地,多个子层310中镁的掺杂浓度可以沿复合结构31的层叠方向排列成公比小于1的等比数列,实现效果较好。

[0039] 例如,公比为 $1/2$,第一个层叠的子层310中镁的掺杂浓度为 a ,则第二个层叠的子

层310中镁的掺杂浓度为 $a/2$,第三个层叠的子层310中镁的掺杂浓度为 $a/4$,第四个层叠的子层310中镁的掺杂浓度为 $a/8$,……,以此类推。

[0040] 可选地,多个子层310中镁的掺杂浓度的最大值可以小于P型半导体层70中P型掺杂剂的掺杂浓度,避免三维生长层中杂质镁过多而影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低。

[0041] 进一步地,多个子层310中镁的掺杂浓度的最小值可以大于或等于P型半导体层70中P型掺杂剂的掺杂浓度的 $1/10$,且多个子层310中镁的掺杂浓度的最大值可以小于或等于P型半导体层70中P型掺杂剂的掺杂浓度的 $1/5$ 。若多个子层中镁的掺杂浓度的最小值小于P型半导体层70中P型掺杂剂的掺杂浓度的 $1/10$,则可能由于多个子层中镁的掺杂量太少而无法有效促进晶种聚集和长大;若多个子层中镁的掺杂浓度的最大值大于P型半导体层70中P型掺杂剂的掺杂浓度的 $1/5$,则可能由于多个子层中镁的掺杂量太多而影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低。

[0042] 具体地,多个子层310中镁的掺杂浓度可以为 $5 \times 10^{18}/\text{cm}^3 \sim 2 \times 10^{19}/\text{cm}^3$,P型半导体层70中P型掺杂剂的掺杂浓度可以为 $10^{19}/\text{cm}^3 \sim 10^{20}/\text{cm}^3$ 。

[0043] 在具体实现时,衬底10可以为蓝宝石衬底。低温缓冲层20可以为氮化镓层,厚度可以为 $15\text{nm} \sim 30\text{nm}$ 。二维生长层40可以为氮化镓层,厚度可以为 $2\mu\text{m} \sim 3.5\mu\text{m}$ 。N型半导体层50可以为N型掺杂的氮化镓层,厚度可以为 $2\mu\text{m} \sim 3\mu\text{m}$ 。有源层60可以包括多个量子阱和多个量子垒,多个量子阱和多个量子垒交替层叠设置;量子阱可以为镉镓氮层,厚度可以为 $2\text{nm} \sim 3\text{nm}$;量子垒可以为氮化镓层,厚度可以为 $8\text{nm} \sim 11\text{nm}$;量子阱的数量与量子垒的数量相同,量子垒的数量可以为11个 \sim 13个;有源层60的厚度可以为 $130\text{nm} \sim 160\text{nm}$ 。P型半导体层70可以为P型掺杂的氮化镓层,厚度可以为 $50\text{nm} \sim 80\text{nm}$ 。

[0044] 可选地,该发光二极管外延片还可以包括电子阻挡层,电子阻挡层设置在有源层和P型半导体层之间,以阻挡电子跃迁到P型半导体层中与空穴进行非辐射复合,有利于有源层中电子和空穴的复合发光,降低发光二极管的发光效率。

[0045] 具体地,电子阻挡层可以为P型掺杂的铝镓氮层,如 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 层, $0.15 \leq y \leq 0.25$,厚度可以为 $30\text{nm} \sim 50\text{nm}$ 。

[0046] 本发明实施例提供了一种发光二极管外延片的生长方法,适用于生长图1所示的发光二极管外延片。图3为本发明实施例提供的发光二极管外延片的生长方法的流程图,参见图3,该生长方法包括:

[0047] 步骤201:提供一衬底。

[0048] 在本实施例中,采用Veeco K465i or C4金属有机化合物化学气相沉淀(英文: Metal Organic Chemical Vapor Deposition,简称:MOCVD)设备实现发光二极管外延片的制造方法。具体地,采用高纯氢气(H_2)、高纯氮气(N_2)、以及高纯氢气和高纯氮气的混合气体中的一种作为载气,高纯氨气(NH_3)作为氮源,三甲基镓(英文简称:TMGa)和三甲基镓(TEGa)作为镓源,三甲基镉(TMAI)作为镉源,三甲基铝(TMAI)作为铝源,硅烷(SiH_4)作为N型掺杂剂,二茂镁(Cp_2Mg)作为P型掺杂剂。

[0049] 具体地,该步骤201可以包括:

[0050] 在氢气气氛下,高温处理衬底 $5 \sim 6\text{min}$ 。

[0051] 其中,反应室温度为 $1000^\circ\text{C} \sim 1100^\circ\text{C}$,反应室压力为 $200\text{torr} \sim 500\text{torr}$ 。

[0052] 步骤202:在衬底上依次生长低温缓冲层、三维生长层、二维生长层、N型半导体层、有源层和P型半导体层。

[0053] 在本实施例中,三维生长层包括依次层叠的复合结构和单层结构。复合结构包括依次层叠的多个子层,每个子层为掺杂镁的氮化镓层,且多个子层中镁的掺杂浓度沿复合结构的层叠方向逐层降低;单层结构为没有掺杂的氮化镓层。

[0054] 具体地,多个子层的生长条件可以相同,生长条件包括生长温度、生长压力、生长速率和生长时间中的至少一个。

[0055] 可选地,复合结构的生长温度可以低于单层结构的生长温度,以有效促进晶种聚集和长大。

[0056] 进一步地,复合结构的生长温度可以比单层结构的生长温度低 $5^{\circ}\text{C}\sim 20^{\circ}\text{C}$ 。若复合结构的生长温度比单层结构的生长温度低 5°C 以下,则可能由于复合结构的生长温度太高而无法有效促进晶种聚集和长大;若复合结构的生长温度比单层结构的生长温度低 20°C 以下,则可能由于复合结构的生长温度太低而造成复合结构的晶体质量太差,进而影响外延片整体的晶体质量,最终降低发光二极管的发光效率。

[0057] 具体地,复合结构的生长温度可以为 $1000^{\circ}\text{C}\sim 1030^{\circ}\text{C}$,单层结构的生长温度可以为 $1030^{\circ}\text{C}\sim 1060^{\circ}\text{C}$ 。

[0058] 可选地,复合结构的生长压力可以与单层结构的生长压力相等,以方便实现。

[0059] 具体地,三维生长层的生长压力可以为 $200\text{torr}\sim 600\text{torr}$ 。

[0060] 可选地,复合结构的生长速率可以小于单层结构的生长速率,以有效促进晶种的聚集和长大。

[0061] 进一步地,复合结构的生长速率可以为单层结构的生长速率的 $1/4\sim 1/2$ 。若复合结构的生长速率小于单层结构的生长速率的 $1/4$,则可能由于单层结构的生长速率太慢而不利于晶种的聚集和长大;若复合结构的生长速率大于单层结构的生长速率的 $1/2$,则可能由于单层结构的生长速率太快而影响镁的掺杂效果。

[0062] 具体地,复合结构的生长速率可以为 $0.1\mu\text{m}/\text{h}\sim 0.3\mu\text{m}/\text{h}$,单层结构的生长速率可以为 $0.2\mu\text{m}/\text{h}\sim 0.8\mu\text{m}/\text{h}$ 。

[0063] 可选地,复合结构的生长时间可以小于单层结构的生长时间,复合结构的生长时间也可以与单层结构的生长时间相等,即复合结构的生长时间可以小于或等于单层结构的生长时间,以免三维生长层中杂质镁过多,进而影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低。

[0064] 进一步地,复合结构的生长时间可以为三维生长层的生长时间的 $1/4\sim 1/2$ 。若复合结构的生长时间小于三维生长层的生长时间的 $1/4$,则可能由于复合结构太薄而无法有效促进晶种聚集和长大;若复合结构的生长时间大于三维生长层的生长时间的 $1/2$,则可能由于复合结构太厚而造成三维生长层中杂质镁过多,影响三维生长层的晶体质量,最终导致发光二极管的发光效率降低。

[0065] 具体地,复合结构的生长时间可以为 $5\text{min}\sim 10\text{min}$,单层结构的生长时间可以为 $8\text{min}\sim 15\text{min}$,三维生长层的生长时间可以为 $15\text{min}\sim 25\text{min}$ 。

[0066] 具体地,该步骤202可以包括:

[0067] 控制反应室温度为 $530^{\circ}\text{C}\sim 560^{\circ}\text{C}$,反应室压力为 $200\text{torr}\sim 500\text{torr}$,在衬底上生

长低温缓冲层；

[0068] 在低温缓冲层上生长三维生长层；

[0069] 控制反应室温度为 $1000^{\circ}\text{C}\sim 1100^{\circ}\text{C}$ ，反应室压力为 $200\text{torr}\sim 600\text{torr}$ ，在三维生长层上生长二维生长层；

[0070] 控制反应室温度为 $1000^{\circ}\text{C}\sim 1100^{\circ}\text{C}$ ，反应室压力为 $200\text{torr}\sim 300\text{torr}$ ，在二维生长层上生长N型半导体层；

[0071] 控制反应室压力为 200torr ，在N型半导体层上交替生长多个量子阱和多个量子垒，生长量子阱时反应室温度为 $760^{\circ}\text{C}\sim 780^{\circ}\text{C}$ ，生长量子垒时反应室温度为 $860^{\circ}\text{C}\sim 890^{\circ}\text{C}$ ；

[0072] 控制反应室温度为 $940^{\circ}\text{C}\sim 980^{\circ}\text{C}$ ，反应室压力为 $200\text{torr}\sim 600\text{torr}$ ，在有源层上生长P型半导体层。

[0073] 在具体实现时，低温缓冲层生长在蓝宝石的[0001]面上。

[0074] 可选地，该生长方法还可以包括：

[0075] 控制反应室温度为 $930^{\circ}\text{C}\sim 970^{\circ}\text{C}$ ，反应室压力为 100torr ，在有源层上生长电子阻挡层。

[0076] 相应地，P型半导体层生长在电子阻挡层上。

[0077] 可选地，在该步骤202之后，该生长方法还可以包括：

[0078] 在氮气气氛下，持续处理P型半导体层 $20\text{min}\sim 30\text{min}$ ，形成P型接触层。

[0079] 其中，反应室温度为 $650^{\circ}\text{C}\sim 750^{\circ}\text{C}$ 。

[0080] 通过采用上述方式活化P型半导体层中掺杂的镁，使镁活化后产生更多的空穴，避免因不活化而导致与P型电极之间的欧姆接触较差，造成LED芯片的亮度低、电压高。

[0081] 以上所述仅为本发明的较佳实施例，并不用以限制本发明，凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

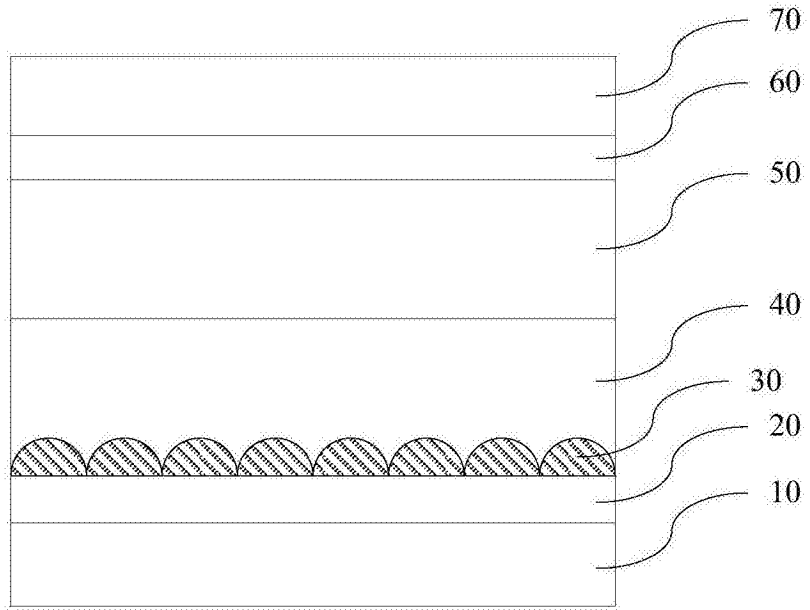


图1

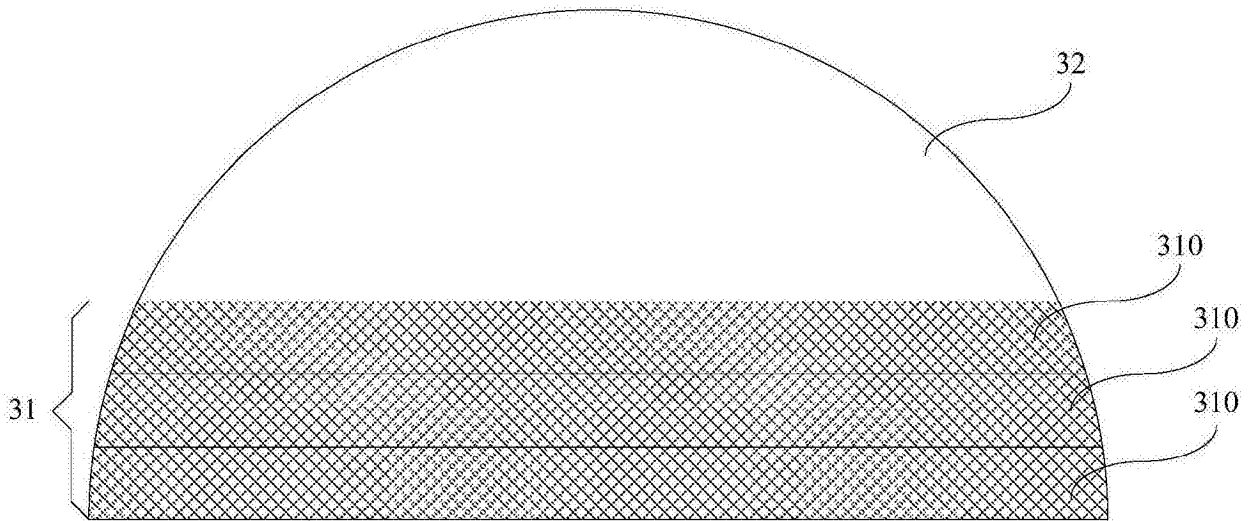


图2

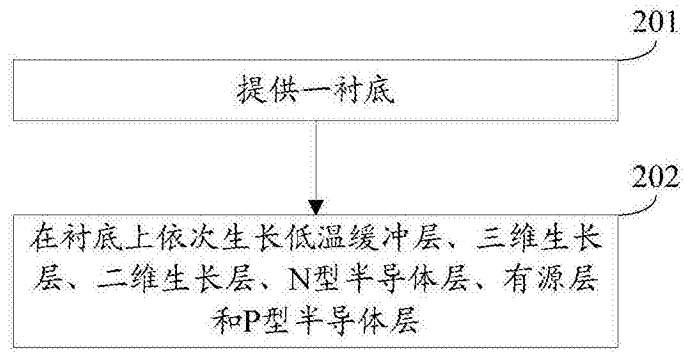


图3