

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4385060号
(P4385060)

(45) 発行日 平成21年12月16日(2009.12.16)

(24) 登録日 平成21年10月2日(2009.10.2)

| | |
|-----------------------------|--------------|
| (51) Int. Cl. | F I |
| HO4N 5/335 (2006.01) | HO4N 5/335 S |
| HO4N 101/00 (2006.01) | HO4N 5/335 E |
| | HO4N 5/335 F |
| | HO4N 101:00 |

請求項の数 18 (全 18 頁)

| | | | |
|-----------|-------------------------------|-----------|-------------------|
| (21) 出願番号 | 特願2007-131072 (P2007-131072) | (73) 特許権者 | 000005049 |
| (22) 出願日 | 平成19年5月16日(2007.5.16) | | シャープ株式会社 |
| (65) 公開番号 | 特開2008-288816 (P2008-288816A) | | 大阪府大阪市阿倍野区長池町2番2号 |
| (43) 公開日 | 平成20年11月27日(2008.11.27) | (74) 代理人 | 100078282 |
| 審査請求日 | 平成20年7月8日(2008.7.8) | | 弁理士 山本 秀策 |
| | | (74) 代理人 | 100062409 |
| | | | 弁理士 安村 高明 |
| | | (74) 代理人 | 100107489 |
| | | | 弁理士 大塩 竹志 |
| | | (72) 発明者 | 服部 真司 |
| | | | 大阪府大阪市阿倍野区長池町2番2号 |
| | | | シャープ株式会社内 |
| | | 審査官 | ▲徳▼田 賢二 |

最終頁に続く

(54) 【発明の名称】 固体撮像装置および電子情報機器

(57) 【特許請求の範囲】

【請求項1】

複数の画素を配列してなる画素部と、
該画素部の画素から読み出された画素信号をAD変換してデジタル画素値を出力するAD変換回路と、

該AD変換回路から出力されたデジタル画素値を受け、各水平画素ライン上の有効画素のデジタル画素値を、対応する水平画素ライン上の複数の遮光画素の平均的なデジタル画素値である平均水平オプティカルブラック値に基づいて補正する補正論理回路とを備え、

該補正論理回路は、各水平画素ライン上の複数の遮光画素のデジタル画素値を一定範囲内にクリップし、該クリップされた一定範囲内の複数の遮光画素のデジタル画素値を平均化して、該平均水平オプティカルブラック値を各水平画素ライン毎に算出し、

かつ、予測オプティカルブラック値から一定レベル幅を増減させた該一定範囲の上限値と下限値を各水平画素ライン毎に算出し、

かつ、該予測オプティカルブラック値に基づいて、対象の水平画素ラインに対する平均水平オプティカルブラック値に近づくように、次の水平画素ラインに対応する予測オプティカルブラック値を各水平画素ライン毎に算出する、

固体撮像装置。

【請求項2】

前記各水平画素ライン上の遮光画素のデジタル画素値が、対応する水平画素ライン上の有効画素のデジタル画素値より先に、前記AD変換部から前記補正論理回路に入力される

よう、前記画素部からは、前記遮光画素の画素信号が、前記有効画素の画素信号より先に読み出される、請求項 1 記載の固体撮像装置。

【請求項 3】

前記画素部は、その水平画素ライン方向の一端側にのみ遮光領域を配置したものである、

請求項 2 記載の固体撮像装置。

【請求項 4】

前記平均水平オプティカルブラック値は、前記遮光領域に配置されている一部の遮光画素のデジタル画素値から作成される、請求項 3 記載の固体撮像装置。

【請求項 5】

前記平均水平オプティカルブラック値の作成に用いられる遮光画素は、前記遮光領域内で水平画素ライン方向の中央部分に位置している、請求項 4 に記載の固体撮像装置。

【請求項 6】

前記画素部は、その水平画素ライン方向の一端側に第 1 の遮光領域を配置し、その水平画素ライン方向の他端側に第 2 の遮光領域を配置したものである、請求項 2 に記載の固体撮像装置。

【請求項 7】

前記平均水平オプティカルブラック値は、前記第 1 の遮光領域に配置されている一部の遮光画素のデジタル画素値と、前記第 2 の遮光領域に配置されている一部の遮光画素のデジタル画素値とから作成される、請求項 6 記載の固体撮像装置。

【請求項 8】

前記平均水平オプティカルブラック値の作成に用いられる遮光画素は、前記第 1 および第 2 の遮光領域内で水平画素ライン方向の中央部分に位置している、請求項 7 記載の固体撮像装置。

【請求項 9】

前記補正論理回路は、前記画素部に対して設定されている設定オプティカルブラック値と、前記平均水平オプティカルブラック値との差分に相当するデジタル画素値を、前記有効画素のデジタル画素値に加算して、該有効画素のデジタル画素値を補正する有効画素補正回路を有する、請求項 1 記載の固体撮像装置。

【請求項 10】

前記補正論理回路は、

前記平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の上限値を制限する上限値制限回路と、

前記平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の下限値を制限する下限値制限回路とを有する、

請求項 9 記載の固体撮像装置。

【請求項 11】

前記補正論理回路は、

前記一定範囲内にクリップされた複数のデジタル画素値を平均化して、該水平画素ライン毎に前記平均水平オプティカルブラック値を生成する平均回路を有する、

請求項 9 または 10 記載の固体撮像装置。

【請求項 12】

前記補正論理回路は、

前記水平画素ライン毎の平均水平オプティカルブラック値に基づいて、前記上限値制限回路の上限値および前記下限値制限回路の下限値を次の水平画素ラインに対して設定する基準値となる予測オプティカルブラック値を算出し、該上限値制限回路および該下限値制限回路にそれぞれ出力する予測演算論理回路を有する、

請求項 10 記載の固体撮像装置。

【請求項 13】

前記予測演算論理回路は、

10

20

30

40

50

前記平均水平オプティカルブラック値を $1/n$ (n : 正の整数) 倍する第 1 の演算回路と、

前記予測オプティカルブラック値を $(n-1)/n$ 倍する第 2 の演算回路と、

該第 1 および第 2 の演算回路の出力を加算する加算回路と、

該加算回路の加算出力をラッチし、該加算出力を該予測オプティカルブラック値として該第 2 の演算回路に出力するラッチ回路とを有し、

前記水平画素ライン毎に該予測オプティカルブラック値を更新する、

請求項 1 2 記載の固体撮像装置。

【請求項 1 4】

前記上限値補正回路は、前記予測オプティカルブラック値に対して所定レベル高い画素値を前記上限値とし、

前記下限値補正回路は、前記予測オプティカルブラック値に対して所定レベル低い画素値を前記下限値とする、

請求項 1 3 記載の固体撮像装置。

【請求項 1 5】

前記補正論理回路は、前記上限値補正回路により、前記平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の上限値を制限し、かつ前記下限値補正回路により、該平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の下限値を制限して、前記予測オプティカルブラック値を中心として、該平均水平オプティカルブラック値の作成に用いられる複数の遮光画素のデジタル画素値を一定範囲内にクリップする、請求項 1 4 記載の固体撮像装置。

【請求項 1 6】

請求項 1 ないし請求項 1 5 のいずれかに記載の固体撮像装置は、CMOS 型イメージセンサである、固体撮像装置。

【請求項 1 7】

請求項 1 ないし請求項 1 5 のいずれかに記載の固体撮像装置は、CCD 型イメージセンサである、固体撮像装置。

【請求項 1 8】

請求項 1 ないし 1 7 のいずれかに記載の固体撮像装置を撮像部に用いた電子情報機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置および電子情報機器に関し、特に固体撮像装置およびそれを用いた電子情報機器における横筋補正に関するものである。

【背景技術】

【0002】

近年、ビデオカメラやデジタルカメラなどの電子式撮像装置が普及してきている。このような電子式撮像装置は、被写体を撮影してデジタル映像データを記録媒体に記録するものであり、固体撮像装置として、CMOS イメージセンサや CCD イメージセンサなどが用いられている。

【0003】

ところで、イメージセンサでは、従来から、電源電圧の変動により、水平ライン毎に信号レベルが変動し、横筋ノイズが発生するという問題があり、このため、従来のイメージセンサには、遮光画素からのオプティカルブラック値を用いて横筋補正を行うものがあつた。

【0004】

例えば、特許文献 1 には、従来のイメージセンサとして、遮光画素からのオプティカルブラック値を用いて横筋補正をするとき、メディアン処理などを用いてノイズ除去を行うものが開示されており、図 7 にそのような従来のイメージセンサの構成例を示している。

【 0 0 0 5 】

図7に示すイメージセンサ20は、複数の画素が行列状に配列された画素部200aと、該画素から読み出された画素データ(画素信号)をAD変換してデジタル画素データ(デジタル画素値)Da_dを出力するAD変換回路202とを有している。ここで、画素部200aは、紙面左側の遮光された、64画素分に相当するオプティカルブラック部(以下、水平OB画素部という。)201と、遮光されていない、外部から入射した光に応じて各画素で光電変換が行われる有効画素部200とを有している。

【 0 0 0 6 】

また、このイメージセンサ20は、AD変換回路202から出力されたデジタル画素値Da_dを、縦筋ノイズが抑制されるよう補正して、縦筋補正画素値Du_aを出力する縦筋補正論理回路203と、該縦筋補正論理回路203から出力された縦筋補正画素値Du_aを、横筋ノイズが抑制されるよう補正して、横筋補正画素値Da_oを補正出力値として出力する横筋補正論理回路210とを有している。

10

【 0 0 0 7 】

この横筋補正論理回路210は、水平OB画素部201における1ライン分の64画素のデジタル画素値(以下、水平OB値もという。)のうちの48画素の水平OB値より、補正水平OB値Dh_aを算出する水平OBメディアン回路205と、水平OBメディアン回路205からの補正水平OB値Dh_aを、上記縦筋補正論理回路203からの、有効画素に対応する縦筋補正画像値Du_aに加算することにより、縦筋補正と横筋補正がなされた補正画素値Da_oを出力する加算回路206とを有している。

20

【 0 0 0 8 】

ここで、該水平OBメディアン回路205は、上記48画素の水平OB値のうちの中心値、あるいは該中心値とその近傍の画素値の平均値を水平OBメディアン値として抽出し、該抽出した水平OBメディアン値を、設定されているオプティカルブラック値から減算し、その減算により得られた値を、補正水平OB値Dh_aとして出力するものである。また、設定されているオプティカルブラック値は、例えば、64LSB、つまり、10Bitで表現される画素値レベルであって、0~1023LSBのうちの最下位ビットLSBを始点とする64番目の画素値レベルである。

【 0 0 0 9 】

次に動作について説明する。

30

【 0 0 1 0 】

画素部200aからの画素データ(画素信号)は、AD変換回路202にて、各画素毎に、例えば10ビットのデジタル画素値に変換され、該デジタル画素値が縦筋補正論理回路203に入力される。該縦筋補正論理回路203では、水平OB値、つまり水平OB画素部201の画素(水平OB画素)のデジタル画素値に基づいて、縦筋補正レベルを抽出し、有効画素部の画素(以下、有効画素という。)のデジタル画素値を、該縦筋補正レベルに基づいて補正して、縦筋補正画像値Du_aを出力する。

【 0 0 1 1 】

そして、縦筋補正論理回路203からの縦筋補正画像値Du_aが横筋補正論理回路210に入力されると、横筋補正論理回路210では、水平OB画素のデジタル画素値に基づいて、補正水平OB値Dh_aが抽出され、有効画素のデジタル画素値が補正水平OB値Dh_aにより補正され、横筋補正されたデジタル画素値が補正出力値Da_oとして出力される。

40

【 0 0 1 2 】

具体的には、横筋補正論理回路210では、水平OB画素部201における1ライン分の水平OB画素のデジタル画素値、つまり64個の水平OB値が入力されると、これらの水平OB値は、横筋補正論理回路204中の水平OBメディアン回路205に供給される。そして、水平OBメディアン回路205では、水平OB画素部の1画素ラインにおける64画素中の48画素の水平OB値から、その中間値、あるいは該中間値およびその近傍の値の平均値が水平OBメディアン値として抽出される。

50

【 0 0 1 3 】

例えば、この水平OBメディアン値が32LSBであるとする、この水平OBメディアン回路205では、設定されているオプティカルブラック値である64LSBからOBメディアン値(32LSB)を減算する演算処理により、補正水平OB値(32LSB)が算出され、加算回路206に出力される。

【 0 0 1 4 】

そして、1画素ライン分の水平OB値に続いて、対応する画素ラインの有効画素値が横筋補正論理回路210に入力されると、該有効画素値は、水平OBメディアン回路205を経ずに加算回路206に入力される。加算回路206では、該有効画素値200に補正水平OB値Dhaが加算され、これにより横筋補正された有効画素値が、補正出力値Daaとして出力される。

10

【特許文献1】特開2006-157263号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 5 】

しかしながら、従来のイメージセンサの横筋補正論理回路204における水平OBメディアン回路205では、1ライン分の水平OB画素である64画素のうちの48画素の画素値よりメディアン値を抽出している、複雑な演算処理が必要であるという問題がある。

【 0 0 1 6 】

つまり、48画素分のデジタル画素値について、大、小比較を行うために、画素毎にデジタル画素値が1ビットづつEXOR回路に入力されることとなる。

20

【 0 0 1 7 】

また、48画素全てのデジタル画素値に対して比較を行う必要があり、多くの演算処理が必要となる。

【 0 0 1 8 】

さらに、48画素の大きさの順位付けを実行するため、1画素値を10ビットとして48×10ビットのレジスタが必要となり、回路規模も大きくなる。

【 0 0 1 9 】

また、メディアン値を抽出するため、大きさの順に並べた48画素のデータから中心値を選出する必要があり、この中心値選出のための演算回路も必要である。

30

【 0 0 2 0 】

このように、48画素の画素値からメディアン値を求める動作の実行には、48画素の画素値から平均値を抽出する動作と比較して、複雑で、規模の大きな演算処理を必要とし、従って、横筋補正には複雑なデータ処理が必要であるという問題があった。

【 0 0 2 1 】

本発明は、上記従来の問題を解決するもので、非常に簡易な論理回路で横筋補正を行うことができる固体撮像装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 2 2 】

本発明にかかる固体撮像装置は、複数の画素を配列してなる画素部と、該画素部の画素から読み出された画素信号をAD変換してデジタル画素値を出力するAD変換回路と、該AD変換回路から出力されたデジタル画素値を受け、各水平画素ライン上の有効画素のデジタル画素値を、対応する水平画素ライン上の複数の遮光画素の平均的なデジタル画素値である平均水平オプティカルブラック値に基づいて補正する補正論理回路とを備え、該補正論理回路は、各水平画素ライン上の複数の遮光画素のデジタル画素値を一定範囲内にクリップし、該クリップされた一定範囲内の複数の遮光画素のデジタル画素値を平均化して、該平均水平オプティカルブラック値を各水平画素ライン毎に算出し、かつ、予測オプティカルブラック値から一定レベル幅を増減させた該一定範囲の上限値と下限値を各水平画素ライン毎に算出し、かつ、該予測オプティカルブラック値とに基づいて、対象の水平画

40

50

素ラインに対する平均水平オプティカルブラック値に近づくように、次の水平画素ラインに対応する予測オプティカルブラック値を各水平画素ライン毎に算出する、ものであり、そのことにより上記目的が達成される。

【 0 0 2 3 】

本発明は、上記固体撮像装置において、前記補正論理回路は、前記各水平画素ラインに対応する平均水平オプティカルブラック値が一定値に収束するように、次の水平画素ラインに対応する前記一定範囲の中心値である予測オプティカルブラック値を補正することが好ましい。

【 0 0 2 4 】

本発明は、上記固体撮像装置において、前記各水平画素ライン上の遮光画素のデジタル画素値が、対応する水平画素ライン上の有効画素のデジタル画素値より先に、前記 A/D 変換部から前記補正論理回路に入力されるよう、前記画素部からは、前記遮光画素の画素信号が、前記有効画素の画素信号より先に読み出されることが好ましい。

【 0 0 2 5 】

本発明は、上記固体撮像装置において、前記画素部は、その水平画素ライン方向の一端側にのみ遮光領域を配置したものであることが好ましい。

【 0 0 2 6 】

本発明は、上記固体撮像装置において、前記平均水平オプティカルブラック値は、前記遮光領域に配置されている一部の遮光画素のデジタル画素値から作成されることが好ましい。

【 0 0 2 7 】

本発明は、上記固体撮像装置において、前記平均水平オプティカルブラック値の作成に用いられる遮光画素は、前記遮光領域内で水平画素ライン方向の中央部分に位置していることが好ましい。

【 0 0 2 8 】

本発明は、上記固体撮像装置において、前記画素部は、その水平画素ライン方向の一端側に第 1 の遮光領域を配置し、その水平画素ライン方向の他端側に第 2 の遮光領域を配置したものであることが好ましい。

【 0 0 2 9 】

本発明は、上記固体撮像装置において、前記平均水平オプティカルブラック値は、前記第 1 の遮光領域に配置されている一部の遮光画素のデジタル画素値と、前記第 2 の遮光領域に配置されている一部の遮光画素のデジタル画素値とから作成されることが好ましい。

【 0 0 3 0 】

本発明は、上記固体撮像装置において、前記平均水平オプティカルブラック値の作成に用いられる遮光画素は、前記第 1 および第 2 の遮光領域内で水平画素ライン方向の中央部分に位置していることが好ましい。

【 0 0 3 1 】

本発明は、上記固体撮像装置において、前記補正論理回路は、前記画素部に対して設定されている設定オプティカルブラック値と、前記平均水平オプティカルブラック値との差分に相当するデジタル画素値を、前記有効画素のデジタル画素値に加算して、該有効画素のデジタル画素値を補正する有効画素補正回路を有することが好ましい。

【 0 0 3 2 】

本発明は、上記固体撮像装置において、前記補正論理回路は、前記平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の上限値を制限する上限値制限回路と、前記平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の下限値を制限する下限値制限回路とを有することが好ましい。

【 0 0 3 3 】

本発明は、上記固体撮像装置において、前記補正論理回路は、前記一定範囲内にクリップされた複数のデジタル画素値を平均化して、該水平画素ライン毎に前記平均水平オプテ

10

20

30

40

50

ィカルブラック値を生成する平均回路を有することが好ましい。

【0034】

本発明は、上記固体撮像装置において、前記補正論理回路は、前記水平画素ライン毎の平均水平オプティカルブラック値に基づいて、前記上限値制限回路の上限値および前記下限値制限回路の下限値を次の水平画素ラインに対して設定する基準値となる予測オプティカルブラック値を算出し、該上限値制限回路および該下限値制限回路にそれぞれ出力する予測演算論理回路を有することが好ましい。

【0035】

本発明は、上記固体撮像装置において、前記予測演算論理回路は、前記平均水平オプティカルブラック値を $1/n$ (n : 正の整数) 倍する第1の演算回路と、前記予測オプティカルブラック値を $(n-1)/n$ 倍する第2の演算回路と、該第1および第2の演算回路の出力を加算する加算回路と、該加算回路の加算出力をラッチし、該加算出力を該予測オプティカルブラック値として該第2の演算回路に出力するラッチ回路とを有し、前記水平画素ライン毎に該予測オプティカルブラック値を更新することが好ましい。

10

【0036】

本発明は、上記固体撮像装置において、前記上限値補正回路は、前記予測オプティカルブラック値に対して所定レベル高い画素値を前記上限値とし、前記下限値補正回路は、前記予測オプティカルブラック値に対して所定レベル低い画素値を前記下限値とすることが好ましい。

20

【0037】

本発明は、上記固体撮像装置において、前記補正論理回路は、前記上限値補正回路により、前記平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の上限値を制限し、かつ前記下限値補正回路により、該平均水平オプティカルブラック値の作成に用いられる遮光画素のデジタル画素値の下限値を制限して、前記予測オプティカルブラック値を中心として、該平均水平オプティカルブラック値の作成に用いられる複数の遮光画素のデジタル画素値を一定範囲内にクリップすることが好ましい。

【0038】

本発明は、上記固体撮像装置はCMOS型イメージセンサであることが好ましい。

30

【0039】

本発明は、上記固体撮像装置はCCD型イメージセンサであることが好ましい。

【0040】

本発明にかかる電子情報機器は、上記固体撮像装置を撮像部に用いたものであり、そのことにより上記目的が達成される。

【0041】

上記構成により、以下、本発明の作用を説明する。

【0042】

本発明においては、各水平画素ライン上の有効画素のデジタル画素値を、水平画素ライン上の複数の遮光画素の平均的なデジタル画素値である平均水平オプティカルブラック値に基づいて補正する補正論理回路を備え、該補正論理回路では、各水平画素ライン上の複数の遮光画素のデジタル画素値を一定範囲内にクリップし、該クリップされた一定範囲内の複数の遮光画素のデジタル画素値を平均化して、該平均水平オプティカルブラック値を算出するので、複数の遮光画素のデジタル画素値を一定範囲内にクリップして、該クリップされた遮光画素のデジタル画素値を平均化するという簡単な処理により、白点欠陥などのノイズを除去して横筋補正を行うことができる。

40

【発明の効果】

【0043】

50

以上により、本発明によれば、水平画素ライン上の複数の遮光画素の画素値である複数のオプティカルブラック値を一定範囲内にクリップし、該クリップされた複数のオプティカルブラック値を平均化して得られる平均水平オプティカルブラック値に基づいて、対応する水平画素ライン上の有効画素のデジタル画素値を補正するので、複数のオプティカルブラック値のクリップと平均化という簡単な演算処理により、白点欠陥などのノイズを除去して横筋補正を行うことができる。これにより、非常に簡易な論理回路で横筋補正を行うことができる固体撮像装置を得ることができる。

【発明を実施するための最良の形態】

【0044】

10

以下、本発明の実施形態について説明する。

(実施形態1)

図1は、本発明の実施形態1による固体撮像装置を説明するブロック図であり、該固体撮像装置の回路構成を示している。

【0045】

本実施形態1の固体撮像装置10は、複数の画素が行列状に配列された画素部100aと、該画素から読み出された画素データ(つまり、画素信号)をAD変換し、デジタル画素データ(以下、デジタル画素値という。)DadをAD変換値として出力するAD変換回路103とを有している。本実施形態1では、該画素部100aは、紙面左側の遮光された、水平方向に64個の画素(水平OB画素)が配置されたオプティカルブラック部(左水平OB画素部)101と、紙面右側の遮光された、水平方向に64個の画素(水平OB画素)が配置されたオプティカルブラック部(右水平OB画素部)102と、遮光されていない、外部から入射した光に応じて各画素(有効画素)で光電変換が行われる有効画素部100とを有している。

20

【0046】

そして、本実施形態1では、この固体撮像装置10は、AD変換回路103から出力された有効画素のデジタル画素値Dadを、横筋ノイズが抑制されるよう補正して横筋補正画像データDaoを補正出力値として出力する横筋補正論理回路104を有している。

【0047】

この横筋補正論理回路104は、AD変換回路103から出力された水平OB画素のデジタル画素値であるオプティカルブラック値(以下、OB画素値ともいう。)を、該補正回路の出力側で規定されているオプティカルブラック値の予測値である予測オプティカルブラック値(以下、予測OB値ともいう。)に基づいて決められた上限値と比較し、上限値より小さいOB画素値はそのまま出力し、該上限値より大きいOB画素値については、該上限値を該OB画素値として出力する上制限回路105と、該上制限回路105から出力されたOB画素値Durを、決められた下限値と比較し、下限値より大きいOB画素値はそのまま出力し、該下限値より小さいOB画素値については、該下限値を該OB画素値として出力する下制限回路106とを有している。

30

【0048】

ここで、上制限回路105は、上記上限値を、予測OB値より一定レベル、例えば32LSBレベルだけ高い値に設定し、下制限回路106は、上記下限値を、予測OB値より一定レベル、例えば32LSBレベルだけ低いレベルに設定する。

40

【0049】

また、この横筋補正論理回路104は、下制限回路106から出力された1ライン分のOB画素値Dsrを受け、その平均値(平均OB値)Davを作成する平均値作成回路107と、この平均値作成回路からの平均OB値Davを基にして、上記予測OB値Dprを作成し、該予測OB値Dprを上記上制限回路105および下制限回路106に出力する予測演算論理回路108とを有している。ここで、上記上制限回路105、下制限回路106、平均回路107、および予測演算論理回路108は、図2に示すように、左水平OB画素部101のOB画素値の平均値Davを補正した補正水平OB値Du

50

dを作成する水平OB画素平均値作成回路110を構成している。

【0050】

そして、該横筋補正論理回路104は、有効画素のデジタル画素値 D_{ad} を、該水平OB画素平均値作成回路110にて作成された補正水平OB値を基にして補正して、横筋補正されたデジタル画素値を補正出力値 D_{ao} としてを出力する有効画素補正回路109を有している。

【0051】

図4は、上記予測演算論理回路108の詳細な構成を示すブロック図である。

【0052】

この予測演算論理回路108は、上記平均回路107の出力である平均OB値 D_{av} に基づいて予測OB値 D_{pr} を出力する回路であり、OB画素値の平均値である平均OB値を3ビットシフトすることにより、平均OB値を $1/8$ 倍する $1/8$ 回路110と、上記予測OB値の上位3ビットのみを有効とし、それ以外の下位ビットを0とすることで、該予測OB値 D_{pr} を $7/8$ に削減した値を作成する $7/8$ 回路111とを有している。

10

【0053】

また、予測演算論理回路108は、上記 $1/8$ 回路110の出力である $1/8$ 平均OB値 D_{av1} と、上記 $7/8$ 回路110の出力である $7/8$ 予測OB値 D_{pr7} とを加算する加算回路112と、該加算回路112の出力 D_{add} を、リセット信号Rとイネーブル信号Eとに基づいてラッチするラッチ回路113とを有している。なお、加算回路112は、ラッチ回路113がラッチする初期値、ここでは48LSBレベルを保持している。該リセット信号Rは、フレーム間隔と同期してHレベルとなり、その後、微小期間経過後にLレベルになる信号であり、イネーブル信号Eはライン間隔に同期してHレベルとなり、その後、微小期間経過後にLレベルとなる信号である。

20

【0054】

該ラッチ回路113は、リセット信号RのHレベルへの立ち上がりタイミングで、加算回路の保持する初期値をラッチし、イネーブル信号EのHレベルへの立ち上がりタイミングで、加算回路112の出力 D_{add} である更新された予測OB値 D_{pr} をラッチする。

【0055】

次に動作について説明する。

【0056】

本実施形態1の固体撮像装置10では、画素部100aからの画素データの読出しは、画素部の一番上の画素ラインから、かつ、各画素ラインの左端の画素から行われ、予測OB値の演算は、左水平OB画素部のデジタル画素値を用いて最上画素ラインから8行目の画素ラインまでの間でのみ行われるものとする。ただし、画素部100aからの画素データの読出し開始は、画素部の一番上の画素ラインからに限られるものではなく、画素部の一番下の画素ラインから行ってもよい。また、予測OB値の演算も、最上画素ラインから8行目の画素ラインまでの間でのみ行うものに限られず、固体撮像装置の特性などに応じて、適宜設定することが可能である。

30

【0057】

また、本実施形態1の固体撮像装置10の動作は、図2に示すように、1水平画素ラインのOB画素のデジタル画素値に基づいて、これらの水平OB画素の平均値を作成する回路ブロックの動作と、図3に示すように、1水平画素ラインの有効画素のデジタル画素値を補正する回路ブロックの動作とに分けられ、以下、それぞれの動作について、画素ライン毎に具体的に説明する。

40

【0058】

(1) 第1行目の画素ラインの画素値読出し

1つのフレームに対応する画素データの読出しが開始されると、第1行目の水平画素ラインの画素データ(画素信号)がAD変換回路103に読み出されてAD変換され、AD変換されたデジタル画素データがデジタル画素値(AD変換値) D_{ad} として横筋補正論理回路104に出力される。

50

【 0 0 5 9 】

1画素水平ラインの64のOB画素データは、1画素毎にAD変換回路103にてデジタル画素データ、例えば10ビットのデジタル画素値Dad1に変換される。

【 0 0 6 0 】

そして、該横筋補正論理回路104では、左水平OB画素部101内のOB画素のデジタル画素値(水平OB画素値)Dad1は、水平OB画素平均値作成回路110に入力される。

【 0 0 6 1 】

このとき、リセット信号Rにより、予測演算論理回路108のラッチ回路113は、加算回路112からの初期値(48LSBレベル)をラッチしており、上制限回路105および下制限回路106には、予測OB値Dprとして、48LSBレベルが出力されている。

10

【 0 0 6 2 】

従って、AD変換回路103からの水平OB画素値Dad1は、上記上制限回路105では、上限値、つまり、48LSBレベルに一定レベル幅の32LSBレベルを加えた80LSBレベルと比較され、比較した後、上限値より、入力データの水平OB画素値が小さい場合は、入力データの水平OB画素値はそのまま上制限OB画素値Durとして下制限回路106に出力され、一方、上限値より入力データの水平OB画素値が大きい場合は、該上限値が上制限OB画素値Durとして出力される。

20

【 0 0 6 3 】

また、下制限回路106では、上制限回路105からの出力Durが下限値、つまり、48LSBレベルから一定レベル幅の32LSBレベルを減算した16LSBレベルと比較され、この比較の結果、下限値より入力データ(上制限OB画素値)Durが小さい場合は、下限値が下制限OB画素値Dsrとして下制限回路106から出力され、一方、下限値より入力データ(上制限OB画素値)Durが大きい場合は、上制限回路105からの入力値がそのまま下制限OB画素値Dsrとして平均回路107に出力される。

【 0 0 6 4 】

このように、上記上限値および下限値にてクリップされた各水平OB画素値が、平均回路107に入力されると、該左水平OB画素部101内の1ライン分のOB画素値、つまり64OB画素のうちの48OB画素の画素値の平均値(A1)が作成され、平均OB値Davとして、有効画素補正回路109および予測演算論理回路108に出力される。

30

【 0 0 6 5 】

そして、有効画素補正回路109では、左水平OB画素部101の水平OB画素のデジタル画素値に続く、有効画素部100の画素のデジタル画素値Dad2が、平均回路107からの平均OB値Davに基づいて補正される。

【 0 0 6 6 】

具体的には、オプティカルブラック値として、例えば0~1024LSB中の48LSBレベルが設定されており、第1番目の画素水平ラインの48画素分のOB画素値から得られた平均OB値Davが16LSBレベルであるとする、有効画素部の画素データは、オプティカルブラック値の設定値(48LSBレベル)から平均OB値(16LSBレベル)を差し引いて得られる32LSBレベルだけ低いレベルでAD変換されていると想定される。

40

【 0 0 6 7 】

従って、有効画素補正回路109では、有効画素補正回路109に入力される現行ラインの有効画素値のレベルは、一律32LSBレベル増加させられ、このようにレベルを増加させた有効画素値が補正出力値Daoとして出力される。

50

【 0 0 6 8 】

また、このとき、予測演算論理回路 1 0 8 では、平均回路 1 0 7 からの平均 O B 値 D_{av} が 1 / 8 回路で 1 / 8 倍され、1 / 8 平均 O B 値 (2 L S B レベル) D_{av1} が加算回路 1 1 2 に入力される。また、7 / 8 回路 1 1 では、ラッチ回路 1 1 3 のラッチ出力、つまり初期値 (4 8 L S B レベル) が 7 / 8 倍され、7 / 8 ラッチ出力 (4 2 L S B レベル) D_{pr7} が、加算回路 1 1 2 に入力される。加算回路 1 1 2 では、1 / 8 平均 O B 値 (2 L S B レベル) D_{av1} と 7 / 8 ラッチ出力 (4 2 L S B レベル) D_{pr7} とが加算され、その加算値 (4 4 L S B レベル) D_{add} がラッチ回路 1 1 3 に出力される。

【 0 0 6 9 】

(2) 第 2 行目の画素ラインの画素読出し

10

次に、第 2 行目の画素ラインの画素データが A D 変換回路 1 0 3 に読み出されて A D 変換され、A D 変換されたデジタル画素値 D_{ad} が横筋補正論理回路 1 0 4 に出力されると、前の画素水平ラインのデジタル画素値と同様、左水平 O B 画素部 1 0 1 の O B 画素のデジタル画素値 D_{ad1} は、水平 O B 画素平均値作成回路 1 1 0 に供給され、上制限回路 1 0 5 および下制限回路 1 0 6 で画素値レベルの制限を受けた後、平均回路 1 0 7 に入力される。

【 0 0 7 0 】

ただし、第 2 番目のラインの画素データが画素部 1 0 0 a から A D 変換回路 1 0 3 に読み出されるとき、イネーブル信号 E の H レベルへの立ち上がりタイミングでラッチ回路 1 1 3 が、加算回路 1 1 2 の加算出力をラッチする。従って、このラッチ出力 (Q_1) が、予測演算論理回路 1 0 8 の予測 O B 値 D_{pr} として上制限回路 1 0 5 と下制限回路 1 0 6 とに出力されるとともに、予測演算論理回路 1 0 8 内部の 7 / 8 回路 1 1 1 に出力される。

20

【 0 0 7 1 】

具体的には、上制限回路 1 0 5 と下制限回路 1 0 6 には、予測 O B 値 D_{pr} として、加算回路の、前の画素水平ライン読出しの際に得られた出力 (4 4 L S B レベル) が入力され、上制限回路 1 0 5 では、この更新された予測 O B 値 D_{pr} に一定レベル幅 (3 2 L S B レベル) を加算した 7 6 L S B レベルが新たな上限値となる。また、下制限回路 1 0 6 では、上記更新された予測 O B 値 D_{pr} から一定レベル幅 (3 2 L S B レベル) を減算した 1 2 L S B レベルが新たな下限値となる。

30

【 0 0 7 2 】

そして、A D 変換回路からの第 2 番目の画素ラインの O B 画素値は、上制限回路 1 0 5 では、新たな上限値、つまり 7 6 L S B レベルと比較され、比較した後、上限値より入力データの水平 O B 画素値が小さい場合は、入力データの水平 O B 画素値はそのまま下制限回路 1 0 6 に出力され、一方、上限値より入力データの水平 O B 画素値が大きい場合は、該上限値が水平 O B 画素値として下制限回路 1 0 6 に出力される。

【 0 0 7 3 】

また、下制限回路 1 0 6 では、上制限回路 1 0 5 の出力である上制限画素値 D_{ur} が、新たな下限値、つまり、1 2 L S B レベルと比較され、この比較の結果、下限値より入力データの上限制限画素値が小さい場合は、下限値が下制限回路 1 0 6 から出力され、一方、下限値より入力データの上限制限画素値が大きい場合は、上制限回路 1 0 5 からの上限制限画素値がそのまま平均回路 1 0 7 に出力される。

40

【 0 0 7 4 】

このようにして、左水平 O B 画素部からの第 2 番目ラインの O B 画素のデジタル画素値 D_{ad1} が上制限回路 1 0 5 および下制限回路 1 0 6 を介して平均回路 1 0 7 に出力されると、該平均回路 1 0 7 では、左水平 O B 画素部の第 2 番目ラインの 6 4 O B 画素のうち、4 8 O B 画素に対応するデジタル画素値の平均値 (A_2) が抽出され、これが、第 1 番目の画素水平ラインの O B 画素の画素値から得られた平均 O B 値 D_{av} の補正值 (補正水平 B O B 値) D_{ud} として、有効画素補正回路 1 0 9 および予測演算論理回路 1 0 8 に出力される。

50

【 0 0 7 5 】

そして、有効画素補正回路 1 0 9 では、左水平 O B 画素部の O B 画素のデジタル画素値に続く、有効画素部の画素のデジタル画素値 $D a d 2$ が、平均回路 1 0 7 からの補正水平 O B 値 $D u v$ に基づいて補正される。

【 0 0 7 6 】

また、上記予測演算論理回路 1 0 8 では、この左水平 O B 画素 1 0 1 内の 1 ライン O B 画素値の平均値である補正水平 O B 値を基にして、新たな予測 O B 値が作成される。

【 0 0 7 7 】

すなわち、例えば、第 2 番目ラインの 4 8 画素分の O B 画素値から得られた平均 O B 値 $D a v$ (つまり、第 1 番目ラインに対して得られた水平 O B 値の補正值である補正水平 O B 値 $D u d$) が 2 4 L S B レベルであるとする、有効画素部の画素データが、オプティカルブラックの設定値である 4 8 L S B レベルから 2 4 L S B レベルを差し引いた 2 4 L S B レベル分低いレベルで A D 変換されていると想定される。

【 0 0 7 8 】

従って、有効画素補正回路 1 0 9 にて、有効画素補正回路 1 0 9 に入力される現行ライン (第 2 番目ライン) の有効画素データレベルを一律 2 4 L S B レベル増加させた補正值 $D a o$ を有効画素値として出力する。

【 0 0 7 9 】

また、このとき、予測演算論理回路 1 0 8 では、平均回路 1 0 7 からの補正水平 O B 値 $D u d$ が 1 / 8 回路で 1 / 8 倍され、1 / 8 平均 O B 値 (3 L S B レベル) が加算回路 1 1 2 に入力される。また、7 / 8 回路 1 1 では、ラッチ回路 1 1 3 のラッチ出力、つまり加算値 (4 4 L S B レベル) が 7 / 8 倍され、7 / 8 ラッチ出力 (3 8 . 5 L S B レベル) が、加算回路 1 1 2 に入力される。加算回路 1 1 2 では、1 / 8 平均 O B 値 (3 L S B レベル) と 7 / 8 ラッチ出力 (3 8 . 5 L S B レベル) とが加算され、その加算値 (4 1 . 5 L S B レベル) がラッチ回路 1 1 3 に入力される。

【 0 0 8 0 】

該ラッチ回路 1 1 3 は、この加算値を次のライン、つまり第 3 ラインの画素が読み出される際にラッチし、上制限回路 1 0 5、下制限回路 1 0 6、および 7 / 8 回路 1 1 1 に予測 O B 値 $D p r$ として出力する。

【 0 0 8 1 】

このように上記左水平 O B 画素 1 0 1 内の 1 ライン前の O B 画素データ 6 4 画素中 4 8 画素を基にして、平均 O B 値を更新することによって、上記加算回路 1 1 2 に蓄積された予測 O B 値も更新される。また、上記左水平 O B 画素 1 0 1 内の 1 ライン前の画素データ 6 4 画素中 4 8 画素にて予測 O B 値を更新した後に、ラッチ回路 1 1 3 へのイネーブル信号を H レベルとすることにより、更新された予測 O B 値をラッチ回路 1 1 3 に取り込む。該ラッチ回路 1 1 3 に取り込まれた最新予測 O B 値は、上記左水平 O B 画素 1 0 1 内の次のラインの O B 画素データ 6 4 画素中 4 8 画素に対する予測値となる。

【 0 0 8 2 】

なお、図 5 中、 $A 3 \sim A n$ は、第 3 ライン以降のラインの画素からの画素値読出しの際に、平均回路から出力される補正水平 O B 値 $D u d$ であり、 $Q 2 \sim Q n$ は、第 3 ライン以降のラインの画素からの画素値読出しの際に、ラッチ回路 1 1 3 から予測 O B 値 $D p r$ として出力されるラッチ出力である。

【 0 0 8 3 】

このような各ラインからの画素データの読出しが繰り返し行われることにより、予測演算論理回路 1 0 8 から出力される 1 ライン分の補正水平 O B 値が順次更新されて、一定値、つまり規定されているオプティカルブラック値に収束することとなる。たとえば、本実施形態では、予測演算論理回路 1 0 8 にて、第 1 ラインから第 8 ラインまでの画素データの読出しを行う際に、補正水平 O B 値の更新を行うものとしている。これは、実質的には、8 画素水平ラインにわたって、補正水平 O B 値の更新を行うことにより、補正水平 O B 値が、ほぼ規定のオプティカルブラック値に収束すると考えられるからである。

10

20

30

40

50

【0084】

このように本実施形態1では、各水平画素ライン上の有効画素のデジタル画素値を、水平画素ライン上の複数の遮光画素のデジタル画素値の平均的な値である平均水平オプティカルブラック値に基づいて補正する横筋補正論理回路104を備え、該横筋補正論理回路104では、各水平画素ライン上の複数のOB画素のデジタル画素値(OB画素値)を一定範囲内にクリップし、該クリップした複数のOB画素値を平均化し、該平均化により得られる平均水平OB値を該水平画素ライン毎に算出するので、複数の遮光画素のデジタル画素値を一定範囲内にクリップして、該クリップされたOB画素値を平均化するという簡単な処理により、白点欠陥などのノイズを除去して有効画素値の横筋補正を行うことができる。

10

【0085】

また、このような横筋ノイズ低減は、横筋ノイズ振幅がランダムノイズ振幅と同程度か小さいときにより効果を発揮し、複数のOB画素値は、ランダムノイズ振幅の数倍の幅に制限される。

【0086】

なお、予測OB値の演算は、右水平OB画素部の画素の画素値を用いてもよく、あるいは、左水平OB画素部および右水平OB画素部の両方のOB画素の画素値を用いてもよい。また、予測OB値の演算は、最上画素ラインから8行目の画素ラインまでの間のOB画素に限らず、さらに多くの画素ラインのOB画素を用いてもよい。

(実施形態2)

20

図6は、本発明の実施形態2による固体撮像装置を説明する図である。

【0087】

本実施の形態2の固体撮像装置10aは、予測OB値の演算を、左水平OB画素部のOB画素の画素値だけでなく、右水平OB画素部のOB画素の画素値をも用いて行う点で、実施形態1の固体撮像装置10と異なっており、その他の構成は、実施形態1の固体撮像装置10と同一である。

【0088】

すなわち、この実施形態2の固体撮像装置10aは、実施形態1の固体撮像装置10と同様、複数の画素を配列してなる画素部100aと、該画素から読み出された画素データ(つまり、画素信号)をAD変換してデジタル画素データ(デジタル画素値)DadをAD変換値として出力するAD変換回路103と、AD変換回路103から出力された有効画素のデジタル画素値Dadを、横筋ノイズが抑制されるよう補正して横筋補正画像データDa0を補正出力値として出力する横筋補正論理回路104aを有している。

30

【0089】

ただし、この実施形態2の横筋補正論理回路104aは、実施形態1のものとは異なり、水平OB画素平均値作成回路110には、左水平OB画素部中央の48個のOB画素の画素値だけでなく、右水平OB画素部中央の24個のOB画素の画素値が供給される。

【0090】

1つのフレームに対応する画素データの読出しが開始されると、第1行目の水平画素ラインの画素データ(画素信号)がAD変換回路103に読み出されてAD変換され、AD変換されたデジタル画素データがデジタル画素値(AD変換値)Dadとして横筋補正論理回路104に出力される。

40

【0091】

そして、この実施形態では、右水平OB画素部102内のOB画素の24個のデジタル画素値に続いて、左水平OB画素部101内のOB画素の48個のデジタル画素値Dad1が水平OB画素平均値作成回路110に入力される。

【0092】

このように、予測OB値を求める演算で、左水平OB画素部のOB画素の画素値だけでなく、右水平OB画素部のOB画素の画素値をも用いることにより、実質的なオプティカルブラック値が画素部100aの左側と右側で異なる場合、つまり、画素部内で、オプテ

50

ィカルブラック値の傾斜がある場合でも、予測OB値を、より平均的な値にすることができ、白点欠陥などのノイズを排除しつつ、横筋ノイズをより一層抑制することができる。

【0093】

なお、上記実施形態1および2では、画素部が、左水平OB画素部および右水平OB画素部の両方を有するものを示したが、画素部は、左水平OB画素部および右水平OB画素部の一方のみを有するものであってもよい。

【0094】

また、上記実施形態1および2では、これらの実施形態の固体撮像装置がCMOS型であるかCCD型であるかについて特に言及していないが、本発明は、電源ノイズなどの影響で横筋ノイズが現れるCMOS型イメージセンサを意図したものであり、実施形態の固体撮像装置はCMOS型イメージセンサである。ただし、CCD型イメージセンサにおいても、何らかの影響で横筋ノイズが現れる場合、画素データのAD変換値であるデジタル画素値を、上記実施形態1あるいは2で説明した横筋補正回路により補正することにより、横筋ノイズ低減の効果を得ることができ、上記各実施形態の固体撮像装置は、CCD型イメージセンサとしても用いることができる。

【0095】

また、上記実施形態1および2では、特に説明しなかったが、上記実施形態1および2の固体撮像装置10および10aの少なくともいずれかを撮像部に用いた、例えばデジタルビデオカメラ、デジタルスチルカメラなどのデジタルカメラや、画像入力カメラ、スキャナ、ファクシミリ、カメラ付き携帯電話装置などの画像入力デバイスを有した電子情報機器について説明する。

【0096】

本発明の電子情報機器は、本発明の上記実施形態1および2の装置10および10aの少なくともいずれかを撮像部に用いて得た高品位な画像データを記録用に所定の信号処理した後にデータ記録する記録メディアなどのメモリ部と、この画像データを表示用に所定の信号処理した後に液晶表示画面などの表示画面上に表示する液晶表示装置などの表示手段と、この画像データを通信用に所定の信号処理をした後に通信処理する送受信装置などの通信手段と、この画像データを印刷(印字)して出力(プリントアウト)する画像出力手段とのうちの少なくともいずれかを有している。

【0097】

以上のように、本発明の好ましい実施形態を用いて本発明を例示してきたが、本発明は、この実施形態に限定して解釈されるべきものではない。本発明は、特許請求の範囲によってのみその範囲が解釈されるべきであることが理解される。当業者は、本発明の具体的な好ましい実施形態の記載から、本発明の記載および技術常識に基づいて等価な範囲を実施することができることが理解される。本明細書において引用した特許、特許出願および文献は、その内容自体が具体的に本明細書に記載されているのと同様にその内容が本明細書に対する参考として援用されるべきであることが理解される。

【産業上の利用可能性】

【0098】

本発明は、ビデオカメラやデジタルカメラなどの電子式撮像装置に使用されるイメージセンサなどの分野において、非常に簡易な論理回路で横筋補正を行うことができる固体撮像装置を提供するものである。

【図面の簡単な説明】

【0099】

【図1】図1は、本発明の実施形態1による固体撮像装置を説明するブロック図である。

【図2】図2は、上記実施形態1の固体撮像装置における、水平OB画素の平均値を作成する回路ブロックを示している。

【図3】図3は、上記実施形態1の固体撮像装置における、有効画素の画素値を補正する回路ブロックを示す図である。

【図4】上記実施形態1の固体撮像装置を構成する予測演算論理回路の詳細な構成を示す

10

20

30

40

50

ブロック図である。

【図5】上記実施形態1の固体撮像装置における予測演算論理回路の動作タイミングを示す図であり、該予測演算論理回路で作成された予測OB値および補正水平OB値の出力タイミングと、フレーム間隔およびライン間隔のタイミングとの関係を示している。

【図6】図6は、本発明の実施形態2による固体撮像装置を説明する図である。

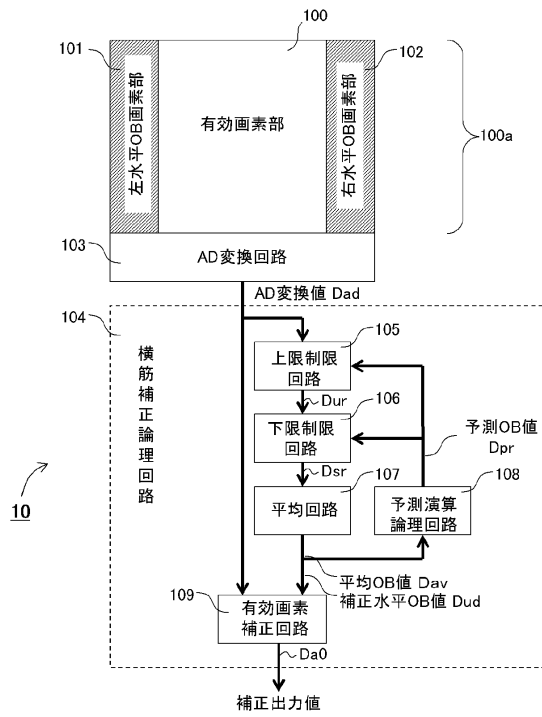
【図7】図7は従来の固体撮像装置を説明する図である。

【符号の説明】

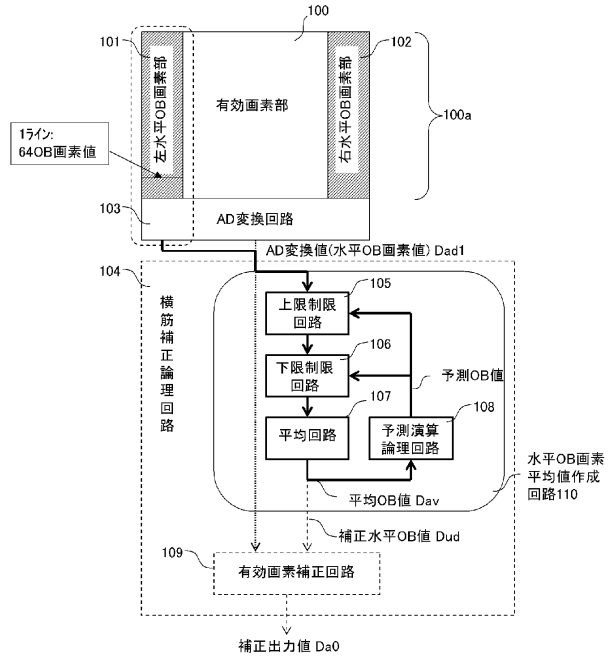
【0100】

| | | |
|--------|----------|----|
| 10、10a | 固体撮像装置 | |
| 100 | 有効画素部 | 10 |
| 100a | 画素部 | |
| 101 | 左水平OB画素部 | |
| 102 | 右水平OB画素部 | |
| 103 | AD変換回路 | |
| 104 | 横筋補正論理回路 | |
| 105 | 上制限回路 | |
| 106 | 下制限回路 | |
| 107 | 平均回路 | |
| 108 | 予測演算論理回路 | |
| 109 | 有効画素補正回路 | 20 |
| 110 | 1/8回路 | |
| 111 | 7/8回路 | |
| 112 | 加算回路 | |
| 113 | ラッチ回路 | |
| Dad | AD変換値 | |
| Dao | 補正出力値 | |
| Dav | 平均OB値 | |
| Dud | 補正水平OB値 | |
| Dpr | 予測OB値 | |
| Dur | 上制限出力 | 30 |
| Dsr | 下制限出力 | |
| E | イネーブル信号 | |
| R | リセット信号 | |

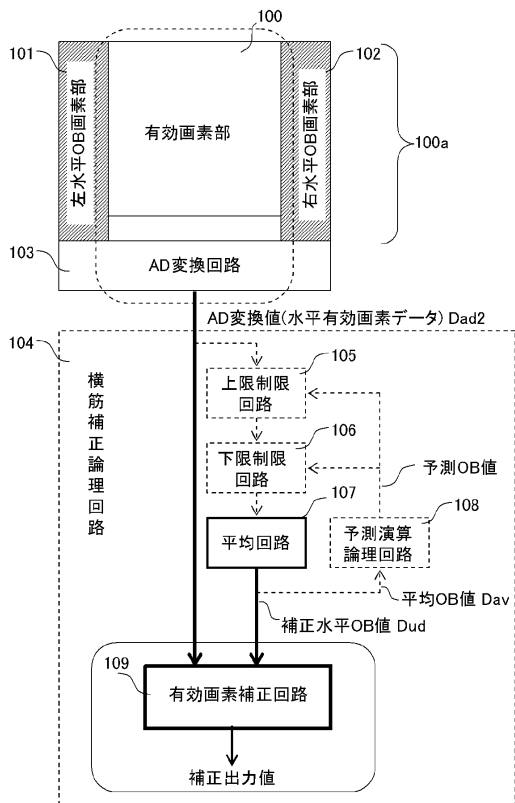
【図1】



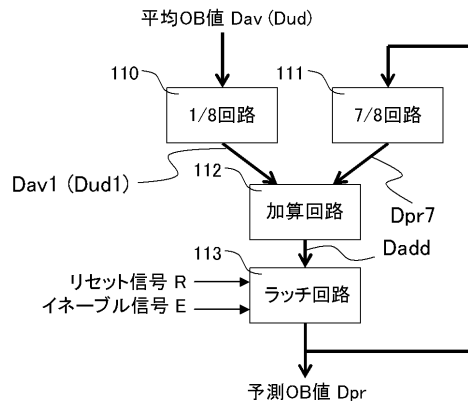
【図2】



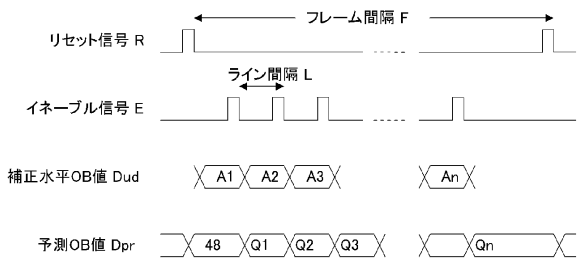
【図3】



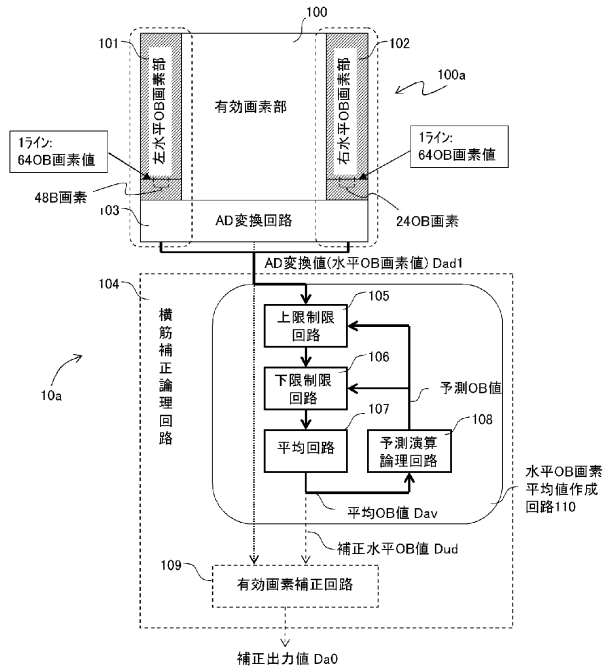
【図4】



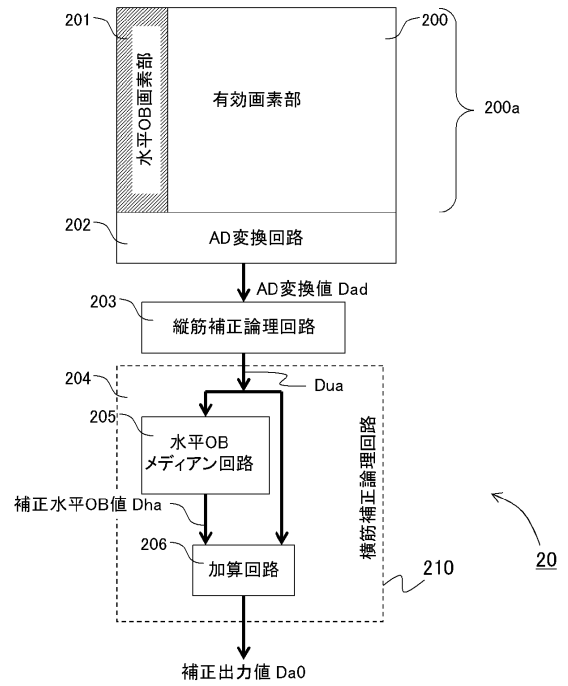
【図5】



【図6】



【図7】



フロントページの続き

- (56)参考文献 特開2006-025148(JP,A)
特開2006-157263(JP,A)
特開2006-074172(JP,A)
特開2002-281343(JP,A)
特開2006-067010(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/335