

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利说明书

专利号 ZL 01120712.4

H01L 21/60 (2006.01)

H01L 21/28 (2006.01)

H01L 21/768 (2006.01)

H01L 23/48 (2006.01)

[45] 授权公告日 2007 年 1 月 10 日

[11] 授权公告号 CN 1294635C

[22] 申请日 2001.4.28 [21] 申请号 01120712.4

[30] 优先权

[32] 2000. 5. 1 [33] JP [31] 132172/00

[32] 2000. 9. 8 [33] JP [31] 272595/00

[32] 2001. 2. 21 [33] JP [31] 44824/01

[73] 专利权人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 樱井和德 太田勉 松岛文明

间筒部

[56] 参考文献

JP8 - 250551A 1996.9.27 H01L21/60

US5656858A 1997.8.12 H01L23/48

CN1246731A 2000.3.8 H01L23/48

JP8 - 213402A 1996.8.20 H01L21/321

JP11 - 219966A 1999.8.10 H01L21/60

JP11 - 26466A 1999.1.29 H01L21/321

审查员 曲宝壮

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 梁永

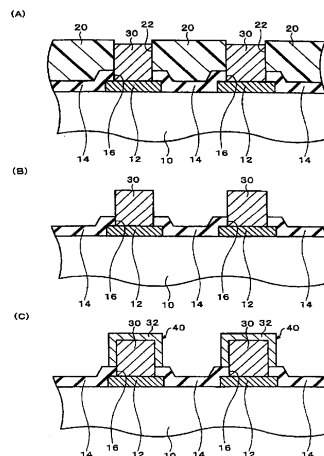
权利要求书 3 页 说明书 26 页 附图 22 页

[54] 发明名称

凸起的形成方法、半导体器件的制造方法

[57] 摘要

提供了一种能够以期望的宽度简单地形成凸起的凸起形成方法、半导体器件及其制造方法、电路板和电子机器。凸起的形成方法为在绝缘膜 15 上形成露出焊盘 12 的至少一部分的开口部 16，形成与上述焊盘 12 连接的凸起，形成具有与上述焊盘 12 的至少一部分平面地重叠的通孔 22 的抗蚀层 20，在上述绝缘膜 15 中形成开口部 16，形成与通过上述开口部 16 露出的上述焊盘 12 连接的金属层。



1. 一种凸起形成方法，所述凸起在绝缘膜上形成开口部并与焊盘连接，所述开口部露出至少一部分所述焊盘；

- 5 形成具有与上述焊盘在平面上至少重叠一部分的通孔的抗蚀剂层；
在上述绝缘膜上形成开口部，形成与通过上述开口部露出的上述焊盘连接的金属层；

上述金属层由第一金属层和在上述第一金属层上形成的第二金属层构成；

- 10 上述开口部超出上述通孔而形成，在上述焊盘上形成上述第一金属层的区域和露出部，通过覆盖上述露出部而在上述焊盘上形成上述第二金属层。

2.如权利要求 1 的凸起形成方法，其特征在于：形成的上述通孔不超过上述焊盘的外周。

- 15 3.如权利要求 1 或 2 的凸起形成方法，其特征在于：在上述焊盘上形成绝缘膜，上述焊盘的端部形成的上述绝缘膜比在中央部形成的厚。

4.如权利要求 1 的凸起形成方法，其特征在于：在上述通孔中形成上述第一金属层后，去除上述抗蚀剂层，通过覆盖上述第一金属层而形成上述第二金属层。

- 20 5.如权利要求 1 的凸起形成方法，其特征在于：在上述通孔中形成上述第一金属层后，保留上述抗蚀剂层，在上述第一金属层的上面形成第二金属层。

- 25 6.如权利要求 1、4、5 的任一项的凸起形成方法，其特征在于：突出上述通孔来形成上述第一金属层，形成具有比上述通孔的宽度大的宽度的端部。

7.如权利要求 1、4、5 的任一项的凸起形成方法，其特征在于：突出上述通孔来形成上述第二金属层，形成具有比上述通孔的宽度大的宽度的端部。

8.如权利要求 1、4、5 的任一项的凸起形成方法，其特征在于：由无电沉积来形成上述第一金属层。

9.如权利要求 1 的凸起形成方法，其特征在于：由无电沉积来形成上述第二金属层。

5 10.如权利要求 1、2、4、5 的任一项的凸起形成方法，其特征在于：还包括在上述金属层上设置焊料的步骤；在上述设置焊料的步骤中，至少避开上述金属层的上面而在周围设置树脂层，在上述金属层的从树脂层露出的部分设置上述焊料。

11.如引用权利要求 5 的凸起形成方法，其特征在于：还包括在上述金属层上设置焊料的步骤，上述金属层与上述抗蚀剂层基本同一平面地形成，在上述金属层的从上述抗蚀剂层露出的部分设置上述焊料。

12.如权利要求 5 的凸起形成方法，其特征在于：上述第一金属层形成得比上述抗蚀剂层低，将上述抗蚀剂层作为掩膜，通过印刷法来设置上述第二金属层。

15 13.如权利要求 5 的凸起形成方法，其特征在于：在上述绝缘膜上，在上述通孔的外围中形成与上述第一金属层电连接的导电膜，上述第一金属层形成得比上述抗蚀剂层低，将上述导电膜作为电极，通过电解电镀来设置上述第二金属层。

14.如权利要求 1、4、5 的任一项的凸起形成方法，其特征在于：上述第一金属层由包含镍的材料构成。

15.如权利要求 1、4、5 的任一项的凸起形成方法，其特征在于：上述第二金属层由包含金的材料构成。

16.如权利要求 1、4、5 的任一项的凸起形成方法，其特征在于：上述第二金属层由焊料构成。

25 17.如权利要求 10 的凸起形成方法，其特征在于：上述焊料包含 Sn 或 Sn 和从 Ag、Cu、Bi、Zn 中选择的至少一种金属。

18.如权利要求 9 的凸起形成方法，其特征在于：上述第二金属层由第一和第二 Au 层形成，上述第一 Au 层通过置换电镀形成于上述第一金属层

的表面中，上述第二 Au 层通过自触媒电镀形成于上述第一 Au 层的表面中。

19.如权利要求 9 的凸起形成方法，其特征在于：上述第二金属层由 Au 层和 Sn 层形成，上述 Au 层通过置换电镀形成于上述第一金属层的表面中，上述 Sn 层通过自触媒电镀形成于上述 Au 层的表面中。

5 20.如权利要求 19 的凸起形成方法，其特征在于：在形成上述 Sn 层的步骤中，在非电解锡电镀液中包含 Cu 或 Ag 中的至少一种，由上述非电解锡电镀液析出 Sn 的同时，析出 Cu 或 Ag 中的至少一种。

21.一种半导体器件的制造方法，其特征在于：采用权利要求 1、2、4、5 的任一项的凸起形成方法，在上述焊盘上形成上述金属层，其中，所述
10 焊盘形成于半导体芯片上。

22.一种半导体器件的制造方法，其特征在于：采用权利要求 18 至权利要求 20 中任一项的凸起形成方法，在上述焊盘上形成上述金属层，其中，所述焊盘形成于半导体芯片上，还包括分别将上述凸起与任一导线电连接的步骤，由上述凸起中的上述第二金属层和上述导线形成共晶。

15

凸起的形成方法、半导体器件的制造方法

5 本发明涉及凸起的形成方法、半导体装置及其制造方法、电路板及电子机器。

已知在半导体芯片的垫上形成凸起时，使用非电解电镀来形成由金属等构成的凸起的方法。

但是，在非电解电镀中，因为不仅在金属的高度方向、而且还在宽度方向
10 上生长（各向同性生长），凸起的宽度超过垫的宽度，因而难以相对于狭窄间距的垫来形成凸起。

本发明为了解决上述问题，其目的在于提供一种能以期望的宽度并简单地形成凸起的凸起的形成方法、半导体装置及其制造方法、电路板及电子机器。

本发明提供一种凸起形成方法，所述凸起在绝缘膜上形成开口部并
15 与焊盘连接，所述开口部露出至少一部分所述焊盘；形成具有与上述焊盘在平面上至少重叠一部分的通孔的抗蚀剂层；在上述绝缘膜上形成开口部，形成与通过上述开口部露出的上述焊盘连接的金属层；上述金属层由第一金属层和在上述第一金属层上形成的第二金属层构成；上述开口部超出上述通孔而形成，在上述焊盘上形成上述第一金属层的区域和
20 露出部，通过覆盖上述露出部而在上述焊盘上形成上述第二金属层。

本发明提供一种半导体器件的制造方法，其特征在于：上述凸起形成方法，在上述焊盘上形成上述金属层，其中，所述焊盘形成于半导体芯片上。

本发明还提供一种半导体器件的制造方法，其特征在于：采用上述
25 凸起形成方法，在上述焊盘上形成上述金属层，其中，所述焊盘形成于半导体芯片上，还包括分别将上述凸起与任一导线电连接的步骤，由上述凸起中的上述第二金属层和上述导线形成共晶。

（1）根据本发明的凸起的形成方法，在绝缘膜上形成露出至少垫的一部分的开口部，形成与上述垫连接的凸起，

形成具有与上述垫在平面上至少重叠一部分的通孔的抗蚀层，
在上述绝缘膜中形成开口部，形成与通过上述开口部露出的上述垫连接的金属层。

根据本发明，例如，因为使用一次形成的抗蚀层的通孔来在绝缘膜上形成
5 开口部，形成了与垫连接的金属层，所以能够以简单工序来形成凸起。在抗蚀层的通孔内形成金属层的情况下，能够以对应于通孔大小的形状、即期望的宽度来形成凸起。

(2) 对于该凸起形成方法，也可以不超过上述垫的外围来形成上述通孔。

由此，能够不超过垫的外围来形成金属层。因此，在以狭窄间距设置的多
10 个垫的每一个中，能够形成凸起。

(3) 对于该凸起形成方法，也可以在上述垫的端部形成比在其中央部厚的上述绝缘膜。

由此，能够以厚的绝缘膜来确实保护半导体芯片。绝缘膜的厚的部分也可由多个层来形成。

15 (4) 对于该凸起形成方法，也可以在与上述垫的外围相比为内侧、并且、

在与上述绝缘膜形成得薄的上述焊盘的中央部相比的外侧处形成上述通孔。

由此，能够不使焊盘露出来形成凸起。

(5) 对于该凸起形成方法，上述金属层也可以由第一金属层和在上述第一金属层的表面上形成的第二金属层构成。

5 (6) 对于该凸起形成方法，上述开口部也可以超出上述通孔的外围而形成，由此在上述焊盘中形成形成上述第一金属层的区域和露出部，在上述焊盘中形成上述第二金属层来覆盖上述露出部。

由此，即使形成为开口部超出通孔的形状，但因为由第二金属层覆盖了焊盘的露出部，所以不会露出焊盘。

10 (7) 对于该凸起形成方法，也可以在上述通孔中形成上述第一金属层后，去除上述抗蚀层，形成上述第二金属层来覆盖上述第一金属层。

由此，能够防止第一金属层的表面氧化。

(8) 对于该凸起形成方法，也可以在上述通孔中形成上述第一金属层后，保留上述抗蚀层，在上述第一金属层的上面形成第二金属层。

15 由此，例如，在选择焊料容易附着材料作为第二金属层的情况下，能够仅在金属层的大致上面内设置焊料。即，例如，能够避免焊料扩散到金属层的外侧，从而能够不使各焊盘短路来设置焊料。

(9) 对于该凸起形成方法，也可以突出上述通孔来形成上述第一金属层，形成具有比上述通孔的宽度大的宽度的前端部。

20 由此，由该前端部比通孔大的宽度来形成第一金属层。因此，例如，能够形成在凸起中存放部分焊料的空间。因此，例如，焊料不会扩散到金属层的外侧，即能够不使各焊盘短路来设置焊料。

(10) 对于该凸起形成方法，也可以突出上述通孔来形成上述第二金属层，形成具有比上述通孔的宽度大的宽度的前端部。

25 由此，由该前端部比通孔大的宽度来形成第二金属层。因此，例如，能够形成在凸起中存放部分焊料的空间。因此，例如，焊料不会扩散到金属层的外侧，即能够不使各焊盘短路来设置焊料。

(11) 对于该凸起形成方法，也可以由非电解电镀来形成上述第一金属层。

(12) 对于该凸起形成方法，也可以由非电解电镀来形成上述第二金属层。

30 (13) 对于该凸起形成方法，也可以包括在上述金属层中设置焊料的工序。

(14) 对于该凸起形成方法, 也可以在上述设置焊料的工序中, 至少避开上述金属层的上面而在周围设置树脂层, 在从上述金属层的上述树脂层露出的部分中设置上述焊料。

由此, 因为能够通过树脂层来排拒焊料, 所以能够在金属层中设置适量的焊料。即, 当熔融焊料时, 能够防止扩散到金属层的周围。因此, 例如, 对于半导体芯片的多个焊盘, 能够防止焊料与相邻的焊盘接触。

(15) 对于该凸起形成方法, 也可以与上述抗蚀层基本同一平面地形成上述金属层, 在从上述金属层的上述树脂层露出的部分中设置上述焊料。

由此, 因为使用了一次形成用于形成金属层的层和用于设置焊料的层的抗蚀层, 因此能够简化工序。

(16) 对于该凸起形成方法, 也可以将上述第一金属层形成得比上述抗蚀层低, 将上述抗蚀层作为掩模, 通过印刷法来设置上述第二金属层。

由此, 因为印刷用掩模为抗蚀层, 因此与掩模的版面偏差的好坏无关, 从而能够设置第二金属层。另外, 因为改变后没必要形成印刷用掩模, 因此能够以少的工序来形成第二金属层。

(17) 对于该凸起形成方法, 也可以在上述绝缘膜上形成在上述通孔的外围与上述第一金属层电连接的导电膜, 上述第一金属层形成得比上述抗蚀层低, 将上述导电膜作为电极, 通过电解电镀来设置上述第二金属层。

由此, 例如, 与由非电解电镀形成相比, 能够减少第二金属层组成的参差不齐。因此, 第二金属层的熔融温度能够不再分散。

(18) 对于该凸起形成方法, 上述第一金属层也可以由包含镍的材料构成。

(19) 对于该凸起形成方法, 上述第二金属层也可以由包含金的材料构成。

(20) 对于该凸起形成方法, 上述第二金属层也可以由焊料构成。

(21) 对于该凸起形成方法, 上述焊料也可以包含 Sn 或从 Sn、Ag、Cu、Bi、Zn 中选择的至少一种金属。

(22) 对于该凸起形成方法, 上述第二金属层也可以由第一和第二 Au 层形成, 上述第一 Au 层也可以通过置换电镀形成于上述第一金属层的表面上, 上述第二 Au 层也可以通过自触媒电镀形成于上述第一 Au 层的表面上。

由此, 在凸起的表面内能够较厚地形成 Au 层。因此, 与由 Au 形成凸起的整体的情况一样, 即使是在第一金属层的表面上形成 Au 层的凸起, 也能例如与

引线直接连接。

(23) 对于该凸起形成方法, 上述第二金属层也可以由 Au 层和 Sn 层形成, 上述 Au 层也可以通过置换电镀形成于上述第一金属层的表面上, 上述 Sn 层也可以通过自触媒电镀形成于上述 Au 层的表面上。

5 (24) 对于该凸起形成方法, 也可以在形成上述 Sn 层的工序中, 在非电解锡电镀液中包含 Cu 或 Ag 中的至少一种, 由上述非电解锡电镀液析出 Sn 的同时, 析出 Cu 或 Ag 中的至少一种。

由此, 例如在接合凸起和引线的情况下, 即使引线材料由例如金以外的材料构成, 也能良好地接合凸起和引线。

10 (25) 根据本发明的半导体器件的制造方法, 通过上述凸起的形成方法, 在形成于半导体芯片上的上述焊盘上形成上述金属层。

(26) 对于该半导体器件的制造方法也可以包括分别将上述凸起与任一引线电连接的工序, 由上述凸起中的上述第二金属层和上述引线形成共晶。

(27) 由上述半导体器件的制造方法来制造根据本发明的半导体器件。

15 (28) 根据本发明的半导体器件, 包括具有多个焊盘的半导体芯片, 形成于上述半导体芯片上的覆盖至少各上述焊盘的端部而形成的绝缘膜, 和形成于各上述焊盘上的凸起, 其特征在于: 上述凸起包括较上述开口部的外围靠内的内侧中形成的第一金属层和在上述第一金属层和上述开口部之间形成至少一部分的第二金属层。

20 (29) 根据本发明的半导体器件, 包括具有多个焊盘的半导体芯片, 形成于上述半导体芯片上的、覆盖至少各上述焊盘的端部而形成的绝缘膜和在各上述焊盘上形成的凸起, 其特征在于: 上述凸起形成得比上述开口部大使得其端部形成在上述绝缘膜上, 在上述凸起的上述端部下形成的上述绝缘膜比在上述半导体芯片的上面形成得薄。

25 根据本发明, 由厚的层来覆盖半导体芯片的表面, 并且, 将在凸起的端部下形成的绝缘膜作成薄的层。能够由厚的层来覆盖半导体芯片的表面, 从而能够提高半导体芯片的耐湿性。另外, 能够缩小凸起的端部下的绝缘膜带来的台阶差异, 从而提高焊盘和凸起的连接的可靠性。

(30) 根据本发明的半导体器件, 包括具有多个焊盘的半导体芯片和由形成
30 分别连接于上述焊盘的柱状的主体和以比连接于上述主体的上述主体的宽度大的

宽度形成的前端部形成的凸起，其特征在于：上述凸起具有在超出上述前端部中的上述主体的宽度的部分和上述主体之间存放焊料的空间。

根据本发明，凸起具有存放部分焊料的空间。因此，在凸起上熔融焊料的情况下，焊料能够不扩散到金属层的外侧，即能够不使各焊盘短路地设置焊料。

5 (31) 根据本发明的电路板，设置有上述半导体器件。

(32) 根据本发明的电子机器，具有上述半导体器件。

图 1 是表示根据适用本发明的第一实施例的凸起的形成方法的图；

图 2 (A) 和图 2 (B) 是表示根据适用本发明的第一实施例的凸起的形成方法的图；

10 图 3 (A) -图 3 (C) 是表示根据适用本发明的第一实施例的凸起的形成方法的图；

图 4 是表示根据适用本发明的第一实施例的凸起的形成方法的图；

图 5 (A) 和图 5 (B) 是表示根据适用本发明的第二实施例的凸起的形成方法的图；

15 图 6 (A) 和图 6 (B) 是表示根据适用本发明的第二实施例的凸起的形成方法的图；

图 7 (A) 和图 7 (B) 是表示根据适用本发明的第三实施例的凸起的形成方法的图；

20 图 8 (A) 和图 8 (B) 是表示根据适用本发明的第三实施例的凸起的形成方法的图；

图 9 是表示根据适用本发明的第四实施例的半导体器件的图；

图 10 (A) -图 10 (C) 是表示根据适用本发明的第五实施例的凸起的形成方法的图；

25 图 11 (A) 和图 11 (B) 是表示根据适用本发明的第六实施例的凸起的形成方法的图；

图 12 (A) 和图 12 (B) 是表示根据适用本发明的第七实施例的凸起的形成方法的图；

图 13 (A) -图 13 (C) 是表示根据适用本发明的第八实施例的凸起的形成方法的图；

30 图 14 (A) -图 14 (C) 是表示根据适用本发明的第八实施例的凸起的形成

方法的图；

图 15 (A) 和图 15 (B) 是表示根据适用本发明的第八实施例的凸起的形成方法的图；

图 16 (A) 和图 16 (B) 是表示根据适用本发明的第八实施例的凸起形成方法5 的变形例的图；

图 17 (A) -图 17 (C) 是表示根据适用本发明的第九实施例的凸起的形成方法的图；

图 18 (A) 和图 18 (B) 是表示根据适用本发明的第九实施例的凸起的形成方法的图；

10 图 19 是表示根据适用本发明的第十实施例的半导体器件的图；

图 20 (A) 和图 20 (B) 是表示根据适用本发明的第十一实施例的凸起的形成方法的图；

图 21 是表示根据适用本发明的第十一实施例的半导体器件的制造方法的图；

15 图 22 是表示根据适用本发明的第十一实施例的半导体器件的制造方法的图；

图 23 是表示配置有根据适用本发明的实施例的半导体器件的电路板的图；

图 24 是表示具有根据适用本发明的实施例的半导体器件的电子机器的图；

和

20 图 25 是表示具有根据适用本发明的实施例的半导体器件的电子机器的图。

下面参考附图说明本发明的最佳实施例。其中，本发明并不限于以下的实施例。

图 1-图 4 是表示根据适用本发明的第一实施例的凸起的形成方法的图。在本实施例中，虽然说明在半导体芯片上形成凸起的实例，但根据本发明的凸起的形成方法并不限于此，也可在布线图案上形成凸起时适用。此时，布线图案的脊面 (land) 相当于焊盘。另外，本发明也适用于在半导体晶片形成的焊盘中形成凸起的情况。即，下面说明的内容不限于半导体芯片处理，即使是半导体晶片处理，也能同样适用。

在本实施例中，如图 1 所示，准备半导体芯片 10。半导体芯片 10 具有多个
30 焊盘 12。焊盘 12 成为形成于半导体芯片 10 内部的集成电路的电极。焊盘 12 既

可以排列在半导体芯片 10 的端部，也可以排列在半导体芯片 10 的中部。另外，焊盘 12 既可以排列在半导体芯片 10 为矩形时沿平行的两条边的端部，也可排列在四条边的端部处。焊盘 12 也可以形成于半导体芯片 10 中形成集成电路的区域内。焊盘片 12 还可以矩阵形状排列在多行多列中形成。虽然各焊盘 12 多数在半导体芯片 10 中薄又平地形成，但并不限定侧面或纵截面的形状，也可与半导体芯片 10 的表面在同一平面内。另外，焊盘 12 的平面形状也不特别限定，既可是圆形，也可是矩形。焊盘 12 由铝 (Al) 或铜 (Cu) 等形成。各焊盘 12 之间的间距虽然能够对应于设计来自由确定，但本发明对于具有例如 $40\ \mu\text{m}$ 以下的狭窄间距的焊盘 12 的半导体芯片 10 是特别有效的。

10 在半导体芯片 10 中形成焊盘 12 的表面上形成绝缘膜 14。绝缘膜 14 覆盖各焊盘 12 来形成。在本实施例中，绝缘膜 14 虽然由单层形成，但如后述的实例所示，也可由多层形成。另外，绝缘膜 14 的厚度必要时能够自由确定。绝缘膜 14 也可以是一般的钝化膜。绝缘膜 14 例如能够由 SiO_2 、 SiN 或聚酰亚胺树脂等形成。在本实施例中，能够使用同一抗蚀层 20 来进行使各焊盘 14 的至少一部分从
15 绝缘膜 14 中露出的工序和在焊盘 12 上形成凸起的工序。详细地说，不用重复形成抗蚀层 20，就能够使用一次形成的抗蚀层 20 进行各工序。

如图 2 (A) 所示，形成抗蚀层 20。在形成半导体芯片 10 的焊盘 12 的表面上，即绝缘膜 14 上形成抗蚀层 20。抗蚀层 20 在焊盘 12 的上方有通孔 22。也可适用光刻技术来形成通孔 22。即，通过掩模，在感光性抗蚀层 22 上照射能量、
20 显影后，也可形成通孔 22。此时，不管抗蚀层 22 是阳极型抗蚀层还是阴极型抗蚀层。另外，抗蚀层 20 也可形成为厚度为 $20\ \mu\text{m}$ 。

或者，也可由蚀刻非感光性抗蚀层 20 来形成通孔 22。另外，也可适用丝网印刷或喷墨方式来形成抗蚀层 20。

通孔 22 最好以不超出焊盘 12 的外围的形状来形成。据此，以狭窄的间隔设置
25 的多个焊盘 12 的每一个中，能够形成凸起。另外，通孔 22 最好在对于半导体芯片 10 的表面垂直上升的壁面上形成。因此，能够形成垂直上升的凸起。并且，通孔 22 的平面形状不限于例如圆形或矩形。

如图 2 (B) 所示，将抗蚀层 20 作为掩模，去除通孔 22 内的绝缘膜 14 部分后，形成露出至少一部分焊盘 12 的开口部 16。开口部 16 能够由蚀刻形成。蚀刻
30 的手段是化学的、物理的或组合它们的性质后利用的其中之一。另外，蚀刻的特

性可以是各向同性或各向异性之一。如后述，即使是在所有方向上被相等的蚀刻的各向同性的蚀刻，也能适用本发明。

如图2(B)所示，在本实施例中，在平面图的通孔22的形状的范围内形成开口部16。这种开口部16能够通过例如各向异性的蚀刻来形成。据此，如果在通孔22中形成第一金属层30，则能够不露出焊盘12的表面。另外，能够使用在抗蚀层20上形成的通孔22来容易地形成绝缘膜14的开口部16。

如图3(A)所示，在通孔22中形成第一金属层30。因为通孔22连通于开口部16，所以能够在通孔22中形成第一金属层30来形成与焊盘12电连接的凸起。第一金属层30不超出通孔22的高度，即也可以仅在通孔22的内侧中形成。或者，第一金属层30也可与抗蚀层20形成为同一表面，也可超出通孔22的高度形成。第一金属层30也可由镍(Ni)、铜(Cu)或金(Au)等形成。另外，第一金属层30也可是如图3(A)所示的单层，也可以是由与此不同的多层形成。

第一金属层30也可以是由非电解电镀(包含置换电镀)形成。例如，在焊盘12由铝形成的情况下，使用碱性锌溶液，在焊盘12上进行锌酸盐处理而将铝的表面置换析出为锌(Zn)。此时，最好预先将抗蚀层20加热到200℃。由此，能够提高抗蚀层20对强碱性溶液的耐性。另外，为了防止抗蚀层20的热变形，也可以向抗蚀层20照射紫外线。并且，当在焊盘12的表面上析出锌时，将焊盘12浸在碱性锌溶液中后，置换的锌由硝酸所溶解，再浸在碱性锌溶液中。然后，在将表面置换成锌的焊盘12上设置非电解镍电镀液，经过锌和镍的置换反应而在焊盘12上形成由镍构成的第一金属层30。

另外，在焊盘12中进行锌酸盐处理之前，最好用规定的溶液(例如弱氢氟酸溶液)来溶解半导体芯片10的绝缘膜14的残留。随后，在溶液了绝缘膜14的残留后，最好将焊盘12浸在碱性溶液中，去除焊盘12的露出部的氧化膜。因此，能够将焊盘12的表面很好地置换成铝。

另外，例如，当由锌酸盐处理而在焊盘12上形成第一金属层30的情况下，也可剩余一部分铝(焊盘12)上的锌层。此时，第一金属层30包含锌层。

或者，与锌酸盐处理不同，在由铝构成的焊盘12中设置包含钯等还原剂的溶液，之后，设置非电解镍电镀液，在焊盘12上析出以钯等为晶核的由镍构成的第一金属层30。一般而言，镍能够比金在更短时间内形成。另外，第一金属层30的厚度可以是15-25 μm。

如图3(B)所示, 去除抗蚀层20。如上述实例所示, 能够使第一金属层30对应于通孔22的形状来形成第一金属层30。即, 即使适用金属各向同性生成的非电解电镀, 也能抑制向横(宽度)方向的扩展而在高度方向上形成第一金属层30。因此, 即使以狭窄的间隔来形成多个焊盘12, 也能在各自的焊盘12中形成可防止相邻的焊盘12之间的短路的凸起。

如图3(C)所示, 如果必要, 在第一金属层30的表面上形成第二金属层32。第二金属层32覆盖第一金属层30而形成。由此可防止第二金属层32(镍层)的氧化。去除抗蚀层20后形成的第二金属层32可以如图3(C)所示为单层, 也可与之不同地为多层。至少第二金属层32的表面层由金形成。通过由金来形成, 还能够确实进行与布线图案的电连接。并且, 在由镍形成第一金属层30的情况下, 在第一金属层30(镍层)中设置非电解金电镀液, 在该表面上形成第二金属层32(金层)。

由非电解电镀来形成第一金属层30或第二金属层32时, 在将半导体芯片10浸在期望的溶液中时, 事先用保护膜覆盖半导体芯片10的内表面和侧表面。使用抗蚀层作为保护膜。抗蚀层可以是非感光性抗蚀层。抗蚀层可在半导体芯片10的侧表面和内表面上形成 $2\mu\text{m}$ 的厚度。另外, 最好在将半导体芯片10浸在溶液中时遮光。因此, 能够防止由将半导体芯片10浸在溶液中引起的在溶液中的电极间的电位变化。即, 能够通过对各焊盘12的非电解电镀来均一化进行金属析出的处理。

另外, 在焊盘12由包含铜的材料构成的情况下, 例如, 在焊盘12上形成镍层(第一金属层30)的情况下, 在焊盘12上设置包含钯等还原剂的溶液, 之后, 通过设置非电解镍溶液来以钯为核心形成镍层。

另外, 至此记载的金属和溶液仅是举例, 而并不限于此, 例如也可使用铜(Cu)作为在非电解电镀中使用的金属。

根据本实施例, 因为使用一次形成的抗蚀层20, 在绝缘膜14中形成开口部16, 形成与焊盘连接的金属层(第一和第二金属层30、32), 所以能够通过简单的工序来形成凸起。在抗蚀层20的通孔22内形成金属层(例如第一金属层30)的情况下, 能够以对应于通孔22的大小的形状, 即期望的宽度来形成凸起。

通过上述工序, 如图4所示, 在半导体芯片10的各个焊盘12中能够形成由第一金属层30和必要时形成的第二金属层32构成的凸起40。该半导体芯片10

作为倒焊晶片能够在基板上进行倒装焊接。此时，电连接在基板上形成的布线图案（脊面）和凸起 40。在电连接中，使用各向异性导电膜（ACF）和各向异性导电胶（ACP）等各向异性导电材料来使导电粒子介于凸起 40 和布线图案之间。或者通过 Au-Au、Au-Sn、焊料（包含焊剂）等的金属接合和绝缘树脂的收缩力 5 来电连接凸起 40 和布线图案（特别是脊面）。

（第二实施例）

图 5 (A) -图 6 (B) 是表示根据适用本发明的第二实施例的凸起形成方法的图。在本实施例中，因为可能有限地适用第一实施例中公开的内容，所以省略重复的记载。另外，不限于本实施例，在下面所示的实施例中，也能有限地适用 10 其它实施例的内容。

如上述实施例的图 2 (A) 所示，形成具有通孔 22 的抗蚀 20 后，如图 5 (A) 所示，通过通孔 22 去除部分绝缘膜 14。在本实施例中，绝缘膜 14 的开口部 18 以超出抗蚀层 20 的通孔 22 的形状形成。例如，通过由各向同性的蚀刻来去除部分绝缘膜 14 来形成开口部 18。开口部 18，如图 5 (A) 所示，以不超出焊盘 12 15 的外围的大小形成。

如图 5 (B) 所示，在通孔 22 中形成第一金属层 30。这时，因为就平面图而言，开口部 18 的形状比通孔 22 大，所以在从超出开口部 18 中的通孔 22 的外侧部分中难以形成第一金属层 30。因此，如图 6 (A) 所示，去除抗蚀层 20 时，在焊盘 12 上在第一金属层 30 的周围形成从绝缘膜 14 露出的露出部 13。至此， 20 在本实施例中，如图 6 (B) 所示，去除抗蚀层 20 后，形成第二金属层 32 以覆盖露出部 13。

例如，第二金属层 32 由内侧和外侧的层 34、36 构成，如图 6 (B) 所示，由其中的内侧层 34 来覆盖露出部 13 的表面。内侧层 34 可以是与第一金属层 30 相同的材料，例如可使用镍 (Ni)、铜 (Cu) 或金 (Au) 等。因此，能够不露出 25 焊盘 12 的表面来形成凸起。另外，外侧层 36 可由金形成。

或者，通过由单层构成的第二金属层 32 来覆盖露出部 13。此时，第二金属层 32 可由镍 (Ni)、铜 (Cu) 或金 (Au) 来形成。

根据本实施例的半导体器件包含具有焊盘 12 的半导体芯片 10、绝缘膜 14 和具有第一和第二金属层 30、32 的凸起。

30 绝缘膜 14 在焊盘 12 的中部形成开口部 18、覆盖从半导体芯片 10 的表面到

各焊盘 12 的端部来形成。第一金属层 30 在开口部 18 的内侧形成，在第一金属层 30 和开口部 18 之间至少形成部分第二金属层 32。第二金属层 32，如图 6 (B) 所示，覆盖第一金属层 30 的表面，在第一金属层 30 和开口部 18 之间形成覆盖该表面的一部分。另外，与此不同，也可仅在第一金属层 30 和开口部 18 之间形成第二金属层 32。不管怎样，根据本实施例能够不露出焊盘 12 来形成凸起。

(第三实施例)

图 7 (A) -图 8 (B) 是表示根据适用本发明的第三实施例的凸起形成方法的图。

在本实施例中，如图 7 (A) 所示，准备形成绝缘膜 15 的半导体芯片 10。
10 绝缘膜 15 覆盖焊盘 12 的中部的部分比从半导体芯片 10 的表面覆盖焊盘 12 的端部的部分薄。绝缘膜 15 既可由单层形成，也可由多层形成。例如，如图 7 (A) 所示，绝缘膜 15 还可由上层 50 和下层 60 形成。此时，下层 60 在焊盘 12 的中部具有开口部 62，从半导体芯片 10 的表面覆盖焊盘 12 的端部来形成。另外，上层 50 在下层 60 和焊盘 12 的中部上形成。由此，也可在焊盘 12 的中部形成绝缘膜 15 的薄部分 17。

如图 7 (A) 所示，在半导体芯片 10 的绝缘膜 15 上形成具有通孔 22 的抗蚀层 20。通孔 22 也可在较焊盘 12 的外围的内侧、较绝缘膜 15 的薄部分 17 的外侧形成。在绝缘膜 15 由上层 50 和下层 60 构成的情况下，也可在下层 60 的覆盖焊盘 12 的端部部分的上方形成通孔 22 的壁面。由此，在去除通孔 22 内的绝缘膜 15 的部分的情况下，能够容易地以不超出通孔 22 的形状来形成绝缘膜 15 的开口部。具体而言，通过由去除绝缘膜 15 的薄部分 17 的至少一部分的时间及处理能力来进行蚀刻，能够不去除绝缘膜 15 的厚部分、以不超出通孔 22 的形状来形成绝缘膜 15 的开口部。

另外，与此不同，也可在绝缘膜 15 的薄部分 17 的区域内形成通孔 22。即使在此情况下，如果去除通孔 22 内的绝缘膜 15 的薄部分 17 的至少一部分，也可以不超出通孔 22 的形状来形成绝缘膜 15 的开口部。

另外，与之不同，还限于在焊盘 12 的外围和其外侧上形成通孔 22。即使由此形成通孔 22，也能在去除绝缘膜 15 时，例如通过不去除地保留覆盖绝缘膜 15 的焊盘 12 的端部的部分（例如下层 60）来不从绝缘膜 15 露出半导体芯片 10
30 和焊盘 12 地来形成凸起。

如图 7 (B) 所示, 通过通孔 22 去除部分绝缘膜 15。该形状超出通孔 22 的大小来形成绝缘膜 15 的开口部。例如, 超出通孔 22 的形状来形成上层 50 的开口部 52。此时, 如果以不超出通孔 22 的形状来形成下层 60 的开口部 62, 则能够不露出焊盘 12 的表面来形成在下面的工序中形成的第一金属层 30。另外, 即使 5 在以超出通孔 22 的形状来形成下层 60 的开口部 62 的情况下, 如上述实例所示, 去除抗蚀层 20 后, 在焊盘 12 中的第一金属层 30 的周围的露出部中形成至少一部分第二金属层 32 (未图示), 可覆盖该露出部。

或者, 也可以不超出通孔 22 的形状来形成绝缘膜 15 的开口部。例如, 当绝缘膜 15 由上层 50 及下层 60 构成的情况下, 可以不超出通孔 22 的形状来形成各 10 层的开口部 52、62。

如图 8 (A) 所示, 在通孔 22 中形成第一金属层 30。以不超出通孔 22 的形状来形成下层 60 的开口部 62, 在以超出通孔 22 的形状形成上层 50 的开口部 52 的情况下, 能够通过将其端部设置在下层 60 上来形成第一金属层 30。即, 能够薄地形成在第一金属层 30 的端部下形成的部分绝缘膜 15。由此, 减小由凸起端 15 部下的绝缘膜 15 带来的差别, 能够确实实现凸起与焊盘 12 的电连接。

如图 8 (B) 所示, 去除抗蚀层 20。通过在绝缘膜 15 (下层 60) 上设置其端部来形成第一金属层 30 而能够不露出焊盘 12 地形成第一金属层 30。另外, 也可在第一金属层 30 的表面上形成第二金属层 (未图示)。例如, 在上层 50 的开口部 52 与下层 60 的开口部 62 的大小不同的情况下, 在端部下形成下层 60 的第一金属层 30 的表面上可形成在端部下具有上层 50 的第二金属层。由此, 阶段性地缓和了由第一金属层 30 和第二金属层构成的凸起端部下的绝缘膜 15 的差别, 能够确实实现凸起与焊盘 12 的电连接。另外, 与此不同, 在第一金属层 30 的周围形成从绝缘膜 15 的露出部分的情况下, 也可覆盖该露出部来形成第二金属层。

根据本实施例的半导体器件包含具有焊盘 12 的半导体芯片 10、绝缘膜 15 25 和在各焊盘 12 上形成的凸起。

通过在焊盘 12 的中部形成开口部、覆盖从半导体芯片 10 的表面到各焊盘 12 的端部来形成绝缘膜 15。通过将其端部设置在绝缘膜 15 上来形成比绝缘膜 15 的开口部大的凸起。凸起可具有如上述实例所示的第一金属层 30。另外, 凸起还可包含在第一金属层 30 的外侧形成的第二金属层。绝缘膜 15 具有在凸起的端部下 30 形成的薄层和在半导体芯片 10 的表面上形成的厚层。如图 8 (B) 所示, 在第一

金属层 30 的端部下也可插入由多层构成的绝缘膜 15 的部分下层 60。

因此，用厚层来覆盖半导体芯片 10 的表面，另外，将在凸起的端部下形成的绝缘膜 15 制成薄层。由于半导体芯片 10 的表面由厚层覆盖，所以能提高半导体芯片 10 的耐湿性。另外，由于减小了凸起端部下的绝缘膜 15 带来的台阶差别，
5 所以能够提高焊盘 12 与凸起的连接可靠性。

(第四实施例)

图 9 是表示适用本发明的半导体器件的图。图 9 所示的半导体器件 1 包括在焊盘 12 上形成上述凸起（例如由图 3 (C) 所示的凸起 40）的半导体芯片 10、形成布线图案 72 的基板 70 和多个外部端子 80。

10 在该实例中，半导体芯片 10 相对基板 70 被倒装(face down)焊接。半导体芯片 10 和基板 70 由各向异性导电材料 74 连接。因此，焊盘 40 和布线图案 72 由导电粒子电连接。

在基板 70 中设置多个外部端子 80。外部端子 80 通过未图示的通孔等电连接于布线图案 72。各外部端子 80 也可能是焊剂板。也可印刷焊剂等后经过回流工
15 序来形成外部端子 80。外部端子 80 除焊剂外可由铜等形成。另外，利用积极地在未形成外部端子 80 地安装主电路印刷板时在主电路印刷板上涂的焊料膏，由其熔融时的表面张力来最终形成外部端子。该半导体器件为所谓的脊面栅阵列
(land grid array) 型半导体器件。

(第五实施例)

20 图 10 (A) -图 10 (C) 是表示根据第五实施例的凸起形成方法的图。

在本实施例中，如图 3 (A) 所示，在形成第一金属层 30 后，如图 10 (A) 所示，剩余的抗蚀层 20 形成第二金属层 33。即，在第一金属层 30 的上面形成第二金属层 33。第二金属层 33 可以单层或多层的任一种。第二金属层 33 也可由金 (Au) 形成。在第二金属层 33 由多层构成的情况下，至少由金来形成表面层。
25 第二金属层 33 的厚度可以是 0.1-0.2 μm 。另外，第二金属层 33 可由非电解电镀来形成。

如图 10 (B) 所示，去除抗蚀层 20。由此形成包含第一和第二金属层 30、33 的金属层 42。

接着，如图 10 (C) 所示，如果必要，在金属层 42 上设置焊料 44。具体而
30 言，在第二金属层 33 上设置焊料 44。焊料 44 被用来将半导体芯片 10 与未图示

的引线（包含布线）电连接。焊料 44 可以是软焊料或硬焊料之一，例如也可是焊剂或导电胶等。

与第一金属层 30 相比，第二金属层 33 最好由容易溶在焊料 44 中的材料形成。将焊剂作为焊料 44 来使用的情况下，与第一金属层 30 相比，第二金属层 33 最好是容易在焊剂中浸湿的材料。例如，如上所述，由金来至少形成第二金属层 33 的表面。由此，在良好状态下在第二金属层 33 中能设置焊料 44。另外，第二金属层 33 的材料不限于金，也可以是易溶于焊料 44 的其它金属。

在金属层 42 中设置焊剂时，例如，也可由将金属层 42 的上表面（第二金属层 33）浸在焊剂液中，即浸泡法来设置。此时，因为焊剂容易附着于 Au 层（第二金属层 33），所以能够容易地在金属层 42 上设置焊剂。或者，通过使金属层 42 与熔融的焊剂的表面接触，也可在第二金属层 33 上附着焊剂。另外，还可通过印刷法或喷墨法在金属层 42 上设置焊剂。焊剂可由包含锡（Sn）和银（Ag）的材料形成。在金属层 42 上设置的焊剂的高度为例如 10-20 μm 。另外，本实施例的凸起包含金属层 42（第一和第二金属层 30、33）和焊料 44。

焊料 44 也可以是包含锡（Sn）的金属。或者，焊料 44 也是在锡（Sn）中加入从银（Ag）、铜（Cu）、铋（Bi）、锌（Zn）中选择的一个或多个金属。焊料 44 的膜厚可被调整为相邻的凸起之间不会短路。例如，与凸起连接的部件（例如引线）的表面为 Au 的情况下，能够形成具有焊料膜 44 厚约为 0.1-3 μm 的高接合强度的 Sn-Au 共晶接合。另外，如果是该膜厚，则即使相邻的凸起之间的距离非常近（例如 7 μm ），由于接合时进行回流，从而防止了凸起之间的短路。

或者，与上述实例不同，在第一金属层 30 中直接设置焊料 44（第二金属层）。即，凸起包含第一金属层 30 和焊料 44。例如，也可由在镍层（第一金属层 30）上涂上焊料 44 来形成凸起。焊料 44 覆盖第一金属层 30 的整体来形成，或在第一金属层 30 的上面形成。

在本实施例中，因为金属层 42 在其上面具有第二金属层 33，例如第二金属层 33 由容易溶于焊料 44 的材料构成的情况下，能够在金属层 42 上设置适量的焊料 44。具体而言，能够仅在金属层 42 的上面设置焊料 44。因此，当熔融焊料 44 时，能够防止焊料 44 从金属层 42 的侧面向横向（相邻的焊盘 12 的方向）扩散。因而，即使在狭窄间隔中排列多个焊盘 12 的情况下，也能够防止由熔融的焊料 44 引起的各焊盘 12 的短路。

(第六实施例)

图 11 (A) 和图 11 (B) 是表示根据第六实施例的凸起形成方法的图。根据本工序形成的凸起 46 (参照图 11 (B)) 包括金属层 (第一和第二金属层 30、33) 和焊料 44。在本实施例中, 在金属层 (第一和第二金属层 30、33) 的周围以形成树脂层 24 的状态设置焊料 44。

如图 11 (A) 所示, 形成第一和第二金属层 30、33。剩余抗蚀层 20, 在第一金属层 30 的上面形成第二金属层 33。或者, 在去除抗蚀层 20 后覆盖第一金属层 30 的表面来形成第二金属层 33。另外, 与第一金属层 30 相比, 第二金属层 33 也可由易于溶于焊料 44 的材料形成。换言之, 与第一金属层 30 相比, 第二金属层 33 也可由焊料 44 易于附着材料形成。

下面, 如图 11 (B) 所示, 在金属层 (第一和第二金属层 30、33) 上设置焊料 44。本工序在金属层 (第一和第二金属层 30、33) 的周围设置树脂层 24。

树脂层 24 避开在焊盘 12 上形成的各金属层 (第一和第二金属层 30、33) 的部分来设置。具体而言, 树脂层 24 至少露出第二金属层 33 的一部分来设置。树脂层 24 也可避开金属层 (第一和第二金属层 30、33) 的上面来设置。如图所示, 与金属层 (第一和第二金属层 30、33) 的上面基本为同一平面地来设置树脂层 24。

也可改为在去除抗蚀层 20 后在金属层 (第一和第二金属层 30、33) 的周围形成树脂层 24。或者, 将剩余的抗蚀层 20 用作树脂层 24。在后一种情况下, 因为使用一次形成用来形成金属层 (至少是第一金属层 30) 的层和用来设置焊料 44 的层的抗蚀层 20, 所以能够简化工序。另外, 将抗蚀层 20 作为树脂层 24 来使用的情况下, 第二金属层 33 最好与抗蚀层 20 基本成为同一平面地形成。

能够适用光刻技术、蚀刻、丝网印刷、喷墨方式、由分配器涂布等来形成树脂层 24。例如, 在形成半导体芯片 10 的焊盘 12 的表面中, 避开多个金属层 (第一和第二金属层 30、33), 与其上面基本同一平面地涂布设置聚酰亚胺树脂。因此, 如果必要, 通过蚀刻等使金属层 (第一和第二金属层 30、33) 的上面露出。此时, 也可照射氧等离子体来使之露出。另外, 通过蚀刻等露出金属层 (第一和第二金属层 30、33) 的一部分, 树脂层 24 的厚度不限于比金属层 (第一和第二金属层 30、33) 的厚度 (高度) 薄多少。

因此, 在形成树脂层 24 之后, 在金属层 (第一和第二金属层 30、33) 上设

置焊料 44。焊料 44 可以地上述已说明的内容，例如焊剂（例如包含锡、银和铜的合金）。另外，也可由使金属层（第一和第二金属层 30、33）的至少从树脂层 24 露出的表面与熔融的焊剂表面接触来设置焊料 44。此时，如果由易溶于焊料 44 的材料形成第二金属层 33，则能够确实第二金属层 33 上设置焊料 44。另外，
5 在金属层（第一和第二金属层 30、33）上设置的焊剂的高度例如为 10-20 μm 。

因此，因为树脂层 24 难以浸湿于焊剂中（容易排出焊剂），所以能够仅在金属层（第一和第二金属层 30、33）的露出面中设置适量的焊剂。具体而言，焊剂在半导体芯片设置时在焊盘 12 的周围未流出多余的部分的情况下，能够设置少量的焊剂。由此，能够防止焊剂（焊料 44）从金属层（第一和第二金属层 30、33）
10 的侧面向横向（相邻的焊盘 12 的方向）扩散。因此，即使在狭窄的间隔中排列多个焊盘 12 时，也能防止由熔融的焊料 44 引起的各焊盘 12 的短路。

（第七实施例）

图 12（A）和图 12（B）是表示根据第七实施例的凸起形成方法的图。在本实施例中，第一金属层 90 的形态与上述不同。

15 如图 12（A）所示，超出抗蚀层 20 中的通孔 22 的高度，即超出外侧形成第一金属层 90。换言之，从通孔超出来形成第一金属层 90。在由非电解电镀形成第一金属层 90 的情况下，通过作业温度和时间、电镀液的量和 PH 及电镀回数（次数）来控制其厚度。

第一金属层 90 在通孔 22 的外侧部分中沿所有方向生长。即，第一金属层 90
20 在通孔 22 的外侧既沿高度方向也沿宽度方向生长。因此，其前端部超出通孔 22 的宽度来形成第一金属层 90。

下面，形成第二金属层 92。第二金属层 92，如图所示，由剩余抗蚀层 20 来形成。此时，第二金属层 92 在第一金属层 90 的前端部（通孔 22 的外侧部分）形成。或者，也可在去除抗蚀层 20 后形成第二金属层 92。这种情况下，第二金属层 92 也可覆盖第一金属层 90 的表面而形成。另外，第一和第二金属层 90、92
25 的其它形态及形成方法也适用至此记载的内容。

如图 12（B）所示，去除抗蚀层 20。从而形成凸起 100（第一和第二金属层 90、92）。凸起 100 包括主体部 94 和前端部 96。

凸起 100 的主体部 94 与焊盘 12 连接来设置。主体部 94 为柱形（例如圆柱
30 或棱柱）。主体部 94 符合通孔 22 的形状来形成。在不超出焊盘 12 来形成通孔 22

的情况下，对于半导体芯片 10 的平面图而言，主体部 94 形成于焊盘 12 的内侧。另外，主体部 94 的厚度（高度）与抗蚀层 20 的通孔 22 的高度相对应来形成。

凸起 100 的前端部 96 与主体部 94 连接而形成。与主体部 94 的宽度相比，前端部 96 以更大的宽度形成。例如，对于半导体芯片 10 的平面图而言，主体部 94 为矩形时，前端部 96 至少超出主体部 94 的一条边（最好是所有边）来形成。另外，对于半导体芯片 10 的平面图而言，在一个焊盘 12 上形成的凸起 100 的前端部 96 在朝向相邻焊盘 12 的方向和与此不同的方向上以各自不同的长度突出。例如，对于前端部 96 而言，沿朝向焊盘 12 的方向上超出主体部 94 的部分与其沿不同方向超出主体部 94 的部分相比较短。由此，能够防止在各自的焊盘 12 中的前端部 96 之间的电接触。另外，前端部 96 以比焊盘 12 的宽度大的宽度形成，或者，以比主体部 94 的宽度大、比焊盘 12 的宽度小的宽度形成。

在凸起 100（金属层）中设置焊料 44。焊料 44 如上述，例如可以是焊剂。焊料 44 的形成方法如已记载的那样。凸起 100 比主体部 94 大地形成前端部 96，具有在前端部 96 中的超出主体部 94 的部分和主体部 94 之间存放焊料 44 的空间 98。例如，空间 98 可在朝向前端部 96 中的焊盘 12 的表面和主体部 94 的侧面中形成的角落内形成。设置在凸起 100 中的焊料 44 的多余部分存放在空间 98 内，焊料 44 能够不向相邻的焊盘 12 的方向流动。另外，主体部 94 和前端部 96 各自的形态（金属层的宽度等）能够以容易存放焊料 44 来自由确定。

与图 12 (A) 和图 12 (B) 所示的实例不同，也可以从通孔 22 全部超出来形成第二金属层 92。即，以不超出抗蚀层 20 的高度来形成第一金属层 90，在剩余抗蚀层 20 的状态下，可以超出抗蚀层 20 来形成第二金属层 92。即使在这种情况下，也能得到如上述所示的效果。

另外，在上述说明中，凸起 100 虽然包含第一和第二金属层 90、92，但与此不同，凸起 100 也可以包含第一和第二金属层 90、92 以及焊料 44。

根据本实施例，超出通孔 22 来形成第一金属层 90（或第二金属层 92），以比通孔 22 大的宽度来形成前端部。因此，能够在凸起 100 中形成存放部分焊料 44 的空间 98。从而不向凸起 100（金属层）的外侧扩散地，即不使各焊盘 12 短路地来设置焊料 44。

下面，对根据本实施例的半导体器件进行说明。半导体器件包括具有多个焊盘 12 的半导体芯片 10 和具有主体部 94 和前端部 96 的凸起 100。

对于凸起 100 与已记载的相同。前端部 96 由第一和第二金属层 90、92 或第二金属层 92 形成。另外，第二金属层 92 可仅在前端部 96 中形成，或在前端部 96 和主体部 94 中形成。另外，前端部 96 和主体部 94 的形状和大小并不特别限定。

凸起 100 具有存放焊料 44 的空间 98。具体而言，凸起 100 具有熔融焊料 44 5 时其一部分进入来而被存放的空间 98。不限定空间 98 的形态，可以在由前端部 96 与主体部 94 各自的表面构成的角落中形成。

根据本实施例的半导体器件，例如，通过焊料 44 向中间板（基板）等设置半导体芯片 10 时，熔融焊料 44 能够不流向相邻的焊盘 12 的方向而在空间 98 中存放。即，即使多个焊盘 12 为狭窄间隔的情况下，各个焊盘 12 也不会短路。从而提供了一种可靠性高的半导体器件。 10

（第八实施例）

图 13 (A) -图 16 (B) 是表示根据适用本发明的第八实施例的凸起形成方法的图。图 16 (A) 和图 16 (B) 是表示本实施例中变形例的图。在本实施例中，由电解电镀来形成第二金属层 180。

15 如图 13 (A) 所示，在半导体芯片 10 上形成的绝缘膜 14 上形成导电膜 170。导电膜 170 由通过电解电镀形成第二金属层 180 用的电镀引线制成。导电膜 170 至少从各焊盘 12 的上方以规定的形状在绝缘膜 14 上往复。具体而言，对于半导体芯片 10 的平面图而言，导电膜 170 从各焊盘 14 向半导体芯片 10 的外围的方向往复。导电膜 170 在绝缘膜 14 上覆盖各焊盘 12 来形成。即，导电膜 170 对应 20 于各焊盘 12 的位置形成为脊面状。或者，导电膜 170 通过各焊盘 12 形成为脊面状。考虑与后面形成的第一金属层 30 的电连接能够自由确定导电膜 170 的厚度，例如，可以为 50-200nm。另外，导电膜 170 作为导电部件并不限定其材料，例如可由镍 (Ni)、铬 (Cr) 钛 (Ti)、钨 (W)、铂 (Pt) 中的任一材料形成。也不限定导电膜 170 的形成方法，例如可由溅射法、蒸发法等来形成。

25 如图 13 (B) 所示，在形成图案状的导电膜 170 上形成抗蚀层 20。另外，在半导体芯片的所有面上形成抗蚀层 20，即，不仅在导电膜 170 上、还在不形成导电膜的绝缘膜 14 上形成抗蚀层 20。

如图 13 (C) 所示，在各个通孔 22 的内侧形成绝缘膜 14 的开口部 16 和导电膜 170 的开口部 172。连通地形成各开口部 16、172，因此，在通孔 22 的内侧 30 上至少露出焊盘 12 的一部分。开口部 16、172 可由蚀刻来形成，其手段可以是

湿蚀刻或干蚀刻之一。绝缘膜 14 和导电膜 170 可以一体地开口,或是在导电膜 170 中形成开口部 172 后,在绝缘膜 14 中形成开口部 16。开口部 16、172 由与图示的通孔 22 的外围基本相同的大小形成,或者,以不超出通孔 22 的外围的大小的外围来形成。

- 5 如图 14 (A) 所示,形成第一金属层 30。第一金属层 30 可由非电解电镀形成。在通孔 22 内以到达导电膜 170 的高度来形成第一金属层 30。例如,以比绝缘膜 14 和导电膜 170 的总厚度厚地形成第一金属层 30。由此,通过在通孔 22 的外围将第一金属层 30 连接于导电膜 170。另外,第一金属层 30 可比抗蚀层 20 低地形成。因此,在以电解电镀形成第二金属层 180 的情况下,能够以通孔 22 的
- 10 宽度来形成第二金属层 180。即,能够抑制第二金属层 180 的各向同性生成,以规定的宽度形成于第一金属层 30 上。另外,并不限定第一金属层 30 的厚度(高度),例如可以 1-30 μm 来形成。

另外,第一金属层 30 可由多层形成。在由焊料形成第二金属层 180 的情况下,与同焊盘 12 连接的下层相比,与第二金属层 180 连接的第一金属层 30 的上

15 层由易溶于焊料的材料形成。例如,第一金属层 30 的上层由金形成。

如图 14 (B) 所示,形成第二金属层 180。第二金属层 180 由电解电镀来形成。具体而言,将与第一金属层 30 电连接的导电膜 170 作为电极,通过电解电镀,形成与第一金属层 30 连接的第二金属层 180。第二金属层 180 如图所示,与抗蚀层 20 基本同一平面地形成,或者比抗蚀层 20 低地形成。

- 20 这里,第二金属层 180 可以是焊料。即,可在由非电解电镀设置的第一金属层 30 上设置焊料。焊料与上述说明的相同,例如可使用焊剂。焊剂的组成不受限定,例如可以是 Sn、Sn-Pb、Sn-Ag、Sn-Cu、Sn-Ag-Cu、SnZn 等。如果由电解电镀来形成焊剂,与由非电解电镀形成相比,能够减小其组成的参差不齐。因此,能够减小焊剂的熔融温度的参差不齐。另外,因为可由作为简单工序的非电
- 25 解电镀来形成第一金属层 30,所以与全部由电解电镀来形成相比,能够简单地形成金属层。

如图 14 (C) 所示,去除抗蚀层 20。去除抗蚀层 20 时,露出绝缘膜 14 上的导电膜 170。

- 如图 15 (A) 所示,去除导电膜 170。能够由湿蚀刻或干蚀刻来去除导电膜
- 30 170。另外,因为在形成第二金属层 180 后由原工序来去除导电膜 170,所以即使

事先较厚地形成导电膜 170 也无关紧要。

如图 15 (B) 所示, 在去除抗蚀层 20 和导电膜 170 后, 如果必要, 进行回流工序。回流工序可在焊剂涂布后进行, 或以无焊剂在氮雾中进行。在使用焊剂的情况下, 结束回流工序后, 最好进行清洗工序。不限定回流的形态, 可使用红
5 外线炉、远红外线炉或热风炉等回流炉。另外, 可以用激光和卤素光照射, 还可以是点照射或整体照射之一。另外, 在上述实例中, 在去除抗蚀层 20 后进行回流工序, 与此不同, 也可在剩余抗蚀层 20 的状态下进行回流工序。此时, 结束回流工序后, 去除抗蚀层 20。

因此, 在各焊盘 12 中能够形成包含第一和第二金属层 30、180 的凸起 102。
10 从而能够以简单的工序形成连接可靠性高的凸起。

下面, 表示本实施例中的变形例。如图 14 (A) 所示, 在形成第一金属层 30 后, 如图 16 (A) 所示, 通过从通孔 22 完全超出来形成第二金属层 182。即, 比抗蚀层 20 高地形成第二金属层 182。之后, 如图 16 (B) 所示, 在去除抗蚀层 20 后, 必要的话, 进行回流工序。因此, 在各焊盘 12 中能够形成包含第一和第二
15 金属层 30、182 的凸起 104。根据本变形例也能得到在上述中说明的效果。

(第九实施例)

图 17 (A) -图 18 (B) 是表示根据适用本发明的第九实施例的凸起形成方法的图。在本实施例中, 由印刷法来形成第二金属层 184。

如图 17 (A) 所示, 通过抗蚀层 20 的通孔 22, 在绝缘层 14 中形成开口部 16。
20 由此, 至少露出各焊盘 12 的一部分。

如图 17 (B) 所示, 形成第一金属层 30。第一金属层 30 由非电解电镀形成。第一金属层 30 比抗蚀层 20 低地形成。具体而言, 在后面的工序中, 通过保留以不超出通孔 22 的高度而能形成第二金属层 184 的间隔来低地形成第一金属层 30。

另外, 也可由多层来形成第一金属层 30。在由焊料形成第二金属层 184 的
25 情况下, 与连接于焊盘 12 的下层相比, 与第二金属层 184 连接的上层可由易于溶于焊料的材料形成。例如, 第一金属层 30 的上层可由金来形成。

如图 17 (C) 所示, 由印刷法形成第二金属层 184。此时, 将抗蚀层 20 用作印刷用掩模。具体而言, 将由比抗蚀层 20 低地形成的第一金属层 30 生成的差别用作掩模的开口。这里, 第二金属层 184 可以是上述焊剂等焊料。例如, 通
30 过载于抗蚀层 20 上的未图示的刮板来将胶状的焊剂充填到通孔 22 中。第二金属

层 22 (例如焊料) 的厚度相对地考虑抗蚀层 20 和第一金属层 30 的厚度来确定。

如图 18 (A) 所示, 进行回流工序。回流工序可在剩余抗蚀层 20 的原状态下进行。例如, 可以是通过照射激光等使之熔融的表面张力变为半球状。

之后, 如图 18 (B) 所示, 去除抗蚀层 20。因此, 由于仅去除抗蚀层 20 能够确实地在第一金属层 30 上设置第二金属层 184。即, 在使用通常的印刷用掩模的情况下, 虽然有必须用物理方法去除掩模、分离掩模的好坏的问题以及向掩模渗出的材料的涂布量的变化的问题, 但在这里, 通过将抗蚀层用作掩模而不会发生这些问题。

另外, 在上述实例中, 在剩余抗蚀层 20 的状态下进行回流工序, 与此不同, 在去除抗蚀层 20 后可进行回流工序。

根据本实施例, 因为没必要改变形成印刷用掩模, 所以能够以少的工序来设置第二金属层 184。另外, 因为没必要使用金属掩模等, 所以没有用于制造工序中的部件件数, 并不必考虑掩模分离的好坏。

(第十实施例)

图 19 是表示根据适用本发明的第十实施例的半导体器件的图。半导体器件 3 包括具有第九实施例中说明的凸起的半导体芯片 10、形成布线图案 72 的基板 70 和多个外部端子 80。另外, 将半导体芯片 10 面朝下地安装于基板 70 上时, 在半导体芯片 10 和基板 70 之间填充作为孔型未充满材料的树脂。

凸起包括第一金属层 30 (例如镍层或铜层) 和第二金属层 184 (例如焊剂)。之后, 通过第二金属层 184, 焊接各焊盘 12 上的第一金属层 30 和布线图案 72 的各布线。在半导体芯片 10 中, 通过简单工序设置连接可靠性高的焊剂。因此, 能够提供低成本、高可靠性的半导体器件。

另外, 在本实施例中所示的半导体器件的形态能够适用于在上述其它实例的形态中所示的设置了焊料的半导体芯片 10。

(第十一实施例)

图 20 (A) 和图 20 (B) 是表示根据第十一实施例的凸起形成方法的图。在本实施例中, 第二金属层 110 的形态与上述不同。第二金属层 110 可以是多层。在图示的实例中, 第二金属层 110 包括第一和第二层 112、114。

如图 20 (A) 所示, 在第一金属层 30 上形成第一层 112。第一层 112 最好覆盖第一金属层 30 的表面形成。或者, 第一层 112 使用抗蚀层而在第一金属层 30

上形成。第一层 112 也可通过抗蚀层的通孔形成第一金属层 30，然后去除抗蚀层而形成。第一金属层 30 与上述相同，例如可以是镍层 (Ni 层)。第一层 112 可以是金层 (Au 层)。例如，在金电镀液中设置第一金属层 30 (Ni 层)，在 Ni 层表面上置换析出 Au。这时，也可将半导体芯片 10 浸入金电镀液中。第一层 112 (Au 层) 的厚度可以是 0.1-0.2 μm 。

如图 20 (B) 所示，在第一层 112 的表面上形成第二层 114。第二层 114 可以是金层 (Au 层)。例如，浸入包含规定还原剂的金电镀液中，即在自触媒电镀中形成第二层 114 (Au 层)。另外，将半导体芯片 10 浸入溶液中时，最好遮断此地半导体芯片 10 的光。第二层 114 (Au 层) 的厚度，例如与第一层 (Au 层) 合计为 0.3-0.7 μm 。

因此，能够形成由第一和第二金属层 30、110 构成的凸起 120。凸起 120 的 Au 层 (第一和第二层 112、114) 形成于外侧。

根据本实施例，能够以多层来形成厚的 Au 层 (第二金属层 110)。因此，与由金来形成凸起 120 的整体的情况相同，即使是在镍 (第一金属层 30) 的表面上形成 Au 层 (第二金属层 110) 的凸起 120，也能与例如引线直接 (不使用焊料等) 连接。

另外，在本实施例中，第二金属层 110 的厚度例如也可以为 0.3-0.7 μm ，其形成方法不限于上述。例如，通过适当选择电镀液的组成，使用还原剂 (通过自触媒) 来形成第一层 112。

另外，在上述说明中，虽然表示了以抗蚀层的通孔形成第一金属层 30 的方法，但也可在焊盘 12 中形成开口部 16 后，各向同性生长第一金属层 30。即，在高度方向以及宽度方向上生长第一金属层 30。

接着，说明根据本实施例的半导体器件的制造方法。图 21 和图 22 是表示半导体器件的制造方法的图。

如图 21 所示，将半导体芯片 10 的凸起 120 电连接于引线 130。在本实施例所示的实例中，表示了适用 TAB 技术的实例。引线 130 形成于基板 140 (带) 上。基板 140 具有器件板 142，多个引线 130 在器件板 142 的内侧突出。半导体芯片 10 配置在基板 140 的器件板 142 上，各自的凸起 120 与任一引线 130 的一部分 (内引线 132) 接合。如果必要，引线 130 也可对前端部向凸起 120 弯曲。不限定引线 130 的材料，例如可以是铜。

引线 130 至少在内引线 132 中被电镀。不限定内引线 132 中的电镀层 134 的厚度。电镀层 134 也可以是锡层 (Sn)。

凸起 120 的第二金属层 110 (Au 层) 的厚度例如是 $0.3-0.7\mu\text{m}$ 。因此, 能够由凸起 120 和内引线 132 来实现共晶接合。具体而言, 通过第二金属层 110 (Au 层) 和内引线 132 的电镀层 (Sn) 来形成共晶, 能够将二者电连接。即, 通过凸起形成工序, 厚地形成第二金属层 110 (Au 层), 能够将第二金属层 110 (Au 层) 与其它导电部件直接 (不使用焊料等) 接合。共晶接合例如将凸起 120 和内引线 132 加热到 400°C 时进行。此时, 最好事先将半导体芯片 10 在例如 $200^{\circ}\text{C}-400^{\circ}\text{C}$ 下退火, 从而瞬间的高温加热不会在半导体芯片 10 等中产生过度的热应力。退火可在大气、氮气或真空气氛中进行。

第二金属层 110 (Au 层) 与其它导电部件共晶接合而较厚地形成。因此, 与由金来形成第一和第二金属层 30、110 二者的情况相比, 能够低成本地实现凸起 120 与内引线 132 的接合。

另外, 由 Au 层形成内引线 132 的电镀层 134, 也可热焊接凸起 120 的第二金属层 110 和电镀层 134 来接合。

图 22 是表示凸起 120 和引线 150 中的连接形态的变形例的图。引线 150 形成于基板 160 上。引线 150 为布线, 多个布线在基板 160 上形成规定的形状, 形成布线图案。布线图案具有与凸起 120 的连接部 (脊面 152)。脊面 152 比与其连接的线的面积大。布线图案至少对脊面 152 进行电镀。布线图案的未图示的电镀层为 Sn 层。

半导体芯片 10 装于基板 160 上, 与凸起 120 和脊面 152 接合。具体而言, 将半导体芯片 10 倒装焊接于基板 160 上。即使本变形例的情况下, 也能通过凸起 120 的第二金属层 110 (Au 层) 和脊面 152 的电镀层 (Sn 层) 形成共晶。另外, 一般情况下, 在半导体芯片 10 和基板 160 之间设置未图示的树脂。该树脂可用作孔型未充满材料。

另外, 可用 Au 层形成脊面 152 的电镀层, 热焊接凸起 120 的第二金属层 110 和电镀层 134 来接合。

(第一变形例)

下面表示本实施例中的凸起形成方法的第一变形例。

首先, 在第一金属层 30 (Ni 层) 上形成第一层 112 (Au 层)。例如在第一

金属层 30 上设置金电镀液，在镍的表面上置换析出金。

之后，在第一层 112 的表面上形成第二层 114。在该实例中，第二层 114 为 Sn 层。具体而言，通过浸入包含规定还原剂的锡电镀液中，即自触媒来形成第二层 114 (Sn 层)。锡电镀液也可包含成分 SnCl_2 。另外，也可使用 TiCl_3 作为还原剂。另外，向电镀液中添加络合剂、缓冲剂和稳定剂。例如，在电镀液中包含柠檬酸、EDTA (乙二胺四乙酸) 磷酸氢二钠、次氨基三醋酸等。另外，在形成第二层 114 (Sn 层) 时，电镀液的 pH 值为 8.5，加热温度为 80°C 。

根据该实例，通过第二层 114 (Sn 层) 能够将凸起 120 和引线 130 (150) 共晶接合。另外，对于本实例的半导体器件的制造方法，引线 130 (150) 的电镀层最好是 Au 层。因此，能够形成 Sn-Au 的共晶合金。

或者，第一层 112 为钯层 (Pd) 层，第二层 114 为锡层 (Sn 层)。此时，通过自触媒电镀在第一金属层 30 上形成 Pd 层 (第一层 112)，随后在其上沉积 Sn 层 (第二层 114)。

第二金属层 110 不限于上述金属，例如，第一层 112 可以是铜层 (Cu 层) 或包含铜和钯的层 (Cu+Pd 层)。具体而言，在 Ni 层 (第一金属层 30) 上选择地设置钯晶核，通过自触媒电镀来形成 $1\text{-}3\ \mu\text{m}$ 的 Cu。并且，在钯晶核上通过自触媒电镀形成 $0.2\text{-}0.5\ \mu\text{m}$ 的 Pd，接着，通过自触媒电镀形成 $1\text{-}3\ \mu\text{m}$ 的 Cu。最后，通过置换电镀在 Cu 层的表面上形成 Sn 层来形成凸起。

与上述不同的是，通过蒸发法在第一金属层 30 上形成包含 Sn 和 Ag、Cu、Bi 和 Zn 中至少一种的金属或包含 Sn 的金属。这些合金的膜厚为 $0.2\ \mu\text{m}$ - $0.3\ \mu\text{m}$ 。或者，通过置换电镀在第一金属层 30 上形成作为第一层的 Au 层后，通过蒸发法来形成上述的 Sn 层。

(第二变形例)

下面表示本实施例中的凸起形成方法的第二变形例。根据该实例，第二金属层 110 中的第二层 114 的形态变化。

在该实例中，形成第二层 114 而使用的锡电镀液中包含 Cu 或 Ag 中的至少一种。Cu 或 Ag 作为微粒子而包含于锡电镀液中。该粒子的直径为 $10\text{-}100\text{nm}$ 。例如，在电镀液中包含例如约 5g/l 的具有约 70nm 直径的 Ag 粒子。或者，在电镀液中包含例如约 3g/l 的具有约 100nm 直径的 Cu 粒子。这些粒子在加热后的电镀液中被搅拌。

使用这种锡电镀液来形成第二层 114。具体而言，在析出 Sn 的同时，析出 Cu 或 Ag 的至少一种。第二层 114 为 Sn 层。具体而言，通过向锡电镀液中混入粒子而在 Sn-Cu、Sn-Ag 或 Sn-Ag-Cu 之一的层上形成第二层 114。另外，不限定第二层 114 的厚度，例如可以是 $5\mu\text{m}$ 。

- 5 根据该实例，例如接合凸起 120 和引线 130 (150) 时，即使引线 130 (150) 的电镀层 134 由例如金以外的材料构成，也能良好地接合凸起 120 和引线 130 (150)。即，与由焊剂形成凸起 120 的情况相同，能够接合凸起 120 和引线 130 (150)。

- 10 另外，与凸起 120 接合的引线 130 (150) 的电镀层的材料不限定，例如金、锡或铜。此外，在约 250°C 下加热凸起 120 和引线 130 (150) 来进行两者的接合。

图 23 中表示根据本实施例的安装半导体器件 1 的电路板 1000。在电路板 1000 上一般使用例如环氧玻璃板或聚酰亚胺膜等有机板或液晶显示板等玻璃板。在电路板 1000 上形成例如由铜等构成的布线图案以形成期望的电路，通过机械连接这些布线图案和半导体器件 1 的外部端子 80 来实现它们的电导通。

- 15 因此，作为具有适用本发明的半导体器件 1 的电子机器表示了图 24 中的笔记本型个人计算机 1200、图 25 中的携带电话 1300。

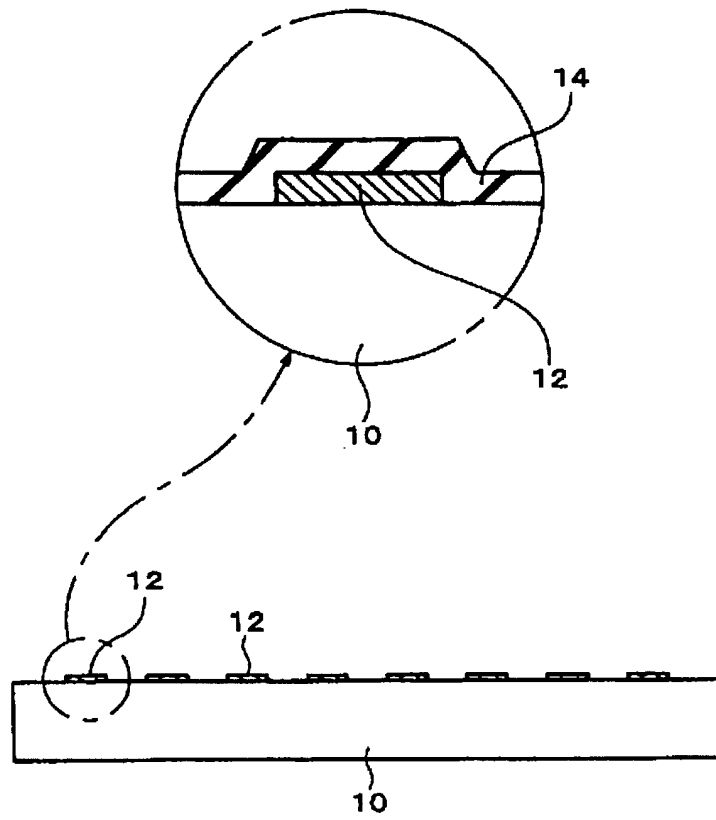
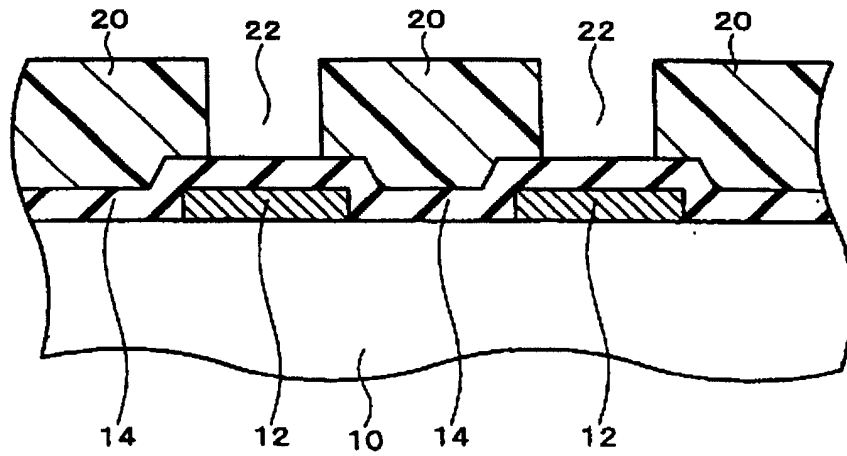


图 1

(A)



(B)

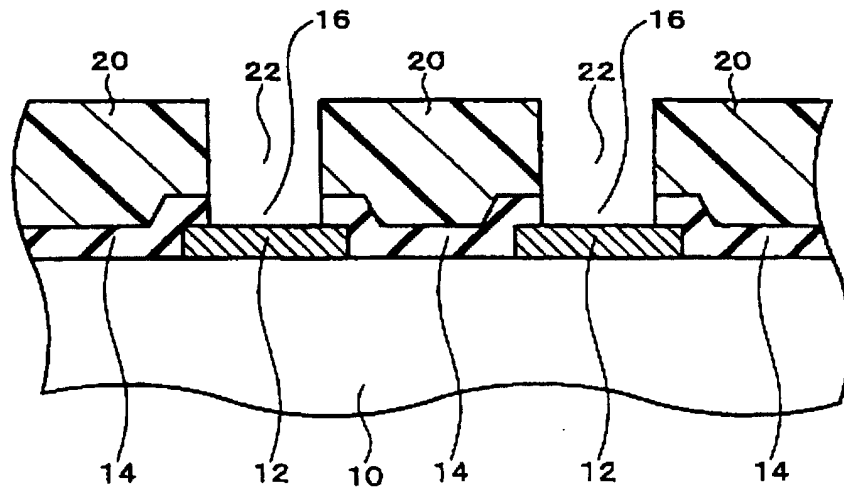


图 2

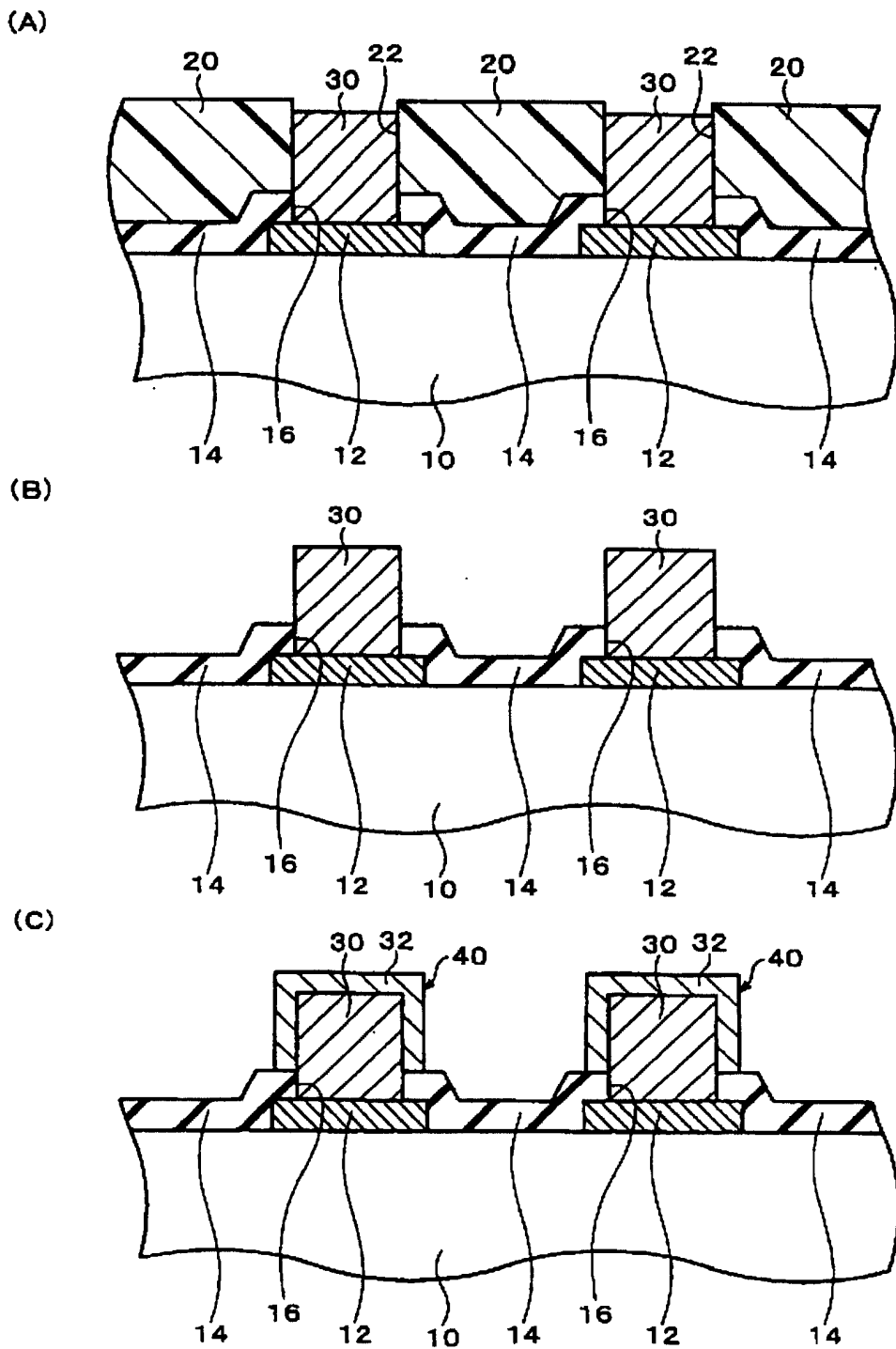


图 3

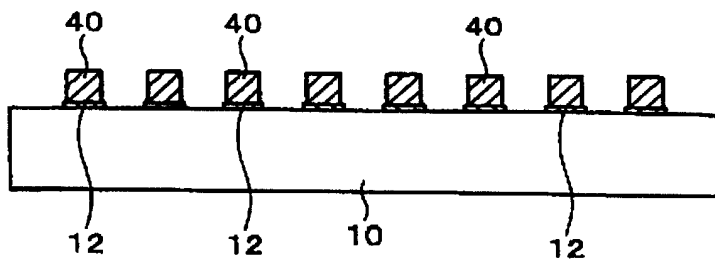
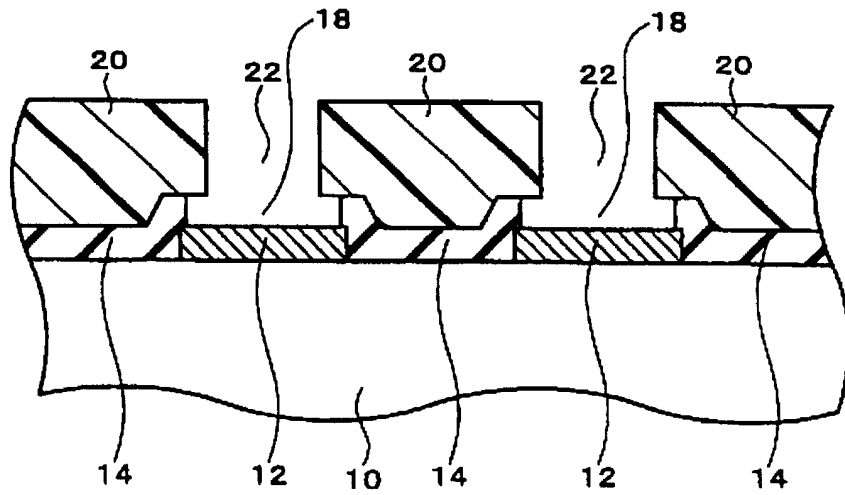


图 4

(A)



(B)

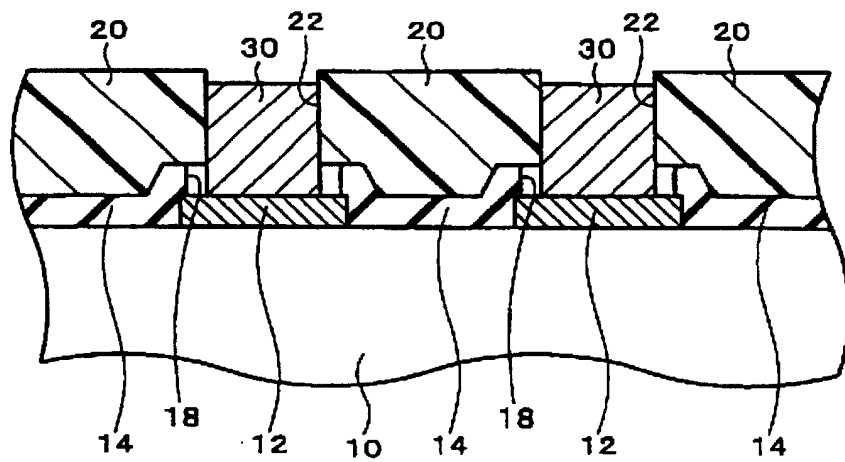
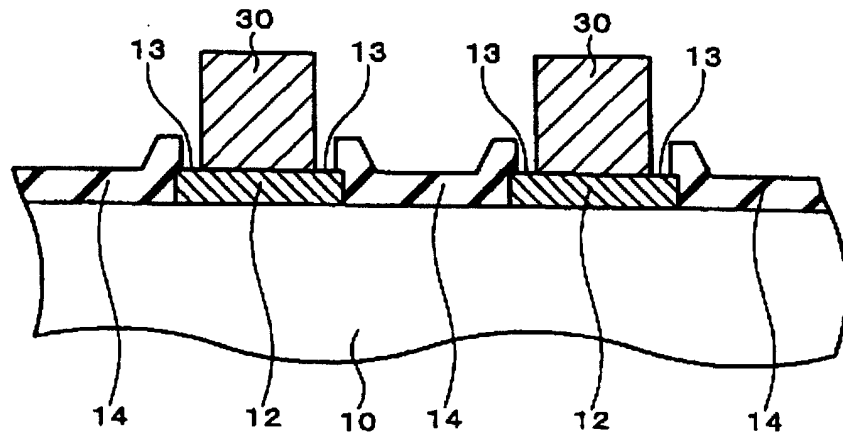


图 5

(A)



(B)

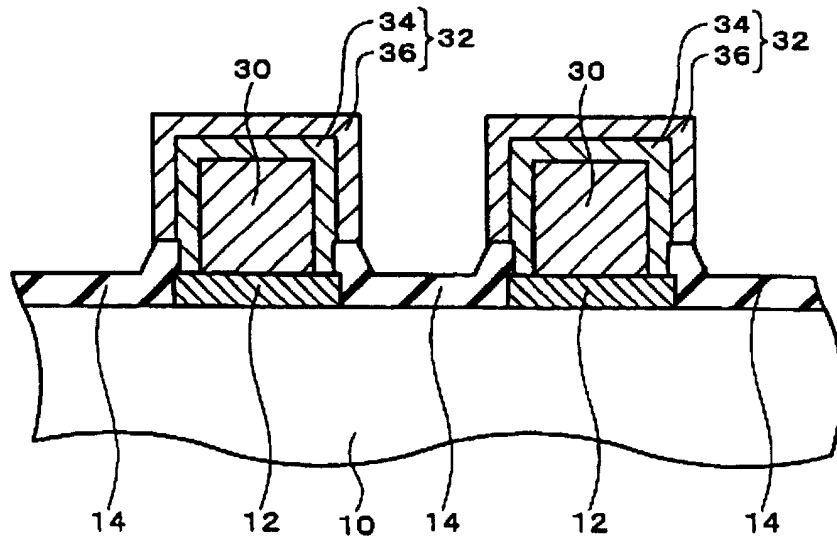
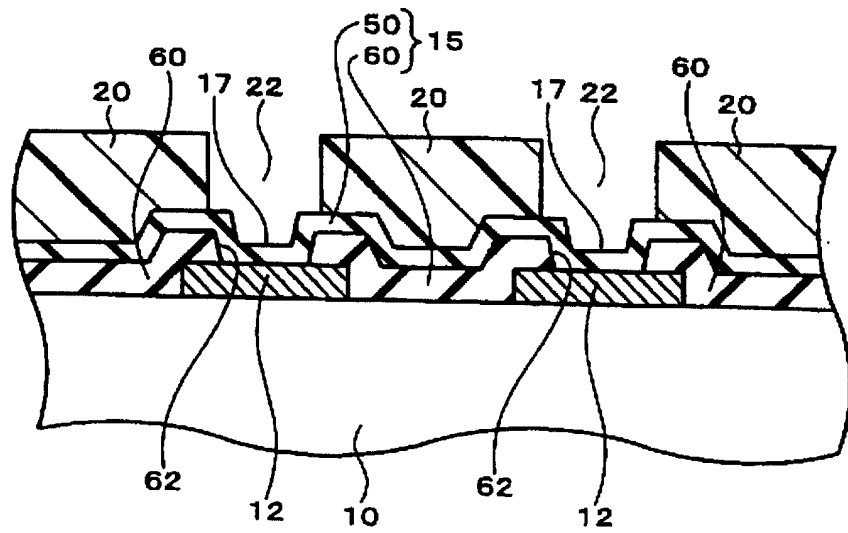


图 6

(A)



(B)

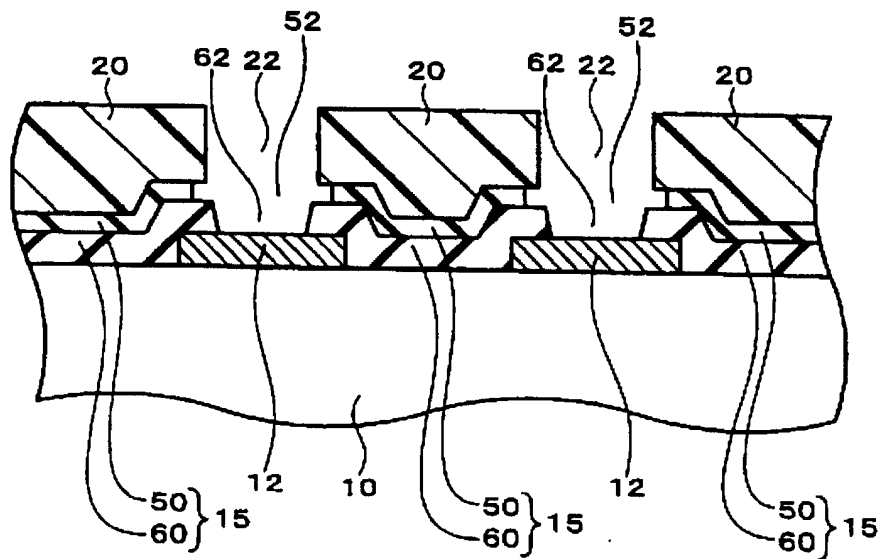
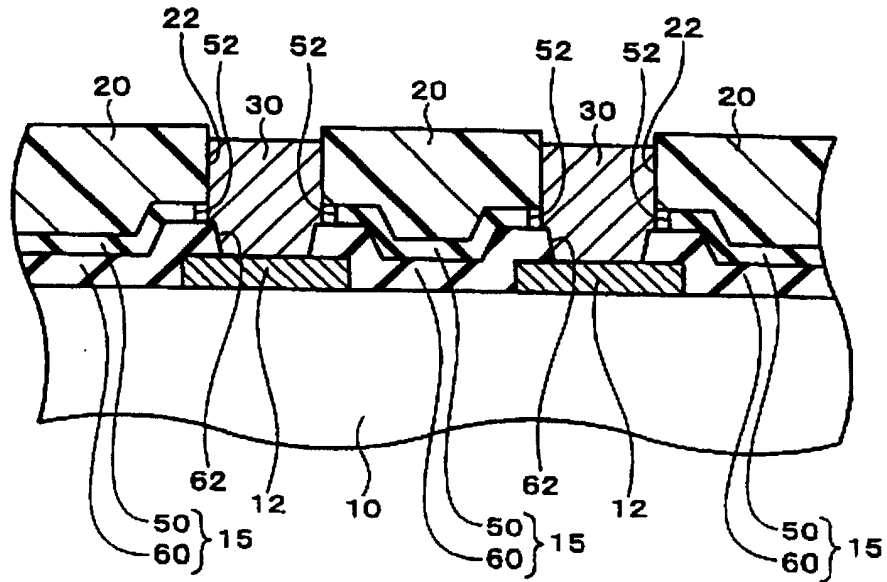


图 7

(A)



(B)

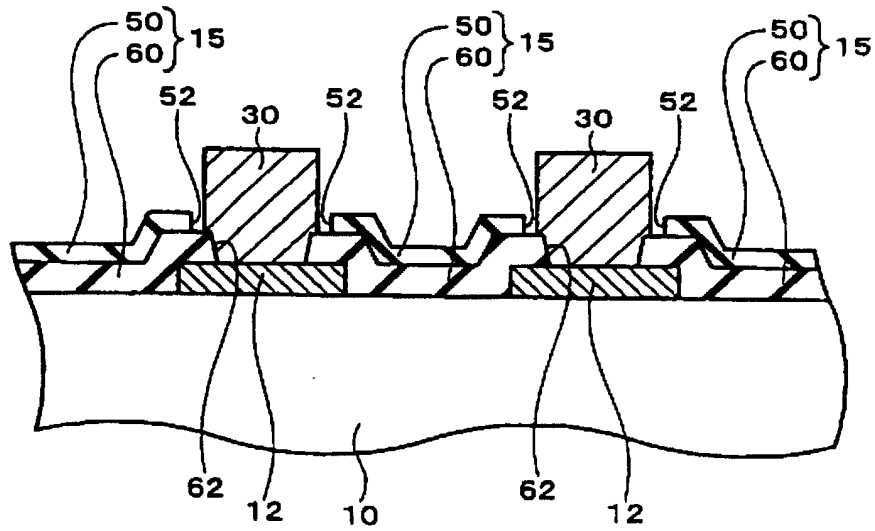


图 8

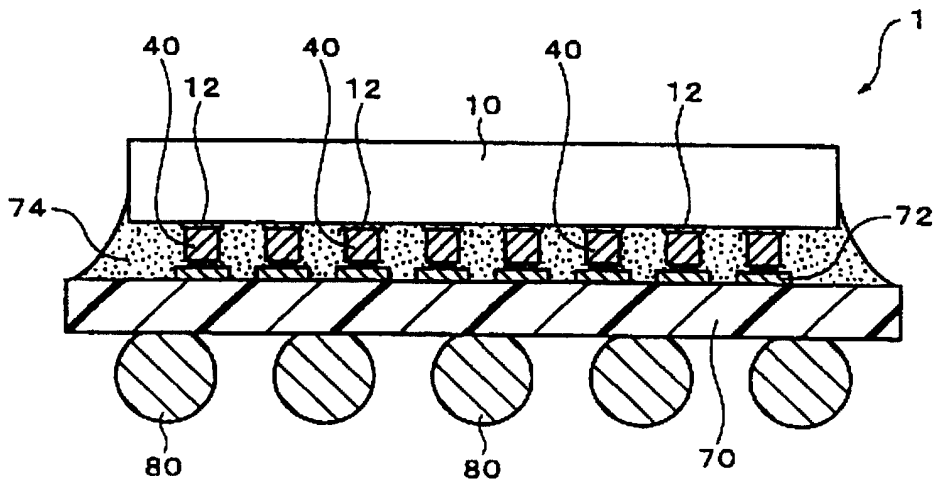


图 9

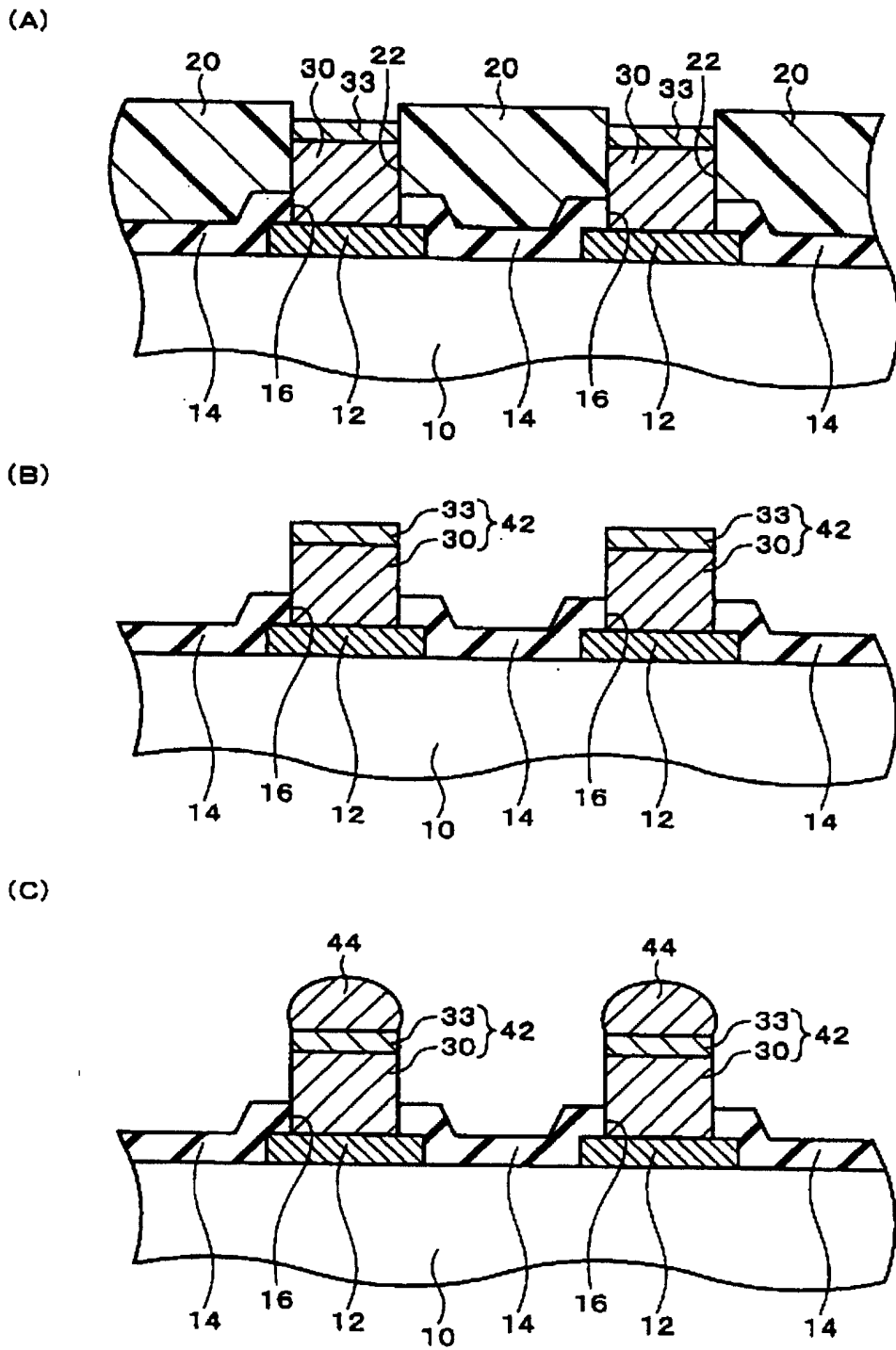
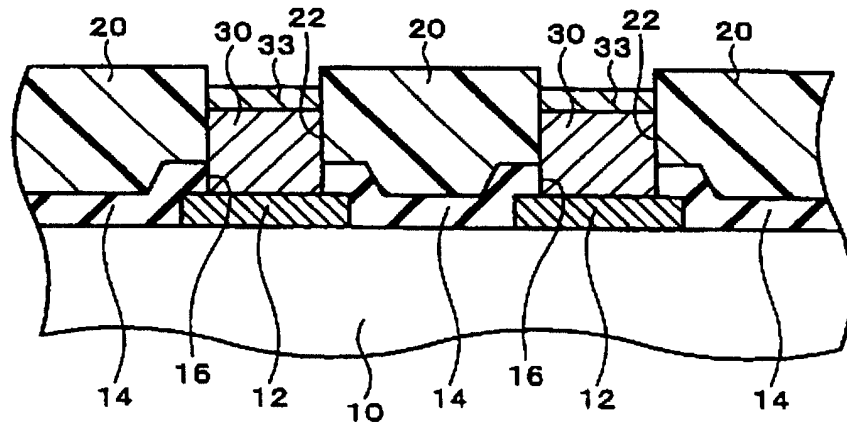


图 10

(A)



(B)

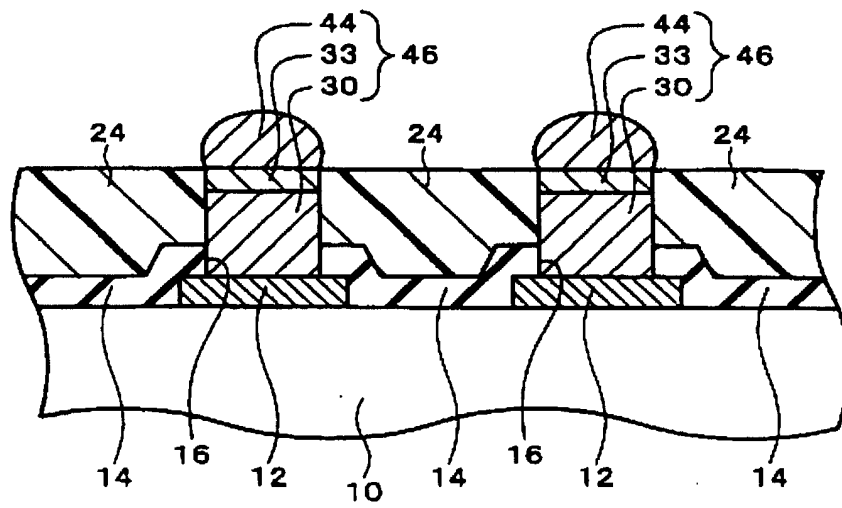
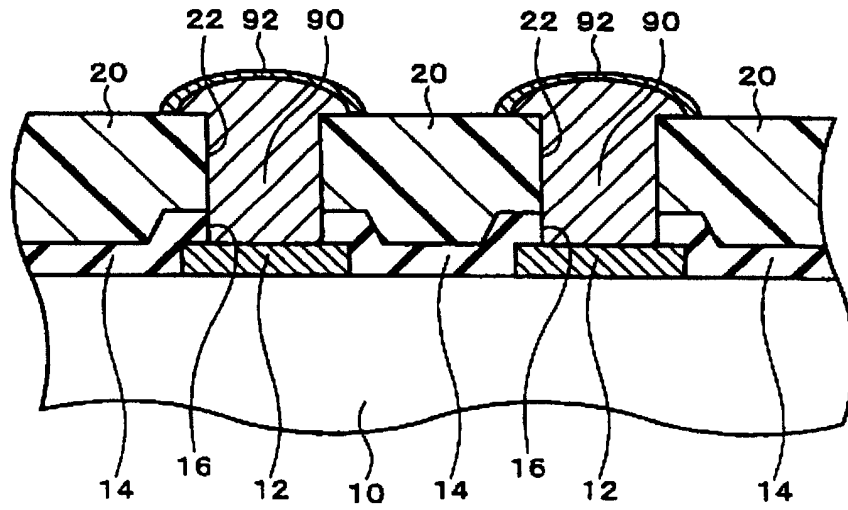


图 11

(A)



(B)

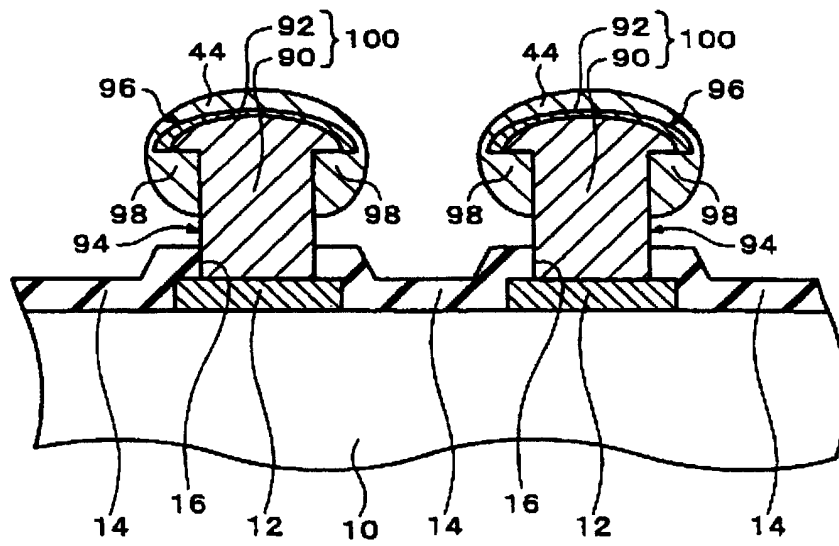


图 12

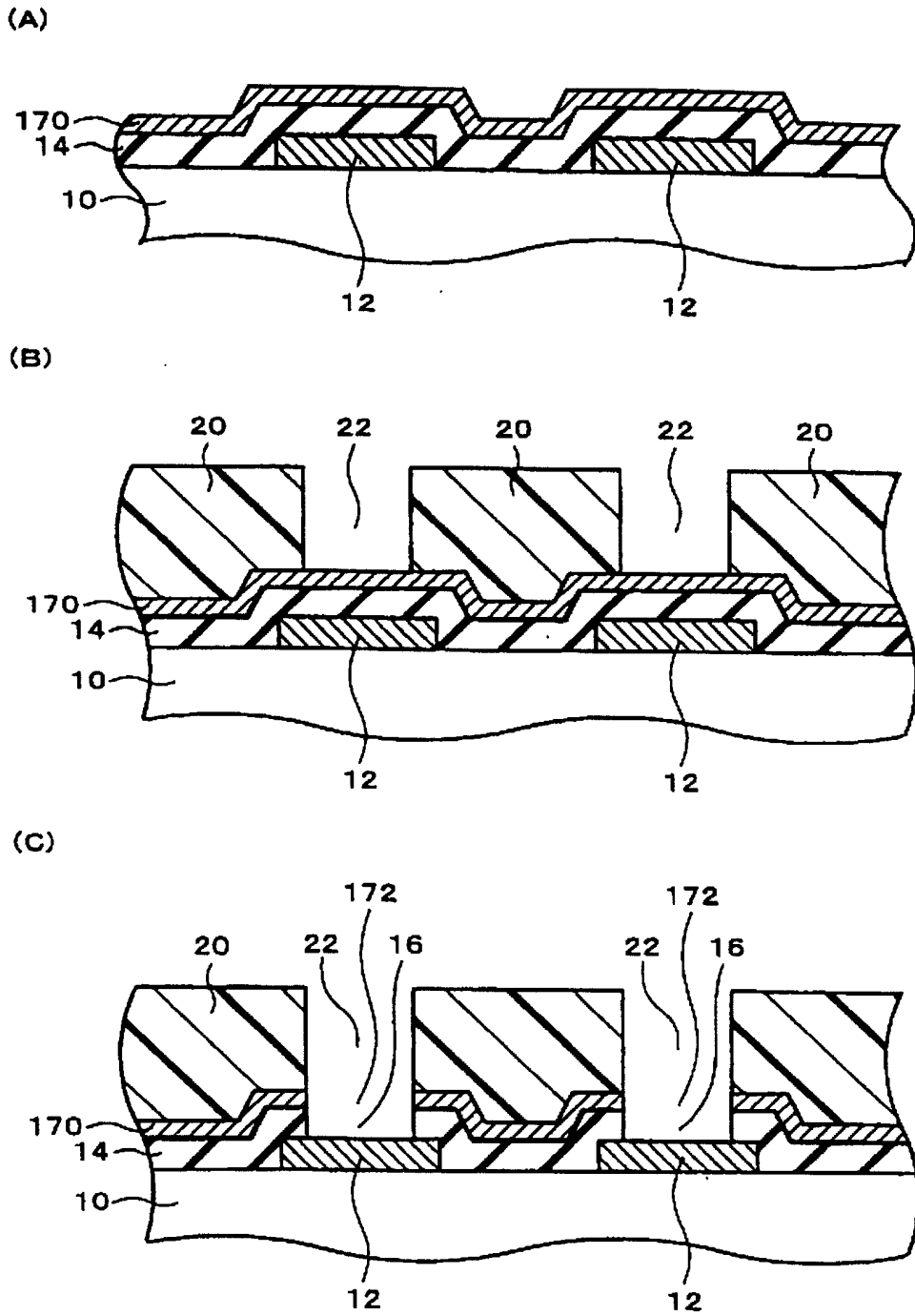


图 13

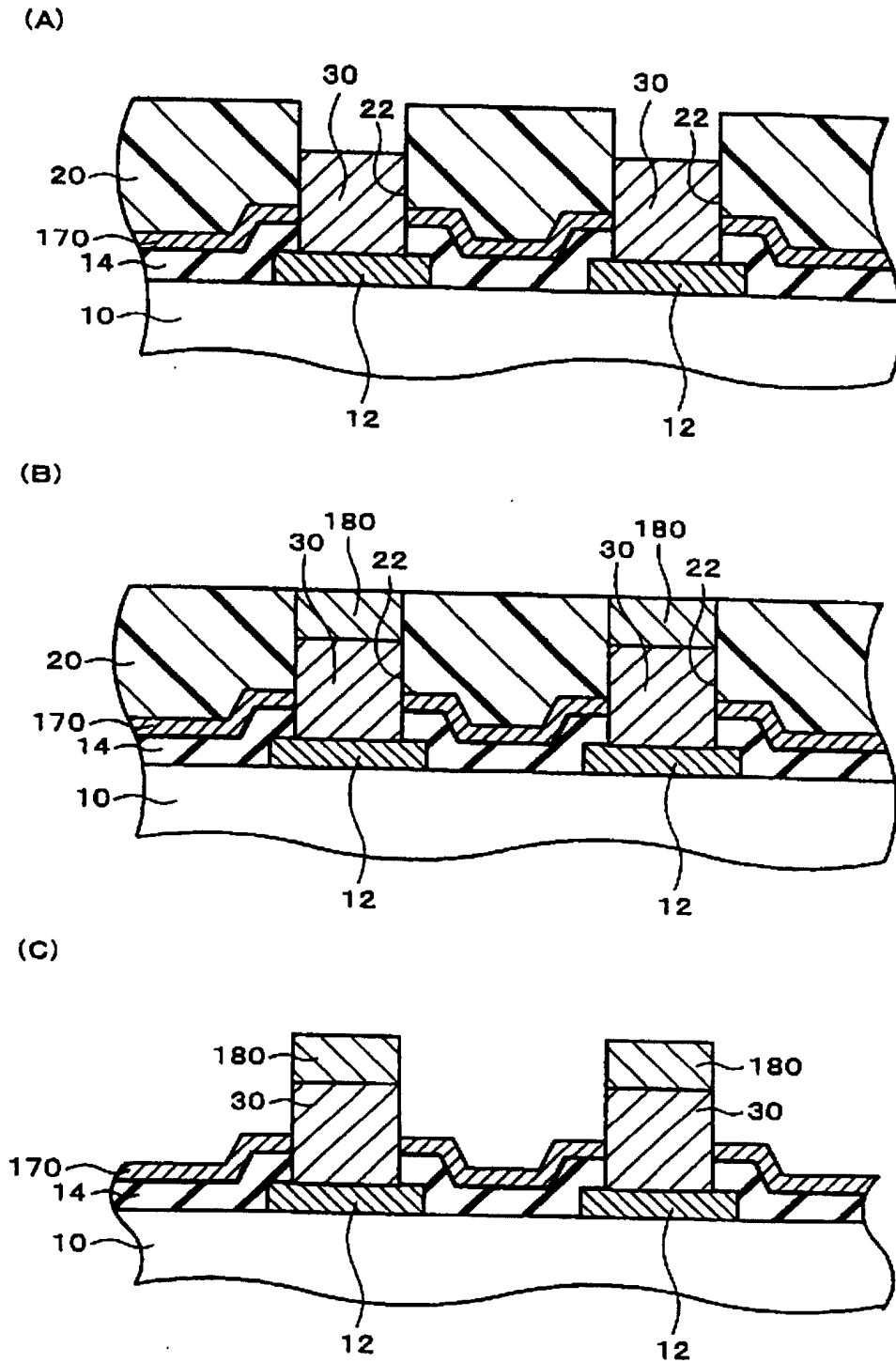


图 14

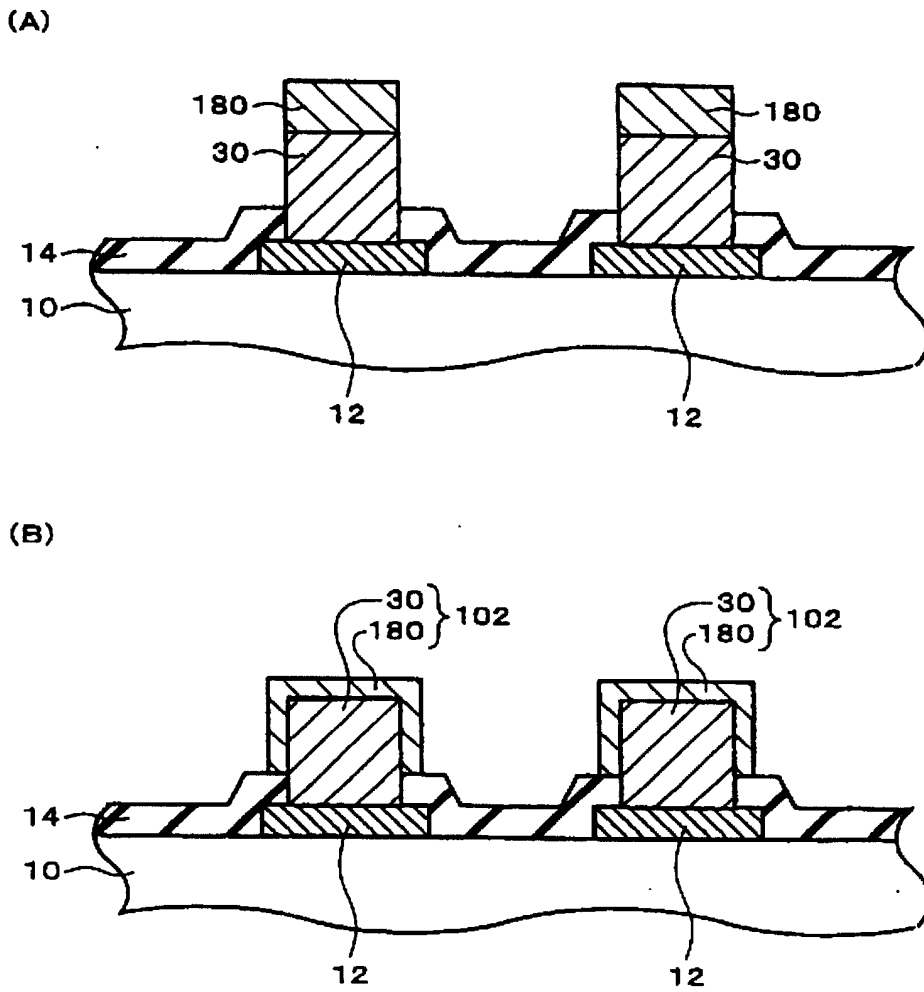


图 15

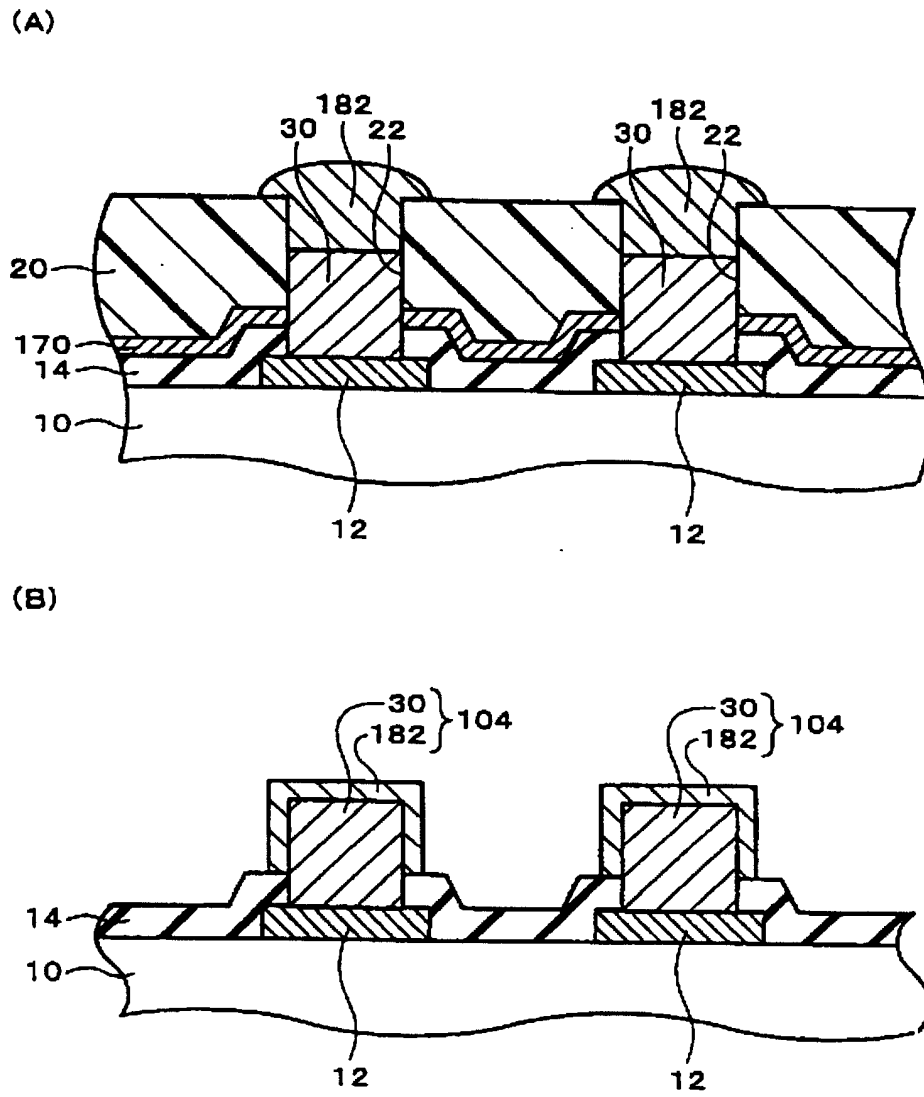


图 16

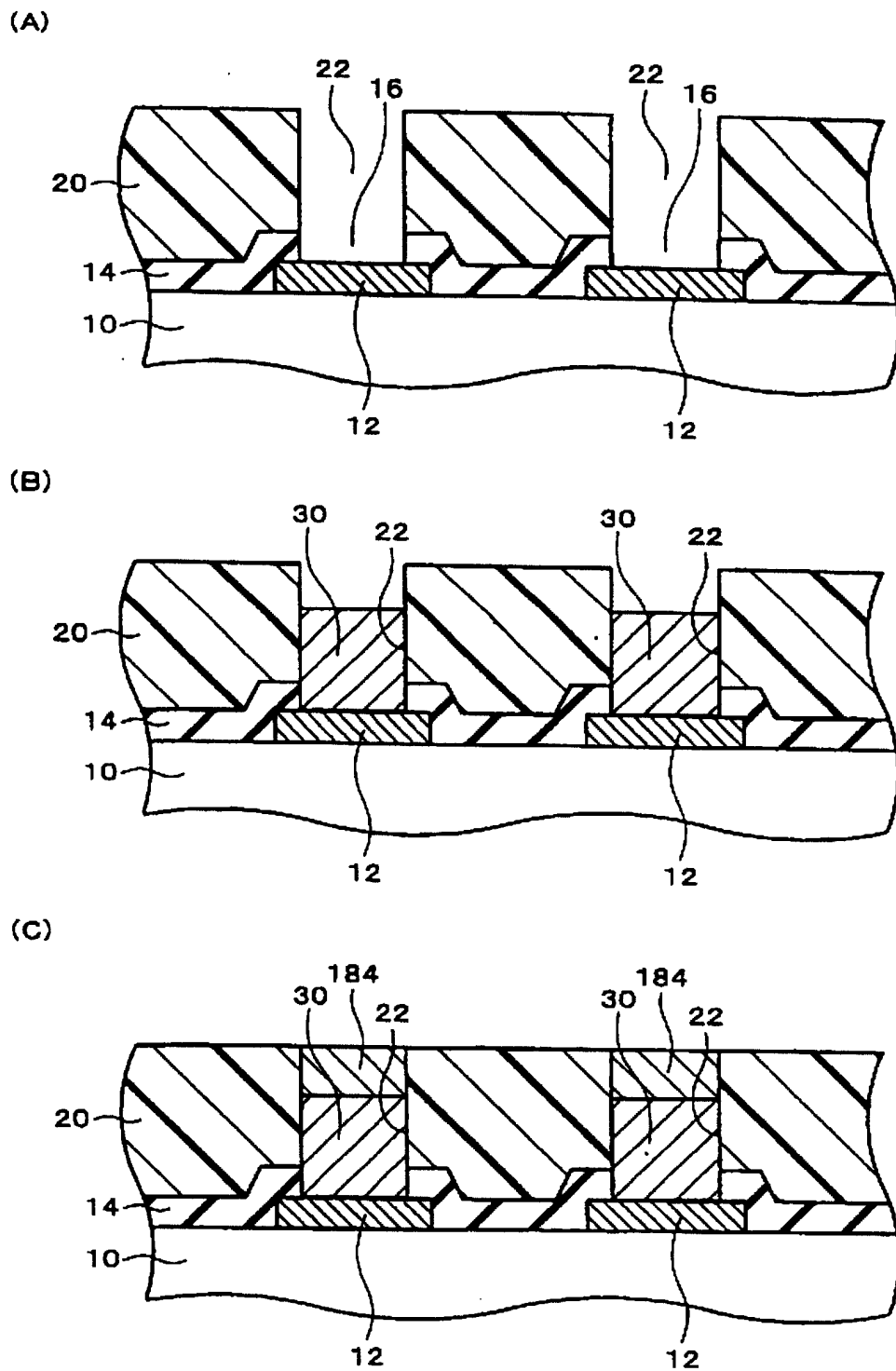


图 17

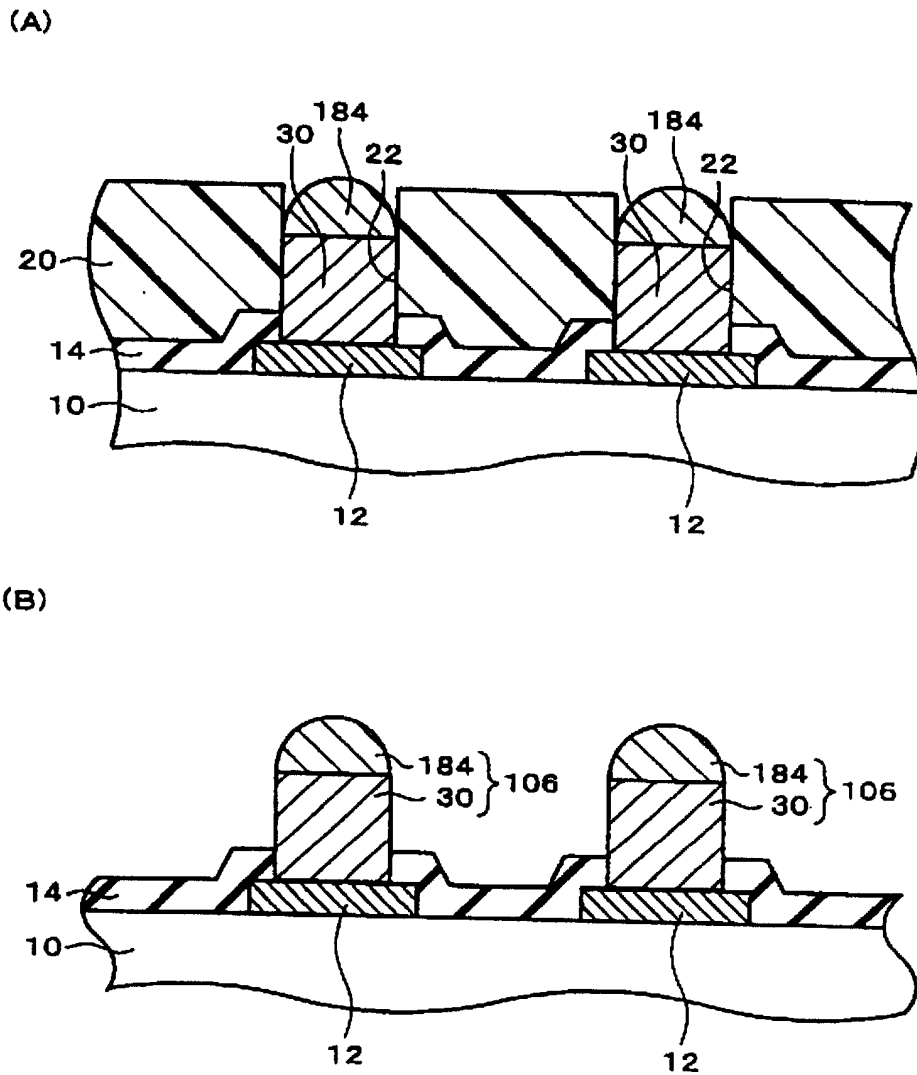


图 18

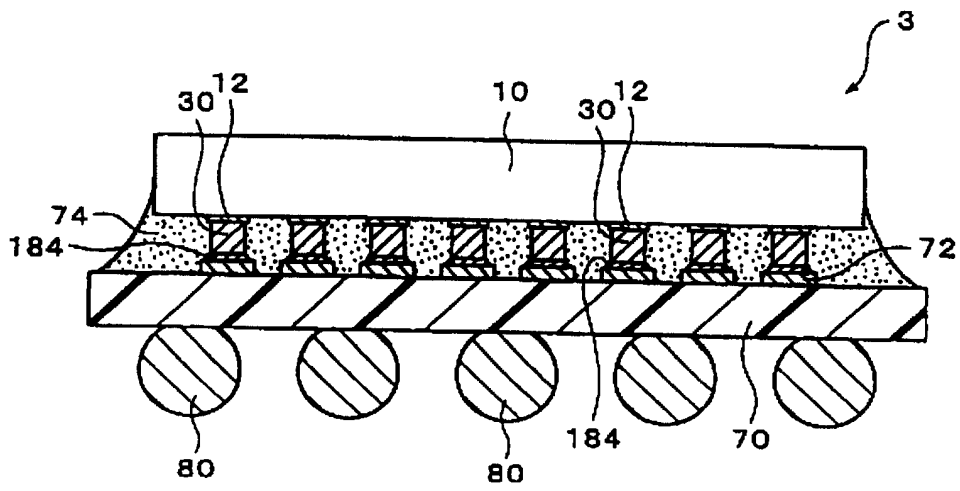
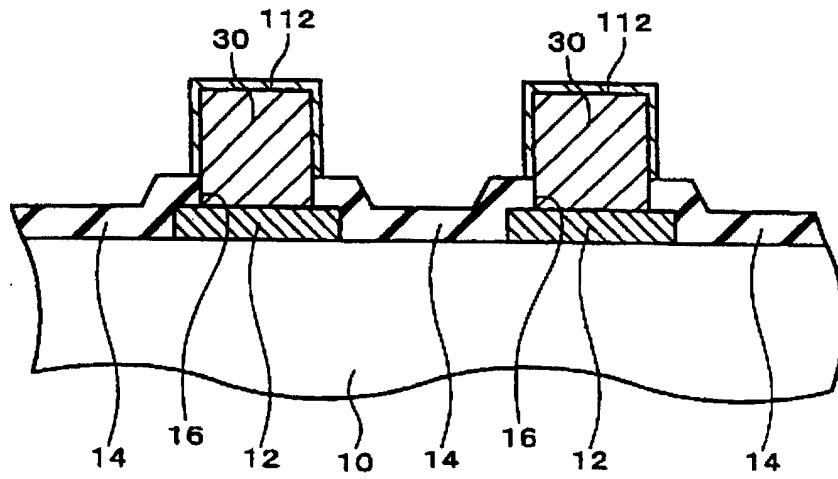


图 19

(A)



(B)

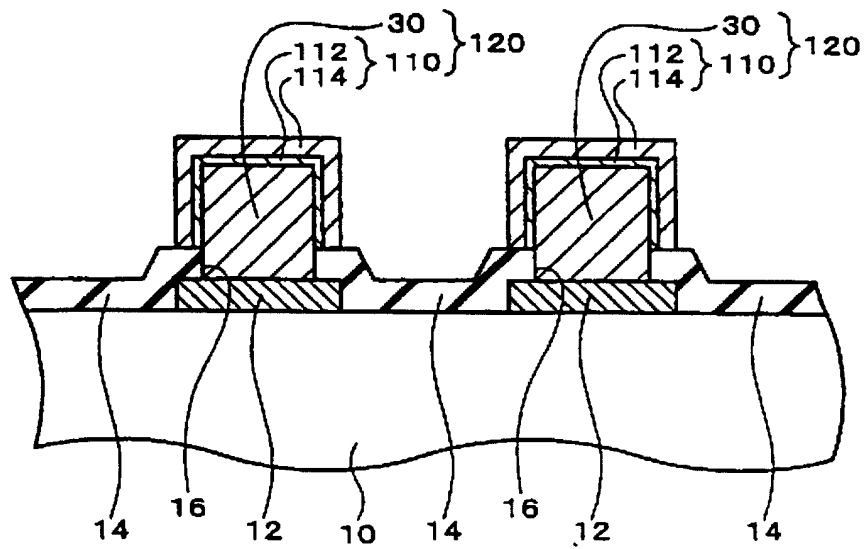


图 20

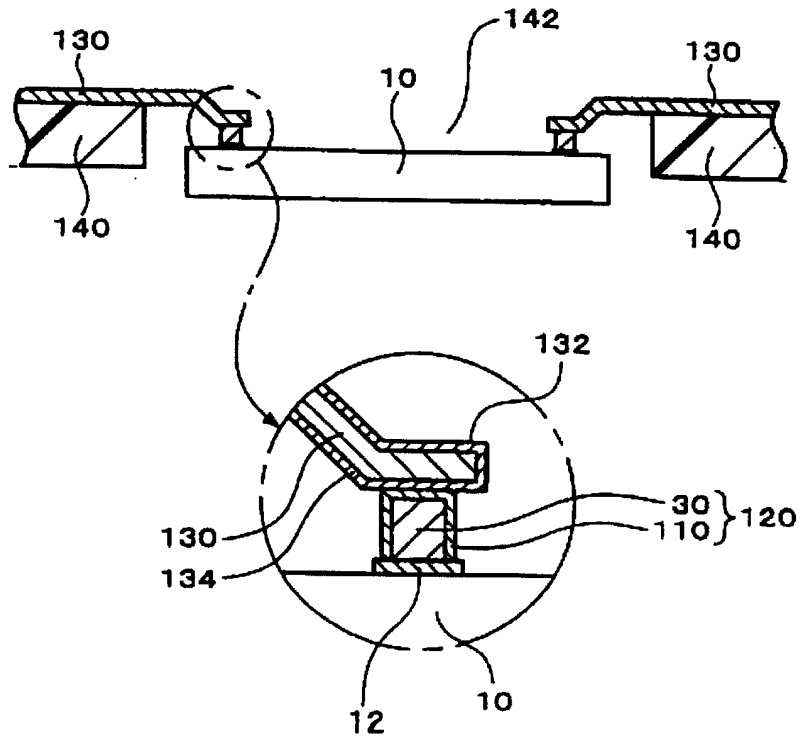


图 21

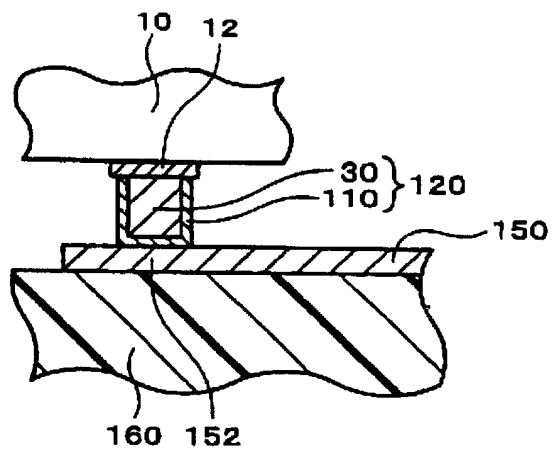


图 22

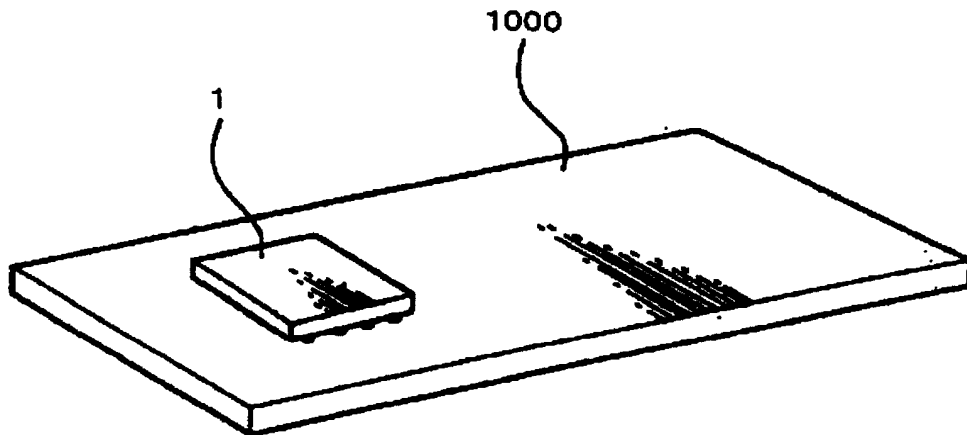


图 23

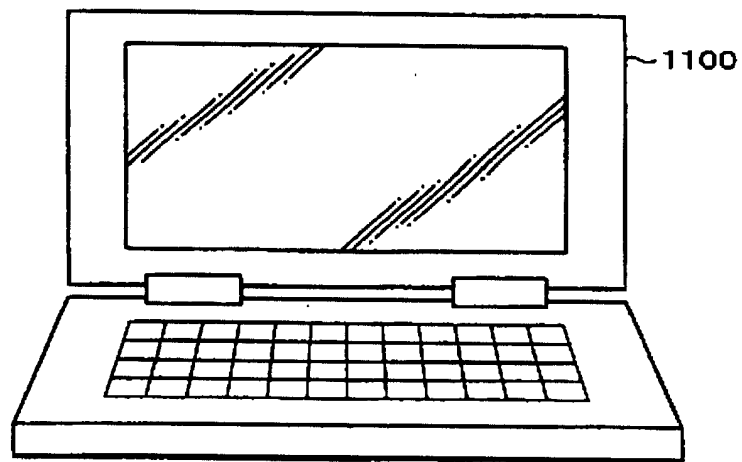


图 24

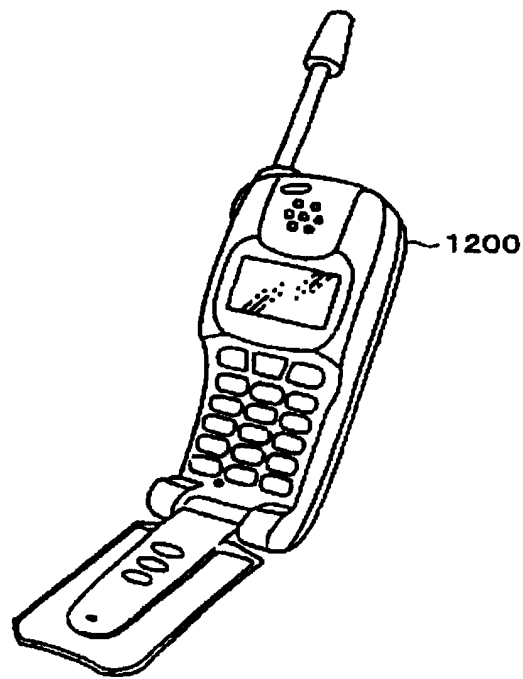


图 25