



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0100232
 (43) 공개일자 2013년09월10일

(51) 국제특허분류(Int. Cl.)
 G02B 26/00 (2006.01) B81B 3/00 (2006.01)
 (21) 출원번호 10-2012-7029146
 (22) 출원일자(국제) 2011년04월01일
 심사청구일자 없음
 (85) 번역문제출일자 2012년11월06일
 (86) 국제출원번호 PCT/US2011/031010
 (87) 국제공개번호 WO 2011/126953
 국제공개일자 2011년10월13일
 (30) 우선권주장
 61/322,776 2010년04월09일 미국(US)

(71) 출원인
 쉐콤 엠이엠에스 테크놀로지스, 인크.
 미국 92121-1714 캘리포니아 샌디에고 모어하우스
 드라이브 5775
 (72) 발명자
 다표, 이
 미국 95134-1923 캘리포니아주 산 호세 정선 애비
 뉴 2581
 중, 판
 미국 95134-1923 캘리포니아주 산 호세 정선 애비
 뉴 2581
 데 그루트, 빌헬무스 에이.
 미국 95134-1923 캘리포니아주 산 호세 정선 애비
 뉴 2581
 (74) 대리인
 백만기, 양영준, 정은진

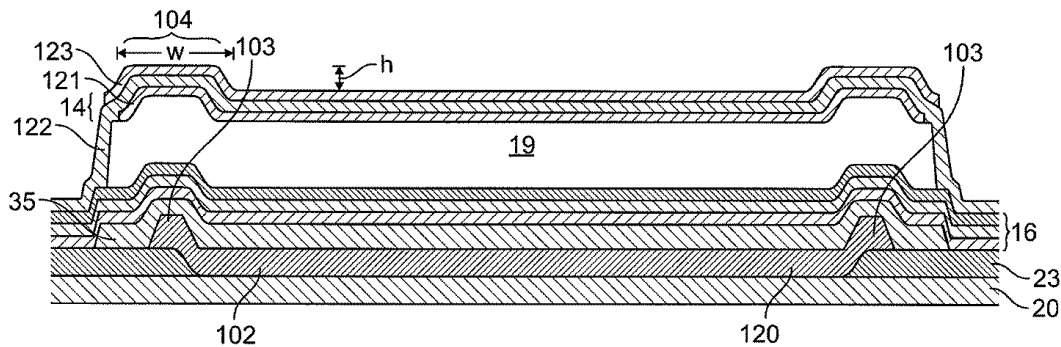
전체 청구항 수 : 총 40 항

(54) 발명의 명칭 전기 기계 디바이스의 기계층 및 그 형성 방법

(57) 요약

본 발명은 기계층들(14) 및 그 형성 방법들을 제공한다. 일 양태에서, 전기 기계 시스템 디바이스는 기판(20) 및 작동 위치와 완화 위치를 갖는 기계층(14)을 포함한다. 기계층은 붕괴 가능한 갭(19)을 정의하도록 기판으로 부터 이격된다. 갭은 기계층이 작동 위치에 있을 때 붕괴되는 조건에 있고, 기계층이 완화 위치에 있을 때 붕괴 되지 않는 조건에 있다. 기계층은 반사층(121), 도전성 층(123) 및 지지층(122)을 포함한다. 지지층은 반사층 과 도전성 층 사이에 위치하고, 기계층을 지지하도록 구성된다.

대표도



특허청구의 범위

청구항 1

전기 기계 디바이스로서,

기판;

상기 기판 상에 배치된 부분 반사 광 스택; 및

가동(movable) 기계층

을 포함하고,

상기 가동 기계층은 상기 기계층과 상기 기판 사이에 상기 부분 반사 광 스택이 있도록 배치되고, 상기 기계층은 반사층, 도전성 층, 및 상기 반사층과 상기 도전성 층 사이에 배치된 지지층을 포함하고, 상기 지지층은 광학적으로 비활성인 앵커(anchor) 영역에서 상기 광 스택 상에 앵커링되고, 상기 광 스택으로부터 멀어지는 방향으로 상기 앵커 영역으로부터 연장되어, 상기 광 스택으로부터 상기 기계층을 이격시켜, 상기 기계층과 상기 광 스택 사이에 붕괴 가능한 갭(collapsible gap)을 정의하며,

상기 기계층 및 고정 전극 양단에 전압을 인가함으로써 상기 기계층이 작동 위치 및 완화 위치로 이동 가능하고, 상기 고정 전극은 상기 기판과 상기 붕괴 가능한 갭 사이에 배치되고, 상기 붕괴 가능한 갭은 상기 기계층이 상기 작동 위치에 있을 때 붕괴된 상태에 있고, 상기 갭은 상기 기계층이 상기 완화 위치에 있을 때 붕괴되지 않은 상태에 있는 전기 기계 디바이스.

청구항 2

제1항에 있어서, 상기 기계층은 상기 앵커 영역에 인접하게 그리고 광학적으로 비활성인 영역의 적어도 일부에 배치된 킥(kink)를 더 포함하는 전기 기계 디바이스.

청구항 3

제2항에 있어서, 상기 기계층 내의 상기 킥은 상기 갭으로부터 멀어지는 방향으로 연장되는 상승 부분 및 상기 갭을 향해 연장되는 하강 부분을 포함하는 전기 기계 디바이스.

청구항 4

제1항에 있어서, 상기 반사층 및 상기 도전성 층은 알루미늄 합금들을 포함하는 전기 기계 디바이스.

청구항 5

제1항에 있어서, 상기 지지층은 유전체 재료를 포함하는 전기 기계 디바이스.

청구항 6

제5항에 있어서, 상기 지지층은 실리콘 산질화물(SiON)을 포함하는 전기 기계 디바이스.

청구항 7

제5항에 있어서, 상기 지지층의 일부는 상기 반사층을 지나서 상기 광 스택을 향해 연장되고, 상기 지지층은 상기 앵커 영역에서 상기 광 스택과 접촉하는 전기 기계 디바이스.

청구항 8

제1항에 있어서, 상기 지지층은 약 500Å 내지 약 8000Å의 두께를 갖는 전기 기계 디바이스.

청구항 9

제1항에 있어서, 상기 기계층 상에 배치된 유전체 층을 더 포함하고, 따라서 상기 기계층은 상기 유전체 층과 상기 붕괴 가능한 갭 사이에 있는 전기 기계 디바이스.

청구항 10

제9항에 있어서, 상기 유전체 층은 약 500Å 내지 약 4000Å의 두께를 갖는 전기 기계 디바이스.

청구항 11

제1항에 있어서, 상기 반사층은 약 200Å 내지 약 500Å의 두께를 갖는 알루미늄-구리(AlCu) 층을 포함하는 전기 기계 디바이스.

청구항 12

제11항에 있어서, 상기 도전성 층은 약 200Å 내지 약 500Å의 두께를 갖는 AlCu 층을 포함하는 전기 기계 디바이스.

청구항 13

제1항에 있어서, 상기 키크의 높이 치수는 약 400Å 내지 약 5000Å인 전기 기계 디바이스.

청구항 14

제13항에 있어서, 상기 키크의 폭 치수는 약 0.2 μ m 내지 약 5 μ m인 전기 기계 디바이스.

청구항 15

제1항에 있어서, 상기 광 스택은 상기 고정 전극을 포함하는 전기 기계 디바이스.

청구항 16

제1항에 있어서, 상기 광 스택, 상기 기계층의 상기 반사층 및 상기 붕괴 가능한 갭은 간섭 변조기를 형성하는 전기 기계 디바이스.

청구항 17

제1항에 있어서,

상기 기관, 상기 광 스택 및 상기 기계층을 포함하는 디스플레이;

상기 디스플레이와 통신하며, 이미지 데이터를 처리하도록 구성된 프로세서; 및

상기 프로세서와 통신하도록 구성된 메모리 디바이스

를 더 포함하는 전기 기계 디바이스.

청구항 18

제17항에 있어서, 적어도 하나의 신호를 상기 디스플레이로 전송하도록 구성된 구동기 회로를 더 포함하는 전기 기계 디바이스.

청구항 19

제18항에 있어서, 상기 이미지 데이터의 적어도 일부를 상기 구동기 회로로 전송하도록 구성된 제어기를 더 포함하는 전기 기계 디바이스.

청구항 20

제17항에 있어서, 상기 이미지 데이터를 상기 프로세서로 전송하도록 구성된 이미지 소스 모듈을 더 포함하는 전기 기계 디바이스.

청구항 21

제20항에 있어서, 상기 이미지 소스 모듈은 수신기, 송수신기 및 송신기 중 적어도 하나를 포함하는 전기 기계 디바이스.

청구항 22

제17항에 있어서, 입력 데이터를 수신하고 상기 입력 데이터를 상기 프로세서로 전송하도록 구성된 입력 디바이스를 더 포함하는 전기 기계 디바이스.

청구항 23

디바이스로서,

기관;

상기 기관 상에 배치된 광 부분 반사 수단; 및

광을 반사하기 위한 가동 반사 수단

을 포함하고,

상기 가동 반사 수단은 상기 가동 반사 수단을 지지하기 위한 지지 수단을 포함하고, 상기 지지 수단은 광학적으로 비활성인 앵커 영역에서 상기 부분 반사 수단 상에 앵커링되고, 상기 지지 수단은 상기 부분 반사 수단으로부터 멀어지는 방향으로 상기 앵커 영역으로부터 연장되어, 상기 부분 반사 수단으로부터 상기 가동 반사 수단을 이격시켜, 상기 가동 반사 수단과 상기 부분 반사 수단 사이에 붕괴 가능한 갭을 정의하며,

상기 가동 반사 수단 및 고정 전극 양단에 전압을 인가함으로써 상기 가동 반사 수단이 작동 위치 및 완화 위치로 이동 가능하고, 상기 고정 전극은 상기 기관과 상기 붕괴 가능한 갭 사이에 배치되고, 상기 붕괴 가능한 갭은 상기 가동 반사 수단이 상기 작동 위치에 있을 때 붕괴된 상태에 있고, 상기 갭은 상기 가동 반사 수단이 상기 완화 위치에 있을 때 붕괴되지 않은 상태에 있는 디바이스.

청구항 24

제23항에 있어서, 상기 부분 반사 수단은 광 스택을 포함하고, 상기 광 스택은 상기 고정 전극을 포함하는 디바이스.

청구항 25

제24항에 있어서, 상기 가동 반사 수단은 반사층 및 도전성 층을 포함하고, 상기 지지 수단은 유전체 재료를 포함하는 지지층을 포함하고, 상기 지지층은 상기 반사층과 상기 도전성 층 사이에 배치되는 디바이스.

청구항 26

제25항에 있어서, 상기 앵커 영역 내의 상기 지지층의 일부는 상기 반사층을 지나서 상기 광 스택을 향해 연장되고, 상기 광학 층은 상기 앵커 영역에서 상기 광 스택과 접촉하는 디바이스.

청구항 27

제23항에 있어서, 상기 가동 반사 수단 상에 배치된 유전체 층을 더 포함하는 디바이스.

청구항 28

전기 기계 디바이스에서 기계층을 형성하는 방법으로서,

기관을 제공하는 단계;

상기 기관 위에 광 스택을 형성하는 단계;

상기 광 스택 위에 희생층을 제공하는 단계;

앵커링 영역 위에 배치된 상기 희생층의 일부를 제거하는 단계;

상기 희생층 및 상기 앵커링 영역 위에 기계층을 형성하는 단계 - 상기 기계층을 형성하는 단계는 상기 희생층 위에 반사층을 제공하는 단계, 상기 앵커링 영역 위에 배치된 상기 반사층의 일부를 제거하는 단계, 상기 반사층 위에 지지층을 제공하여 상기 지지층의 일부를 상기 앵커링 영역과 접촉시키는 단계 및 상기 지지층 위에 도전성 층을 제공하는 단계를 포함함 -; 및

상기 희생층을 제거하여 상기 기계층과 상기 기판 사이에 붕괴 가능한 껍을 형성하는 단계를 포함하는 방법.

청구항 29

제28항에 있어서, 상기 앵커링 영역에 인접하는 상기 기판의 적어도 일부 위에 셰이핑 층(shaping layer)을 피착하는 단계를 더 포함하고, 상기 셰이핑 층은 상기 기판으로부터 멀어지는 방향으로 연장되는 적어도 하나의 돌출부를 포함하고, 상기 광 스택은 상기 셰이핑 층 위에 형성되는 방법.

청구항 30

제29항에 있어서, 상기 희생층을 제공하는 단계는 상기 적어도 하나의 돌출부 위를 포함하는 상기 셰이핑 층 위에 상기 희생층을 공형 층(conformal layer)으로서 형성하는 단계를 포함하고, 상기 기계층을 형성하는 단계는 상기 희생층 및 상기 적어도 하나의 돌출부를 포함하는 상기 셰이핑 층 위에 상기 기계층을 공형 층으로서 형성하여 상기 적어도 하나의 돌출부 위의 상기 기계층의 일부에 키크를 형성하는 단계를 더 포함하는 방법.

청구항 31

제30항에 있어서, 상기 기판의 적어도 일부 위에 블랙 마스크를 피착하는 단계를 더 포함하고, 상기 셰이핑 층의 일부 및 상기 블랙 마스크의 일부는 상기 돌출부의 높이 치수를 정의하도록 오버랩되는 방법.

청구항 32

제28항에 있어서, 상기 지지층은 유전체 재료를 포함하는 방법.

청구항 33

제28항에 있어서, 상기 지지층은 상기 앵커링 영역 위의 상기 광 스택과 직접 접촉하는 방법.

청구항 34

제28항에 있어서, 상기 지지층은 약 500Å 내지 약 8000Å의 두께를 갖는 방법.

청구항 35

제28항에 있어서, 상기 도전성 층은 약 200Å 내지 약 500Å의 두께를 갖는 AlCu 층을 포함하는 방법.

청구항 36

제28항에 있어서, 상기 도전성 층 위에 유전체 층을 피착하는 단계를 더 포함하는 방법.

청구항 37

제36항에 있어서, 상기 유전체 층은 약 500Å 내지 약 4000Å의 두께를 갖는 방법.

청구항 38

제28항에 있어서, 상기 셰이핑 층은 약 500Å 내지 약 6000Å의 두께를 갖는 버퍼 산화물 층을 포함하는 방법.

청구항 39

제31항에 있어서, 상기 블랙 마스크를 피착하기 전에 상기 기판 상에 알루미늄 산화물 층을 피착하는 단계를 더 포함하는 방법.

청구항 40

제39항에 있어서, 상기 알루미늄 산화물 층은 약 50Å 내지 약 250Å의 두께를 갖는 방법.

명세서

기술분야

- [0001] <관련 출원의 상호 참조>
- [0002] 본 발명은 2010년 4월 9일자로 "MECHANICAL LAYER AND METHODS OF FORMING THE SAME"이라는 제목으로 출원되고 본 발명의 양수인에게 양도된 미국 특허 가출원 제61/322,776호에 대해 우선권을 주장한다. 이 선출원의 발명은 본 발명의 일부로 간주되고, 본 명세서에 참고로 포함된다.
- [0003] <기술 분야>
- [0004] 본 발명은 전기 기계 시스템에 관한 것이다.

배경 기술

- [0005] 전기 기계 시스템들은 전기 및 기계 요소들, 액추에이터들, 트랜스듀서들, 센서들, 광학 컴포넌트들(예컨대, 미러들) 및 전자 장치들을 갖는 디바이스들을 포함한다. 전기 기계 시스템들은 마이크로스케일 및 나노스케일들을 포함하지만 이에 한정되지 않는 다양한 스케일로 제조될 수 있다. 예를 들어, 마이크로 전기 기계 시스템(MEMS) 디바이스들은 약 1 μm 내지 수백 μm 또는 그 이상의 범위에 걸치는 크기들을 갖는 구조들을 포함할 수 있다. 나노 전기 기계 시스템(NEMS) 디바이스들은 예를 들어 수백 나노미터보다 작은 크기들을 포함하는 1 μm 보다 작은 크기들을 갖는 구조들을 포함할 수 있다. 전기 기계 요소들은 피착, 에칭, 리소그래피, 및/또는 기판들 및/또는 피착된 재료층들의 부분들을 에칭하여 제거하거나 층들을 추가하여 전기 및 전기 기계 디바이스들을 형성하는 다른 마이크로머시닝 프로세스들을 이용하여 생성될 수 있다.
- [0006] 일 타입의 전기 기계 시스템 디바이스는 간섭 변조기(IMOD)라고 한다. 본 명세서에서 사용될 때, 간섭 변조기 또는 간섭 광 변조기라는 용어는 광 간섭의 원리들을 이용하여 광을 선택적으로 흡수 및/또는 반사하는 디바이스를 지칭한다. 일부 구현들에서, 간섭 변조기는 한 쌍의 도전성 플레이트들을 포함할 수 있으며, 이들 중 하나 또는 양자는 완전히 또는 부분적으로 투명 및/또는 반사할 수 있고, 적절한 전기 신호의 인가시에 상대적 운동을 할 수 있다. 일 구현에서, 하나의 플레이트는 기판 상에 피착된 정지 층을 포함할 수 있고, 다른 플레이트는 에어 갭에 의해 정지 층으로부터 분리된 반사 멤브레인을 포함할 수 있다. 하나의 플레이트의 다른 플레이트에 대한 위치는 간섭 변조기에 입사하는 광의 광 간섭을 변화시킬 수 있다. 간섭 변조기 디바이스들은 광 범위한 응용들을 가지며, 기존의 제품들을 개선하고, 새로운 제품들, 특히 디스플레이 능력을 갖는 제품들을 생성하는 데 사용될 것으로 기대된다.
- [0007] 간섭 디바이스 어레이는 각각의 픽셀의 코너들에 앵커링(anchoring)되는 기계층을 포함할 수 있다. 기계층에 대한 더 작은 앵커링 영역들 및 개선된 충전 팩터(fill factor)를 갖는 간섭 디바이스들이 필요하다.

발명의 내용

- [0008] 본 발명의 시스템들, 방법들 및 디바이스들 각각은 여러 개의 혁신적인 양태를 가지며, 이들 중 어느 단일 양태도 본 명세서에서 개시되는 바람직한 속성들을 단독으로는 책임지지 않는다.
- [0009] 본 명세서에서 설명되는 본 발명의 하나의 혁신적인 양태는 기판, 상기 기판 상에 피착된 부분 반사 광 스택 및 가동(movable) 기계층을 포함하고, 상기 가동 기계층은 상기 기계층과 상기 기판 사이에 상기 부분 반사 광 스택이 있도록 배치되고, 상기 기계층은 반사층, 도전성 층, 및 상기 반사층과 상기 도전성 층 사이에 배치된 지지층을 포함하는 전기 기계 디바이스에서 구현될 수 있다. 상기 지지층은 광학적으로 비활성인 앵커(anchor) 영역에서 상기 광 스택 상에 앵커링되고, 상기 광 스택으로부터 멀어지는 방향으로 상기 앵커 영역으로부터 연장되어, 상기 광 스택으로부터 상기 기계층을 이격시켜, 상기 기계층과 상기 광 스택 사이에 붕괴 가능한 갭(collapsible gap)을 정의한다. 상기 기계층 및 고정 전극 양단에 전압을 인가함으로써 상기 기계층이 작동 위치 및 완화 위치로 이동 가능하고, 상기 고정 전극은 상기 기판과 상기 붕괴 가능한 갭 사이에 배치된다. 상기 붕괴 가능한 갭은 상기 기계층이 상기 작동 위치에 있을 때 붕괴된 상태에 있고, 상기 갭은 상기 기계층이 상기 완화 위치에 있을 때 붕괴되지 않은 상태에 있다.
- [0010] 일부 구현들에서, 상기 기계층은 상기 앵커 영역에 인접하게 그리고 광학적으로 비활성인 영역의 적어도 일부에 배치된 킹크(kink)를 더 포함한다. 일부 구현들에서, 상기 기계층 내의 상기 킹크는 상기 갭으로부터 멀어지는 방향으로 연장되는 상승 부분 및 상기 갭을 향해 연장되는 하강 부분을 포함한다.
- [0011] 일부 구현들에서, 상기 반사층 및 상기 도전성 층은 알루미늄 합금들을 포함한다. 일부 구현들에서, 상기 지지층은 실리콘 산질화물(SiON)을 포함한다.

- [0012] 본 명세서에서 설명되는 본 발명의 다른 혁신적인 양태는 기관, 상기 기관 상에 배치된 광 부분 반사 수단 및 광을 간섭적으로 반사하기 위한 가동 수단을 포함하는 디바이스에서 구현될 수 있다. 상기 가동 광 반사 수단은 상기 가동 반사 수단을 지지하기 위한 지지 수단을 포함하고, 상기 지지 수단은 광학적으로 비활성인 앵커 영역에서 상기 부분 반사 수단 상에 앵커링된다. 상기 지지 수단은 상기 부분 반사 수단으로부터 멀어지는 방향으로 상기 앵커 영역으로부터 연장되어, 상기 부분 반사 수단으로부터 상기 가동 반사 수단을 이격시켜, 상기 가동 광 반사 수단과 상기 광 부분 반사 수단 사이에 붕괴 가능한 갭을 정의한다. 상기 가동 광 반사 수단 및 고정 전극 양단에 전압을 인가함으로써 상기 가동 광 반사 수단이 작동 위치 및 완화 위치로 이동 가능하고, 상기 고정 전극은 상기 기관과 상기 붕괴 가능한 갭 사이에 배치된다. 상기 붕괴 가능한 갭은 상기 가동 광 반사 수단이 상기 작동 위치에 있을 때 붕괴된 상태에 있고, 상기 갭은 상기 가동 광 반사 수단이 상기 완화 위치에 있을 때 붕괴되지 않은 상태에 있다.
- [0013] 일부 구현들에서, 상기 가동 광 반사 수단은 반사층 및 도전성 층을 포함하고, 상기 지지층은 상기 반사층과 상기 도전성 층 사이에 배치된다.
- [0014] 본 명세서에서 설명되는 본 발명의 다른 혁신적인 양태는 전기 기계 디바이스 내에 기계층을 형성하는 방법에서 구현될 수 있다. 상기 방법은 기관을 제공하는 단계, 상기 기관 위에 광 스택을 형성하는 단계, 상기 광 스택 위에 희생층을 제공하는 단계, 앵커링 영역 위에 배치된 상기 희생층의 일부를 제거하는 단계, 상기 희생층 및 상기 앵커링 영역 위에 기계층을 형성하는 단계, 및 상기 희생층을 제거하여 상기 기계층과 상기 기관 사이에 붕괴 가능한 갭을 형성하는 단계를 포함한다. 상기 기계층을 형성하는 단계는 상기 희생층 위에 반사층을 제공하는 단계, 상기 앵커링 영역 위에 배치된 상기 반사층의 일부를 제거하는 단계, 상기 반사층 위에 지지층을 제공하여 상기 지지층의 일부를 상기 앵커링 영역과 접촉시키는 단계 및 상기 지지층 위에 도전성 층을 제공하는 단계를 포함한다.
- [0015] 일부 구현들에서, 상기 방법은 상기 기관의 적어도 일부 위에 셰이핑 층(shaping layer)을 피착하는 단계를 더 포함하고, 상기 셰이핑 층은 상기 앵커링 영역에 인접하는 적어도 하나의 돌출부를 포함한다. 일부 구현들에서, 상기 방법은 상기 적어도 하나의 돌출부 위를 포함하는 상기 셰이핑 층 위에 상기 희생층을 공형 층(conformal layer)으로서 형성하는 단계를 포함하고, 상기 기계층을 형성하는 단계는 상기 희생층 및 상기 적어도 하나의 돌출부를 포함하는 상기 셰이핑 층 위에 상기 기계층을 공형 층으로서 형성하여 각각의 적어도 하나의 돌출부 위의 상기 기계층의 일부에 키크를 형성하는 단계를 더 포함한다.
- [0016] 본 명세서에서 설명되는 본 발명의 하나 이상의 구현들의 상세들은 첨부 도면들 및 아래의 설명에서 제공된다. 다른 특징들, 양태들 및 이점들은 설명, 도면 및 청구범위로부터 명백해질 것이다. 아래의 도면들의 상대적 치수들은 축척으로 그려지지 않을 수 있다는 점에 유의한다.

도면의 간단한 설명

- [0017] 도 1은 간섭 변조기(IMOD) 디스플레이 디바이스의 픽셀들의 시리즈 내의 2개의 인접 픽셀을 도시하는 등축도의 일례를 나타낸다.
- 도 2는 3x3 간섭 변조기 디스플레이를 포함하는 전자 디바이스를 도시하는 시스템 블록도의 일례를 나타낸다.
- 도 3은 도 1의 간섭 변조기의 인가 전압 대 가동 반사층 위치를 도시하는 도면의 일례를 나타낸다.
- 도 4는 다양한 공통 및 세그먼트 전압들이 인가될 때의 간섭 변조기의 다양한 상태들을 나타내는 도표의 일례를 나타낸다.
- 도 5a는 도 2의 3x3 간섭 변조기 디스플레이 내의 디스플레이 데이터의 프레임을 도시하는 도면의 일례를 나타낸다.
- 도 5b는 도 5a에 도시된 디스플레이 데이터의 프레임을 기록하는 데 사용될 수 있는 공통 및 세그먼트 신호들에 대한 타이밍 도면의 일례를 나타낸다.
- 도 6a는 도 1의 간섭 변조기 디스플레이의 부분 단면도의 일례를 나타낸다.
- 도 6b-6e는 간섭 변조기들의 다양한 구현들의 단면도들의 예들을 나타낸다.
- 도 7은 간섭 변조기의 제조 프로세스를 도시하는 흐름도의 일례를 나타낸다.
- 도 8a-8e는 간섭 변조기를 제조하는 방법에서의 다양한 단계들의 개략 단면도들의 예들을 나타낸다.

도 9a-9p는 다양한 구현들에 따른 간섭 변조기 제조 방법들에서의 다양한 단계들의 개략 단면도들의 예들을 도시한다.

도 10a-10c는 다양한 간섭 변조기 디바이스들의 개략 단면도들의 예들을 도시한다.

도 11은 간섭 변조기 디바이스들의 3개 예에 대한 작동 및 완화 상태들에서의 시뮬레이션된 기계층 위치의 그래프이다.

도 12a-12f는 간섭 변조기 제조 방법에서의 다양한 단계들의 개략 단면도들의 예들을 나타낸다.

도 13은 간섭 변조기 제조 프로세스를 나타내는 흐름도의 일례를 도시한다.

도 14a 및 14b는 복수의 간섭 변조기를 포함하는 디스플레이 디바이스를 나타내는 시스템 블록도들의 예들을 도시한다.

다양한 도면들에서 동일한 참조 번호들 및 명칭들은 동일 요소들을 지시한다.

발명을 실시하기 위한 구체적인 내용

[0018] 아래의 상세한 설명은 혁신적인 양태들을 설명하는 목적을 위해 일부 구현들과 관련된다. 그러나, 본 발명의 가르침은 다수의 상이한 방식으로 이용될 수 있다. 설명되는 구현들은 동적(예를 들어, 비디오) 또는 정적(예를 들어, 정지 이미지)인지에 관계없이 그리고 텍스트, 그래픽 또는 그림인지에 관계없이 이미지를 표시하도록 구성되는 임의의 디바이스에서 구현될 수 있다. 구체적으로, 구현들은 이동 전화, 멀티미디어 인터넷 인에이블드 셀룰러 전화, 이동 텔레비전 수신기, 무선 디바이스, 스마트폰, 블루투스 디바이스, 개인용 휴대 단말기(PDA), 무선 전자 메일 수신기, 핸드헬드 또는 휴대용 컴퓨터, 넷북, 노트북, 스마트북, 프린터, 복사기, 스캐너, 팩시밀리 디바이스, GPS 수신기/내비게이터, 카메라, MP3 플레이어, 캠코더, 게임 콘솔, 손목 시계, 클럭, 계산기, 텔레비전 모니터, 평판 디스플레이, 전자 판독 디바이스(예로서, e-판독기), 컴퓨터 모니터, 오토 디스플레이(예로서, 주행계 디스플레이 등), 조종실 컨트롤 및/또는 디스플레이, 카메라 뷰 디스플레이(예로서, 차량 내의 후방 관찰 카메라의 디스플레이), 전자 사진, 전자 빌보드 또는 사인, 프로젝터, 건축 구조물, 마이크로웨이브, 냉장고, 스테레오 시스템, 카세트 레코더 또는 플레이어, DVD 플레이어, CD 플레이어, VCR, 라디오, 휴대용 메모리 칩, 세탁기, 건조기, 세탁기/건조기, 주차 계기, 패키징(예로서, MEMS 및 논-MEMS), 미적 구조물(예로서, 보석 상의 이미지들의 디스플레이) 및 다양한 전기 기계 시스템 디바이스와 같은, 그러나 이에 한정되지 않는 다양한 전자 디바이스에서 구현되거나 이들과 관련될 수 있는 것으로 간주된다. 본 발명의 가르침은 전자 스위칭 디바이스, 무선 주파수 필터, 센서, 가속도계, 자이로스코프, 운동 감지 디바이스, 자기계, 소비자 전자 장치의 관성 컴포넌트, 소비자 전자 제품의 부품, 버랙터, 액정 디바이스, 전기 영동 디바이스, 구동 스킴, 제조 프로세스, 전자 테스트 장비와 같은, 그러나 이에 한정되지 않는 논-디스플레이 응용들에서도 이용될 수 있다. 따라서, 본 가르침은 도면들에만 도시된 구현들로 한정되는 것을 의도하는 것이 아니라, 이 분야의 통상의 기술자에게 자명한 바와 같은 광범위한 이용 가능성을 갖는다.

[0019] 자기 지지 기계층을 갖는 전기 기계 디바이스가 개시된다. 본 명세서에서 설명되는 일부 구현들에서는, 포스트 또는 리벳 구조 없이 형성되어, 앵커링 영역의 면적을 줄이고, 향상된 충전 팩터를 갖는 픽셀 어레이를 가능하게 할 수 있는 전기 기계 디바이스들이 제공된다. 게다가, 기계층은 작동 위치에 있을 때 기계층의 휨 높이를 줄이도록 유연할 수 있다. 기계층 휨 높이를 줄이는 것은 디바이스가 작동될 때 광 스택과 접촉하지 않는 기계층의 부분의 휘도를 줄일 수 있으며, 따라서 블랙 상태를 향상시키고, 그러한 디바이스들을 포함하는 디스플레이의 콘트라스트 비율, 전역(gamut) 및 채도를 향상시킬 수 있다.

[0020] 본 명세서에서 설명되는 본 발명의 특정 구현들은 아래의 잠재적인 이점들 중 하나 이상을 실현하도록 구현될 수 있다. 일부 구현들에서, 본 명세서에서 설명되는 본 발명은 픽셀 어레이의 충전 팩터를 향상시키도록 구현될 수 있다. 게다가, 일부 구현들은 기계층의 휨 높이를 줄일 수 있다. 더구나, 일부 구현들은 그러한 디바이스들을 포함하는 디스플레이의 콘트라스트 비율, 전역 및/또는 채도를 향상시킬 수 있다.

[0021] 설명되는 구현들을 적용할 수 있는 적절한 전기 기계 디바이스의 일례는 반사형 디스플레이 디바이스이다. 반사형 디스플레이 디바이스들은 그 위에 입사하는 광을 광 간섭의 원리들을 이용하여 선택적으로 흡수 및/또는 반사하기 위한 간섭 변조기들(IMOD)을 포함할 수 있다. IMOD들은 흡수기, 흡수기에 대해 이동 가능한 반사기, 및 흡수기와 반사기 사이에 정의되는 광 공진 공동을 포함할 수 있다. 반사기는 둘 이상의 상이한 위치로 이동될 수 있으며, 이는 광 공진 공동의 크기를 변경할 수 있으며, 따라서 간섭 변조기의 반사율에 영향을 미칠 수 있다. IMOD들의 반사 스펙트럼들은 가시 파장들을 가로질러 시프트될 수 있는 매우 넓은 스펙트럼 대역들을 생

성하여 상이한 컬러들을 생성할 수 있다. 스펙트럼 대역의 위치는 광 공진 공동의 두께를 변경함으로써, 즉 반사기의 위치를 변경함으로써 조정될 수 있다.

[0022] 도 1은 간섭 변조기(IMOD) 디스플레이 디바이스의 픽셀들의 시리즈 내의 2개의 인접 픽셀을 도시하는 등축도의 일례를 나타낸다. IMOD 디스플레이 디바이스는 하나 이상의 간섭 MEMS 디스플레이 요소를 포함한다. 이러한 디바이스들에서, MEMS 디스플레이 요소들의 픽셀들은 밝거나 어두운 상태에 있을 수 있다. 밝은("완화", "개방" 또는 "온") 상태에서, 디스플레이 요소는 예를 들어 입사 가시광의 대부분을 사용자에게 반사한다. 이와 달리, 어두운("작동", "폐쇄" 또는 "오프") 상태에서, 디스플레이 요소는 입사 가시광을 거의 반사하지 않는다. 일부 구현들에서는, 온 및 오프 상태들의 광 반사율 특성들이 뒤바뀔 수 있다. MEMS 픽셀들은 주로 특정 파장들에서 반사하도록 구성되어, 흑백에 더하여 컬러 디스플레이를 제공할 수 있다.

[0023] IMOD 디스플레이 디바이스는 IMOD들의 행/열 어레이를 포함할 수 있다. 각각의 IMOD는 (광 갭 또는 공동이라고도 하는) 에어 갭을 형성하도록 서로로부터 가변적이고 제어 가능한 거리에 배치되는 한 쌍의 반사층, 즉 가동 반사층 및 고정 부분 반사층을 포함할 수 있다. 가동 반사층은 적어도 2개의 위치 사이에서 이동될 수 있다. 제1 위치, 즉 완화된 위치에서, 가동 반사층은 고정 부분 반사층으로부터 비교적 먼 거리에 위치할 수 있다. 제2 위치, 즉 작동 위치에서, 가동 반사층은 부분 반사층에 더 가까이 위치할 수 있다. 2개의 층으로부터 반사되는 입사광은 가동 반사층의 위치에 따라 보강 또는 상쇄 간섭할 수 있어서, 각각의 픽셀에 대해 전체 반사 또는 비반사 상태를 생성할 수 있다. 일부 구현들에서, IMOD는 비작동시에 반사 상태에 있을 수 있어서, 가시 스펙트럼 내의 광을 반사할 수 있으며, 작동시에 어두운 상태에 있을 수 있어서, 가시 범위 밖의 광(예로서, 적외선 광)을 반사할 수 있다. 그러나, 일부 다른 구현들에서, IMOD는 비작동시에 어두운 상태에 있을 수 있고, 작동시에 반사 상태에 있을 수 있다. 일부 구현들에서, 인가 전압의 도입은 상태들을 변경하도록 픽셀들을 구동할 수 있다. 일부 다른 구현들에서는, 인가 전압이 상태들을 변경하도록 픽셀들을 구동할 수 있다.

[0024] 도 1에 도시된 픽셀 어레이의 부분은 2개의 인접하는 간섭 변조기(12)를 포함한다. (도시된 바와 같은) 좌측의 IMOD(12)에서, 기계층 또는 가동 반사층(14)은 부분 반사층을 포함하는 광 스택(16)으로부터 소정 거리에 완화 위치에 도시되어 있다. 좌측의 IMOD(12) 양단에 인가되는 전압 V_0 는 가동 반사층(14)을 작동시키기에는 부족하다. 우측의 IMOD(12)에서, 가동 반사층(14)은 광 스택(16) 근처에 또는 그에 인접하여 작동 위치에 도시되어 있다. 우측의 IMOD(12) 양단에 인가되는 전압 V_{bias} 는 가동 반사층(14)을 작동 위치에 유지하기에 충분하다.

[0025] 도 1에서, 픽셀들(12)의 반사 특성들은 일반적으로 픽셀들(12)에 입사하는 광을 지시하는 화살표들(13) 및 좌측의 픽셀(12)로부터 반사하는 광(15)으로 도시된다. 상세히 도시되지는 않았지만, 픽셀들(12)에 입사하는 광(13)의 대부분은 투명 기관(20)을 통해 광 스택(16)을 향해 투과될 것이다. 광 스택(16)에 입사하는 광의 일부는 광 스택(16)의 부분 반사층을 통과할 것이고, 일부는 투명 기관(20)을 통해 다시 반사될 것이다. 광 스택(16)을 통과하는 광(13)의 일부는 가동 반사층(14)에서 투명 기관(20)을 향해(그리고 통해) 다시 반사될 것이다. 광 스택(16)의 부분 반사층으로부터 반사된 광과 가동 반사층(14)으로부터 반사된 광 사이의 (보강 또는 상쇄) 간섭은 픽셀(12)로부터 반사되는 광(15)의 파장(들)을 결정할 것이다.

[0026] 광 스택(16)은 단일 층 또는 여러 층을 포함할 수 있다. 층(들)은 전극층, 부분 반사층, 부분 투과층 및 투명 유전체 층 중 하나 이상을 포함할 수 있다. 일부 구현들에서, 광 스택(16)은 전기적으로 도전성이고, 부분적으로 투명하고, 부분적으로 반사하며, 예를 들어 전술한 층들 중 하나 이상을 투명 기관(20) 상에 피착함으로써 제조될 수 있다. 전극층은 다양한 금속, 예로서 인듐 주석 산화물(ITO)과 같은 다양한 재료로 형성될 수 있다. 부분 반사층은 다양한 금속, 예로서 크롬(Cr), 반도체 및 유전체와 같이 부분적으로 반사하는 다양한 재료로 형성될 수 있다. 부분 반사층은 하나 이상의 재료층으로 형성될 수 있으며, 각각의 층은 단일 재료 또는 재료들의 조합으로 형성될 수 있다. 일부 구현들에서, 광 스택(16)은 광 흡수기 및 도체 양자로서 기능하는 금속 또는 반도체의 단일 반투명 두께를 포함할 수 있는 반면, (예로서, 광 스택(16)의 또는 IMOD의 다른 구조들의) 상이한, 더 큰 도전성의 층들 또는 부분들이 IMOD 픽셀들 사이에 신호들을 버싱(bussing)하는 데 사용될 수 있다. 광 스택(16)은 또한 하나 이상의 도전층 또는 도전성/흡수 층을 커버하는 하나 이상의 절연 또는 유전체 층을 포함할 수 있다.

[0027] 일부 구현들에서, 광 스택(16)의 층(들)은 평행한 스트립들로 패터닝될 수 있고, 아래에 더 설명되는 바와 같이 디스플레이 디바이스 내의 행 전극들을 형성할 수 있다. 이 분야의 기술자가 이해하듯이, 본 명세서에서 "패터닝"이라는 용어는 마스크는 물론 에칭 프로세스를 지칭하는 데 사용된다. 일부 구현들에서는, 알루미늄(Al)과 같은 높은 도전성 및 반사성의 재료가 가동 반사층(14)에 사용될 수 있으며, 이러한 스트립들은 디스플레이 디바이스 내의 열 전극들을 형성할 수 있다. 가동 반사층(14)은 포스트들(18)의 상부에 피착된 열 및 포스트들

(18) 사이에 피착된 삽입 희생 재료를 형성하기 위해 (광 스택(16)의 행 전극들에 직교하는) 피착된 금속 층 또는 층들의 평행 스트립들의 시리즈로서 형성될 수 있다. 희생 재료가 에칭 제거될 때, 정의된 갭(19) 또는 광 공동이 가동 반사층(14)과 광 스택(16) 사이에 형성될 수 있다. 일부 구현들에서, 포스트들(18) 사이의 간격은 약 1-1000 μm 일 수 있고, 갭(19)은 10,000 옹스트롬(\AA) 미만 정도일 수 있다.

[0028] 일부 구현들에서, IMOD의 각각의 픽셀은 작동 상태 또는 완화 상태에 있는지에 관계없이 본질적으로는 고정 및 가동 반사층들에 의해 형성되는 커패시터이다. 전압이 인가되지 않을 때, 가동 반사층(14)은 도 1의 좌측의 픽셀(12)에 의해 도시된 바와 같이 가동 반사층(14)과 광 스택(16) 사이에 갭(19)을 갖는 기계적으로 완화된 상태로 유지된다. 그러나, 전위차, 예로서 전압이 선택된 행 및 열 중 적어도 하나에 인가될 때, 대응하는 픽셀에서 행 및 열 전극들의 교점에 형성되는 커패시터가 충전되며, 정전기력이 전극들을 함께 당긴다. 인가 전압이 임계치를 초과하는 경우, 가동 반사층(14)은 변형되어, 광 스택(16) 근처 또는 그를 향해 이동할 수 있다. 광 스택(16) 내의 유전체 층(도시되지 않음)은 단락을 방지하고, 도 1의 우측의 작동 픽셀(12)에 의해 도시된 바와 같이 층들(14, 16) 간의 분리 거리를 제어할 수 있다. 이러한 거동은 인가 전위차의 극성에 관계없이 동일하다. 일부 예들에서는 어레이 내의 픽셀들의 시리즈가 "행들" 또는 "열들"로서 참조될 수 있지만, 이 분야의 기술자는 하나의 방향을 "행"으로서 그리고 다른 방향을 "열"로서 참조하는 것은 임의적이라는 것을 쉽게 이해할 것이다. 즉, 일부 배향들에서, 행들은 열들로서 간주될 수 있고, 열들은 행들로서 간주될 수 있다. 더구나, 디스플레이 요소들은 직교하는 행들 및 열들("어레이")로 균일하게 배열될 수 있거나, 예를 들어 서로에 대해 소정의 위치 오프셋들을 갖는 비선형 구조들("모자이크")로 배열될 수 있다. "어레이" 및 "모자이크"라는 용어는 어느 하나의 구조를 지칭할 수 있다. 따라서, 디스플레이는 "어레이" 또는 "모자이크"를 포함하는 것으로 참조되지만, 요소들 자체는 어떠한 경우에도 서로 직교하도록 배열되거나 균일한 분포로 배치될 필요는 없으며, 비대칭 형상들 및 불균일하게 분포된 요소들을 갖는 배열들을 포함할 수 있다.

[0029] 도 2는 3x3 간섭 변조기 디스플레이를 포함하는 전자 디바이스를 도시하는 시스템 블록도의 일례를 나타낸다. 전자 디바이스는 하나 이상의 소프트웨어 모듈을 실행하도록 구성될 수 있는 프로세서(21)를 포함한다. 프로세서(21)는 운영 체제를 실행하는 것에 더하여, 웹 브라우저, 전화 애플리케이션, 이메일 프로그램 또는 임의의 다른 소프트웨어 애플리케이션을 포함하는 하나 이상의 소프트웨어 애플리케이션을 실행하도록 구성될 수 있다.

[0030] 프로세서(21)는 어레이 구동기(22)와 통신하도록 구성될 수 있다. 어레이 구동기(22)는 예를 들어 디스플레이 어레이 또는 패널(30)에 신호들을 제공하는 행 구동기 회로(24) 및 열 구동기 회로(26)를 포함할 수 있다. 도 1에 도시된 IMOD 디스플레이 디바이스의 단면도는 도 2의 라인 1-1에 의해 도시된다. 도 2는 명료화를 위해 IMOD들의 3x3 어레이를 도시하지만, 디스플레이 어레이(30)는 매우 많은 수의 IMOD를 포함할 수 있고, 열들에서 보다 행들에서 상이한 수의 IMOD들을 가질 수 있으며, 그 반대도 마찬가지이다.

[0031] 도 3은 도 1의 간섭 변조기의 인가 전압 대 가동 반사층 위치를 도시하는 도면의 일례를 나타낸다. MEMS 간섭 변조기들에 대해, 행/열(즉, 공통/세그먼트) 기록 절차는 도 3에 도시된 바와 같은 이러한 디바이스들의 히스테리시스 특성을 이용할 수 있다. 간섭 변조기는 예를 들어 가동 반사층 또는 미러가 완화 상태에서부터 작동 상태로 바뀌게 하기 위해 약 10 볼트의 전위차를 사용할 수 있다. 전압이 그 값으로부터 감소할 때, 가동 반사층은 전압이 예를 들어 10 볼트 아래로 떨어짐에 따라 그의 상태를 유지하지만, 가동 반사층은 전압이 2 볼트 아래로 떨어질 때까지는 완전히 완화되지 않는다. 따라서, 도 3에 도시된 바와 같이, 약 3 내지 7 볼트의 전압 범위가 존재하고, 이 범위에는 디바이스가 완화 또는 작동 상태에서 안정되는 인가 전압의 윈도가 존재한다. 이것은 본 명세서에서 "히스테리시스 윈도" 또는 "안정성 윈도"로서 참조된다. 도 3의 히스테리시스 특성을 갖는 디스플레이 어레이(30)의 경우, 행/열 기록 절차는 한 번에 하나 이상의 행을 어드레스하도록 설계될 수 있으며, 따라서 주어진 행의 어드레싱 동안, 작동될 어드레스되는 행 내의 픽셀들은 약 10 볼트의 전압차에 노출되고, 완화될 픽셀들은 0 볼트에 가까운 전압차에 노출된다. 어드레싱 후, 픽셀들은 정상 상태 또는 약 5 볼트의 바이어스 전압차에 노출되며, 따라서 이들은 이전의 스트로빙 상태로 유지된다. 이 예에서, 각각의 픽셀은 어드레스된 후에 약 3-7 볼트의 "안정성 윈도" 내의 전위차를 겪는다. 이러한 히스테리시스 특성 특징은 예를 들어 도 1에 도시된 픽셀 설계가 동일한 인가 전압 조건들 하에서 작동 또는 완화 기준 상태에서 안정되게 유지되는 것을 가능하게 한다. 각각의 IMOD 픽셀은 작동 상태 또는 완화 상태에 있는지에 관계없이 본질적으로는 고정 및 이동 반사층들에 의해 형성된 커패시터이므로, 이러한 안정 상태는 전력을 크게 소비하거나 손실 없이 히스테리시스 윈도 내의 정상 전압에서 유지될 수 있다. 더욱이, 인가 전압 전위가 실질적으로 일정하게 유지되는 경우에 본질적으로 IMOD 픽셀 내로 전류가 거의 또는 전혀 흐르지 않는다.

[0032] 일부 구현들에서는, 주어진 행 내의 픽셀들의 상태에 대한 원하는 변화(존재할 경우)에 따라 열 전극들의 세트를 따라 "세그먼트" 전압들의 형태의 데이터 신호들을 인가함으로써 이미지의 프레임이 생성될 수 있다. 어레

이의 각각의 행은 번갈아 어드레스될 수 있으며, 따라서 프레임은 한 번에 한 행씩 기록된다. 제1 행 내의 픽셀들에 원하는 데이터를 기록하기 위하여, 제1 행 내의 픽셀들의 원하는 상태에 대응하는 세그먼트 전압들이 열 전극들에 인가될 수 있으며, 특정 "공통" 전압 또는 신호의 형태의 제1 행 펄스가 제1 행 전극에 인가될 수 있다. 이어서, 세그먼트 전압들의 세트는 제2 행 내의 픽셀들의 상태에 대한 원하는 변화(존재할 경우)에 대응하도록 변경될 수 있으며, 제2 공통 전압이 제2 행 전극에 인가될 수 있다. 일부 구현들에서, 제1 행 내의 픽셀들은 열 전극들을 따라 인가되는 세그먼트 전압들의 변화에 의해 영향을 받지 않으며, 제1 공통 전압 행 펄스 동안 이들이 설정된 상태로 유지된다. 이러한 프로세스는 행들 또는 대안으로서 열들의 전체 시리즈에 대해 순차적인 방식으로 반복되어, 이미지 프레임을 생성할 수 있다. 프레임들은 초당 소정의 원하는 수의 프레임들에서 이러한 프로세스를 계속 반복함으로써 새로운 이미지 데이터로 리프레시 및/또는 갱신될 수 있다.

[0033] 각각의 픽셀을 가로질러 인가되는 세그먼트 및 공통 신호들의 조합(즉, 각각의 픽셀 양단의 전위차)은 각 픽셀의 결과적인 상태를 결정한다. 도 4는 다양한 공통 및 세그먼트 전압들이 인가될 때의 간섭 변조기의 다양한 상태를 도시하는 도표의 일례를 나타낸다. 이 분야의 통상의 기술자가 쉽게 이해하듯이, "세그먼트" 전압들은 열 전극들 또는 행 전극들에 인가될 수 있으며, "공통" 전극들은 열 전극들 또는 행 전극들 중 나머지에 인가될 수 있다.

[0034] 도 4에(또한, 도 5b에 도시된 타이밍 도에) 도시된 바와 같이, 릴리스 전압($V_{C_{REL}}$)이 공통 라인을 따라 인가될 때, 공통 라인을 따르는 모든 간섭 변조기 요소들은 세그먼트 라인들을 따라 인가되는 전압, 즉 높은 세그먼트 전압(V_{S_H}) 및 낮은 세그먼트 전압(V_{S_L})에 관계없이, 대안으로서 릴리스 또는 비작동 상태에서 완화 상태에 놓일 것이다. 구체적으로, 릴리스 전압($V_{C_{REL}}$)이 공통 라인을 따라 인가될 때, 변조기 양단의 (대안으로서 픽셀 전압으로 참조되는) 전압은 높은 세그먼트 전압(V_{S_H}) 및 낮은 세그먼트 전압(V_{S_L})이 해당 픽셀에 대한 대응 세그먼트 라인을 따라 인가될 때 (도 3을 참조하면, 릴리스 윈도우도 참조되는) 완화 윈도우 내에 있다.

[0035] 높은 유지 전압($V_{C_{HOLD_H}}$) 또는 낮은 유지 전압($V_{C_{HOLD_L}}$)과 같은 유지 전압이 공통 라인 상에 인가될 때, 간섭 변조기의 상태는 일정하게 유지될 것이다. 예를 들어, 완화 IMOD가 완화 위치에서 유지되며, 작동 IMOD가 작동 위치에서 유지될 것이다. 유지 전압들은 높은 세그먼트 전압(V_{S_H}) 및 낮은 세그먼트 전압(V_{S_L})이 대응 세그먼트 라인을 따라 인가될 때 픽셀 전압이 안정성 윈도우 내로 유지되도록 선택될 수 있다. 따라서, 세그먼트 전압 스윙, 즉 높은 V_{S_H} 및 낮은 세그먼트 전압(V_{S_L}) 사이의 차이는 포지티브 또는 네거티브 안정성 윈도우의 폭보다 작다.

[0036] 높은 어드레싱 전압($V_{C_{ADD_H}}$) 또는 낮은 어드레싱 전압($V_{C_{ADD_L}}$)과 같은 어드레싱 또는 작동 전압이 공통 라인에 인가될 때, 각각의 세그먼트 라인을 따르는 세그먼트 전압들의 인가에 의해 그 공통 라인을 따르는 변조기들에 데이터가 선택적으로 기록될 수 있다. 세그먼트 전압들은 작동이 인가되는 세그먼트 전압에 의존하도록 선택될 수 있다. 어드레싱 전압이 공통 라인을 따라 인가될 때, 하나의 세그먼트 전압의 인가는 픽셀 전압이 안정성 윈도우 내에 있게 함으로써 픽셀을 비작동 상태로 유지할 것이다. 이와 달리, 다른 세그먼트 전압의 인가는 픽셀 전압이 안정성 윈도우를 초과하게 하여 픽셀의 작동을 유발할 것이다. 작동을 유발하는 특정 세그먼트 전압은 어떠한 어드레싱 전압이 사용되는지에 따라 변할 수 있다. 일부 구현들에서, 높은 어드레싱 전압($V_{C_{ADD_H}}$)이 공통 라인을 따라 인가될 때, 높은 세그먼트 전압(V_{S_H})의 인가는 변조기가 그의 현재 위치에 유지되게 할 수 있는 반면, 낮은 세그먼트 전압(V_{S_L})의 인가는 변조기의 작동을 유발할 것이다. 결과적으로, 세그먼트 전압들의 효과는 낮은 어드레싱 전압($V_{C_{ADD_L}}$)이 인가될 때 반대일 수 있으며, 이 경우에 높은 세그먼트 전압(V_{S_H})은 변조기의 작동을 유발하고, 낮은 세그먼트 전압(V_{S_L})은 변조기의 상태에 영향을 미치지 않는다(즉, 안정되게 유지한다).

[0037] 일부 구현들에서는, 변조기들 양단에 동일 극성 전위차를 항상 생성하는 유지 전압들, 어드레스 전압들 및 세그먼트 전압들이 사용될 수 있다. 일부 다른 구현들에서는, 변조기들의 전위차의 극성을 교대시키는 신호들이 사용될 수 있다. 변조기들 양단의 극성의 교대(즉, 기록 절차들의 극성의 교대)는 단일 극성의 반복적인 기록 동작들 후에 발생할 수 있는 전하 축적을 줄이거나 막을 수 있다.

[0038] 도 5a는 도 2의 3x3 간섭 변조기 디스플레이에서의 디스플레이 데이터의 프레임을 도시하는 도면의 일례를 나타낸다. 도 5b는 도 5a에 도시된 디스플레이 데이터의 프레임을 기록하는 데 사용될 수 있는 공통 및 세그먼트 신호들에 대한 타이밍 도의 일례를 나타낸다. 신호들은 예를 들어 도 2의 3x3 어레이에 인가될 수 있으며, 이는 결국에 도 5a에 도시된 라인 시간 60e 디스플레이 배열을 유발할 것이다. 도 5a의 작동 변조기들은 어두운

상태, 즉 반사광의 상당한 부분이 가시 스펙트럼 밖에 있어서 예를 들어 관찰자에게 어렵게 보이는 상태에 있다. 도 5a에 도시된 프레임을 기록하기 전에, 픽셀들은 임의의 상태에 있을 수 있지만, 도 5b의 타이밍 도에 도시된 기록 절차는 각각의 변조기가 릴리스되었고 제1 라인 시간(60a) 전에 비작동 상태에 있는 것으로 가정한다.

[0039] 제1 라인 시간(60a) 동안, 릴리스 전압(70)이 공통 라인 1에 인가되고; 공통 라인 2에 인가되는 전압은 높은 유지 전압(72)에서 시작되어 릴리스 전압(70)으로 이동하며; 낮은 유지 전압(76)이 공통 라인 3을 따라 인가된다. 따라서, 공통 라인 1을 따르는 변조기들(공통 1, 세그먼트 1), (1,2) 및 (1,3)은 제1 라인 시간(60a)의 지속 기간 동안 완화 또는 비작동 상태로 유지되고, 공통 라인 2를 따르는 변조기들 (2,1), (2,2) 및 (2,3)은 완화 상태로 이동하며, 공통 라인 3을 따르는 변조기들 (3,1), (3,2) 및 (3,3)은 이들의 이전 상태로 유지될 것이다. 도 4를 참조하면, 세그먼트 라인들 1, 2 및 3을 따라 인가되는 세그먼트 전압들은 간섭 변조기들의 상태에 영향을 미치지 않는데, 그 이유는 공통 라인들 1, 2 또는 3 중 어느 것도 라인 시간 60a 동안 작동을 유발하는 전압 레벨들에 노출되지 않기 때문이다(즉, $V_{C_{REL}}$ - 완화 및 $V_{C_{HOLD,L}}$ - 안정).

[0040] 제2 라인 시간(60b) 동안, 공통 라인 1 상의 전압은 높은 유지 전압(72)으로 이동하고, 공통 라인 1을 따르는 모든 변조기들은 인가되는 세그먼트 전압에 관계없이 완화 상태로 유지되는데, 그 이유는 공통 라인 1 상에 어드레스 또는 작동 전압이 인가되지 않았기 때문이다. 공통 라인 2를 따르는 변조기들은 릴리스 전압(70)의 인가로 인해 완화 상태로 유지되며, 공통 라인 3을 따르는 변조기들 (3,1), (3,2) 및 (3,3)은 공통 라인 3을 따르는 전압이 릴리스 전압(70)으로 이동할 때 완화될 것이다.

[0041] 제3 라인 시간(60c) 동안, 공통 라인 1에 높은 어드레스 전압(74)을 인가함으로써 공통 라인 1이 어드레스된다. 이러한 어드레스 전압의 인가 동안에 세그먼트 라인 1 및 2를 따라 낮은 세그먼트 전압(64)이 인가되므로, 변조기들 (1,1), 및 (1,2) 양단의 픽셀 전압은 변조기들의 포지티브 안정성 원도의 높은 단부보다 크며(즉, 전압차가 소정 임계치를 초과하며), 변조기들 (1,1) 및 (1,2)이 작동된다. 이와 달리, 세그먼트 라인 3을 따라 높은 세그먼트 전압(62)이 인가되므로, 변조기 (1,3) 양단의 픽셀 전압은 변조기들 (1,1) 및 (1,2)의 픽셀 전압보다 낮고, 변조기의 포지티브 안정성 원도 내로 유지되며, 따라서 변조기 (1,3)는 완화 상태로 유지된다. 또한, 라인 시간 60c 동안, 공통 라인 2를 따르는 전압은 낮은 유지 전압(76)으로 감소하고, 공통 라인 3을 따르는 전압은 릴리스 전압(70)으로 유지되어, 공통 라인 2 및 3을 따르는 변조기들을 완화 위치에 있게 한다.

[0042] 제4 라인 시간(60d) 동안, 공통 라인 1 상의 전압은 높은 유지 전압(72)으로 복귀하여, 공통 라인 1을 따르는 변조기들을 그들 각각의 어드레스된 상태들에 있게 한다. 공통 라인 2 상의 전압은 낮은 어드레스 전압(78)으로 감소한다. 세그먼트 라인 2를 따라 높은 세그먼트 전압(62)이 인가되므로, 변조기 (2,2) 양단의 픽셀 전압은 변조기의 네거티브 안정성 원도의 낮은 단부 아래여서, 변조기 (2,2)를 작동시킨다. 이와 달리, 세그먼트 라인 1 및 3을 따라 낮은 세그먼트 전압(64)이 인가되므로, 변조기들 (2,1) 및 (2,3)은 완화 위치에 유지된다. 공통 라인 3 상의 전압은 높은 유지 전압(72)으로 증가하여, 공통 라인 3을 따르는 변조기들을 완화 상태에 있게 한다.

[0043] 마지막으로, 제5 라인 시간(60e) 동안, 공통 라인 1 상의 전압은 높은 유지 전압(72)으로 유지되며, 공통 라인 2 상의 전압은 낮은 유지 전압(76)으로 유지되어, 공통 라인 1 및 2를 따르는 변조기들을 그들 각각의 어드레스된 상태에 있게 한다. 공통 라인 3 상의 전압은 높은 어드레스 전압(74)으로 증가하여, 공통 라인 3을 따르는 변조기들을 어드레스한다. 세그먼트 라인 2 및 3 상에 낮은 세그먼트 전압(64)이 인가됨에 따라, 변조기들 (3,2) 및 (3,3)이 작동하며, 세그먼트 라인 1을 따라 인가되는 높은 세그먼트 전압(62)은 변조기 (3,1)를 완화 위치에 유지한다. 따라서, 제5 라인 시간(60e)의 종료시에, 3x3 픽셀 어레이는 도 5a에 도시된 상태에 있으며, 다른 공통 라인들을 따르는 변조기들(도시되지 않음)이 어드레스되고 있을 때 발생할 수 있는 세그먼트 전압의 변화에 관계없이 공통 라인들을 따라 유지 전압들이 인가되는 한은 그 상태로 유지될 것이다.

[0044] 도 5b의 타이밍 도에서, 주어진 기록 절차(즉, 라인 시간들 60a-60e)는 높은 유지 및 어드레스 전압들 또는 낮은 유지 및 어드레스 전압들의 사용을 포함할 수 있다. 기록 절차가 주어진 공통 라인에 대해 완료되면(그리고 공통 전압이 작동 전압과 동일한 극성을 갖는 유지 전압으로 설정되면), 픽셀 전압은 주어진 안정성 원도 내로 유지되고, 그 공통 라인 상에 릴리스 전압이 인가될 때까지 완화 원도를 통과하지 않는다. 더구나, 각각의 변조기가 변조기의 어드레스 전에 기록 절차의 일부로서 릴리스될 때, 변조기의 릴리스 시간이 아니라 작동 시간은 라인 시간을 결정할 수 있다. 특히, 변조기의 릴리스 시간이 작동 시간보다 큰 구현들에서, 릴리스 전압은 도 5b에 도시된 바와 같이 단일 라인 시간보다 오랫동안 인가될 수 있다. 일부 다른 구현들에서, 공통 라인들 또는 세그먼트 라인들을 따라 인가되는 전압들은 상이한 컬러들의 변조기들과 같은 상이한 변조기들의 작동 및

틸리스 전압들의 변화를 해명하도록 변할 수 있다.

[0045] 전술한 원리들에 따라 동작하는 간섭 변조기들의 구조의 상세들은 크게 변할 수 있다. 예를 들어, 도 6a-6e는 가동 반사층(14) 및 그의 지지 구조들을 포함하는 간섭 변조기들의 다양한 구현들의 단면들의 예들을 나타낸다. 도 6a는 도 1의 간섭 변조기 디스플레이의 부분 단면도의 일례를 나타내며, 여기서는 금속 재료의 스트립, 즉 가동 반사층(14)이 기관(20)으로부터 수직으로 연장되는 지지대들(18) 상에 피착된다. 도 6b에서, 각각의 IMOD의 가동 반사층(14)은 일반적으로 정사각형 또는 직사각형이며, 코너들에서 또는 그 근처에서 연결부(tether)들(32)로 지지대들에 부착된다. 도 6c에서, 가동 반사층(14)은 일반적으로 정사각형 또는 직사각형이며, 유연한 금속을 포함할 수 있는 변형 가능 층(34)에 매달려 있다. 변형 가능 층(34)은 가동 반사층(14)의 둘레 주위에서 기관(20)에 직접 또는 간접 접촉될 수 있다. 이러한 접촉들은 본 명세서에서 지지 포스트들로서 참조된다. 도 6c에 도시된 구현은 가동 반사층(14)의 광학적 기능들의, 변형 가능 층(34)에 의해 수행되는 그의 기계적 기능들로부터의 분리로부터 도출되는 추가적인 이익들을 갖는다. 이러한 분리는 가동 반사층(14)에 사용되는 구조적 설계 및 재료들 및 변형 가능 층(34)에 사용되는 구조적 설계 및 재료들이 서로 무관하게 최적화될 수 있게 한다.

[0046] 도 6d는 가동 반사층(14)이 반사 하위층(14a)을 포함하는 IMOD의 다른 예를 나타낸다. 가동 반사층(14)은 지지 포스트들(18)과 같은 지지 구조 상에 위치한다. 지지 포스트들(18)은 하부 정지 전극(즉, 도시된 IMOD 내의 광 스택(16)의 일부)으로부터의 가동 반사층(14)의 분리를 제공하며, 따라서 예를 들어 가동 반사층(14)이 완화 위치에 있을 때 가동 반사층(14)과 광 스택(16) 사이에 갭(19)이 형성된다. 가동 반사층(14)은 또한 전극으로 사용되도록 구성될 수 있는 도전성 층(14c), 및 지지 층(14b)을 포함할 수 있다. 이 예에서, 도전성 층(14c)은 기관(20)으로부터 먼, 지지 층(14b)의 일측에 배치되며, 반사 하위층(14a)은 기관(20)에 가까운, 지지 층(14b)의 타측에 배치된다. 일부 구현들에서, 반사 하위층(14a)은 도전성일 수 있으며, 지지층(14b)과 광 스택(16) 사이에 배치될 수 있다. 지지층(14b)은 유전체 재료, 예를 들어 실리콘 산질화물(SiON) 또는 실리콘 이산화물(SiO₂)의 하나 이상의 층을 포함할 수 있다. 일부 구현들에서, 지지층(14b)은 예를 들어 SiO₂/SiON/SiO₂ 3층 스택과 같은 층들의 스택일 수 있다. 반사 하위층(14a) 및 도전성 층(14c) 중 하나 또는 양자는 예를 들어 약 0.5%의 구리(Cu)를 갖는 알루미늄(Al) 합금 또는 다른 반사 재료를 포함할 수 있다. 유전체 지지층(14b) 위 및 아래에서의 도전성 층들(14a, 14c)의 사용은 스트레스들을 균형화할 수 있고, 향상된 전도를 제공할 수 있다. 일부 구현들에서, 반사 하위층(14a) 및 도전성 층(14c)은 가동 반사층(14) 내의 특정 스트레스 프로파일들을 달성하는 것과 같은 다양한 설계 목적을 위해 상이한 재료들로 형성될 수 있다.

[0047] 도 6d에 도시된 바와 같이, 일부 구현들은 또한 블랙 마스크 구조(23)를 포함할 수 있다. 블랙 마스크 구조(23)는 (예를 들어, 픽셀들 사이에 또는 포스트들(18) 아래에) 광학적 비활성 영역들 내에 형성되어 주변광 또는 산란광을 흡수할 수 있다. 블랙 마스크 구조(23)는 또한 광이 디스플레이의 비활성 부분들로부터 반사되거나 그들을 통과하는 것을 방지하여 콘트라스트 비를 증가시킴으로써 디스플레이 디바이스의 광학적 특성들을 개선할 수 있다. 게다가, 블랙 마스크 구조(23)는 도전성일 수 있으며, 전기 버싱 층으로 기능하도록 구성될 수 있다. 일부 구현들에서, 행 전극들은 블랙 마스크 구조(23)에 접촉되어, 접촉된 행 전극의 저항이 감소할 수 있다. 블랙 마스크 구조(23)는 피착 및 패터닝 기술을 포함하는 다양한 방법을 이용하여 형성될 수 있다. 블랙 마스크 구조(23)는 하나 이상의 층을 포함할 수 있다. 예를 들어, 일부 구현들에서, 블랙 마스크 구조(23)는 광 흡수기로서 사용되는 몰리브덴-크롬(MoCr) 층, 실리콘 이산화물(SiO₂) 층 및 반사기 및 버싱 층으로 사용되는 알루미늄 합금을 포함하며, 이들은 각각 약 30-80 Å, 500-1000 Å 및 500-6000 Å 범위 내의 두께를 갖는다. 하나 이상의 층은 포토리소그래피, 및 예를 들어 MoCr 및 SiO₂ 층들에 대해 탄소 테트라플루오로메탄(CF₄) 및/또는 산소(O₂) 그리고 알루미늄 합금층에 대해 염소(Cl₂) 및/또는 붕소 삼염화물(BCl₃)을 포함하는 드라이 에칭을 포함하는 다양한 기술을 이용하여 패터닝될 수 있다. 일부 구현들에서, 블랙 마스크(23)는 에탈론 또는 간섭 스택 구조일 수 있다. 그러한 간섭 스택 블랙 마스크 구조(23)에서는, 도전성 반사기들을 사용하여, 각각의 행 또는 열의 광 스택(16) 내의 하부 정지 전극들 사이에 신호들을 전송 또는 버싱할 수 있다. 일부 구현들에서, 블랙 마스크(23) 내의 도전성 층들로부터 흡수기 층(16a)을 일반적으로 전기적으로 절연하기 위해 스페이서 층(35)이 사용될 수 있다.

[0048] 도 6e는 가동 반사층(14)이 자기를 지지하고 있는 IMOD의 다른 예를 도시한다. 도 6d와 달리, 도 6e의 구현은 지지 포스트들(18)을 포함하지 않는다. 대신에, 가동 반사층(14)이 다수의 위치에서 하부의 광 스택(16)과 접촉하며, 가동 반사층(14)의 만곡은 간섭 변조기 양단의 전압이 작동을 유발하기에 불충분할 때 가동 반사층(14)이 도 6e의 비작동 위치로 복귀하는 충분한 지지를 제공한다. 복수의 여러 상이한 층을 포함할 수 있는 광

스택(16)은 본 명세서에서 명료화를 위해 광 흡수기(16a) 및 유전체(16b)를 포함하는 것으로 도시된다. 일부 구현들에서, 광 흡수기(16a)는 고정 전극으로서 그리고 부분 반사층으로서 사용될 수 있다.

[0049] 도 6a-6e에 도시된 것들과 같은 구현들에서, IMOD들은 투명 기관(20)의 정면, 즉 변조기가 배열된 면에 대향하는 면으로부터 이미지들이 관찰되는 직접 뷰 디바이스들로서 기능한다. 이러한 구현들에서, 디바이스의 뒷 부분들(즉, 예를 들어 도 6c에 도시된 변형 가능 층(34)을 포함하는, 가동 반사층(14) 뒤의 디스플레이 디바이스의 임의 부분)은 디스플레이 디바이스의 이미지 품질에 악영향 또는 부정적인 영향 없이 구성 및 동작될 수 있는데, 그 이유는 반사층(14)이 디바이스의 그 부분들을 광학적으로 차폐하기 때문이다. 예를 들어, 일부 구현들에서는, 전압 어드레싱 및 그러한 어드레싱으로부터 발생하는 이동과 같은 변조기의 전기 기계 특성들로부터 변조기의 광학적 특성들을 분리하는 능력을 제공하는 버스 구조(도시되지 않음)가 가동 반사층(14) 뒤에 포함될 수 있다. 게다가, 도 6a-6e의 구현들은 예를 들어 패터닝과 같은 처리를 간소화할 수 있다.

[0050] 도 7은 간섭 변조기에 대한 제조 프로세스(80)를 도시하는 흐름도의 일례를 나타내며, 도 8a-8e는 그러한 제조 프로세스(80)의 대응 단계들의 개략 단면도들의 예들을 나타낸다. 일부 구현들에서, 제조 프로세스(80)는 도 7에 도시되지 않은 다른 블록들에 더하여, 예를 들어 도 1 및 6에 도시된 일반 타입의 간섭 변조기들을 제조하도록 구현될 수 있다. 도 1, 6 및 7을 참조하면, 프로세스(80)는 기관(20) 위에 광 스택(16)을 형성하는 블록 82에서 시작한다. 도 8a는 기관(20) 위에 형성된 그러한 광 스택(16)을 도시한다. 기관(20)은 유리 또는 플라스틱과 같은 투명 기관일 수 있고, 유연하거나, 비교적 단단하고 굽지 않을 수 있으며, 광 스택(16)의 효율적인 형성을 용이하게 하기 위해 사전 준비 처리, 예컨대 세정되었을 수 있다. 전술한 바와 같이, 광 스택(16)은 전기적으로 도전성이고, 부분적으로 투명하고, 부분적으로 반사성일 수 있으며, 예를 들어 투명 기관(20) 상에 원하는 특성을 갖는 하나 이상의 층을 피착함으로써 제조될 수 있다. 도 8a에서, 광 스택(16)은 하위층들(16a, 16b)을 갖는 다층 구조를 포함하지만, 일부 다른 구현들에서는 더 많거나 적은 하위층이 포함될 수 있다. 일부 구현들에서, 하위층들(16a, 16b) 중 하나는 결합된 도체/흡수기 하위층(16a)과 같이 광학적 흡수성 및 도전성을 갖도록 구성될 수 있다. 게다가, 하위층들(16a, 16b) 중 하나 이상은 평행한 스트립들로 패터닝될 수 있으며, 디스플레이 디바이스 내의 행 전극들을 형성할 수 있다. 그러한 패터닝은 마스크 및 에칭 프로세스 또는 이 분야에 공지된 다른 적절한 프로세스에 의해 수행될 수 있다. 일부 구현들에서, 하위층들(16a, 16b) 중 하나는 하나 이상의 금속층(예를 들어, 하나 이상의 반사 및/또는 도전성 층) 위에 피착된 하위층(16b)과 같은 절연성 또는 유전체 층일 수 있다. 게다가, 광 스택(16)은 디스플레이의 행들을 형성하는 개별적이고 평행한 스트립들로 패터닝될 수 있다.

[0051] 프로세스(80)는 광 스택(16) 위에 희생층(25)을 형성하는 블록 84에서 계속된다. 희생층(25)은 공동(19)을 형성하기 위해 나중에 (예를 들어, 블록 90에서) 제거되며, 따라서 희생층(25)은 도 1에 도시된 결과적인 간섭 변조기들(12) 내에 도시되지 않는다. 도 8b는 광 스택(16) 위에 형성된 희생층(25)을 포함하는 부분 제조된 디바이스를 나타낸다. 광 스택(16) 위의 희생층(25)의 형성은 후속적인 제거 후에 원하는 설계 크기를 갖는 갭 또는 공동(19)(도 1 및 8e 참조)을 제공하도록 선택된 두께로의 물리브텐(Mo) 또는 비정질 실리콘(a-Si)과 같은 크세논 이불화물(XeF₂) 에칭 가능 재료의 피착을 포함할 수 있다. 희생층의 피착은 물리 기상 증착(PVD, 예를 들어 스퍼터링), 플라즈마 강화 화학 기상 증착(PECVD), 열화학 기상 증착(열 CVD) 또는 스�핀 코팅과 같은 피착 기술들을 이용하여 수행될 수 있다.

[0052] 프로세스(80)는 지지 구조, 예를 들어 도 1, 6 및 8c에 도시된 바와 같은 포스트(18)를 형성하는 블록 86에서 계속된다. 포스트(18)의 형성은 희생층(25)을 패터닝하여 지지 구조 개구를 형성한 후에 PVD, PECVD, 열 CVD 또는 스�핀 코팅과 같은 피착 방법을 이용하여 개구 내에 재료(예를 들어, 폴리머 또는 무기 재료, 예를 들어 실리콘 산화물)를 피착하여 포스트(18)를 형성하는 것을 포함할 수 있다. 일부 구현들에서, 희생층 내에 형성된 지지 구조 개구는 희생층(25) 및 광 스택(16)을 통해 하부 기관(20)으로 연장할 수 있으며, 따라서 도 6a에 도시된 바와 같이 포스트(18)의 하단부는 기관(20)과 접촉한다. 대안으로서, 도 8c에 도시된 바와 같이, 희생층(25) 내에 형성된 개구는 희생층(25)을 통해 연장할 수 있지만, 광 스택(16)을 통해서만 연장되지 않는다. 예를 들어, 도 8e는 광 스택(16)의 상면과 접촉하는 지지 포스트들(18)의 하단부들을 나타낸다. 포스트(18) 또는 다른 지지 구조들은 희생층(25) 위에 지지 구조 재료의 층을 피착하고 희생층(25) 내의 개구들로부터 멀어지는 방향으로 위치한 지지 구조 재료의 부분들을 제거하도록 패터닝함으로써 형성될 수 있다. 지지 구조들은 도 8c에 도시된 바와 같이 개구들 내에 위치할 수 있지만, 적어도 부분적으로는 희생층(25)의 일부 위로 연장할 수도 있다. 전술한 바와 같이, 희생층(25) 및/또는 지지 포스트들(18)의 패터닝은 패터닝 및 에칭 프로세스에 의해 형성될 수 있지만, 대안적인 에칭 방법들에 의해서도 수행될 수 있다.

- [0053] 프로세스(80)는 도 1, 6 및 8d에 도시된 가동 반사층(14)과 같은 가동 반사층 또는 멤브레인을 형성하는 블록 88에서 계속된다. 가동 반사층(14)은 하나 이상의 피착 단계, 예를 들어 반사층(예를 들어, 알루미늄, 알루미늄 합금) 피착과 하나 이상의 패터닝, 마스크 및/또는 에칭 단계를 함께 이용하여 형성될 수 있다. 가동 반사층(14)은 전기적으로 도전성일 수 있으며, 전기적 도전성 층으로 참조될 수 있다. 일부 구현들에서, 가동 반사층(14)은 도 8d에 도시된 바와 같이 복수의 하위층(14a, 14b, 14c)을 포함할 수 있다. 일부 구현들에서, 하위층들(14a, 14c)과 같은 하위층들 중 하나 이상은 이들의 광학적 특성들을 위해 선택된 고반사 하위층들을 포함할 수 있으며, 다른 하위층(14b)은 그의 기계적 특성들을 위해 선택된 기계적 하위층을 포함할 수 있다. 희생층(25)은 블록 88에서 형성된 부분 제조 간섭 변조기 내에 여전히 존재하므로, 가동 반사층(14)은 통상적으로 이 단계에서 이동 가능하지 않다. 희생층(25)을 포함하는 부분 제조 IMOD는 본 명세서에서 "릴리스되지 않은" IMOD로도 참조될 수 있다. 도 1과 관련하여 전술한 바와 같이, 가동 반사층(14)은 디스플레이의 열들을 형성하는 개별적이고 평행한 스트립들로 패터닝될 수 있다.
- [0054] 프로세스(80)는 공동, 예를 들어 도 1, 6 및 8e에 도시된 바와 같은 공동(19)을 형성하는 블록 90에서 계속된다. 공동(19)은 (블록 84에서 피착된) 희생 재료(25)를 에천트에 노출시킴으로써 형성될 수 있다. 예를 들어, 몰리브덴(Mo) 또는 비정질 실리콘(a-Si)과 같은 에칭 가능한 희생 재료가 건식 화학 에칭에 의해, 예를 들어 통상적으로 공동(19)을 둘러싸는 구조들에 대해 선택적으로 제거되는 원하는 양의 재료를 제거하는 데 효과적인 기간 동안 고체 크세논 이불화물(XeF₂)로부터 얻은 증기와 같은 가스 또는 증기 에천트에 희생층(25)을 노출시킴으로써 제거될 수 있다. 다른 에칭 방법들, 예를 들어 습식 에칭 및/또는 플라즈마 에칭도 이용될 수 있다. 희생층(25)이 블록 90 동안 제거되므로, 가동 반사층(14)은 통상적으로 이 단계 후에 이동 가능하다. 희생 재료(25)의 제거 후에, 완전히 또는 부분적으로 제조된 결과적인 IMOD는 본 명세서에서 "릴리스된" IMOD로서 참조될 수 있다.
- [0055] 일부 구현들에서는, 포스트 또는 리벳 구조를 사용하지 않는 대신에 기계층의 일부를 사용하여 광 스택 위에 배치될 기계층의 나머지를 지지하는 자기 지지 전기 기계 디바이스들이 형성될 수 있다. 자기 지지 기계층들의 구현들의 일부 예들이 도 6c, 6e, 9a 및 10c에 도시되어 있다. 그러한 디바이스들은 작동 위치에 있을 때 감소된 휨 높이를 가질 수 있으며, 이는 작동 동안 광 스택과 접촉하지 않는 기계층의 부분을 줄일 수 있다. 즉, 휨 높이의 감소는 픽셀의 광 활성 영역 내에, 특히 활성 영역 픽셀의 에지들에 있는 기계층의 부분의 전체 또는 측면 대 측면 편평도를 증가시킬 수 있다. 픽셀의 활성 영역 내에 더 균일하게 편평한 접촉 영역을 갖는 것은 작동 상태(예로서, "블랙" 상태)에 있을 때 디바이스의 반사 특성의 균일성을 향상시키며, 그러한 디바이스들을 사용하는 디스플레이의 콘트라스트 비율, 전역(gamut) 및/또는 채도를 향상시킬 수 있다. 게다가, 자기 지지 구성을 갖는 기계층들은 또한 감소된 영역을 이용하여, 픽셀들의 코너들에서 기관 위에(예로서, 기관, 광 스택, 또는 기관과 기계층이 앵커링 시에 접촉하는 특정 영역들 사이의 다른 삽입 층 상에) 기계층을 앵커링할 수 있으며, 따라서 디바이스가 픽셀 어레이 내에 배치될 때 충전 팩터를 개선할 수 있다.
- [0056] 도 9a-9p는 다양한 구현들에 따른 간섭 변조기들을 제조하는 방법들에서의 다양한 단계들의 개략 단면도들의 예를 나타낸다. 특정 요소들 및 단계들이 간섭 변조기 구현들에 적합한 것으로 설명되지만, 다른 전기 기계 디바이스 구현들에서는 다른 재료들이 사용될 수 있거나, 요소들이 변경, 생략 또는 추가될 수 있다.
- [0057] 도 9a에서, 기관(20) 상에 블랙 마스크 구조(23)가 제공되고 패터닝되었다. 기관(20)은 기관(20)을 통해 이미지가 보일 수 있게 하는 유리 또는 투명 폴리머 재료를 포함하는 다양한 재료로 형성될 수 있다. 기관(20)은 예를 들어 블랙 마스크 구조(23)의 효율적인 형성을 촉진하기 위한 세정 단계와 같은 하나 이상의 사전 준비 단계를 거칠 수 있다. 게다가, 블랙 마스크 구조(23)를 제공하기 전에 기관 상에 하나 이상의 층이 제공될 수 있다. 예를 들어, 일 실시예에서, 약 50-250Å의 범위의 두께를 갖는 알루미늄 산화물 층이 블랙 마스크 구조(23)의 형성 전에 기관 상에 제공되며, 알루미늄 산화물 층은 블랙 마스크 구조의 패터닝 시에 에치 스톱의 역할을 할 수 있다.
- [0058] 블랙 마스크 구조(23)는 콘트라스트 비율을 증가시킴으로써 디스플레이 디바이스의 광학적 특성들을 개선하기 위해 광 비활성 영역들에서(예로서, 픽셀들 사이에서) 주변광 또는 산란광을 흡수하도록 구성될 수 있다. 게다가, 블랙 마스크 구조(23)는 전기 버싱 층으로서 기능하도록 구성되는 도전성 층을 포함하는 복수의 층을 포함할 수 있다. 일 실시예에서, 행 전극들은 접속된 행 전극의 저항을 줄이기 위해 블랙 마스크 구조(23)에 접속된다. 블랙 마스크 구조(23)는 피착 및 패터닝 기술들을 포함하는 다양한 방법을 이용하여 형성될 수 있다. 본 명세서에서 사용될 때 그리고 이 분야의 기술자가 이해하듯이, "패터닝"이라는 용어는 본 명세서에서 마스크링은 물론, 에칭 프로세스들을 지칭하는 데 사용된다. 도 9a는 블랙 마스크 구조(23)를 포함하는 것으로 도시되

지만, 본 명세서에서 설명되는 바와 같은 기계층의 형성 방법들은 블랙 마스크 구조(23)가 없는 프로세스들에도 적용될 수 있다.

[0059] 도 9b는 기관(20) 및 블랙 마스크 구조(23) 위에 세이핑 구조(102)를 제공하는 단계를 나타낸다. 세이핑 구조(102)는 실리콘 이산화물(SiO_2) 및/또는 실리콘 산질화물(SiON)과 같은 버퍼 산화물을 포함할 수 있으며, 버싱 또는 블랙 마스크 구조들(23) 사이의 갭들을 채움으로써 기관 전반에서 비교적 평탄한 프로파일을 유지하는 것을 도울 수 있다. 일 실시예에서, 세이핑 구조(102)는 약 500-6000Å 범위의 두께를 갖는다. 그러나, 세이핑 구조(102)는 간섭 변조기의 원하는 광학적 특성들에 따라 다양한 두께를 가질 수 있다.

[0060] 세이핑 구조(102)는 아래에(예로서, 도 9m을 참조하여) 상세히 설명되는 바와 같이 기계층 내에 키크를 형성하는 데 사용될 수 있다. 특히, 기계층을 포함하는 하나 이상의 층이 세이핑 구조(102) 위에 피착되어, 세이핑 구조(102)의 하나 이상의 기하학적 특징들을 실질적으로 복제할 수 있다. 예를 들어, 도 9b에 도시된 바와 같이, 세이핑 구조(102)는 블랙 마스크 구조(23)와 오버랩되어, 돌출부(103)를 형성할 수 있다. 돌출부(103)는 후속 피착되는 기계층과 같은 후속 피착되는 공형 층 내에 위로 연장되는 부분 웨이브(wave)(또는 키크)를 생성할 수 있다.

[0061] 돌출부(103)를 포함하는 세이핑 구조(102)의 두께 치수는 키크(104)의 "상승" 및 "하강" 구조 부분들의 상대적 높이들을 조정하는 데 사용될 수 있다. 아래에 설명되는 바와 같이, 이것은 후속 피착되는 기계층 내의 스트레스 특성들에 영향을 미쳐(또는 제어하여), 원하는 미러 곡률 및/또는 론치 높이를 달성할 수 있다. 도시된 예에서, 세이핑 구조(102)의 두께와 형상 및 블랙 마스크(23)의 두께는 키크(104)의 특성들 또는 치수들, 예컨대 그의 높이, 대칭성, 폭 및/또는 그의 편평하지 않은 부분들의 각도에 영향을 미칠 수 있다.

[0062] 본 명세서에서 예시되는 다양한 전기 기계 시스템 디바이스들은 세이핑 구조(102)를 포함하는 것으로 도시되고 설명되지만, 본 명세서에서 설명되는 바와 같은 기계층의 형성 방법들은 세이핑 구조(102)가 없는 프로세스들에 적용될 수 있다. 예컨대, 도 9p에 도시된 실시예는 본 명세서에서 설명되는 바와 같이 생성된 세이핑 구조(102)가 없는 전기 기계 시스템 디바이스의 일례이다.

[0063] 도 9c는 세이핑 구조(102) 및 블랙 마스크(23) 위에 형성되는 유전체 구조(35)를 제공하는 일례를 도시한다. 도 9d는 유전체 구조(35)를 패터닝하는 일례를 도시한다. 유전체 구조(35)에 사용되는 재료들은 예로서 실리콘 이산화물(SiO_2), 실리콘 산질화물(SiON) 및/또는 테트라에틸 오소실리케이트(TEOS)를 포함할 수 있다. 일 실시예에서, 유전체 구조(35)의 두께는 약 3000-5000Å의 범위 내이다. 그러나, 유전체 구조(35)는 변조기의 원하는 광학적 특성들에 따라 다양한 두께를 갖도록 구성될 수 있다. 일부 구현들에서는, 블랙 마스크 구조(23) 위에서(여기서, "위"는 기관(20)에 대항하는 블랙 마스크 구조(23) 측을 지칭함) 유전체 구조(35)의 일부를 제거하여, 블랙 마스크 구조(23)가 신호들을 버싱하는 데 사용되는 구현들에서 전극들(예로서, 행 전극들)의 블랙 마스크 구조(23)로의 라우팅을 가능하게 한다. 도 9d에 도시된 바와 같이, 유전체 구조(35)는 돌출부(103)가 유전체 구조(35) 내에 키크를 생성하도록 공형으로 피착될 수 있으며, 이러한 형상은 도 9e-9o에 도시된 바와 같이 후속 피착되는 공형 층들로 전달될 수 있다.

[0064] 도 9e는 유전체 구조(35) 및 블랙 마스크 구조(23) 위에 형성되는 광 스택(16)을 제공하는 일례를 도시한다. 광 스택(16)은 예를 들어 인듐 주석 산화물(ITO)과 같은 투명 도체, 크롬과 같은 부분 반사 광 흡수기 층 및 투명 유전체를 포함하는 복수의 층을 포함할 수 있다. 따라서, 광 스택(16)은 전기적으로 도전성이고, 부분적으로 투명하며, 부분적으로 반사성이다. 도 9e에 도시된 바와 같이, 광 스택(16)의 하나 이상의 층이 블랙 마스크 구조(23)와 물리적으로, 전기적으로 접촉할 수 있다.

[0065] 도 9f 및 9g는 광 스택(16) 위에 희생층(25)을 제공하고 희생층(25)을 패터닝하는 예들을 도시한다. 희생층(25)은 갭(또는 공동)을 형성하기 위해 나중에 제거된다. 일부 구현들에서, 희생층(25)은 둘 이상의 층을 포함하거나, 가변 두께의 층을 포함하여, 기계층과 광 스택(16) 사이에 상이한 크기의 갭들을 포함하는 다수의 디스플레이 요소를 갖는 디스플레이 디바이스의 형성을 도울 수 있다. 간섭 변조기 어레이에 대해, 각각의 상이한 갭 크기는 상이한 반사 컬러를 생성할 수 있다. 도 9g에 도시된 바와 같이, 희생층(25)은 앵커링 구멍들 또는 영역들(132)을 형성하기 위해 픽셀들 사이의 영역에서 제거될 수 있다. 앵커링 영역들(132)은 후술하는 바와 같이 기계층의 유전체 또는 지지 층과 같은 후속 피착되는 층이 희생층(25) 아래의 하나 이상의 층과 접촉하게 하여 자기 지지 기계층의 형성을 돕도록 형성되는 영역이다.

[0066] 도 9h는 희생층(25) 및 광 스택(16) 위에 반사층(121)을 갖는 구현들을 도시한다. 도 9i는 반사층(121)을 패터닝하여 앵커 영역들(132) 위에 배치된 반사층의 부분을 제거한 후의 일 구현의 일례를 도시한다. 도 9h에 도시

된 바와 같이, 반사층(121)은 희생층(25) 및 광 스택(16) 위에 공형으로 제공될 수 있다. 이어서, 도 9i에 도시된 바와 같이, 앵커 영역들(132) 위의 반사층(121)의 일부를 제거하여, 후속 피착되는 층이 광 스택(16)과 접촉하게 함으로써, 아래에 더 상세히 설명되는 바와 같이, 자기 지지 기계층의 형성을 도울 수 있다. 반사층(121)은 예를 들어 알루미늄 합금과 같은 금속을 포함하는 임의의 적절한 반사 재료로 형성될 수 있다. 일 구현에서, 반사층(121)은 중량에 있어서 약 0.3% 내지 1.0% 범위 내의, 예를 들어 약 0.5%의 구리를 갖는 알루미늄-구리(AlCu)를 포함한다. 반사층(121)의 두께는 약 200-500Å 범위 내의, 예로서 약 300Å의 두께와 같은 임의의 적절한 두께일 수 있다.

[0067] 도 9j는 반사층(121), 희생층(25) 및 광 스택(16) 위에 형성된 지지층(122)을 나타낸다. 지지층(122)은 예를 들어 실리콘 산질화물(SiON)의 유전체 층일 수 있다. 아래에 더 상세히 설명되는 바와 같이, 지지층(122)의 특성(예로서, 두께)은 포스트 또는 리벳 구조를 필요로 하지 않고 작동 및 완화 위치들에서 기계층에 대한 적어도 부분적 지지를 제공하도록 선택될 수 있다. 기계층에 대한 적어도 부분적인 지지를 제공하도록 지지층(122)을 구성하는 것은 기계층이 포스트들 또는 리벳들에 의해 지지되는 설계에 비해 픽셀들의 밀도를 증가시킬 수 있다. 일 구현에서, 지지층(122)의 두께는 약 500-8000Å의 범위 내일 수 있다. 지지층(122)의 두께는 예를 들어 지지층(122)의 원하는 강도를 포함하는 다양한 팩터에 기초하여 결정될 수 있으며, 이는 컬러 디스플레이 응용들에서 상이한 크기의 에어 갭들을 갖는 픽셀들에 대해 동일한 픽셀 작동 전압을 달성하는 데 도움이 될 수 있다.

[0068] 도 9k는 지지층(122) 위에 형성된(또는 제공된) 도전성 또는 캡 층(123)을 갖는 구현을 도시한다. 도 9l은 패터닝된 도전성 층(123), 및 도전성 층(123)을 패터닝하여 기계층(14)의 일부를 형성하는 일례를 나타낸다. 희생층(25)이 여전히 존재하며, 따라서 기계층(14)은 통상적으로 이 단계에서 이동 가능하지 않다. 도전성 층(123)은 지지층(122) 위에 공형으로 제공될 수 있고, 반사층(121)의 패턴을 실질적으로 복제하도록 패터닝될 수 있으며, 따라서 기계층(14)에서의 스트레스들의 균형을 도울 수 있다. 도전성 층(123)은 금속 재료, 예컨대 반사층(121)과 동일한 알루미늄 합금을 포함할 수 있다. 일 구현에서, 도전성 층(123)은 중량에 있어서 약 0.3% 내지 1.0% 범위 내의, 예를 들어 약 0.5%의 구리를 갖는 알루미늄-구리(AlCu)를 포함하며, 도전성 층(123)의 두께는 약 200-500Å 범위 내, 예를 들어 약 300Å이 되도록 선택된다.

[0069] 반사층(121) 및 도전성 층(123)은 유사한 두께 및 조성을 갖도록 형성될 수 있으며, 따라서 기계층에서의 스트레스들의 균형을 도울 수 있다. 기계층에서의 스트레스들을 균형화하는 것은 기계층의 변형 민감성, 따라서 온도 변화로 인한 갭 높이의 변화를 줄일 수 있다. 게다가, 반사층(121) 및 도전성 층(123)을 유사한 열팽창 계수를 갖는 유사한 재료들로 형성하는 것은 온도 변화에 의해 유발되는 기계층의 변형 및 갭 높이의 변화를 더 줄일 수 있다.

[0070] 도 9m은 희생층(25)의 제거 및 갭(19)의 형성을 도시한다. 희생층(25)은 전술한 바와 같은 다양한 방법을 이용하여 갭(19)을 형성하기 위해 이 시점에서 제거될 수 있다. 희생층(25)은 그의 제거 전에 기계층(14)이 기계층(14)의 하나 이상의 하위층 내의 잔여 스트레스들과 같은 잔여 스트레스들의 영향 하에 변형되는 것을 방지할 수 있는 저항력을 제공할 수 있다. 그러나, 희생층(25)의 제거시, 기계층(14)의 스트레스에 의해 유발되는 힘은 기계층(14)의 형상 및/또는 곡률을 변화시키고, 기계층을 릴리스전(pre-released) 위치로부터 "론치 높이(launch height)"만큼 떨어지게 할 수 있다.

[0071] 기계층(14)을 릴리스전 위치로부터 특정 거리 또는 "론치 높이"만큼 떨어지게 하는 것은 점착(stiction)을 줄이는 데 바람직할 수 있다. 예를 들어, 릴리스전 위치로부터 약 500Å 내지 약 1000Å 범위만큼 떨어지게끔 선택된 픽셀 론치 높이를 갖도록 간섭 변조기 내에 픽셀을 형성하는 것은 기계층(14)과 광 스택(16) 사이의 픽셀 점착을 줄일 수 있다. 그러나, 비교적 큰 픽셀 론치 높이는 특정 갭 크기에 필요한 희생층 두께를 제조 관점에서 바람직하지 않은 레벨로 감소시킬 수 있다.

[0072] 도 9m을 계속 참조하면, 기계층(14)은 삽입층들을 공형으로 형성하면서 세이핑 구조(102) 위에, 특히 돌출부(103) 위에 기계층(14)을 제공함으로써 형성되는 굴곡부(bend), 즉 키크(kink)(104)를 포함한다. 키크(kink)(104)는 세이핑 구조와 정렬되는데, 예를 들어 키크(kink)(104)는 기관(20)이 수평으로 배향될 때 세이핑 구조(102)에 대해 수직으로 정렬된다. 세이핑 구조(102) 위에 형성된 하나 이상의 층을 구비하고, 기계층(14)이 형성되기 전에 돌출부(103) 위에 형성된 다수의 층이 존재하는 구현들에서, 기계층 내의 키크(kink)(104)는 돌출부(103)보다 넓다. 키크(kink)(104)는 소정의 기하학적 특징들을 가질 수 있다. 기하학적 특징들은 세이핑 구조(102) 및 돌출부(103)의 기하구조를 변경하여 기계층(14) 내의 기계적 스트레스들에 영향을 미치는(또는 제어하는) 원하는 형상을 갖는 기계층을 형성함으로써 제어될 수 있다. 예를 들어, 키크(kink)(104)는 릴리스 시에 기계층의 론치 높이를 제어하도록 세

이핑될 수 있다. 론치 높이의 제어는 제조 및 광학적 성능 관점에서 바람직한 특정 갭 크기에 필요한 희생층 두께의 선택을 가능하게 할 수 있다. 게다가, 킹크(104)는 릴리스 후에 기계층의 곡률을 제어하는 데 사용될 수 있으며, 따라서 기계층은 바이어스 하에 있을 때 실질적으로 편평하다. 일부 구현들에서, 킹크(104)의 높이 (h)는 약 100-6000Å 또는 더 구체적으로는 400-5000Å이 되도록 선택된다. 킹크의 폭(w)은 예를 들어 약 0.2 μm - 5 μm 또는 더 구체적으로는 약 0.5 μm - 2 μm 범위 내의 두께가 되도록 선택될 수 있다. 일부 구현들에서, 킹크(104)는 예를 들어 약 5 μm 미만의 거리만큼 앵커링 영역으로부터 이격될 수 있다.

- [0073] 도 9m은 포스트 또는 리벳 구조를 필요로 하지 않고 기계층(14)을 지지하도록 구성된 지지층(122)을 갖는 일 구현의 일례를 나타낸다. 그러한 구현들은 픽셀 밀도를 증가시키는 배열들을 가능하게 할 수 있다. 이것은 또한 더 큰 앵커 풋프린트를 사용하는 포스트들 또는 리벳들에 의해 기계층이 지지되는 구현들에 비해 소정 영역에 대한 픽셀들의 충전 팩터를 증가시킬 수 있다.
- [0074] 도 9n-9o는 간섭 디바이스의 다른 구현의 일례를 나타낸다. 특히, 도 9n은 기계층(14)을 형성하기 위해 (도 9l에 도시된) 도전성 층(123) 및 지지층(122) 위에 제공된(또는 형성된) 유전체 층(124)을 나타낸다. 유전체 층(124)은 유전체 재료, 예를 들어 실리콘 산질화물(SiON)을 포함한다. 구현에서, 유전체 층(124)은 약 500-4000Å 범위의 두께를 갖도록 구성될 수 있다. 도 9o는 광 스택(16)과 기계층(14) 사이에 갭(19)(또는 공동)을 형성한 후의 도 9n에 도시된 디바이스를 나타낸다. 희생층은 도 9m과 관련하여 전술한 것과 유사한 방식으로 제거될 수 있다.
- [0075] 유전체 층(124)은 기계층(14) 내의 스트레스들을 제어하는 것을 도울 수 있다. 예를 들어, 유전체 층(124)은 지지층(122)의 스트레스보다 크거나 작은 스트레스를 갖도록 형성될 수 있으며, 이는 희생층(25)이 제거될 때 기계층(14)의 론치 높이에 영향을 미친다. 론치 높이의 제어는 제조 및 광학적 성능 관점에서 바람직한 특정 갭 높이에 필요한 희생층 두께의 선택을 결정할 수 있다. 게다가, 유전체 층(124)은 릴리스 후에 기계층(14)의 곡률을 제어하도록(예를 들어, 소정 두께 또는 스트레스를 갖도록) 구성될 수 있으며, 따라서 기계층(14)은 바이어스 하에 있을 때 실질적으로 편평하다. 유전체 층(124) 및 킹크(104) 각각은 (예를 들어, 소정 높이, 폭 및/또는 두께 치수로) 기계층(14)의 세이핑 및 곡률을 제어하도록 구성될 수 있으며, 이는 간섭 변조기의 설계 유연성의 향상을 도울 수 있다.
- [0076] 일부 구현들에서, 기계층이 릴리스되기 전에 도 9n에 도시된 전기 기계 시스템 디바이스의 유전체 층(124) 위에 하나 이상의 추가 층이 형성될 수 있다. 예를 들어, 릴리스 전에 유전체 층(124) 위에 추가 도전성 층이 제공될 수 있다. 추가 도전성 층은 금속 재료(예로서, 알루미늄 합금)를 포함할 수 있으며, 반사 및 캡 층들(121, 123)과 유사한 형상을 갖도록 패터닝될 수 있다. 일 구현에서, 추가 도전성 층은 중량에 있어서 약 0.3% 내지 1.0% 범위 내, 예를 들어 약 0.5%의 구리를 갖는 알루미늄-구리(AlCu)를 포함한다. 추가 도전성 층은 약 200 내지 약 500Å의 두께를 갖도록 구성될 수 있다. 일부 특정 구현들에서, 추가 도전성 층은 약 300Å의 두께를 갖는다. 추가 도전성 층은 기계층이 실질적으로 대칭이게 할 수 있으며(예를 들어, 지지층의 일측에 배치된, 도전성 층을 형성하는 재료의 스트레스가 반사층을 형성하는 재료의 스트레스와 동일 또는 유사하며), 이는 기계층 내의 스트레스들의 균형을 돕는다. 균형화된 스트레스들을 갖도록 형성된 기계층들은 온도 변화로 인한 갭 높이의 변화량을 줄일 수 있다.
- [0077] 도 9p는 다른 구현에 따른 간섭 디바이스를 나타낸다. 도 9m에 도시된 전기 기계 시스템 디바이스와 달리, 도 9p에 도시된 전기 기계 시스템 디바이스 예는 세이핑 구조(102) 및 킹크(104)를 포함하지 않는다. 지지층(122)은 유전체 재료, 예로서 실리콘 산질화물(SiON)을 포함할 수 있다. 지지층(122)의 두께는 포스트 또는 리벳 지지 구조를 필요로 하지 않고 작동 및 완화 위치들에서 기계층(14)에 대한 지지를 제공하기에 충분한 두께를 갖도록 형성될 수 있다. 기계층(14)에 대한 지지를 제공하도록 지지층(122)을 구성하는 것은 포스트들 또는 리벳들에 의해 지지가 제공되는 설계에 비해 픽셀들의 밀도를 증가시킬 수 있다. 일 구현에서, 지지층(122)은 약 500-8000Å의 두께를 갖는다.
- [0078] 도 9p에 도시된 구현에는 도시되지 않았지만, 도 9p의 전기 기계 시스템 디바이스의 도전성 층(123) 위에 유전체 층이 포함될 수 있다. 유전체 층은 도 9o의 유전체 층(124)과 유사할 수 있으며, 릴리스 시에 기계층(14)의 론치 높이 및 곡률을 제어하도록 구성될 수 있다. 추가 도전성 층과 같은 하나 이상의 추가 층을 유전체 층 위에 제공하여, 기계층이 실질적으로 대칭이 되게 할 수 있으며, 따라서 기계층 내의 스트레스들의 균형을 도울 수 있다.
- [0079] 설명의 명료화를 위해, 시퀀스 및 도면들은 일부 상세들을 생략하도록 간소화되었다. 예를 들어, 아래에서 도 12a-12f와 관련하여 설명되는 바와 같이, 컬러 간섭 디스플레이 시스템에서는, 예를 들어 적색, 녹색 및 청색을

간섭적으로 향상시키기 위하여 다수의 상이한 디바이스가 상이한 갭 크기들을 가질 수 있다. 유사하게, 3개의 상이한 기계층 재료 또는 두께를 사용하여, 3개의 상이한 갭 크기에서 기계층을 붕괴시키기 위한 동일 작동 전압의 사용을 가능하게 할 수 있다.

- [0080] 도 10a-10c는 다양한 간섭 변조기 디바이스들의 개략 단면도들의 예들을 도시한다.
- [0081] 도 10a는 간섭 변조기의 일례의 개략 단면도이다. 도 10에 도시된 바와 같이, 간섭 변조기는 기관(20), 블랙 마스크 구조(23), 세이핑 구조(102), 유전체 구조(35), 광 스택(16), 갭(19), 포스트 구조(18), 및 반사층(121), 지지층(122) 및 도전성 층(123)을 포함하는 기계층(14)을 포함한다. 포스트 구조(18)는 기관(20) 위의 기계층(14)을 지지하도록 각각의 픽셀 코너에 배치될 수 있다. 도시된 간섭 변조기의 충전 팩터는 리소그래피 분해능, 층 대 층 정렬 정밀도 및/또는 임계 치수 바이어스에 의해 결정될 수 있는 포스트 구조(18)의 최소 크기에 의해 제한될 수 있다. 포스트(18)는 희생층 내에 앵커 영역 또는 구멍을 형성함으로써 형성될 수 있으며, 기계층(14)을 지지하기 위한 날개들(131)을 포함한다. 앵커 구멍의 최소 폭(d_1)은 제조 도구들의 최소 분해 가능 리소그래피 피처 사이즈에 의해 부분적으로 결정될 수 있으며, 날개들(131)의 에지들까지의 포스트(18)의 전체 폭(d_2)은 희생 및 후 에칭의 임계 치수 바이어스는 물론, 희생층(35)과 포스트(18)를 형성하는 데 사용되는 층 간의 오정렬에 의해 부분적으로 결정될 수 있다. 도 10a를 참조하면, 전체 포스트 폭(d_2)은 앵커 구멍 폭(d_1)보다 커야 하므로, 전체 포스트 폭(d_2)은 임계 치수일 수 있다.
- [0082] 도 10b는 간섭 변조기의 다른 예의 개략 단면도이다. 도시된 간섭 변조기는 기관(20), 블랙 마스크 구조(23), 세이핑 구조(102), 유전체 구조(35), 광 스택(16), 갭(19), 리벳 구조(129), 및 반사층(121), 지지층(122) 및 도전성 층(123)을 포함하는 기계층(14)을 포함한다. 도 10a의 간섭 변조기와 달리, 도시된 간섭 변조기는 포스트(18)를 포함하는 것이 아니라 리벳 구조(129)를 포함한다. 앵커 구멍의 폭(d_1)은 디바이스의 임계 치수일 수 있으며, 따라서 도시된 간섭 변조기는 도 10a에 도시된 간섭 변조기에 비해 향상된 충전 팩터를 가질 수 있다.
- [0083] 도 10c는 간섭 변조기의 또 다른 예의 개략 단면도이다. 도시된 간섭 변조기는 기관(20), 블랙 마스크 구조(23), 세이핑 구조(102), 유전체 구조(35), 광 스택(16), 갭(19), 및 반사층(121), 지지층(122), 도전성 층(123) 및 유전체 층(124)을 포함하는 기계층(14)을 포함한다. 도 10a-10b에 도시된 간섭 변조기 디바이스들과 달리, 도 10c의 간섭 변조기 디바이스는 포스트(18) 또는 리벳 구조(129)를 포함하지 않는다. 도 10c의 간섭 변조기 디바이스는 포스트 구조(18)를 포함하지 않으므로, 도 10c에 도시된 간섭 변조기는 도 10a의 전체 포스트 폭(d_2)에 의해 제한되지 않는다. 따라서, 도 10c의 간섭 변조기를 사용하는 픽셀 어레이는 도 10a에 도시된 디바이스를 사용하는 픽셀 어레이에 비해 더 큰 충전 팩터를 가질 수 있다.
- [0084] 게다가, 도 10c의 간섭 변조기는 유연한 앵커링 구조를 가질 수 있으며, 이는 도 10a-10b의 간섭 변조기들에 비해 어두운 상태를 향상시킬 수 있다. 특히, 어두운 상태는 앵커링 구멍 근처의 완화 및 작동 위치들 사이의 기계층(14)의 휨 높이에 의해 영향을 받을 수 있다. 유연한 앵커링 구조는 기계층(14)의 휨 높이를 줄일 수 있으며, 따라서 작동 동안에 광 스택과 접촉하지 않는 기계층(14)의 부분의 휘도를 감소시키고, 이 디바이스를 사용하는 디스플레이의 컬러 전역 및/또는 어두운 상태를 개선할 수 있다. 휘도, 컬러 전역 및 어두운 상태는 디스플레이의 3개의 가장 중요한 성능 파라미터일 수 있으며, 일부 구현들에서는 충전 팩터를 증가시키고, 미리 굴곡을 평탄화하고 그리고/또는 기계층 휨 높이를 줄이는 것에 의해서만 개선될 수 있다. 도 10c의 간섭 변조기에서의 리벳 구조(129)의 결여는 도 10b에 도시된 간섭 변조기에 비해 디바이스의 휨 높이를 줄일 수 있다.
- [0085] 더구나, 도 10c의 간섭 변조기는 도 10a의 간섭 변조기의 지지 포스트들(18)에 비해 연속적인 지지층(122)을 가질 수 있다. 연속적인 지지층(122)은 제조 결함을 줄일 수 있으며, 따라서 수율을 증가시키고 제조 비용을 줄일 수 있다.
- [0086] 더욱이, 도 10c의 간섭 변조기는 지지층(122) 및 유전체 층(124) 양자를 포함할 수 있지만 필수는 아니다. 지지층(122) 및 유전체 층(124)은 간섭 변조기의 기계적 스트레스들을 제어하도록 튜닝될 수 있다. 릴리스되지 않은 간섭 변조기 내의 상이한 층들 사이의 잔여 스트레스들은 미리 곡률에 영향을 미칠 수 있으며, 제어되지 않을 경우에는 디스플레이 컬러 전역을 줄일 수 있다. 유전체 층(124)은 지지층(122)의 스트레스보다 크거나 작도록 선택된 스트레스를 가질 수 있으며, 따라서 릴리스 시에 기계층의 곡률 및 론치 높이의 제어를 가능하게 할 수 있다. 간섭 변조기의 곡률의 제어는 쉽게 피착될 수 있고 기계층(14)의 큰 휨 높이를 유발하지 않는 희생층 두께의 선택을 가능하게 한다. 기계층(14)의 휨 높이를 줄이는 것은 작동 동안에 광 스택(16)과 접촉하지 않는 기계층(14) 부분의 휘도를 감소시킬 수 있으며, 따라서 디바이스의 블랙 상태 및 디스플레이의 콘트라스트

비율, 전역 및 채도를 개선할 수 있다.

- [0087] 도 11은 간섭 변조기 디바이스들의 3개 예에 대한 작동 및 완화 상태들에서의 시뮬레이션된 기계층 위치의 그래프(150)이다. 간섭 변조기 디바이스들의 3개 예는 포스트 구조를 갖는 디바이스(예를 들어, 도 10a), 리벳 구조를 갖는 디바이스(예를 들어, 도 10b) 및 포스트 또는 리벳 구조를 갖지 않는 디바이스(예를 들어, 도 10c)를 나타낸다. 그래프(150)는 안정성 원도의 중심에서 바이어싱될 때의 작동 및 완화 조건들 양자에 대해 픽셀의 대각선을 따라 취해진 기계층의 단면을 따라 시뮬레이션된 미러 형상을 나타낸다. 약 18 μm 의 거리에 있는 수직 라인은 블랙 마스크(23)의 에지를 나타낸다. 따라서, 블랙 마스크 에지 좌측의 그래프(150)의 영역은 픽셀의 광 활성 영역일 수 있으며, 블랙 마스크 에지 우측 영역은 기계층 앵커링 영역일 수 있다. 그래프(150)의 상위 3개 라인은 완화 위치에서의 간섭 변조기 디바이스들의 기계층 형상들이고, 그래프(150)의 하위 3개 라인은 작동 위치에서의 디바이스들의 기계층 형상들이다. 도 11에 도시된 바와 같이, 포스트 또는 리벳 구조를 갖지 않는 간섭 변조기 디바이스는 포스트 또는 리벳 구조를 갖는 디바이스들에 비해 작동 위치에 있을 때 더 작은 휨 높이를 가질 수 있다. 기계층의 감소된 휨 높이는 작동 동안에 광 스택과 접촉하지 않는 기계층의 부분의 휘도를 줄일 수 있으며, 따라서 디바이스의 블랙 상태를 개선할 수 있다.
- [0088] 도 12a-12f는 간섭 변조기를 제조하는 방법에서의 다양한 단계들의 개략 단면도들의 예들을 나타낸다. 도시된 단계들 모두가 필요한 것은 아니며, 이 프로세스는 본 발명의 사상 및 범위로 부터 벗어나지 않고 변경될 수 있다. 프로세스의 소정 상세들은 도 9a-9p와 관련하여 기술한 것들과 유사할 수 있다.
- [0089] 도 12a를 참조하면, 이 단면도는 피착, 리소그래피 및 에치를 이용하여 희생 구조를 처리하여 제1 희생 구조(25a), 제2 희생 구조(25b) 및 제3 희생 구조(25c)를 형성하는 단계를 나타내며, 각각의 희생 구조는 상이한 두께를 갖는다. 광 스택(16) 위의 제1, 제2 및 제3 희생 구조들(25a-25c)의 형성은 몰리브덴(Mo) 또는 비정질 실리콘(a-Si)의 피착을 포함할 수 있으며, 각각의 구조를 형성하기 위해 복수의 층이 사용될 수 있다.
- [0090] 컬러 간섭 디스플레이 시스템에서, 희생 구조들(25a-25c)의 두께는 상이한 컬러들을 간섭적으로 향상시키도록 구성되는 갭 크기에 대응할 수 있다. 예를 들어, 제1 희생 구조(25a)는 높은 갭 서브픽셀(125a)의 높이를 정의할 수 있고, 제2 희생 구조(25b)는 중간 갭 서브픽셀(125b)의 높이를 정의할 수 있고, 제3 희생 구조(25c)는 낮은 갭 서브픽셀(125c)의 높이를 정의할 수 있으며, 제1, 제2 및 제3 희생 구조들(25a-25c)은 각각 예를 들어 청색, 적색 및 녹색을 간섭적으로 향상시키도록 선택된 높이들을 가질 수 있다. 일 구현에서, 제1 희생 구조(25a)는 몰리브덴(Mo)을 포함하고, 약 1000Å 내지 약 4000Å 범위의 두께, 예를 들어 약 2400Å의 두께를 가지며, 제2 희생 구조(25b)는 Mo를 포함하고, 약 800Å 내지 약 3000Å 범위의 두께, 예를 들어 약 2000Å의 두께를 가지며, 제3 희생 구조(25c)는 Mo를 포함하고, 약 600Å 내지 약 2000Å 범위의 두께, 예를 들어 약 1600Å의 두께를 갖는다.
- [0091] 도 12a에 도시된 바와 같이, 희생 구조들(25a-25c)은 앵커 구멍들(132)을 정의하기 위해 픽셀들 사이의 영역들에서 제거될 수 있다. 앵커 구멍들(132)은 기계층의 지지층과 같은 후속 피착되는 층이 희생 구조들(25a-25c) 아래에 배치된 광 스택(16) 및/또는 임의의 다른 층에 도달할 수 있게 한다. 이러한 방식으로 앵커 구멍들(132)을 형성하는 것은 포스트 또는 리벳 구조의 사용 없이 지지될 수 있는 기계층의 형성을 도울 수 있다.
- [0092] 도 12b는 희생 구조들(25a-25c) 위에 반사층(121)을 제공하고 패터닝하는 단계를 나타낸다. 반사층(121)은 예를 들어 알루미늄 합금(AlCu) 미러 층일 수 있다. 반사층(121)의 추가 상세들은 도 9h-9i와 관련하여 기술한 바와 같을 수 있다.
- [0093] 도 12c는 반사층(121) 및 제1, 제2 및 제3 희생 구조들(25a-25c) 위에 지지층(122)을 피착하는 단계를 나타낸다. 지지층(122)의 추가 상세들은 도 9j와 관련하여 기술한 바와 같을 수 있다.
- [0094] 도 12d를 참조하면, 이 단면도는 지지층(122) 위에 도전성 또는 캡 층(123)을 피착하고 에칭하는 단계를 나타낸다. 도전성 층(123)은 예를 들어 알루미늄 합금 층일 수 있으며, 도 9k-9l과 관련하여 기술한 바와 같을 수 있다.
- [0095] 도 12e는 도전성 층(123) 위에 유전체 층(124)을 제공하고 패터닝하는 단계를 나타낸다. 유전체 층(124)은 지지층(122)의 스트레스와 다른 스트레스를 가질 수 있으며, 따라서 기술한 바와 같이 릴리스 시에 기계층(14)의 론치 높이 및 곡률을 튜닝하는 데 사용될 수 있다. 유전체 층(124)의 스트레스는 유전체 층(124) 및 지지층(122)에 대해 상이한 재료 및/또는 두께를 선택함으로써 지지층(122)의 스트레스에 대해 제어될 수 있다. 게다가, 예를 들어 플라즈마 전력, 압력, 프로세스 가스 조성, 플라즈마 가스 비율 및/또는 온도를 포함하는 소정의 처리 파라미터들을 제어함으로써, 유전체 층(124) 및/또는 지지층(122)의 스트레스가 제어될 수 있다.

- [0096] 도 12e에 도시된 바와 같이, 유전체 층(124)은 높은 갭, 중간 갭 및 낮은 갭 서브픽셀들(125a-125c)에 걸쳐 상이한 패턴들을 형성하도록 선택적으로 에칭될 수 있다. 일 구현에서, 높은 갭 서브픽셀(125a) 위의 유전체 층(124)은 실질적으로 에칭 제거되는 반면, 낮은 갭 서브픽셀(125c) 위의 유전체 층(124)은 실질적으로 그대로 유지된다. 게다가, 중간 갭 서브픽셀(125b)에 대해, 유전체 층(124)은 동일한 작동 전압이 높은 갭 및/또는 낮은 갭 서브픽셀들에 대한 기계층(14)을 붕괴시킬 수 있게 하는 강도와 같은 원하는 강도 요구를 충족시키기 위한 패턴들(39)로 패터닝될 수 있다. 서브픽셀 위에서 볼 때, 패턴들(39)은 예를 들어 구멍들 또는 슬롯들과 같은 다양한 형상을 포함할 수 있다.
- [0097] 도 12f는 갭들(19a-19c)을 각각 형성하기 위한 높은 갭, 중간 갭 및 낮은 갭 서브픽셀들(125a-125c)의 릴리스를 나타낸다. 서브픽셀 디바이스들의 릴리스는 도 9m과 관련하여 기술한 것과 유사할 수 있으며, 희생 구조들(25a-25c)의 제거를 포함할 수 있다. 도 12f에 도시된 바와 같이, 서브픽셀들(125a-125c)은 포스트 또는 리벳 구조를 갖지 않는다.
- [0098] 도 12a-12f는 지지층(122) 및 유전체 층(124)의 경우에 대해 도시되지만, 더 많거나 적은 유전체 층이 사용될 수 있다. 일 구현에서는, 높은 갭, 중간 갭 및 낮은 갭 서브픽셀들에 대해 지지층 및 제1 및 제2 유전체 층들이 사용된다. 예를 들어, 낮은 갭 서브픽셀들은 지지층 및 제1 및 제2 유전체 층들을 가질 수 있고, 중간 갭 서브픽셀들은 지지층 및 제1 유전체 층을 가질 수 있으며, 높은 갭 서브픽셀들은 지지층을 가질 수 있다. 지지층은 알루미늄을 포함하는 금속층과 같은 도전성 층에 의해 제1 유전체 층으로부터 분리될 수 있다. 또한, 제1 및 제2 유전체 층들은 다른 도전성 층에 의해 분리될 수 있다. 강도 및 미러 곡률을 위한 각각의 서브픽셀 갭 크기의 튜닝은 선택적으로 패터닝되는 유전체 층의 사용이 아니라 제1 및 제2 유전체 층들의 사용에 의해 용이해질 수 있다. 그러나, 일부 구현들에서는, 포토마스크들의 수를 줄이기 위해 지지층 및 패터닝된 유전체 층의 사용이 바람직할 수 있다.
- [0099] 도 13은 간섭 변조기의 제조 프로세스(160)를 나타내는 흐름도의 일례를 도시한다. 프로세스(160)는 블록 164에서 시작된다.
- [0100] 프로세스(160)는 블록 166에서 계속되어, 기판 위에 희생층이 피착된다. 희생층은 예를 들어 폴리브덴(Mo) 및/또는 비정질 실리콘(a-Si)을 포함할 수 있으며, 간섭 공동의 높이를 정의하는 데 사용될 수 있다.
- [0101] 일부 구현들에서는, 기판 위에 세이핑 층을 피착하여 돌출부를 형성할 수 있다. 세이핑 층 또는 구조는 예를 들어 산화물을 포함할 수 있으며, 기판이 블랙 마스크 구조를 포함하는 구현들에서와 같이 기판을 가로질러 비교적 편평한 프로파일을 유지하는 데 사용될 수 있다. 돌출부는 세이핑 층과 블랙 마스크 층과 같은 다른 층의 오버랩에 의해 형성될 수 있으며, 후속 피착되는 기계층과 같은 후속 피착되는 공형 층 내에 위로 연장되는 웨이브 또는 킥크를 생성하는 데 사용될 수 있다.
- [0102] 블록 168에서, 희생층의 일부를 제거하여 하나 이상의 앵커링 영역을 형성한다. 예를 들어, 희생층은 각각의 픽셀 코너에 앵커링 구멍을 정의하도록 픽셀 코너들에서 에칭될 수 있다.
- [0103] 블록 170에서, 희생층 및 앵커링 영역 위에 다층 기계층이 형성된다. 기계층은 반사층, 유전체 층 및 캡 층을 포함하며, 유전체 층은 반사층과 캡 층 사이에 배치될 수 있다. 반사층은 앵커 영역들 위에서 선택적으로 에칭될 수 있고, 따라서 유전체 층이 희생층 아래의 하나 이상의 층과 접촉할 수 있게 하며, 이는 자기 지지 기계층의 형성을 도울 수 있다.
- [0104] 기계층의 유전체 층은 기계층을 지지하도록 구성될 수 있다. 예를 들어, 유전체 층은 블록 168에서 형성된 픽셀의 앵커링 영역에서 기계층을 앵커링하는 데 사용될 수 있으며, 희생층이 제거된 후에 기계층에 대한 지지를 제공하기에 충분하도록 선택된 두께 및 조성을 가질 수 있다. 따라서, 유전체 층은 포스트 또는 리벳 구조를 필요로 하지 않고 작동 및 완화 위치들에서 기계층을 지지할 수 있다. 기계층에 대한 지지를 제공하도록 유전체 층을 구성하는 것은 포스트들 또는 리벳들에 의해 지지가 제공되는 설계에 비해 픽셀들의 밀도를 증가시킬 수 있다.
- [0105] 돌출부를 형성하도록 피착된 세이핑 층을 포함하는 구현들에서, 기계층은 세이핑 층 위에 공형으로 피착될 수 있으며, 돌출부 위에 킥크를 포함할 수 있다. 킥크는 블록 168에서 형성된 앵커링 영역에 인접할 수 있다.
- [0106] 블록 172에서, 희생층을 제거하여 갭을 형성한다. 기계층의 릴리스 시에, 기계층은 전술한 바와 같이 잔여 기계적 스트레스들로 인해 릴리스전 위치로부터 멀어지는 방향으로 론칭될 수 있다. 유전체 층의 스트레스와 같은 기계층의 하나 이상의 하위층 내의 스트레스들은 유전체 층의 론치를 튜닝하는 데 사용될 수 있다. 게다가,

기계층 내에 킱크를 포함하는 구현들에서, 킱크의 기하 구조는 전술한 바와 같이 기계층의 론치를 정밀 튜닝하는 데 사용될 수 있다. 프로세서(160)는 블록 176에서 종료된다.

[0107] 도 14a 및 14b는 복수의 간섭 변조기를 포함하는 디스플레이 디바이스(40)를 도시하는 시스템 블록도들의 예를 나타낸다. 디스플레이 디바이스(40)는 예를 들어 셀룰러 또는 이동 전화일 수 있다. 그러나, 디스플레이 디바이스(40)의 동일 컴포넌트들 또는 그의 사소한 변형들은 또한 텔레비전, 전자 판독기 및 휴대용 미디어 플레이어와 같은 다양한 타입의 디스플레이 디바이스들을 예시한다.

[0108] 디스플레이 디바이스(40)는 하우징(41), 디스플레이(30), 안테나(43), 스피커(45), 입력 디바이스(48) 및 마이크(46)를 포함한다. 하우징(41)은 사출 성형 및 진공 형성을 포함하는 임의의 다양한 제조 프로세스로부터 형성될 수 있다. 게다가, 하우징(41)은 플라스틱, 금속, 유리, 고무 및 세라믹 또는 이들의 조합을 포함하지 않기에 한정되지 않는 임의의 다양한 재료로 형성될 수 있다. 하우징(41)은 상이한 컬러의 또는 상이한 로고, 사진 또는 심벌을 포함하는 다른 제거 가능 부분들로 교체될 수 있는 교체 가능 부분들(도시되지 않음)을 포함할 수 있다.

[0109] 디스플레이(30)는 본 명세서에서 설명되는 바와 같은 쌍안정 또는 아날로그 디스플레이를 포함하는 임의의 다양한 디스플레이일 수 있다. 디스플레이(30)는 또한 플라즈마, EL, OLED, STN LCD 또는 TFT LCD와 같은 평판 디스플레이, 또는 CRT 또는 다른 튜브 디바이스와 같은 비평판 디스플레이를 포함하도록 구성될 수 있다. 게다가, 디스플레이(30)는 본 명세서에서 설명되는 바와 같은 간섭 변조기 디스플레이를 포함할 수 있다.

[0110] 디스플레이 디바이스(40)의 컴포넌트들은 도 14b에 개략적으로 도시된다. 디스플레이 디바이스(40)는 하우징(41)을 포함하며, 그 안에 적어도 부분적으로 봉입된 추가적인 컴포넌트들을 포함할 수 있다. 예를 들어, 디스플레이 디바이스(40)는 송수신기(47)에 결합되는 안테나(43)를 포함하는 네트워크 인터페이스(27)를 포함한다. 송수신기(47)는 컨디셔닝 하드웨어(52)에 접속되는 프로세서(21)에 접속된다. 컨디셔닝 하드웨어(52)는 신호를 조절(예를 들어, 필터링)하도록 구성될 수 있다. 컨디셔닝 하드웨어(52)는 스피커(45) 및 마이크(46)에 접속된다. 프로세서(21)는 또한 입력 디바이스(48) 및 구동기 제어기(29)에 접속된다. 구동기 제어기(29)는 프레임 버퍼(28)에 그리고 어레이 구동기(22)에 결합되며, 이 어레이 구동기는 또한 디스플레이 어레이(30)에 결합된다. 전원(50)은 특정 디스플레이 디바이스(40) 설계에 기초하는 모든 컴포넌트들에 대한 전력을 공급할 수 있다.

[0111] 네트워크 인터페이스(27)는 안테나(43) 및 송수신기(47)를 포함하며, 따라서 디스플레이 디바이스(40)는 네트워크를 통해 하나 이상의 디바이스와 통신할 수 있다. 네트워크 인터페이스(27)는 또한 예를 들어 프로세서(21)의 데이터 처리 요구들을 완화하기 위하여 소정의 처리 능력들을 가질 수 있다. 안테나(43)는 신호들을 송신 및 수신할 수 있다. 일부 구현들에서, 안테나(43)는 IEEE 16.11(a), (b) 또는 (g)를 포함하는 IEEE 16.11 표준 또는 IEEE 802.11a, b, g 또는 n을 포함하는 IEEE 802.11 표준에 따라 RF 신호들을 송신 및 수신한다. 일부 다른 구현들에서, 안테나(43)는 블루투스 표준에 따라 RF 신호들을 송신 및 수신한다. 셀룰러 전화의 경우, 안테나(43)는 CDMA(code division multiple access), FDMA(frequency division multiple access), TDMA(time division multiple access), GSM(Global System for Mobile communications), GSM/GPRS(General Packet Radio Service), EDGE(Enhanced Data GSM Environment), TETRA(Terrestrial Trunked Radio), W-CDMA(Wideband-CDMA), EV-DO(Evolution Data Optimized), 1xEV-DO, EV-DO Rev A, EV-DO Rev B, HSPA(High Speed Packet Access), HSDPA(High Speed Downlink Packet Access), HSUPA(High Speed Uplink Packet Access), HSPA+(Evolved High Speed Packet Access), LTE(Long Term Evolution), AMPS, 또는 3G 또는 4G 기술을 이용하는 시스템과 같이 무선 네트워크 내에서 통신하는 데 사용되는 다른 공지 신호들을 수신하도록 설계된다. 송수신기(47)는 안테나(43)로부터 수신되는 신호들을 사전 처리할 수 있으며, 따라서 이들은 프로세서(21)에 의해 수신되고 그에 의해 더 조작될 수 있다. 송수신기(47)는 또한 프로세서(21)로부터 수신되는 신호들을 처리할 수 있으며, 따라서 이들은 디스플레이 디바이스(40)로부터 안테나(43)를 통해 전송될 수 있다.

[0112] 일부 구현들에서, 송수신기(47)는 수신기로 대체될 수 있다. 게다가, 네트워크 인터페이스(27)는 프로세서(21)로 전송될 이미지 데이터를 저장 또는 생성할 수 있는 이미지 소스로 대체될 수 있다. 프로세서(21)는 디스플레이 디바이스(40)의 전체 동작을 제어할 수 있다. 프로세서(21)는 네트워크 인터페이스(27) 또는 이미지 소스로부터 압축된 이미지 데이터와 같은 데이터를 수신하고, 데이터를 원시 이미지 데이터로 또는 원시 이미지 데이터로 쉽게 처리되는 포맷으로 처리한다. 프로세서(21)는 처리된 데이터를 구동기 제어기(29)로 또는 저장을 위해 프레임 버퍼(28)로 전송할 수 있다. 원시 데이터는 통상적으로 이미지 내의 각각의 위치에서의 이미지 특성을 식별하는 정보를 지칭한다. 예를 들어, 그러한 이미지 특성들은 컬러, 채도 및 계조 레벨을 포함할 수

있다.

- [0113] 프로세서(21)는 디스플레이 디바이스(40)의 동작을 제어하기 위한 마이크로컨트롤러, CPU 또는 논리 유닛을 포함할 수 있다. 컨디셔닝 하드웨어(52)는 신호들을 스피커(45)로 전송하고 마이크(46)로부터 신호들을 수신하기 위한 증폭기를 및 필터들을 포함할 수 있다. 컨디셔닝 하드웨어(52)는 디스플레이 디바이스(40) 내의 개별 컴포넌트들일 수 있거나, 프로세서(21) 또는 다른 컴포넌트들 내에 포함될 수 있다.
- [0114] 구동기 제어기(29)는 프로세서(21)에 의해 생성된 원시 이미지 데이터를 프로세서(21)로부터 직접 또는 프레임 버퍼(28)로부터 취할 수 있으며, 어레이 구동기(22)로의 고속 전송을 위해 원시 이미지 데이터를 적절히 리포맷할 수 있다. 일부 구현들에서, 구동기 제어기(29)는 디스플레이 어레이(30)를 가로지르는 스캐닝에 적합한 시간 순서를 갖도록 원시 이미지 데이터를 래스터와 같은 포맷을 갖는 데이터 흐름으로 리포맷할 수 있다. 이어서, 구동기 제어기(29)는 포맷된 정보를 어레이 구동기(22)로 전송한다. LCD 제어기와 같은 구동기 제어기(29)가 종종 독립형 집적 회로(IC)로서 시스템 프로세서(21)와 관련되지만, 그러한 제어기들은 다양한 방식으로 구현될 수 있다. 예를 들어, 제어기들은 하드웨어로서 프로세서(21) 내에 내장되거나, 소프트웨어로서 프로세서(21) 내에 내장되거나, 어레이 구동기(22)와 함께 하드웨어 내에 완전히 통합될 수 있다.
- [0115] 어레이 구동기(22)는 구동기 제어기(29)로부터 포맷된 정보를 수신할 수 있고, 비디오 데이터를, 디스플레이의 픽셀들의 x-y 행렬로부터 나오는 수백, 때로는 수천(또는 그 이상) 개의 리드들에 초당 여러 번 인가되는 파형들의 병렬 세트로 리포맷할 수 있다.
- [0116] 일부 구현들에서, 구동기 제어기(29), 어레이 구동기(22) 및 디스플레이 어레이(30)는 본 명세서에서 설명되는 임의 타입의 디스플레이에 적합하다. 예를 들어, 구동기 제어기(29)는 전통적인 디스플레이 제어기 또는 쌍안정 디스플레이 제어기(예를 들어, IMOD 제어기)일 수 있다. 게다가, 어레이 구동기(22)는 전통적인 구동기 또는 쌍안정 디스플레이 구동기(예를 들어, IMOD 디스플레이 구동기)일 수 있다. 더욱이, 디스플레이 어레이(30)는 전통적인 디스플레이 어레이 또는 쌍안정 디스플레이 어레이(예를 들어, IMOD들의 어레이를 포함하는 디스플레이)일 수 있다. 일부 구현들에서, 구동기 제어기(29)는 어레이 구동기(22)와 통합될 수 있다. 그러한 구현은 셀룰러 전화, 시계 및 다른 소영역 디스플레이와 같은 고도로 통합된 시스템들에서 일반적이다.
- [0117] 일부 구현들에서, 입력 디바이스(48)는 예를 들어 사용자가 디스플레이 디바이스(40)의 동작을 제어하는 것을 가능하게 하도록 구성될 수 있다. 입력 디바이스(48)는 QWERTY 키보드 또는 전화 키패드와 같은 키패드, 버튼, 스위치, 로커, 터치 감지 스크린, 또는 압력 또는 열 감지 멤브레인을 포함할 수 있다. 마이크(46)는 디스플레이 디바이스(40)에 대한 입력 디바이스로서 구성될 수 있다. 일부 구현들에서, 마이크(46)를 통한 음성 명령들이 디스플레이 디바이스(40)의 동작을 제어하는 데 사용될 수 있다.
- [0118] 전원(50)은 이 분야에 공지된 다양한 에너지 저장 디바이스를 포함할 수 있다. 예를 들어, 전원(50)은 니켈-카드뮴 배터리 또는 리튬-이온 배터리와 같은 재충전 가능 배터리일 수 있다. 전원(50)은 또한 재생 가능 에너지 소스, 커패시터, 또는 플라스틱 태양 전지 또는 태양 전지 페인트를 포함하는 태양 전지일 수 있다. 전원(50)은 또한 벽 콘센트로부터 전력을 수신하도록 구성될 수 있다.
- [0119] 일부 구현들에서, 전자 디스플레이 시스템 내의 여러 곳에 위치할 수 있는 구동기 제어기(29) 내에 제어 프로그램 가능성이 존재한다. 일부 다른 구현들에서, 제어 프로그램 가능성은 어레이 구동기(22) 내에 존재한다. 전술한 최적화는 임의의 수의 하드웨어 및/또는 소프트웨어 컴포넌트들에서 그리고 다양한 구성으로 구현될 수 있다.
- [0120] 본 명세서에 개시되는 구현들과 관련하여 설명되는 다양한 예시적인 논리들, 논리 블록들, 모듈들, 회로들 및 알고리즘 단계들은 전자 하드웨어, 컴퓨터 소프트웨어 또는 이 둘의 조합으로서 구현될 수 있다. 하드웨어와 소프트웨어의 교환 가능성은 기능과 관련하여 일반적으로 설명되었으며, 전술한 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들 및 단계들에서 예시되었다. 그러한 기능이 하드웨어 또는 소프트웨어로 구현되는지는 특정 응용 및 전체 시스템에 부과되는 설계 제한들에 의존한다.
- [0121] 본 명세서에 개시되는 양태들과 관련하여 설명되는 다양한 예시적인 논리들, 논리 블록들, 모듈들 및 회로들을 구현하는 데 사용되는 하드웨어 및 데이터 처리 장치는 본 명세서에서 설명되는 기능들을 수행하도록 설계된 범용 단일 또는 다중 칩 프로세서, 디지털 신호 프로세서(DSP), 주문형 집적 회로(ASIC), 필드 프로그래머블 게이트 어레이(FPGA) 또는 다른 프로그래머블 논리 디바이스, 개별 게이트 또는 트랜지스터 논리, 개별 하드웨어 컴포넌트들, 또는 이들의 임의의 조합을 이용하여 구현되거나 수행될 수 있다. 범용 프로세서는 마이크로프로세서, 또는 임의의 전통적인 프로세서, 제어기, 마이크로컨트롤러, 또는 상태 기계일 수 있다. 프로세서는 또한 컴퓨

팅 디바이스들의 조합, 예를 들어 DSP와 마이크로프로세서의 조합, 복수의 마이크로프로세서, DSP 코어와 관련된 하나 이상의 마이크로프로세서, 또는 임의의 다른 그러한 구성으로서 구현될 수 있다. 일부 구현들에서, 특정 단계들 및 방법들은 주어진 기능에 고유한 회로에 의해 수행될 수 있다.

[0122] 하나 이상의 양태에서, 설명되는 기능들은 본 명세서에 개시되는 구조들 및 이들의 구조적 균등물들을 포함하여, 하드웨어, 디지털 전자 회로, 컴퓨터 소프트웨어, 펌웨어, 펌웨어, 또는 이들의 임의의 조합으로 구현될 수 있다. 본 명세서에서 설명되는 본 발명의 구현들은 또한 하나 이상의 컴퓨터 프로그램, 즉 데이터 처리 장치에 의한 실행을 위해 또는 그의 동작을 제어하기 위해 컴퓨터 저장 매체 상에 인코딩된 컴퓨터 프로그램 명령어들의 하나 이상의 모듈로서 구현될 수 있다.

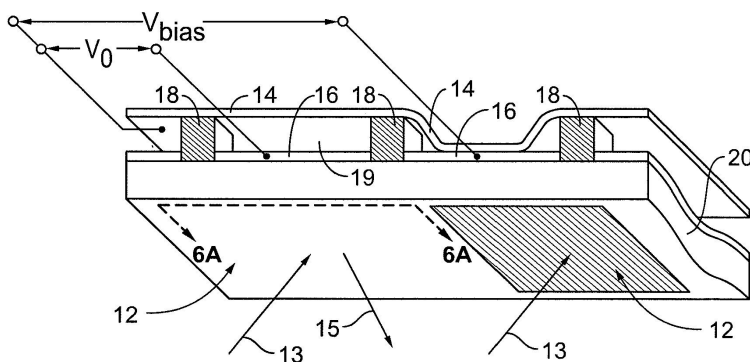
[0123] 본 명세서에서 설명되는 구현들에 대한 다양한 변경들이 이 분야의 기술자들에게 자명할 수 있으며, 본 명세서에서 정의되는 일반 원리들은 본 발명의 사상 및 범위로부터 벗어나지 않고 다른 구현들에 적용될 수 있다. 따라서, 본 발명은 본 명세서에 설명되는 구현들로 한정되는 것을 의도하는 것이 아니라, 본 명세서에 개시되는 청구항들, 원리들 및 새로운 특징들에 따르는 가장 넓은 범위를 부여받아야 한다. "예시적인"이라는 단어는 본 명세서에서 "일례, 보기 또는 예시로서 사용된다"는 것을 의미하기 위해서만 사용된다. 본 명세서에서 "예시적인" 것으로 기술된 또는 예들로서 제공된 임의의 구현은 다른 구현들보다 바람직하거나 유리한 것으로서 해석될 필요가 없다. 게다가, 이 분야의 통상의 기술자는 "상부" 및 "하부"라는 용어가 때로는 도면들의 설명의 편의를 위해 사용되고, 적절히 배향된 페이지 상에서 도면의 배향에 대응하는 상대적 위치들을 지시하며, 구현되는 바와 같은 IMOD의 적절한 배향을 반영하지 않을 수 있다는 것을 쉽게 인식할 것이다.

[0124] 개별 구현들과 관련하여 본 명세서에서 설명되는 소정 특징들은 단일 구현에서 결합하여 구현될 수도 있다. 역으로, 단일 구현과 관련하여 설명되는 다양한 특징들은 다수의 구현에서 개별적으로 또는 임의의 적절한 하위 조합으로 구현될 수도 있다. 더욱이, 특징들은 소정 조합들에서 작용하는 것으로 위에서 설명되고 심지어 초기에 그와 같이 청구될 수 있지만, 청구되는 조합으로부터의 하나 이상의 특징들은 일부 예들에서 조합으로부터 제외될 수 있으며, 청구되는 조합은 하위 조합 또는 하위 조합의 변형과 관련될 수 있다.

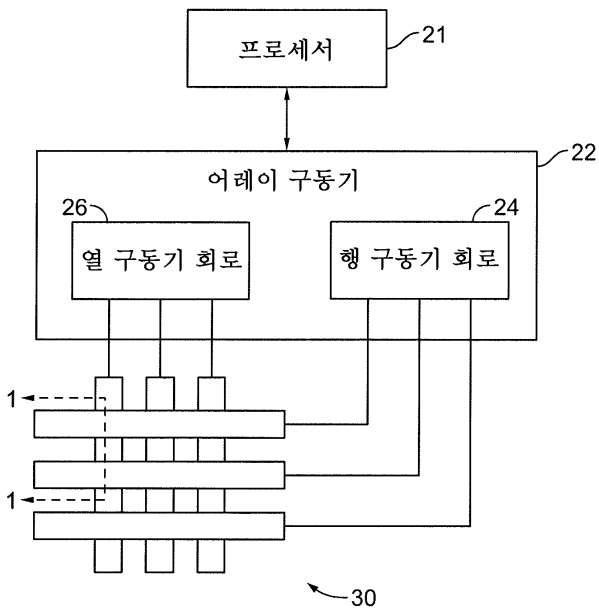
[0125] 유사하게, 동작들은 도면들에서 특정 순서로 도시되지만, 이것은 그러한 동작들이 도시된 특정 순서로 또는 순차적으로 수행되거나, 바람직한 결과들을 달성하기 위해 모든 도시된 동작들이 수행되는 것을 요구하는 것으로 이해되지 않아야 한다. 또한, 도면들은 하나 이상의 예시적인 프로세스를 흐름도의 형태로 개략 도시할 수 있다. 그러나, 도시되지 않은 다른 동작들이 개략적으로 도시되는 예시적인 프로세스들에 포함될 수 있다. 예를 들어, 하나 이상의 추가적인 동작들이 임의의 도시된 동작 전에, 후에, 동시에 또는 그 사이에 수행될 수 있다. 소정 상황들에서는, 멀티태스킹 및 병렬 처리가 유리할 수 있다. 더욱이, 전술한 구현들 내의 다양한 시스템 컴포넌트들의 분리는 모든 구현들에서 그러한 분리를 필요로 하는 것으로 이해되지 않아야 하며, 설명되는 프로그램 컴포넌트들 및 시스템들은 일반적으로 단일 소프트웨어 제품 내에 함께 통합되거나, 다수의 소프트웨어 제품 내에 패키징될 수 있다. 게다가, 아래의 청구항들의 범위 내에는 다른 구현들이 존재한다. 일부 예들에서, 청구항들에 기재된 액션들은 상이한 순서로 수행될 수 있으며, 여전히 바람직한 결과들을 달성할 수 있다.

도면

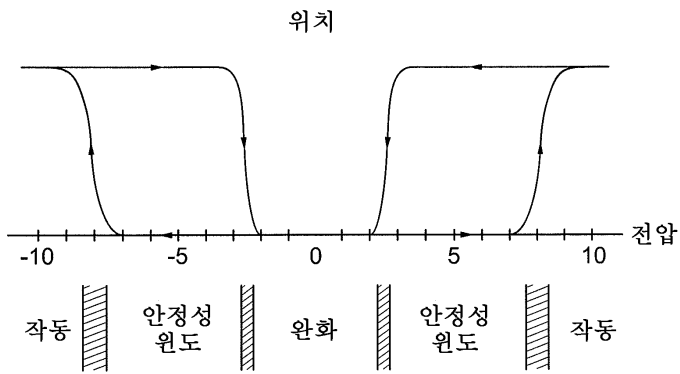
도면1



도면2



도면3

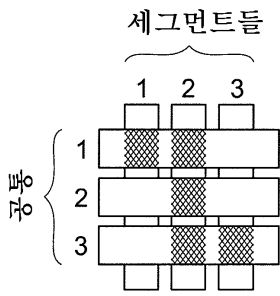


도면4

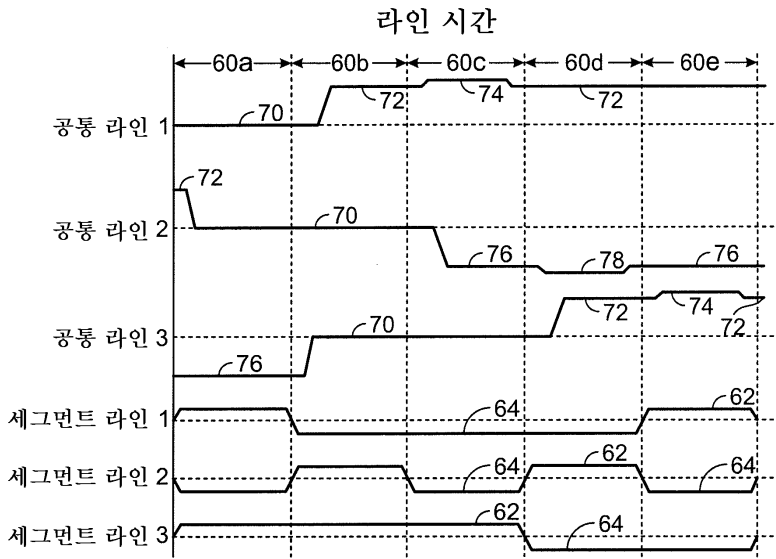
공통 전압들

	VCADD_H	VC HOLD_H	VCREL	VC HOLD_L	VCADD_L
제그먼트 전압들 VSH	안정	안정	완화	안정	작동
VS _L	작동	안정	완화	안정	안정

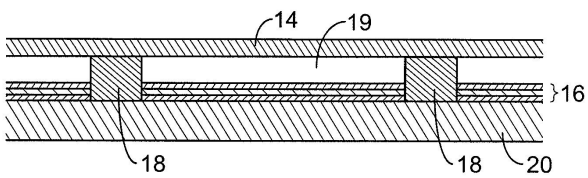
도면5a



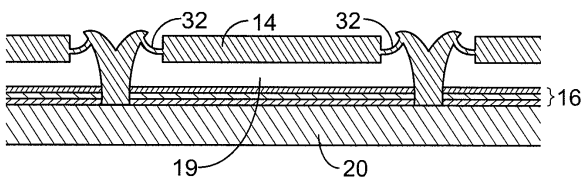
도면5b



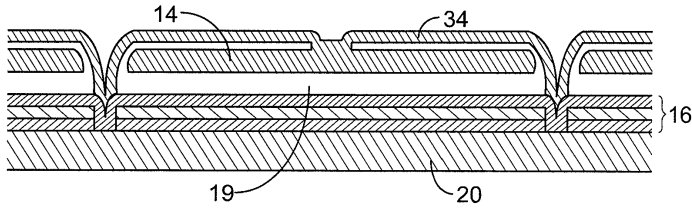
도면6a



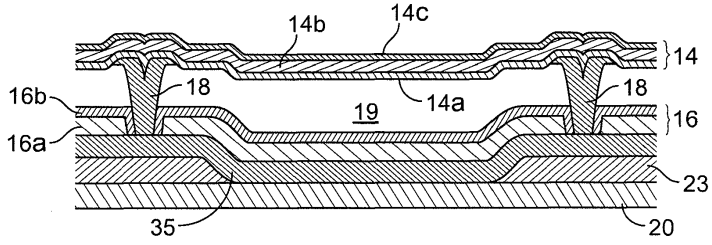
도면6b



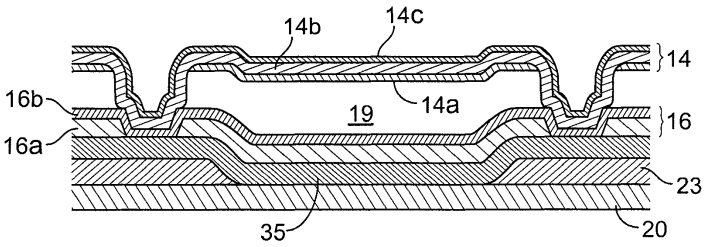
도면6c



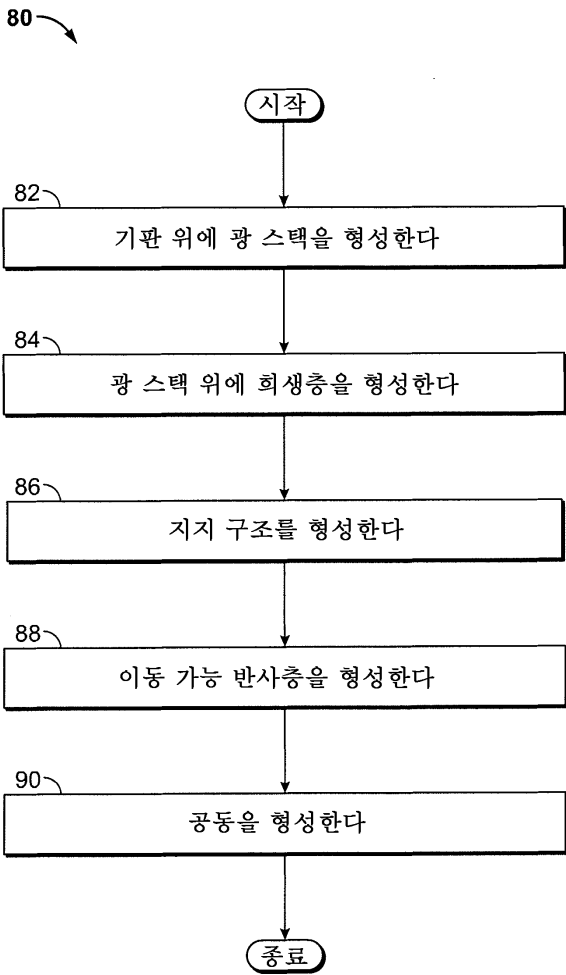
도면6d



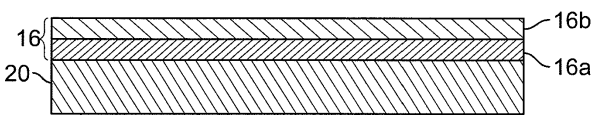
도면6e



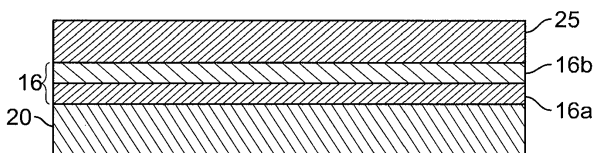
도면7



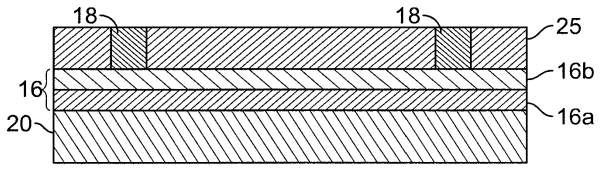
도면8a



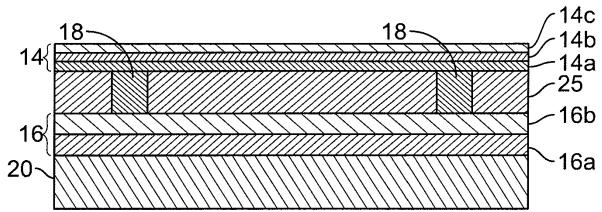
도면8b



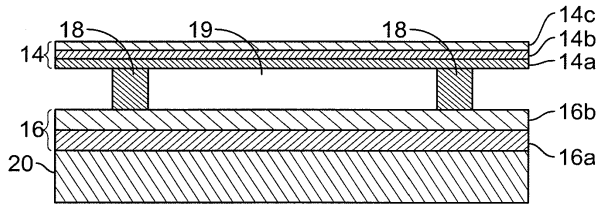
도면8c



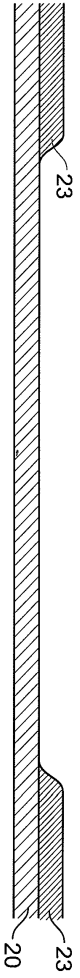
도면8d



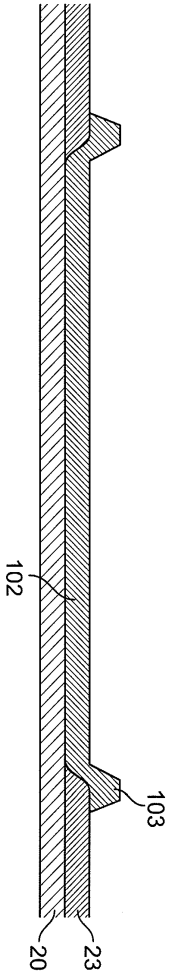
도면8e



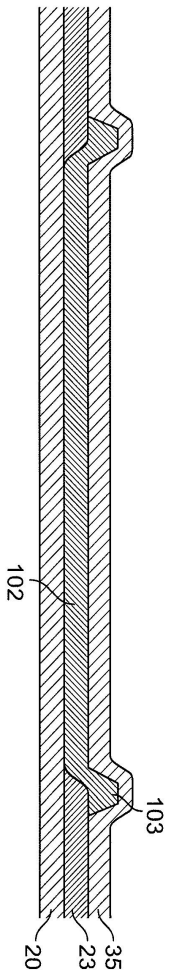
도면9a



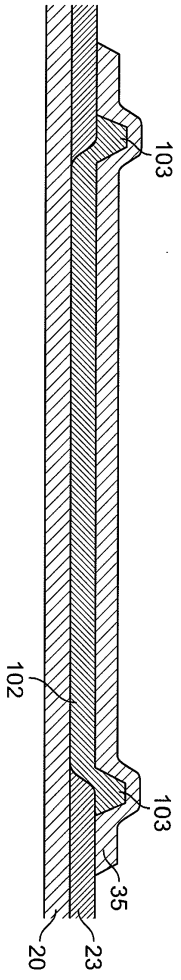
도면9b



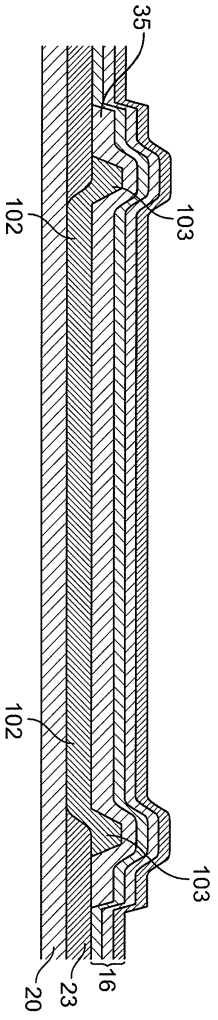
도면9c



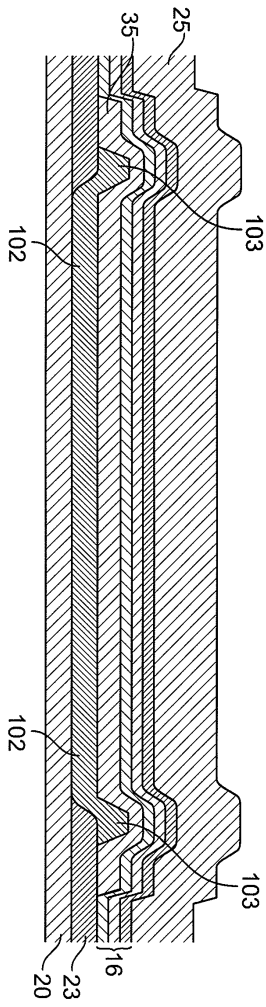
도면9d



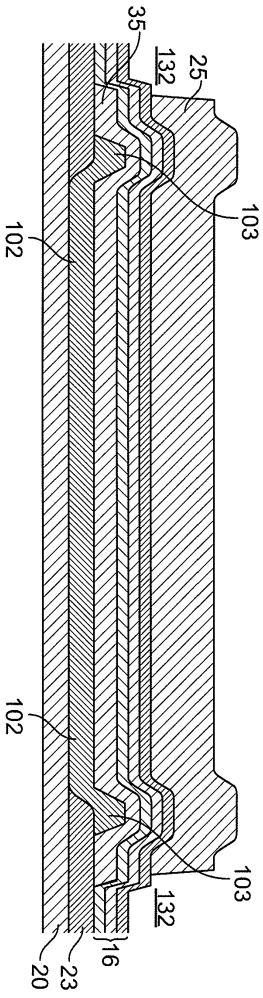
도면9e



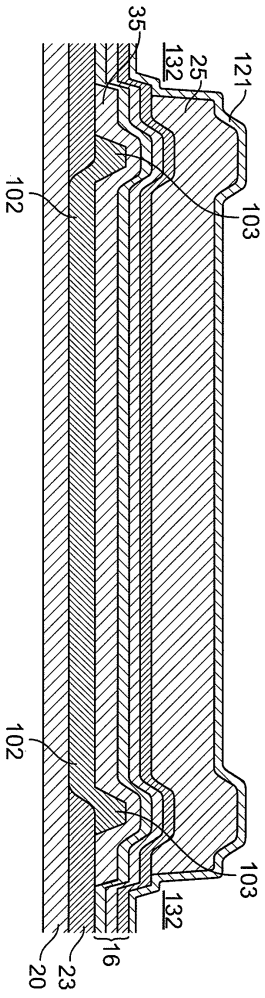
도면9f



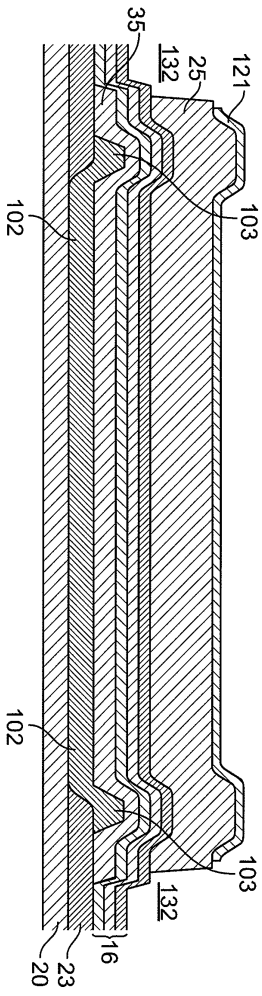
도면9g



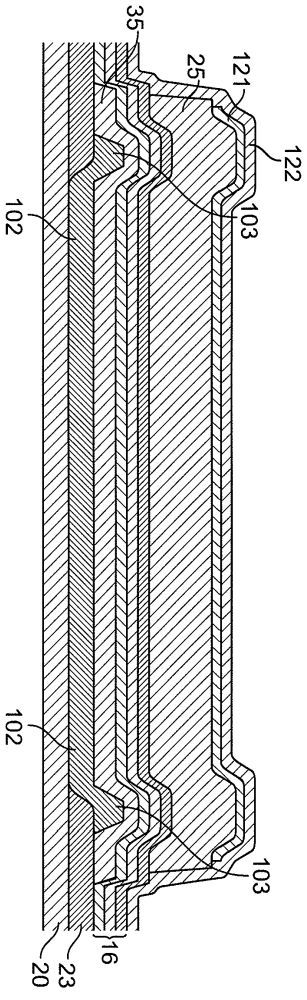
도면9h



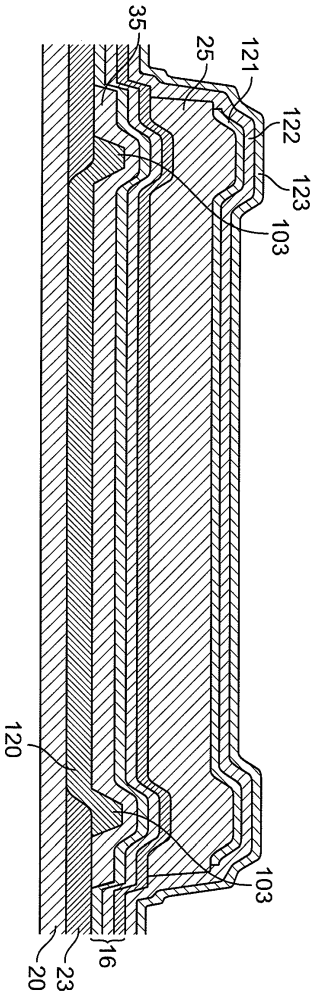
도면9i



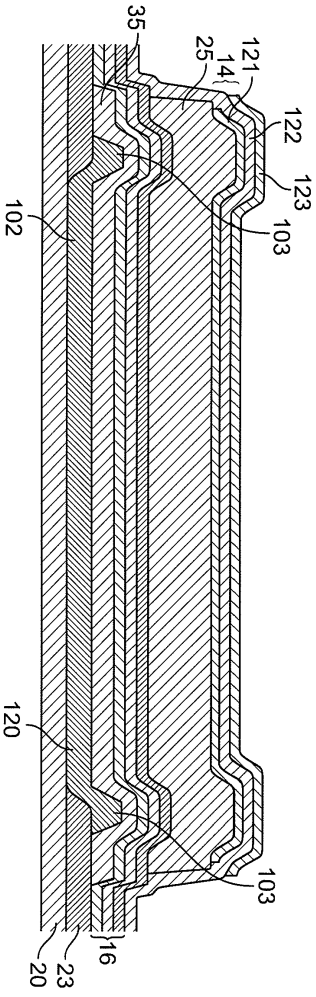
도면9j



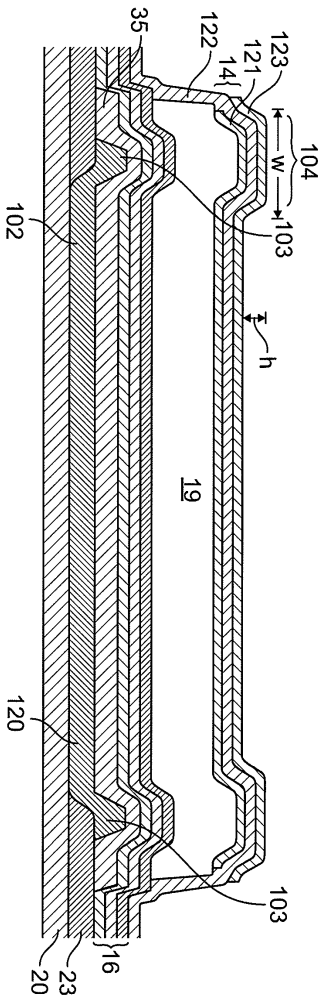
도면9k



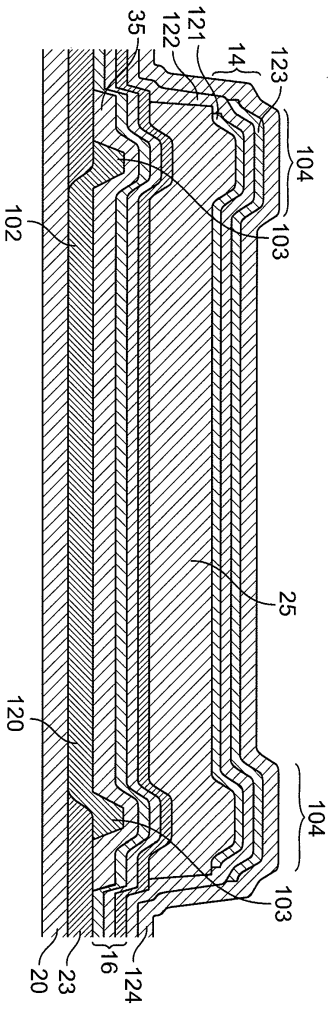
도면91



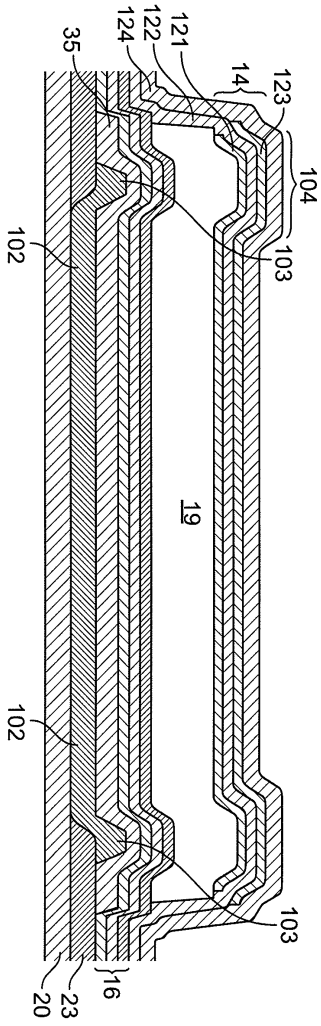
도면9m



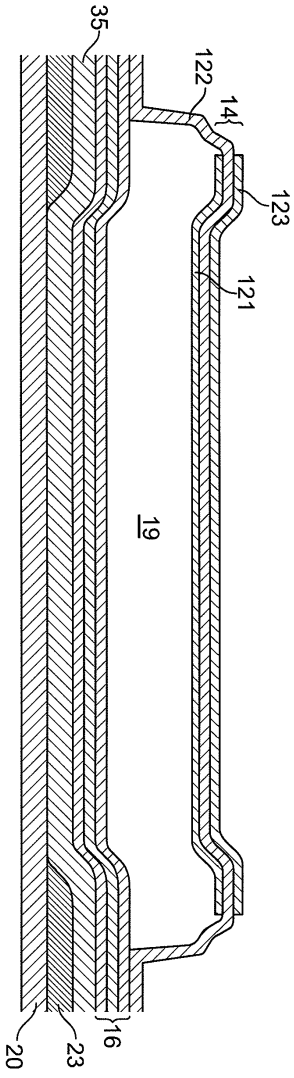
도면9n



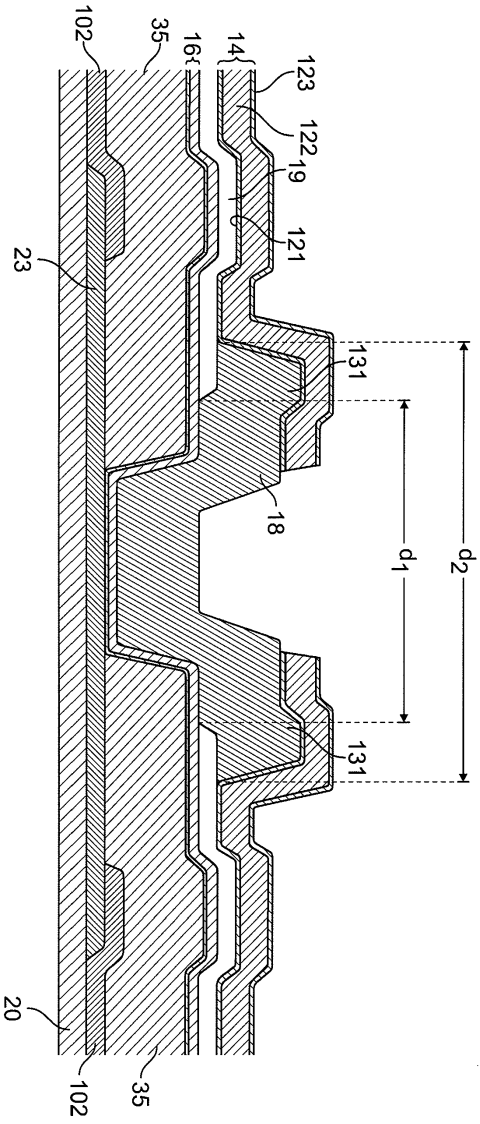
도면90



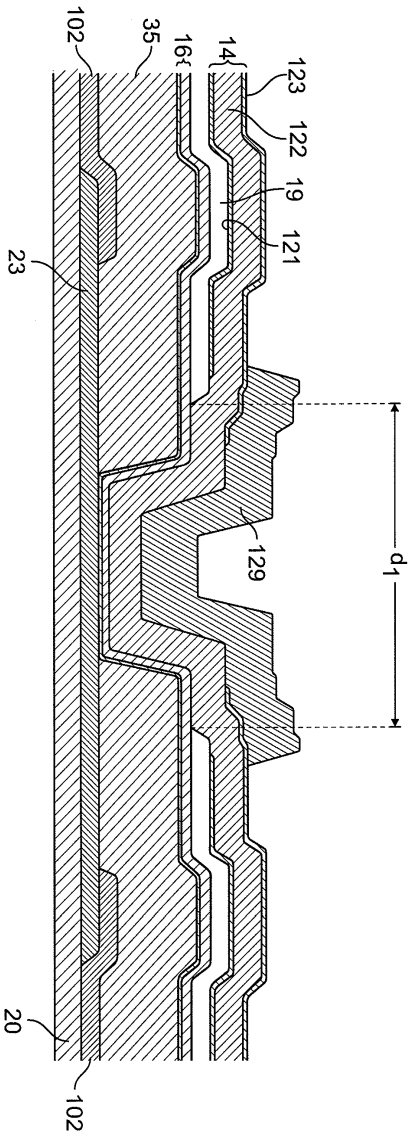
도면9p



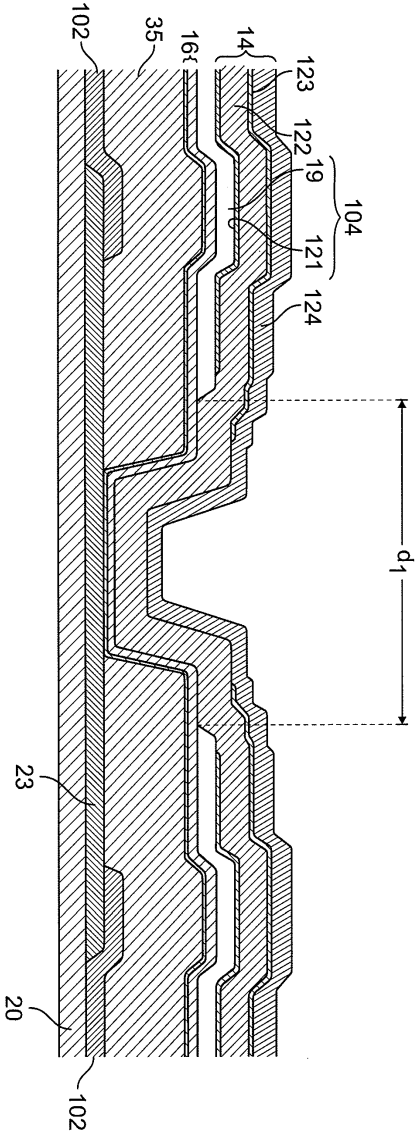
도면10a



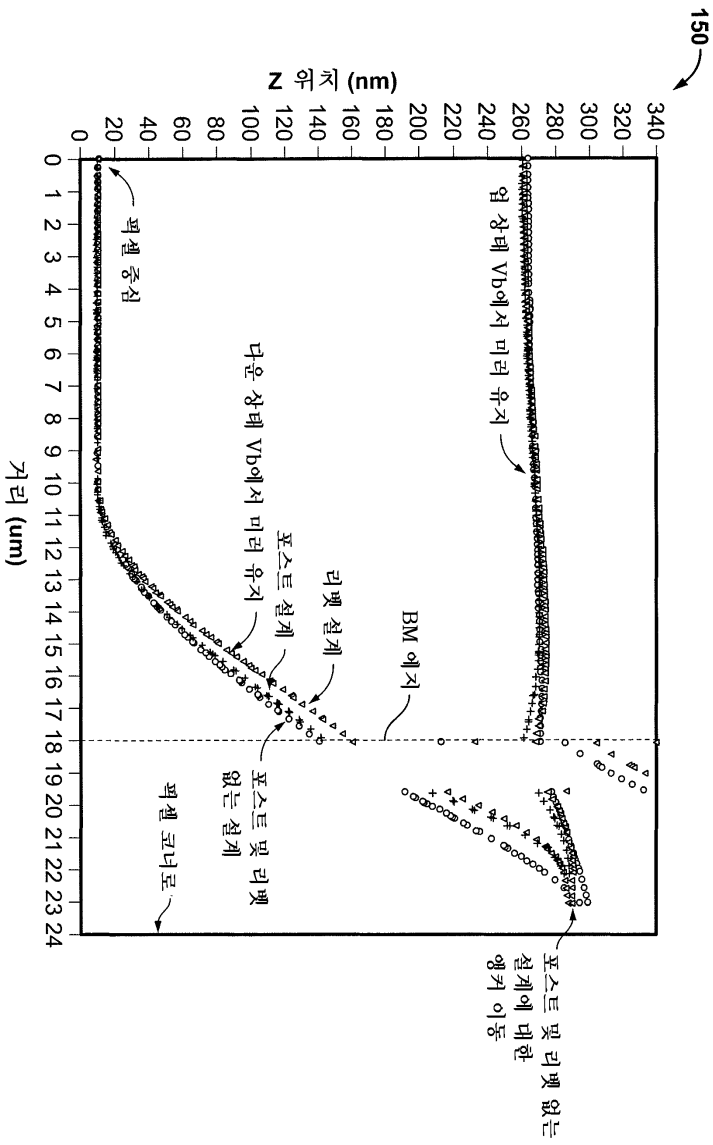
도면10b



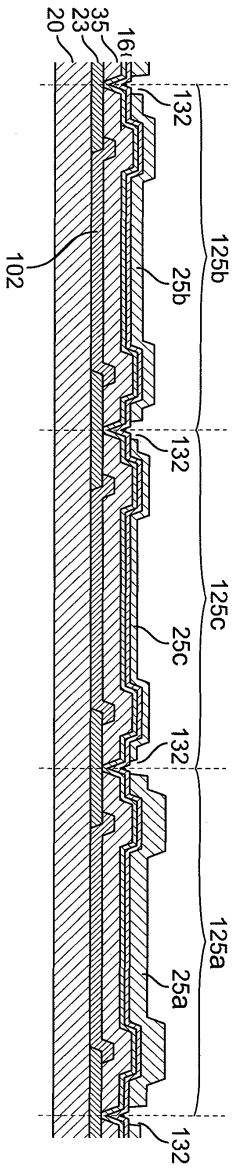
도면10c



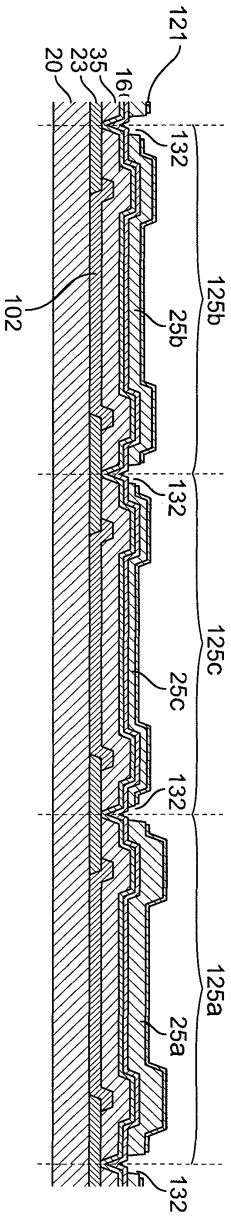
도면11



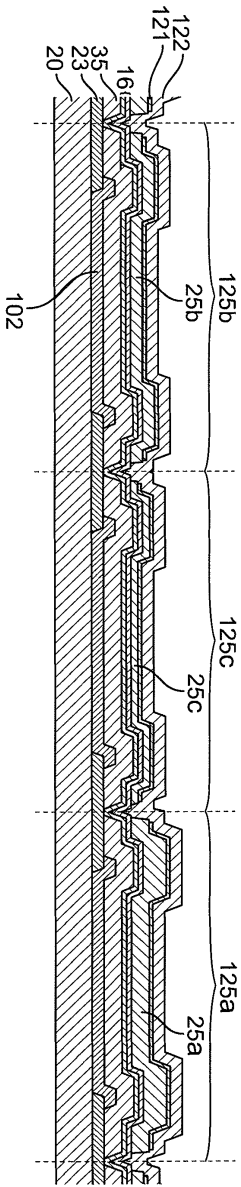
도면12a



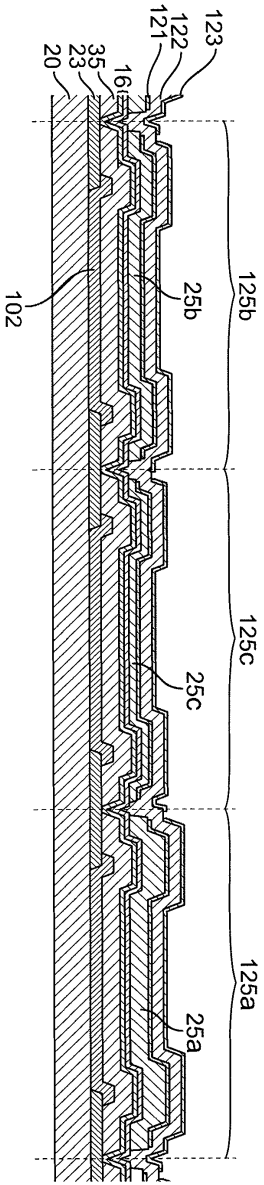
도면12b



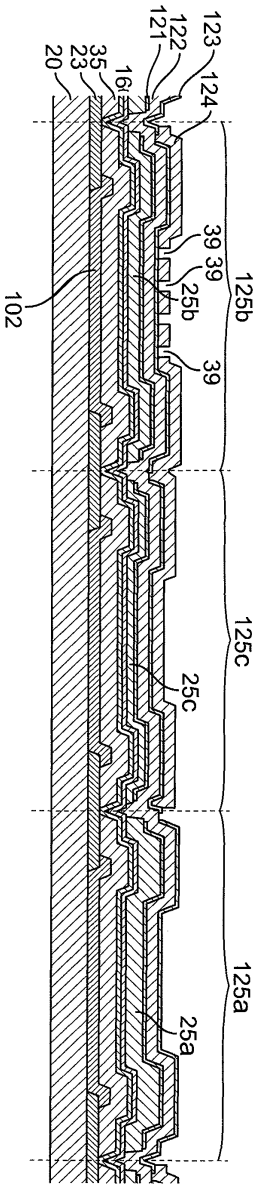
도면12c



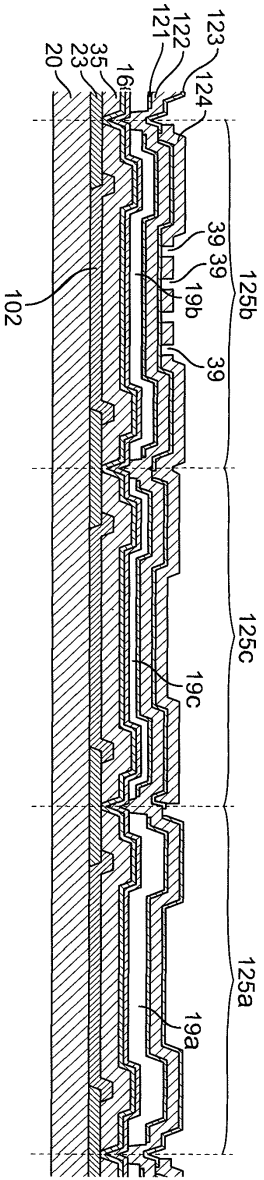
도면12d



도면12e

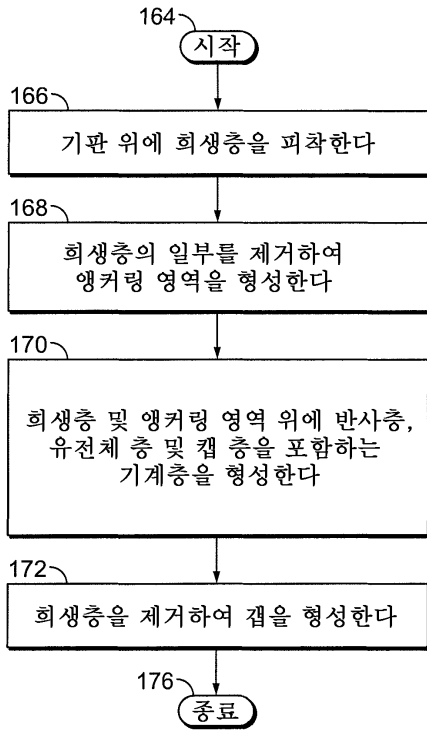


도면12f



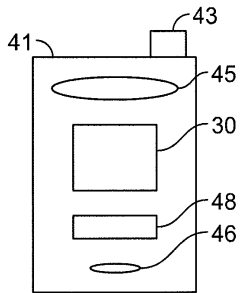
도면13

160



도면14a

40



도면14b

