



(12) 发明专利申请

(10) 申请公布号 CN 112992932 A

(43) 申请公布日 2021.06.18

(21) 申请号 202110163566.6

(22) 申请日 2021.02.05

(71) 申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72) 发明人 严佩坚

(74) 专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 何志军

(51) Int. Cl.

H01L 27/12 (2006.01)

H01L 21/77 (2017.01)

G02F 1/1368 (2006.01)

G02F 1/1362 (2006.01)

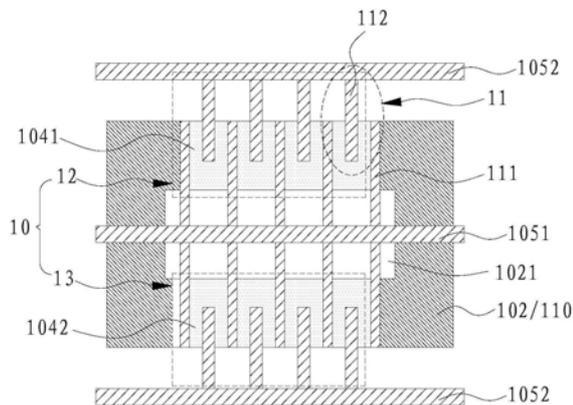
权利要求书2页 说明书7页 附图7页

(54) 发明名称

阵列基板及其制备方法、短路修补方法

(57) 摘要

本发明提供一种阵列基板及其制备方法、短路修补方法，阵列基板包括至少一个开关单元，每一开关单元包括多个相互并联的TFT，每一开关单元包括至少呈两行排列的第一TFT组和第二TFT组；第一金属层上设置有镂空区，半导体层包括与第一TFT组对应的第一区以及与第二TFT组对应的第二区，第一区和第二区之间的区域在衬底基板上的正投影完全覆盖镂空区在衬底基板上的正投影。由于镂空区处不存在第一金属层，激光可以从第一金属层下方透过所述镂空区断开位于短路瑕疵点两侧的部分所述第二金属层，从而对第一金属层和第二金属层之间发生短路的瑕疵点进行修补，整体开关单元可以继续工作，从而降低良率损失。



1. 一种阵列基板,其特征在於,包括衬底基板以及设置於所述衬底基板上的至少一个开关单元,每一所述开关单元包括多个相互并联的TFT,每一所述开关单元包括至少呈两行排列的第一TFT组和第二TFT组;

所述衬底基板上依次设置有第一金属层、栅极绝缘层、半导体层和第二金属层,所述第一金属层设有镂空区,所述半导体层包括与所述第一TFT组对应的第一区以及与所述第二TFT组对应的第二区,所述第一区和所述第二区之间的区域在所述衬底基板上的正投影完全覆盖所述镂空区在所述衬底基板上的正投影。

2. 根据权利要求1所述的阵列基板,其特征在於,所述第一金属层至少包括所述TFT的栅极,所述第二金属层至少包括第一连接走线、第二连接走线、所述TFT的源极和所述TFT的漏极;

所述第一TFT组中的多个所述TFT的源极通过所述第一连接走线相连,所述第二TFT组中的多个所述TFT的漏极通过所述第二连接走线相连。

3. 根据权利要求2所述的阵列基板,其特征在於,所述第一连接走线在所述衬底基板上的正投影靠近所述第一区的一侧,与所述镂空区在所述衬底基板上的正投影靠近所述第一区的一侧之间存在第一间隙;

所述第一连接走线在所述衬底基板上的正投影靠近所述第二区的一侧与所述镂空区在所述衬底基板上的正投影靠近所述第二区的一侧之间存在第二间隙。

4. 根据权利要求3所述的阵列基板,其特征在於,所述第一间隙的范围为 $4\mu\text{m}\sim 6\mu\text{m}$,所述第二间隙的范围为 $4\mu\text{m}\sim 6\mu\text{m}$ 。

5. 根据权利要求1所述的阵列基板,其特征在於,所述第一区在所述衬底基板上的正投影靠近所述第二区的一侧,与所述镂空区在所述衬底基板上的正投影靠近所述第一区的一侧重合;

所述第二区在所述衬底基板上的正投影靠近所述第一区的一侧,与所述镂空区在所述衬底基板上的正投影靠近所述第二区的一侧重合。

6. 根据权利要求1所述的阵列基板,其特征在於,所述栅极绝缘层填充於所述镂空区。

7. 一种阵列基板的制备方法,其特征在於,包括以下步骤:

提供衬底基板;

在所述衬底基板上形成第一金属层;

蚀刻所述第一金属层形成镂空区;

在所述第一金属层上形成栅极绝缘层;

在所述栅极绝缘层上形成半导体层,所述半导体层包括第一区和第二区,所述第一区和所述第二区之间的区域在所述衬底基板上的正投影完全覆盖所述镂空区在所述衬底基板上的正投影;以及

在所述半导体层上形成第二金属层;

其中,所述第一金属层、所述栅极绝缘层、所述半导体层和所述第二金属层共同构成至少一个开关单元,每一所述开关单元包括多个相互并联的TFT,每一所述开关单元包括至少呈两行排列的第一TFT组和第二TFT组。

8. 根据权利要求7所述的阵列基板的制备方法,其特征在於,所述蚀刻所述第一金属层形成镂空区,包括以下步骤:

在所述第一金属层上形成光阻层；

对所述光阻层进行曝光、显影处理；以及

对所述第一金属层进行蚀刻处理，形成所述镂空区。

9. 一种阵列基板的短路修补方法，其特征在于，包括以下步骤：

提供一种如权利要求1~6任一项所述的阵列基板；

采用阵列测试机台对所述阵列基板进行检测，找出所述阵列基板中发生短路的瑕疵点以及所述瑕疵点对应的故障TFT，并记录所述瑕疵点的位置坐标；

镭射修补机台根据所述瑕疵点的位置坐标，找到相应的所述瑕疵点以及所述故障TFT；
以及

通过激光镭射位于所述瑕疵点两侧的第一切断点和第二切断点，以使所述故障TFT断开，所述第一切断点和所述第二切断点位于所述第二金属层，所述第二切断点在衬底基板的正投影落入镂空区在所述衬底基板的正投影内。

10. 根据权利要求9所述的阵列基板的短路修补方法，其特征在于，所述第一切断点在所述衬底基板的正投影与所述第一金属层在所述衬底基板的正投影不重合。

阵列基板及其制备方法、短路修补方法

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及其制备方法、短路修补方法。

背景技术

[0002] 随着显示技术的发展,薄膜晶体管液晶显示装置(Thin Film Transistor-Liquid Crystal Display,TFT-LCD)因具有高画质、省电、机身薄及应用范围广等优点,而被广泛地应用于各种消费性电子产品。

[0003] 阵列基板行驱动(Gate Driver on Array,GOA)技术和Mini-LED(微型发光二极管)已经被越来越广泛地应用到液晶显示装置中,为了获取较高的充电率,满足的开关单元的大电流需求,GOA技术和Mini-LED技术中通常采用多个TFT并联结构作为开关单元。以GOA电路为例,GOA单元通过开关单元与阵列基板中的子像素单元连接,以驱动子像素单元发光显示。对于此种类型的开关单元,当同层金属间发生短路时,可进行修补,整体开关单元仍能进行工作。当上下两层金属层之间发生短路时,需要通过激光辐射的方法断开位于短路瑕疵点两侧的部分第二金属层,对第一金属层和第二金属层之间发生短路的瑕疵点进行修补,然而,由于激光需从第一金属层下方照射,容易对第一金属层造成破坏,使得引起短路的瑕疵点无法被修补,从而导致良率较低,甚至导致整体开关单元报废。

[0004] 综上,亟需提供一种阵列基板及其制备方法、短路修补方法,来解决上述技术问题。

发明内容

[0005] 本发明提供一种阵列基板及其制备方法、短路修补方法,以解决现有的阵列基板中,当上下两层金属层之间发生短路时因短路无法修补而导致良率较低,甚至导致整个开关单元报废的技术问题。

[0006] 为解决上述问题,本发明提供的技术方案如下。

[0007] 本发明提供一种阵列基板,包括衬底基板以及设置于所述衬底基板上的至少一个开关单元,每一所述开关单元包括多个相互并联的TFT,每一所述开关单元包括至少呈两行排列的第一TFT组和第二TFT组;

[0008] 所述衬底基板上依次设置有第一金属层、栅极绝缘层、半导体层和第二金属层,所述第一金属层设有镂空区,所述半导体层包括与所述第一TFT组对应的第一区以及与所述第二TFT组对应的第二区,所述第一区和所述第二区之间的区域在所述衬底基板上的正投影完全覆盖所述镂空区在所述衬底基板上的正投影。

[0009] 根据本发明提供的阵列基板,所述第一金属层至少包括所述TFT的栅极,所述第二金属层至少包括第一连接走线、第二连接走线、所述TFT的源极和所述TFT的漏极;

[0010] 所述第一TFT组中的多个所述TFT的源极通过所述第一连接走线相连,所述第二TFT组中的多个所述TFT的漏极通过所述第二连接走线相连。

[0011] 根据本发明提供的阵列基板,所述第一连接走线在所述衬底基板上的正投影靠近

所述第一区的一侧,与所述镂空区在所述衬底基板上的正投影靠近所述第一区的一侧之间存在第一间隙;

[0012] 所述第一连接走线在所述衬底基板上的正投影靠近所述第二区的一侧与所述镂空区在所述衬底基板上的正投影靠近所述第二区的一侧之间存在第二间隙。

[0013] 根据本发明提供的阵列基板,所述第一间隙的范围为 $4\mu\text{m}\sim 6\mu\text{m}$,所述第二间隙的范围为 $4\mu\text{m}\sim 6\mu\text{m}$ 。

[0014] 根据本发明提供的阵列基板,所述第一区在所述衬底基板上的正投影靠近所述第二区的一侧,与所述镂空区在所述衬底基板上的正投影靠近所述第一区的一侧重合;

[0015] 所述第二区在所述衬底基板上的正投影靠近所述第一区的一侧,与所述镂空区在所述衬底基板上的正投影靠近所述第二区的一侧重合。

[0016] 根据本发明提供的阵列基板,所述栅极绝缘层填充于所述镂空区。

[0017] 本发明提供一种阵列基板的制备方法,包括以下步骤:

[0018] 提供衬底基板;

[0019] 在所述衬底基板上形成第一金属层;

[0020] 蚀刻所述第一金属层形成镂空区;

[0021] 在所述第一金属层上形成栅极绝缘层;

[0022] 在所述栅极绝缘层上形成半导体层,所述半导体层包括第一区和第二区,所述镂空区至少部分对应所述第一区和所述第二区之间的区域;以及

[0023] 在所述半导体层上形成第二金属层;

[0024] 其中,所述第一金属层、所述栅极绝缘层、所述半导体层和所述第二金属层共同构成至少一个开关单元,每一所述开关单元包括多个相互并联的TFT,每一所述开关单元包括至少呈两行排列的第一TFT组和第二TFT组。

[0025] 根据本发明提供的阵列基板的制备方法,所述蚀刻所述第一金属层形成镂空区,包括以下步骤:

[0026] 在所述第一金属层上形成光阻层;

[0027] 对所述光阻层进行曝光、显影处理;以及

[0028] 对所述第一金属层进行蚀刻处理,形成所述镂空区。

[0029] 本发明提供一种阵列基板的短路修补方法,包括以下步骤:

[0030] 提供一种上述阵列基板;

[0031] 采用阵列测试机台对所述阵列基板进行检测,找出所述阵列基板中发生短路的瑕疵点以及所述瑕疵点所在的故障TFT,并记录所述瑕疵点的位置坐标;

[0032] 镭射修补机台根据所述瑕疵点的位置坐标,找到相应的所述瑕疵点以及所述故障TFT;以及

[0033] 通过激光镭射位于所述瑕疵点两侧的第一切断点和第二切断点,以使所述故障TFT断开,所述第一切断点和所述第二切断点位于所述第二金属层,所述第二切断点在衬底基板的正投影落入镂空区在所述衬底基板的正投影内。

[0034] 根据本发明提供的阵列基板的短路修补方法,所述第一切断点在所述衬底基板的正投影与第一金属层在所述衬底基板的正投影不重合。

[0035] 本发明的有益效果为:本发明提供的阵列基板及其制备方法、短路修补方法,通过

第一金属层设有镂空区,半导体层包括与第一TFT组对应的第一区以及与第二TFT组对应的第二区,镂空区至少与部分第一区和第二区之间的区域对应设置,当所述第一金属层与所述第二金属层之间发生短路时,由于镂空区处不存在第一金属层,激光可以从第一金属层下方透过所述镂空区断开位于短路瑕疵点两侧的部分所述第二金属层,从而对第一金属层和第二金属层之间发生短路的瑕疵点进行修补,整体开关单元可以继续工作,从而降低良率损失。

附图说明

[0036] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0037] 图1为本发明实施例提供的第一种阵列基板的俯视结构示意图;

[0038] 图2为本发明实施例提供的第一种阵列基板的截面结构示意图;

[0039] 图3为本发明实施例提供的第二种阵列基板的俯视结构示意图;

[0040] 图4为本发明实施例提供的第二种阵列基板的截面结构示意图;

[0041] 图5为本发明实施例提供的一种阵列基板的制备方法的流程图;

[0042] 图5A~图5G为本发明实施例提供的一种阵列基板的制备方法的流程示意图;

[0043] 图6为本发明实施例提供的一种阵列基板的短路修补方法的流程图;

[0044] 图7为本发明实施例提供的第一种阵列基板的短路修补方法的示意图;

[0045] 图8为本发明实施例提供的第二种阵列基板的短路修补方法的示意图。

具体实施方式

[0046] 以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是用以相同标号表示。

[0047] 本发明针对现有技术的阵列基板及其制备方法、短路修补方法,在现有技术中,当上下两层金属层之间发生短路时,短路处无法修补,从而导致良率较低,甚至导致整个开关单元报废,本发明能够解决该缺陷。

[0048] 请同时参阅图1和图2,图1为本发明提供的阵列基板,包括衬底基板101以及设置于所述衬底基板101上的至少一个开关单元10,每一所述开关单元10包括多个相互并联的TFT 11,每一所述开关单元10包括至少呈两行排列的第一TFT组12和第二TFT组13。

[0049] 所述衬底基板101上依次设置有第一金属层102、栅极绝缘层103、半导体层104和第二金属层105,每一所述TFT 11至少由所述第一金属层102、所述栅极绝缘层103、所述半导体层104和所述第二金属层105构成。所述第一金属层102上设置有镂空区1021,所述半导体层104包括与所述第一TFT组12对应的第一区1041以及与所述第二TFT组13对应的第二区1042,所述第一区1041和所述第二区1042之间的区域在所述衬底基板101上的正投影完全覆盖所述镂空区1021在所述衬底基板101上的正投影。

[0050] 需要说明的是,当所述第一金属层102和所述第二金属层105之间的膜层存在瑕疵点,例如存在导电颗粒异物 (particle) 或者孔洞 (由于所述第二金属层105的金属材料流到孔洞中),导致所述第一金属层102和所述第二金属层105短路,以瑕疵点存在导电颗粒异物为例进行阐述说明,例如,导电颗粒异物同时存在于所述半导体层104的所述第一区1041和所述栅极绝缘层103时,导致其中一个TFT 11发生故障,由于所述半导体层104在所述第一区1041整面设置,其中一个TFT 11发生故障则会导致第一TFT组12中的所有TFT 11无法工作,从而造成整个开关单元10报废。此外,由于仅能对故障TFT 11的一端断开,导致无法实现修补。

[0051] 可以理解的是,在本发明实施例中,所述镂空区1021处不存在第一金属层102,发生故障的所述TFT 11的两端均可以断开,位于所述瑕疵点两侧表面上的部分所述第二金属层105可以断开,从而可实现对第一金属层102和第二金属层105之间发生短路的瑕疵点进行修补,整体开关单元10可以继续工作,从而降低良率损失。

[0052] 在本发明实施例中,所述第一TFT组12包括多个第一TFT,所述第二TFT组13包括多个第二TFT,多个所述第一TFT和多个所述第二TFT并联连接,每一所述第一TFT和每一所述第二TFT相对设置,所述第一TFT的数量和所述第二TFT的数量相等。

[0053] 所述第一金属层102至少包括所述TFT 11的栅极110,所述第二金属层105至少包括第一连接走线1051、第二连接走线1052、所述TFT 11的源极111和所述TFT 11的漏极112。所述第一TFT组12中的多个所述第一TFT的源极111通过所述第一连接走线1051相连,所述第二TFT组13中的多个所述第二TFT的漏极112通过所述第二连接走线1052相连,从而使得所述开关单元10中的多个TFT 11实现并联连接。

[0054] 所述开关单元10应用于GOA电路时,所述开关单元10位于显示面板的GOA区,所述开关单元10的两连接端分别与GOA单元和扫描线连接,扫描线与显示面板的显示区的子像素连接,用于控制每个子像素的开启和关闭,所述开关单元10的控制端连接驱动集成电路。具体地,所述第一TFT的栅极110和所述第二TFT的栅极110分别连接驱动集成电路,用于获取局部显示信号和时钟信号,根据时钟信号控制GOA单元开启每条扫描线的时间,根据局部显示信号确定每条扫描线对应的控制电压,并在该扫描线的开启时间向该扫描线对应的所述开关单元10输出该扫描线对应的控制电压,控制该扫描线的开启或关闭。所述第一连接走线1051连接对应的GOA单元,所述第二连接走线1052连接对应的扫描线。由于此为现有技术,故在此不再赘述。

[0055] 所述栅极绝缘层103填充于所述镂空区1021,使得所述第一金属层102平坦化。

[0056] 进一步地,所述镂空区1021可以完全正对所述第一区1041和所述第二区1042之间的区域,也可以部分对应所述第一区1041和所述第二区1042之间的区域,只需保证所述镂空区1021的宽度满足断线修补所需空间即可,下面将进行具体阐述说明。

[0057] 一种实施方式中,请继续参照图1和图2,所述镂空区1021完全正对所述第一区1041和所述第二区1042之间的区域,具体地,所述第一区1041在所述衬底基板101上的正投影靠近所述第二区1042的一侧与所述镂空区1021在所述衬底基板101上的正投影靠近所述第一区1041的一侧重合;所述第二区1042在所述衬底基板101上的正投影靠近所述第一区1041的一侧与所述镂空区1021在所述衬底基板101上的正投影靠近所述第二区1042的一侧重合。采用此种结构,对于与所述第一区1041和所述第二区1042之间的区域对应设置的所

述栅极绝缘层103,由于此区域不存在所述第一金属层102,即使在此区域中的任意位置存在瑕疵点,也不会造成所述第一金属层102和所述第二金属层105之间发生短路,降低了发生故障的概率,提高了良率。

[0058] 另一种实施方式中,请同时参阅图3和图4,图3、图4与图1、图2的不同之处在于,所述镂空区1021部分对应所述第一区1041和所述第二区1042之间的区域。具体地,所述第一连接走线1051在所述衬底基板101上的正投影靠近所述第一区1041的一侧,与所述镂空区1021在所述衬底基板101上的正投影靠近所述第一区1041的一侧之间存在第一间隙d1;所述第一连接走线1051在所述衬底基板101上的正投影靠近所述第二区1042的一侧,与所述镂空区1021在所述衬底基板101上的正投影靠近所述第二区1042的一侧之间存在第二间隙d2。采用此种结构,相比上述实施方式,所述镂空区1021在所述衬底基板101的正投影面积减小,从而能够降低所述镂空区1021对电流的影响。

[0059] 具体地,所述第一间隙d1的范围为4 μm ~6 μm ,所述第二间隙d2的范围为4 μm ~6 μm 。

[0060] 请参阅图5,本发明还提供一种阵列基板的制备方法,所述阵列基板包括至少一个开关单元10,每一所述开关单元10包括多个相互并联的TFT 11,每一所述开关单元10包括至少呈两行排列的第一TFT组12和第二TFT组13;所述方法包括以下步骤:

[0061] S10:提供衬底基板101。

[0062] 具体地,请参阅图5A,所述衬底基板101可以为玻璃基板,也可以为其他材料的基板,例如柔性基板、塑料基板等。

[0063] S20:在所述衬底基板101上形成第一金属层102。

[0064] 具体地,请参阅图5B,所述第一金属层102覆盖所述衬底基板101,所述第一金属层102可以通过沉积、涂布或溅射的方式制备而成,所述第一金属层102的材料可以包括选自铜、钨、铬和铝中的一种或多种。在本实施例中,所述第一金属层102至少包括所述TFT 11的栅极110。

[0065] S30:蚀刻所述第一金属层102上形成镂空区1021。

[0066] 具体地,步骤S30包括以下步骤:

[0067] S301:在所述第一金属层102上形成光阻层106;

[0068] S302:对所述光阻层106进行曝光、显影处理;以及

[0069] S303:对所述第一金属层102进行蚀刻处理,形成所述镂空区1021。

[0070] 具体地,请参阅图5C和图5D,所述光阻层106可以为正性光阻层,也可以为负性光阻层。通过在所述光阻层106上方设置掩模板(mask) 107,对所述光阻层106进行曝光,其后进行显影,从而移除部分所述光阻层106以实现所述光阻层106的图案化,方便后续对所述第一金属层102进行刻蚀处理实现所述第一金属层102的图案化,从而形成所述镂空区1021。所述掩模板107可以为半色调掩板。

[0071] S40:在所述第一金属层102上形成栅极绝缘层。

[0072] 具体地,请参阅图5E,所述栅极绝缘层103可以通过沉积、涂布或溅射的方式制备而成,所述栅极绝缘层103覆盖所述第一金属层102以及所述衬底基板101,所述栅极绝缘层103填充于所述镂空区1021。所述栅极绝缘层103的材料可以包括氧化硅、氮化硅、氮氧化硅或氧化铝的一种或多种。

[0073] S50:在所述栅极绝缘层103上形成半导体层104,所述半导体层104包括第一区

1041和第二区1042,所述第一区1041和所述第二区1042之间的区域在所述衬底基板101上的正投影完全覆盖所述镂空区1021在所述衬底基板101上的正投影。

[0074] 具体地,请参阅图5F,首先,可以通过沉积、涂布或溅射的方式在所述栅极绝缘层103上形成一层非晶硅层或氧化物层,接着,通过一道黄光制程对所述非晶硅层或氧化物层进行图案化处理,形成所述半导体层104。

[0075] S60:在所述半导体层104上形成第二金属层105。

[0076] 具体地,请参阅图5G,可以通过沉积、涂布或溅射的方式在所述栅极绝缘层103上形成一层所述第二金属层105,所述第二金属层105的材料可以包括选自铜、钨、铬和铝中的一种或多种,所述第一金属层102和所述第二金属层105的材料可以相同,也可以不同。对所述第二金属层105进行图案化处理以形成所述TFT 11的源极111、所述TFT 11的漏极112、第一连接走线1051和第二连接走线1052。

[0077] 其中,所述第一金属层102、所述栅极绝缘层103、所述半导体层104和所述第二金属层105共同构成至少一个开关单元10,每一所述开关单元10包括多个相互并联的TFT 11,每一所述开关单元10包括至少呈两行排列的第一TFT组12和第二TFT组13。所述第一区1041与所述第一TFT组12对应设置,所述第二区1042与所述第二TFT组13对应设置。所述第一TFT组12中的多个所述TFT 11的源极111通过所述第一连接走线1051相连,所述第二TFT组13中的多个所述TFT 11的漏极通过所述第二连接走线1052相连,从而使得所述开关单元10中的多个TFT 11实现并联连接。

[0078] 请参阅图6,本发明实施例还提供一种阵列基板的短路修补方法,包括以下步骤:

[0079] S100:提供上述阵列基板;

[0080] S200:采用阵列测试机台对所述阵列基板进行检测,找出所述阵列基板中发生短路的瑕疵点以及所述瑕疵点对应的故障TFT,并记录所述瑕疵点的位置坐标;

[0081] S300:镭射修补机台根据所述瑕疵点的位置坐标,找到相应的所述瑕疵点以及所述故障TFT;以及

[0082] S400:通过激光镭射位于所述瑕疵点两侧的第一切断点Q1和第二切断点Q2,以使所述故障TFT断开,所述第一切断点Q1和所述第二切断点Q2位于所述第二金属层105,所述第二切断点Q2在衬底基板101的正投影落入镂空区1021在所述衬底基板101的正投影内。

[0083] 具体地,瑕疵点的位置坐标可以记录于修复系统中,便于镭射修补机台从修复系统中获取相应瑕疵点的位置坐标。

[0084] 需要说明的是,瑕疵点在所述开关单元10中产生的位置是随机的,但不外乎两种情况,所述瑕疵切断点于所述半导体层104和所述栅极绝缘层103,和/或所述瑕疵切断点于所述栅极绝缘层103。对于不同位置的瑕疵点的具体修补过程详述如下:

[0085] 请参阅图7,所述瑕疵点位于所述半导体层104和所述栅极绝缘层103,导致对应的一个TFT 11发生故障,此种情况下,镭射修补机台通过激光镭射去除位于故障TFT 11两侧的所述第二金属层105,以使故障TFT 11与其它正常TFT11断开连接,从而实现修补。具体地,激光镭射位置包括位于所述瑕疵点两侧的第一切断点Q1和第二切断点Q2,所述第一切断点Q1和所述第二切断点Q2位于所述第二金属层105,所述第二切断点Q2在衬底基板101的正投影落入镂空区1021在所述衬底基板101的正投影内。

[0086] 具体地,所述第一切断点Q1在所述衬底基板101的正投影与第一金属层102在所述

衬底基板101的正投影不重合。可以选择将所述第一切断点Q1位于故障TFT 11的漏极112, 所述第二切断点Q2位于故障TFT 11的源极111, 其中, 所述第二切断点Q2在所述衬底基板101的正投影落入所述镂空区1021在所述衬底基板101的正投影内。

[0087] 请参阅图8, 所述瑕疵切断点于所述栅极绝缘层103, 例如, 所述瑕疵点导致第一连接走线1051和所述第一金属层102之间发生短路, 此种情况下, 镭射修补机台通过激光镭射去除位于瑕疵点两侧的所述第一连接走线1051, 以使部分第一连接走线1051与部分其它连接TFT 11的源极111的第一连接走线1051断开连接, 从而实现修补。具体地, 激光镭射位置包括第一切断点Q1和第二切断点Q2, 所述第一切断点Q1和所述第二切断点Q2均位于所述第一连接走线1051上。可以选择将所述第一切断点Q1位于瑕疵点远离第一金属层102的一侧, 所述第二切断点Q2位于瑕疵点靠近第一金属层102的一侧, 其中, 所述第二切断点Q2在所述衬底基板101的正投影落入所述镂空区1021在所述衬底基板101的正投影内。

[0088] 有益效果为: 本发明实施例提供的阵列基板及其制备方法、短路修补方法, 通过第一金属层设有镂空区, 半导体层包括与第一TFT组对应的第一区以及与第二TFT组对应的第二区, 镂空区至少与部分第一区和第二区之间的区域对应设置, 当所述第一金属层与所述第二金属层之间发生短路时, 由于镂空区处不存在第一金属层, 激光可以从第一金属层下方透过所述镂空区断开位于短路瑕疵点两侧的部分所述第二金属层, 从而对第一金属层和第二金属层之间发生短路的瑕疵点进行修补, 整体开关单元可以继续工作, 从而降低良率损失。

[0089] 综上所述, 虽然本发明已以优选实施例揭露如上, 但上述优选实施例并非用以限制本发明, 本领域的普通技术人员, 在不脱离本发明的精神和范围内, 均可作各种更动与润饰, 因此本发明的保护范围以权利要求界定的范围为准。

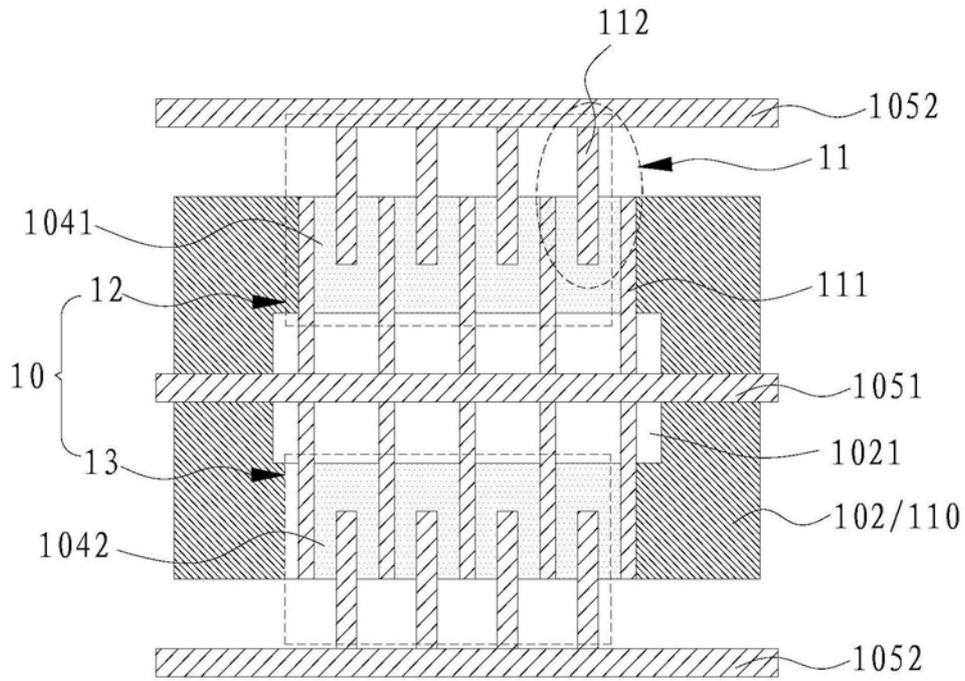


图1

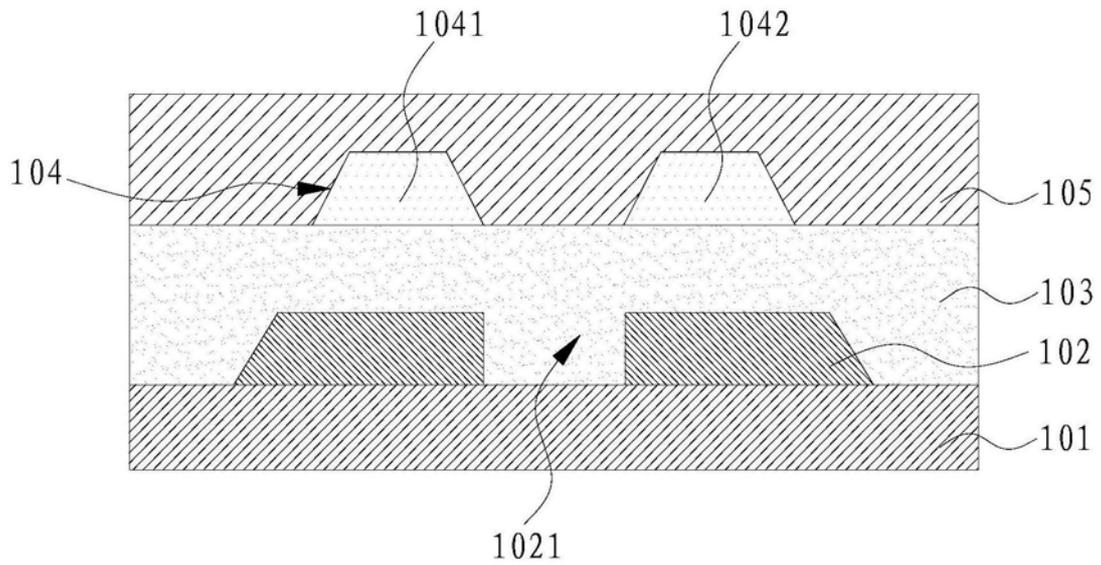


图2

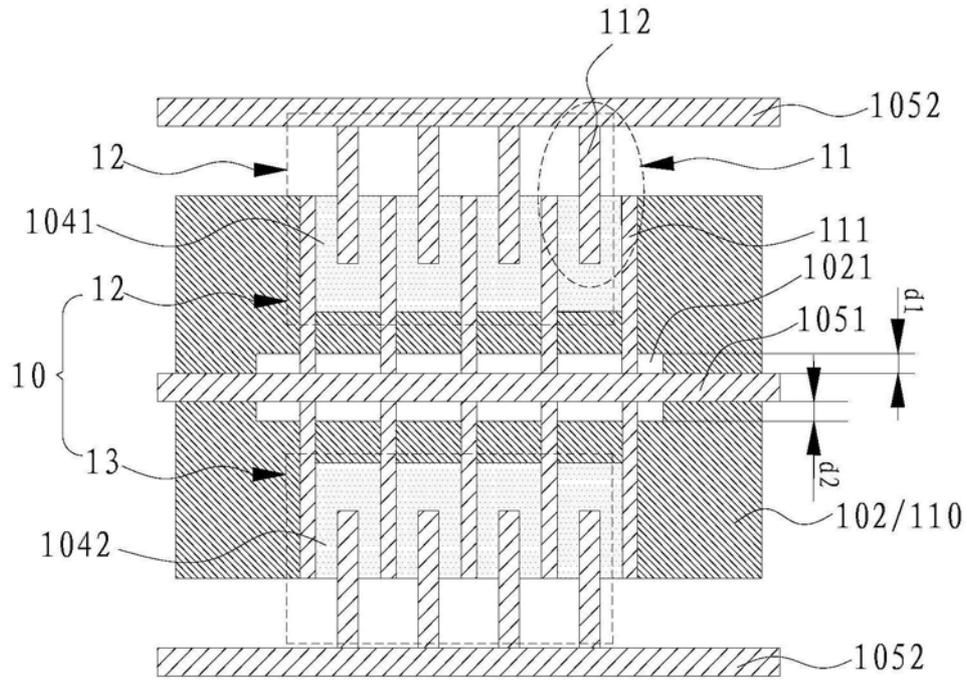


图3

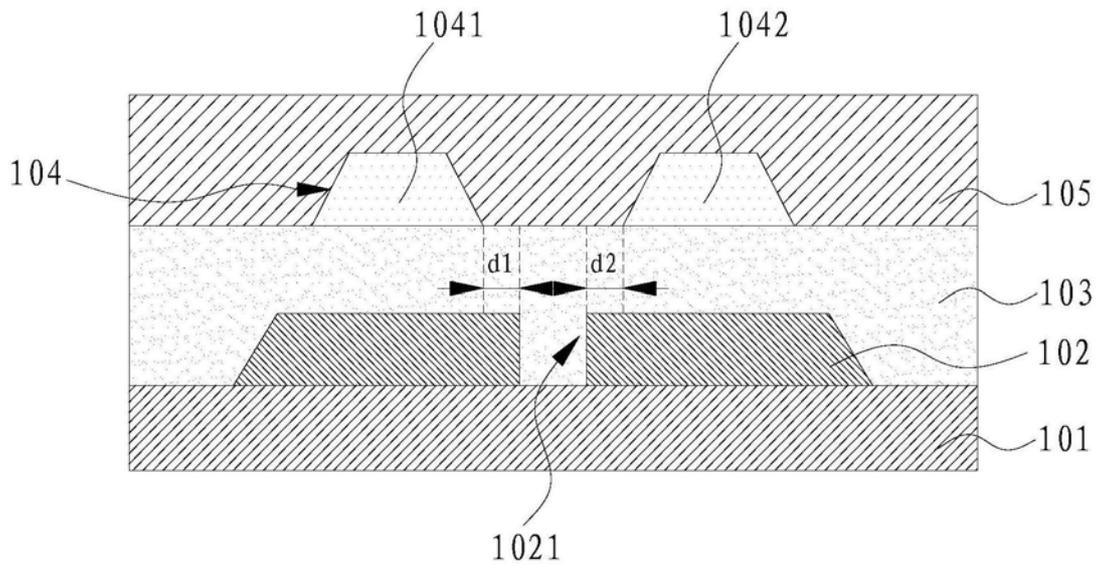


图4

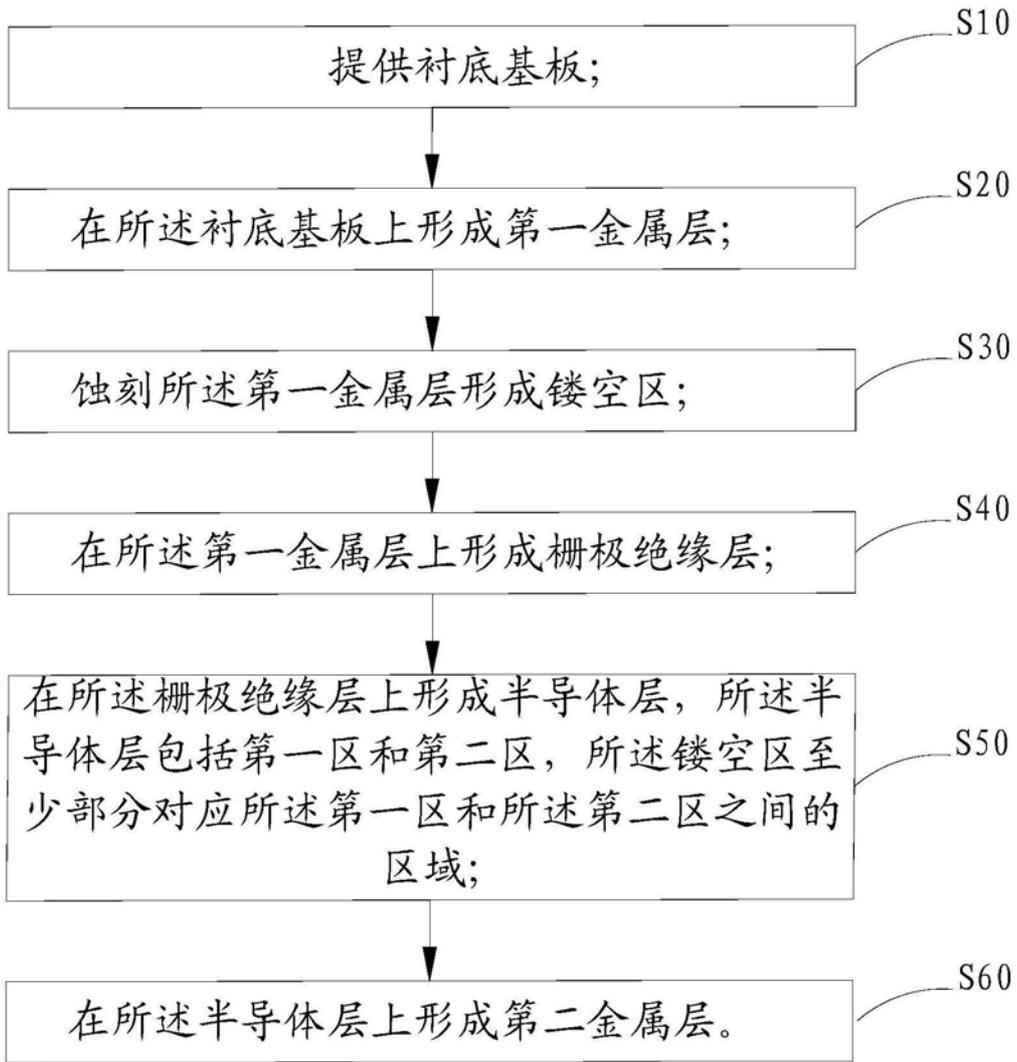


图5



图5A

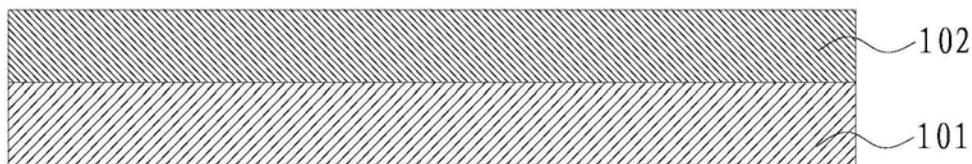


图5B

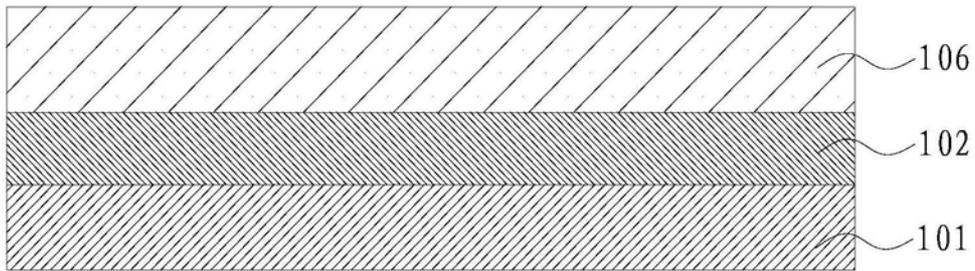


图5C

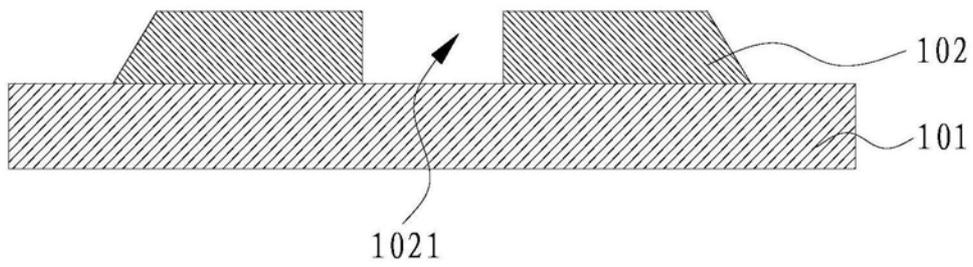


图5D

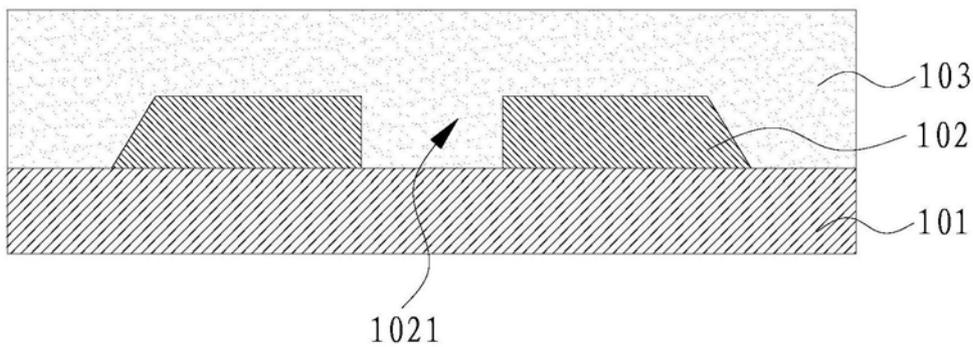


图5E

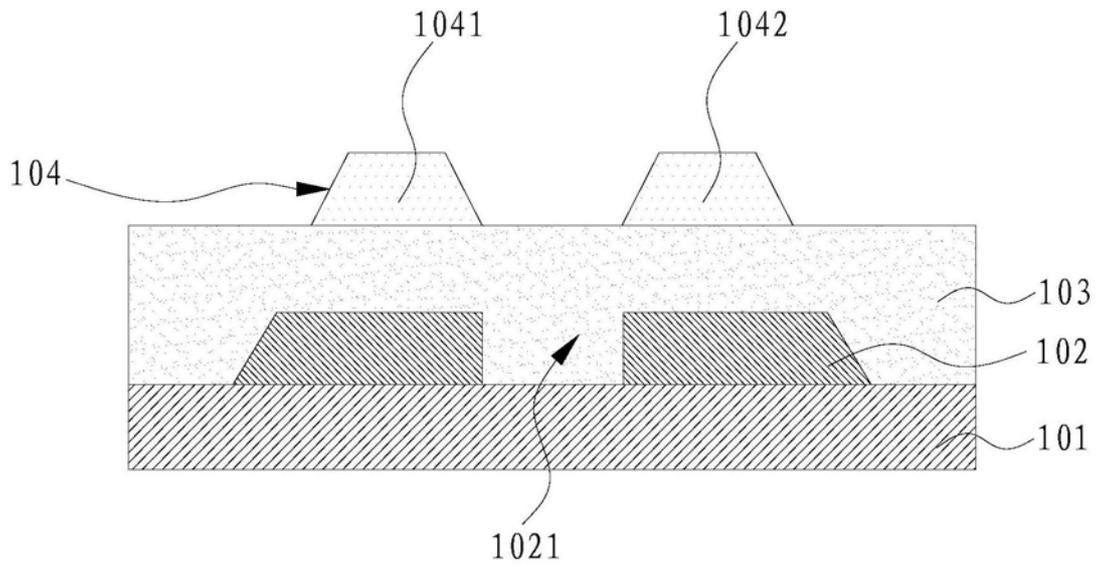


图5F

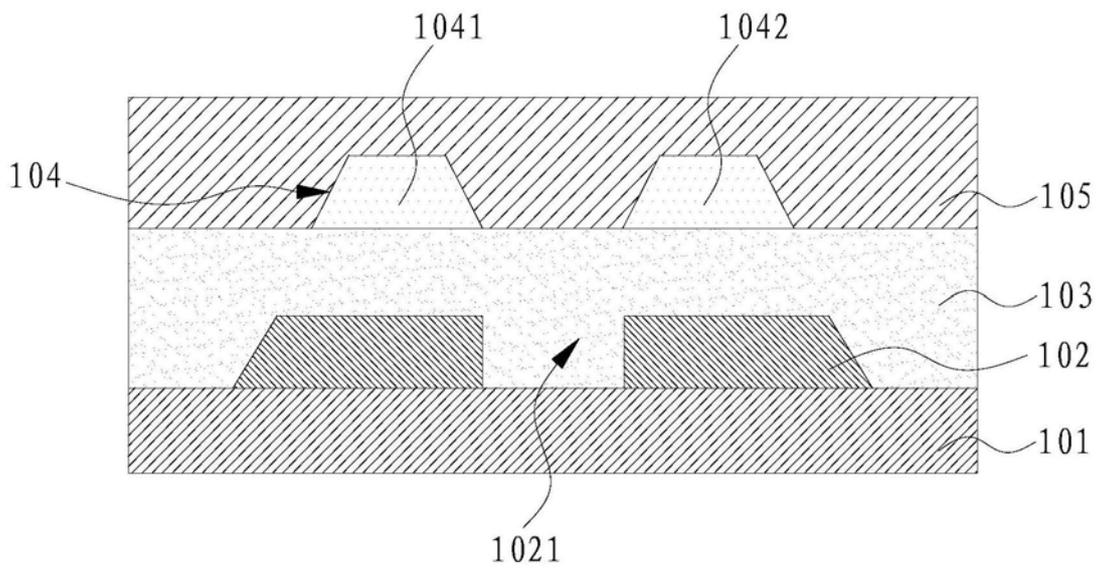


图5G

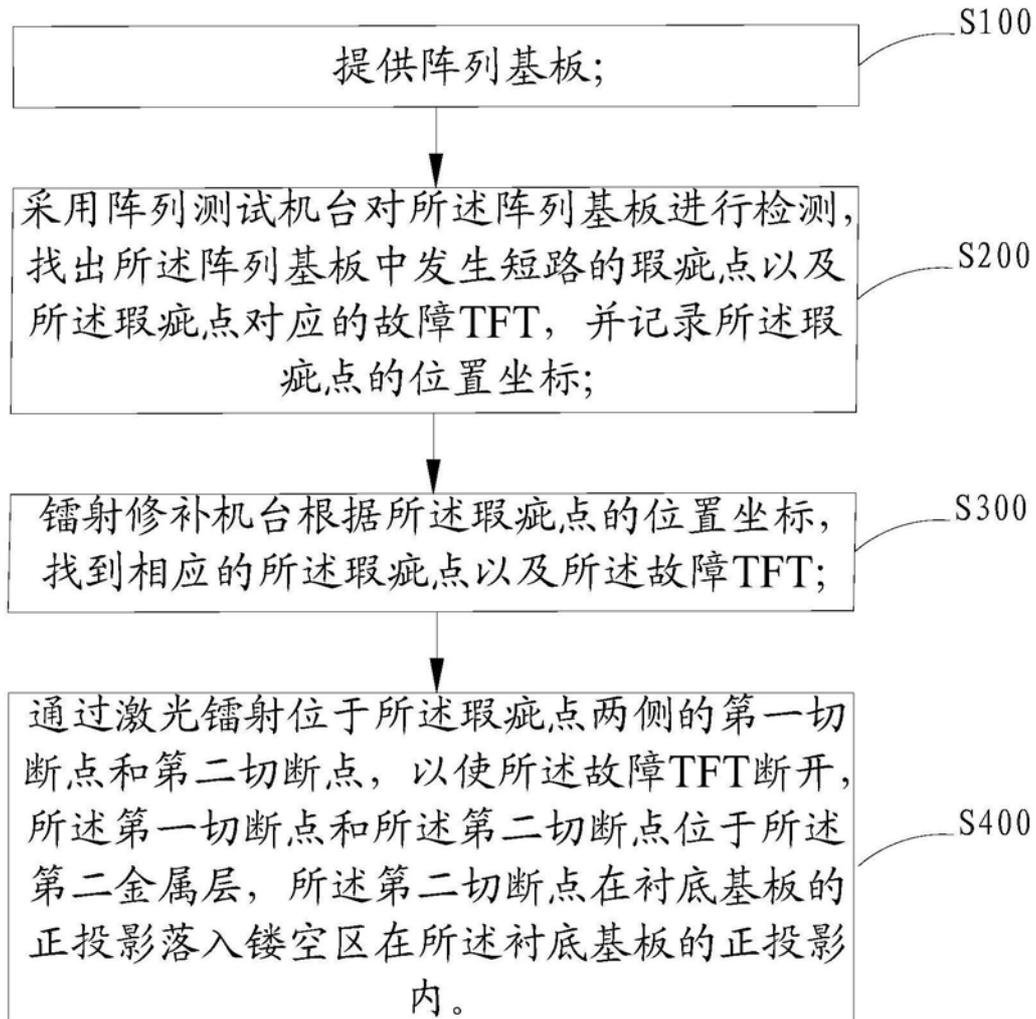


图6

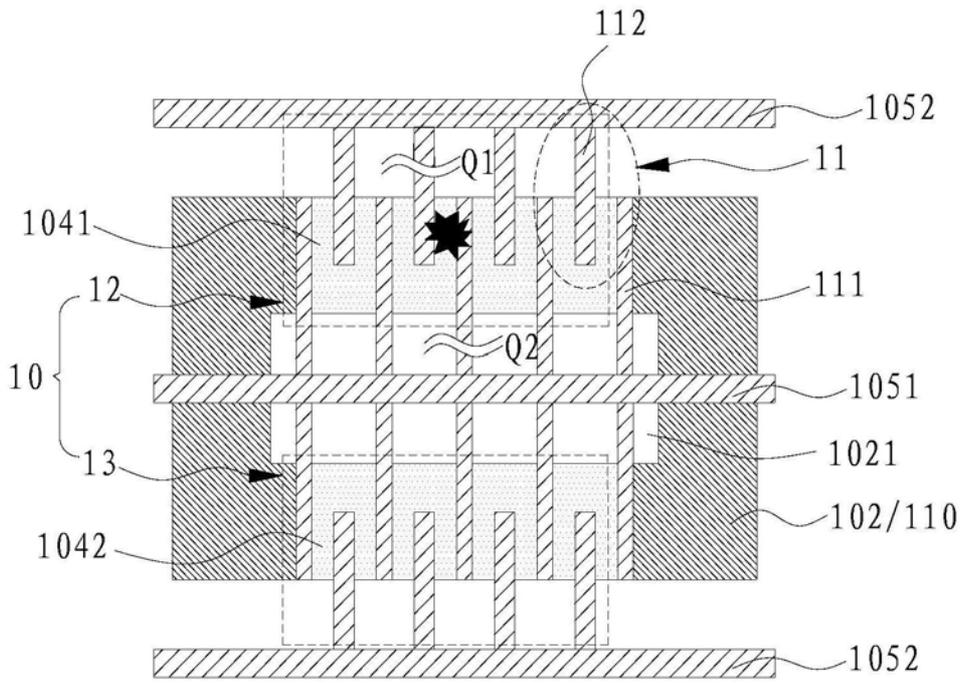


图7

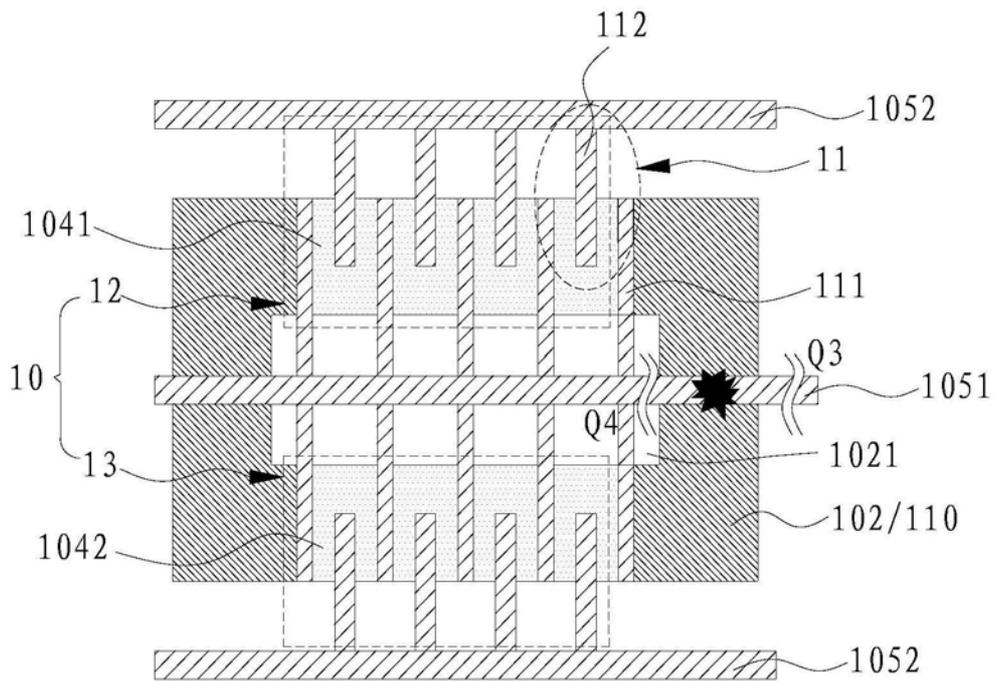


图8