(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 115172324 A
(43)申请公布日 2022.10.11

(21)申请号 202110356149.3

(22)申请日 2021.04.01

(71)申请人 长鑫存储技术有限公司
地址 230601 安徽省合肥市经济技术开发区空港工业园兴业大道388号

(72)发明人 王路广

(74)专利代理机构 华进联合专利商标代理有限公司 44224
专利代理师 郭凤杰

(51)Int.Cl.
H01L 23/538(2006.01)
H01L 23/552(2006.01)
H01L 21/768(2006.01)

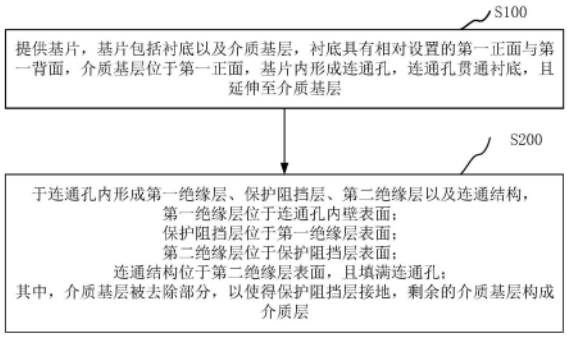
权利要求书3页 说明书12页 附图16页

(54)发明名称

半导体结构及其形成方法、堆叠结构

(57)摘要

本发明涉及一种半导体结构及其形成方法。其中，半导体结构包括：基片，包括衬底以及介质层，衬底具有相对设置的第一正面与第一背面，介质层位于第一正面；连通孔，贯通衬底，且延伸至介质层；第一绝缘层，位于连通孔内壁表面；保护阻挡层，位于第一绝缘层表面，且接地；第二绝缘层，位于保护阻挡层表面；连通结构，位于第二绝缘层表面，且填满连通孔。本申请可以有效避免各个连通结构之间以及连通结构与周围半导体器件之间信号耦合。



CN 115172324 A

1.一种半导体结构,其特征在于,包括:

基片,包括衬底以及介质层,所述衬底具有相对设置的第一正面与第一背面,所述介质层位于所述第一正面;

连通孔,贯通所述衬底,且延伸至所述介质层;

第一绝缘层,位于所述连通孔内壁表面;

保护阻挡层,位于所述第一绝缘层表面,且接地;

第二绝缘层,位于所述保护阻挡层表面;

连通结构,位于所述第二绝缘层表面,且填满所述连通孔。

2.根据权利要求1所述的半导体结构,其特征在于,所述介质层内设有金属层,所述保护阻挡层通过所述金属层接地。

3.根据权利要求2所述的半导体结构,其特征在于,所述介质层内还设有连接线,所述连接线连接所述保护阻挡层与所述金属层,所述金属层、连接线及保护阻挡层共同构成电磁屏蔽环。

4.根据权利要求3所述的半导体结构,其特征在于,所述介质层内还设有绝缘结构,所述绝缘结构将所述连接线以及所述保护阻挡层绝缘封闭。

5.根据权利要求4所述的半导体结构,其特征在于,所述绝缘结构包括第一绝缘部以及第二绝缘部,所述第一绝缘部位于所述连接线与所述第二绝缘部之间,所述第二绝缘部将所述连接线以及所述保护阻挡层绝缘封闭。

6.根据权利要求1-5任一项所述的半导体结构,其特征在于,所述第二绝缘层包括间隔设置的第一子绝缘层与第二子绝缘层,所述保护阻挡层、所述第一子绝缘层、所述连通结构以及所述第二子绝缘层围设形成空气间隙。

7.根据权利要求6所述的半导体结构,其特征在于,所述空气间隙贯穿所述衬底与所述介质层的交界面。

8.根据权利要求7所述的半导体结构,其特征在于,所述空气间隙的与所述介质层相对的部分的宽度小于与所述衬底相对的部分的宽度。

9.根据权利要求6所述的半导体结构,其特征在于,所述连通结构包括阻挡层与导电结构,所述阻挡层包括相互连接的第一子阻挡层与第二子阻挡层,所述导电结构包括第一导电层与第二导电层,所述第一子阻挡层位于所述第一子绝缘层表面,所述第一导电层位于所述第一子阻挡层表面,所述第二子阻挡层位于所述第二子绝缘层表面,所述第二导电层位于所述第二子阻挡层表面,且填满所述连通孔,

所述第二导电层与所述第一导电层之间由所述第二子阻挡层间隔,或者,所述第二导电层与连接所述第一导电层。

10.根据权利要求9所述的半导体结构,其特征在于,所述第二子阻挡层的厚度大于所述第一子阻挡层的厚度。

11.一种半导体结构的形成方法,其特征在于,包括:

提供基片,所述基片包括衬底以及介质基层,所述衬底具有相对设置的第一正面与第一背面,所述介质基层位于所述第一正面,所述基片内形成连通孔,所述连通孔贯通所述衬底,且延伸至所述介质基层;

于所述连通孔内形成第一绝缘层、保护阻挡层、第二绝缘层以及连通结构,

所述第一绝缘层位于所述连通孔内壁表面；

所述保护阻挡层位于所述第一绝缘层表面；

所述第二绝缘层位于所述保护阻挡层表面；

所述连通结构位于所述第二绝缘层表面，且填满所述连通孔；

其中，所述介质基层被去除部分，以使得所述保护阻挡层接地，剩余的介质基层构成介质层。

12.根据权利要求11所述的半导体结构的形成方法，其特征在于，所述连通孔自所述第一背面刻蚀形成。

13.根据权利要求11所述的半导体结构的形成方法，其特征在于，所述介质基层设有金属层，所述保护阻挡层通过所述金属层接地。

14.根据权利要求13所述的半导体结构的形成方法，其特征在于，所述介质基层具有第二正面，所述第二正面远离所述第一正面；

所述于所述连通孔内形成第一绝缘层、保护阻挡层、第二绝缘层以及连通结构，包括：

于所述连通孔内壁表面形成第一绝缘基层；

于所述第一绝缘基层表面形成保护阻挡基层；

于所述保护阻挡基层表面形成第二绝缘层；

于所述第二绝缘层表面形成连通结构；

自所述介质基层的第二正面刻蚀所述介质基层以及所述第一绝缘基层以形成沟槽，所述沟槽暴露所述保护阻挡基层以及所述金属层，剩余所述介质基层构成介质层，剩余的所述第一绝缘基层构成第一绝缘层；

于所述沟槽内形成连接基线；

去除部分连接基线以及部分所述保护阻挡基层，剩余的所述连接基线构成连接线，剩余的所述保护阻挡基层构成保护阻挡层，所述连接线连接所述保护阻挡层与所述金属层。

15.根据权利要求14所述的半导体结构的形成方法，其特征在于，所述去除部分连接基线以及部分所述保护阻挡基层，包括：

于所述连接基线表面形成第一绝缘初始结构，所述第一绝缘初始结构填满所述沟槽；

去除部分第一绝缘初始结构，以暴露部分所述连接基线，剩余的第一绝缘初始结构构成第一绝缘部，所述第一绝缘部与所述第二正面的距离大于所述连通结构与所述第二正面的距离；

去除所述第一绝缘部与所述第二正面之间的所述连接基线以及所述保护阻挡基层，剩余的所述连接基线构成连接线，剩余的所述保护阻挡基层构成保护阻挡层；

于所述沟槽内形成第二绝缘部，所述第二绝缘部与所述第一绝缘部构成绝缘结构。

16.根据权利要求14所述的半导体结构的形成方法，其特征在于，所述第二绝缘层包括间隔设置的第一子绝缘层与第二子绝缘层，所述保护阻挡层、所述第一子绝缘层、所述连通结构以及所述第二子绝缘层围设形成空气间隙。

17.根据权利要求16所述的半导体结构的形成方法，其特征在于，所述空气间隙贯穿所述衬底与所述介质层的交界面。

18.根据权利要求16所述的半导体结构的形成方法，其特征在于，所述于所述保护阻挡基层表面形成第二绝缘层，包括：

于所述保护阻挡基层表面形成初级绝缘层，所述初级绝缘层包括侧壁部；

于所述初级绝缘层表面形成初级阻挡层；

于所述初级阻挡层表面形成初级导电层；

去除部分所述初级导电层以及部分所述初级阻挡层，以暴露部分所述侧壁部，剩余的所述初级导电层构成第一导电层，剩余的所述初级阻挡层构成所述第一子阻挡层；

去除部分所述侧壁部，剩余的所述初级绝缘层构成第一子绝缘层，所述第一子绝缘层与所述连通孔的开口的距离大于所述第一子阻挡层与所述连通孔的开口的距离；

于所述保护阻挡基层表面形成第二子绝缘层，所述第二子绝缘层与所述第一子绝缘层构成所述第二绝缘层；

所述于所述第二绝缘层表面形成连通结构，包括：

于所述第二子绝缘层表面、所述第一子阻挡层表面以及所述第一导电层表面形成第二子阻挡层，所述第二子阻挡层以及所述第一子阻挡层构成所述阻挡层；

于所述第二子阻挡层表面形成第二导电层，所述第二导电层与所述第一导电层构成所述导电结构，所述导电结构与所述阻挡层构成所述连通结构。

19.根据权利要求18所述的半导体结构的形成方法，其特征在于，所述第二子阻挡层的厚度大于所述第一子阻挡层的厚度。

20.一种堆叠结构，其特征在于，基于权利要求1-10任一项所述的半导体结构加工形成。

半导体结构及其形成方法、堆叠结构

技术领域

[0001] 本申请涉及集成电路技术领域，特别是涉及一种半导体结构及其形成方法、堆叠结构。

背景技术

[0002] 硅通孔(TSV)技术是三维集成电路中堆叠芯片实现互连的一种技术方案。由能够在三维方向有效地实现芯片堆叠，从而制造出结构更复杂、性能更强大、更具成本效率的电子器件，TSV技术成为了目前电子封装技术中最引人注目的一种技术。

[0003] 然而，由于TSV结构的传输信号的电磁场存在，TSV结构之间的噪声耦合相当严重。特别是在高密度TSV结构阵列中，受耦合电容和耦合电感的影响，已成为影响TSV结构电性能的主要因素。

发明内容

[0004] 基于此，有必要提供一种能够降低TSV结构之间的噪声信号耦合的半导体结构及其形成方法、堆叠结构。

[0005] 一种半导体结构，包括：

[0006] 基片，包括衬底以及介质层，所述衬底具有相对设置的第一正面与第一背面，所述介质层位于所述第一正面；

[0007] 连通孔，贯通所述衬底，且延伸至所述介质层；

[0008] 第一绝缘层，位于所述连通孔内壁表面；

[0009] 保护阻挡层，位于所述第一绝缘层表面，且接地；

[0010] 第二绝缘层，位于所述保护阻挡层表面；

[0011] 连通结构，位于所述第二绝缘层表面，且填满所述连通孔。

[0012] 在其中一个是实施例中，所述介质层内设有金属层，所述保护阻挡层通过所述金属层接地。

[0013] 在其中一个是实施例中，所述介质层内还设有连接线，所述连接线连接所述保护阻挡层与所述金属层，所述金属层、连接线及保护阻挡层共同构成电磁屏蔽环。

[0014] 在其中一个是实施例中，所述介质层内还设有绝缘结构，所述绝缘结构将所述连接线以及所述保护阻挡层绝缘封闭。

[0015] 在其中一个是实施例中，所述绝缘结构包括第一绝缘部以及第二绝缘部，所述第一绝缘部位于所述连接线与所述第二绝缘部之间，所述第二绝缘部将所述连接线以及所述保护阻挡层绝缘封闭。

[0016] 在其中一个是实施例中，所述第二绝缘层包括间隔设置的第一子绝缘层与第二子绝缘层，所述保护阻挡层、所述第一子绝缘层、所述连通结构以及所述第二子绝缘层围设形成空气间隙。

[0017] 在其中一个是实施例中，所述空气间隙贯穿所述衬底与所述介质层的交界面。

[0018] 在其中一个是实施例中，所述空气间隙的与所述介质层相对的部分的宽度小于与所述衬底相对的部分的宽度。

[0019] 在其中一个是实施例中，所述连通结构包括阻挡层与导电结构，所述阻挡层包括相互连接的第一子阻挡层与第二子阻挡层，所述导电结构包括第一导电层与第二导电层，所述第一子阻挡层位于所述第一子绝缘层表面，所述第一导电层位于所述第一子阻挡层表面，所述第二子阻挡层位于所述第二子绝缘层表面，所述第二导电层位于所述第二子阻挡层表面，且填满所述连通孔，

[0020] 所述第二导电层与所述第一导电层之间由所述第二子阻挡层间隔，或者，所述第二导电层与连接所述第一导电层。

[0021] 在其中一个是实施例中，所述第二子阻挡层的厚度大于所述第一子阻挡层的厚度。

[0022] 一种半导体结构的形成方法，包括：

[0023] 提供基片，所述基片包括衬底以及介质基层，所述衬底具有相对设置的第一正面与第一背面，所述介质基层位于所述第一正面，所述基片内形成连通孔，所述连通孔贯通所述衬底，且延伸至所述介质基层；

[0024] 于所述连通孔内形成第一绝缘层、保护阻挡层、第二绝缘层以及连通结构，

[0025] 所述第一绝缘层位于所述连通孔内壁表面；

[0026] 所述保护阻挡层位于所述第一绝缘层表面；

[0027] 所述第二绝缘层位于所述保护阻挡层表面；

[0028] 所述连通结构位于所述第二绝缘层表面，且填满所述连通孔；

[0029] 其中，所述介质基层被去除部分，以使得所述保护阻挡层接地，剩余的介质基层构成介质层。

[0030] 在其中一个是实施例中，所述连通孔自所述第一背面刻蚀形成。

[0031] 在其中一个是实施例中，所述介质基层设有金属层，所述保护阻挡层通过所述金属层接地。

[0032] 在其中一个是实施例中，所述介质基层具有第二正面，所述第二正面远离所述第一正面；

[0033] 所述于所述连通孔内形成第一绝缘层、保护阻挡层、第二绝缘层以及连通结构，包括：

[0034] 于所述连通孔内壁表面形成第一绝缘基层；

[0035] 于所述第一绝缘基层表面形成保护阻挡基层；

[0036] 于所述保护阻挡基层表面形成第二绝缘层；

[0037] 于所述第二绝缘层表面形成连通结构；

[0038] 自所述介质基层的第二正面刻蚀所述介质基层以及所述第一绝缘基层以形成沟槽，所述沟槽暴露所述保护阻挡基层以及所述金属层，剩余所述介质基层构成介质层，剩余的所述第一绝缘基层构成第一绝缘层；

[0039] 于所述沟槽内形成连接基线；

[0040] 去除部分连接基线以及部分所述保护阻挡基层，剩余的所述连接基线构成连接线，剩余的所述保护阻挡基层构成保护阻挡层，所述连接线连接所述保护阻挡层与所述金

属层。

[0041] 在其中一个是实施例中，所述去除部分连接基线以及部分所述保护阻挡基层，包括：

[0042] 于所述连接基线表面形成第一绝缘初始结构，所述第一绝缘初始结构填满所述沟槽；

[0043] 去除部分第一绝缘初始结构，以暴露部分所述连接基线，剩余的第一绝缘初始结构构成第一绝缘部，所述第一绝缘部与所述第二正面的距离大于所述连通结构与所述第二正面的距离；

[0044] 去除所述第一绝缘部与所述第二正面之间的所述连接基线以及所述保护阻挡基层，剩余的所述连接基线构成连接线，剩余的所述保护阻挡基层构成保护阻挡层；

[0045] 于所述沟槽内形成第二绝缘部，所述第二绝缘部与所述第一绝缘部构成绝缘结构。

[0046] 在其中一个是实施例中，所述第二绝缘层包括间隔设置的第一子绝缘层与第二子绝缘层，所述保护阻挡层、所述第一子绝缘层、所述连通结构以及所述第二子绝缘层围设形成空气间隙。

[0047] 在其中一个是实施例中，所述空气间隙贯穿所述衬底与所述介质层的交界面。

[0048] 在其中一个是实施例中，所述于所述保护阻挡基层表面形成第二绝缘层，包括：

[0049] 于所述保护阻挡基层表面形成初级绝缘层，所述初级绝缘层包括侧壁部；

[0050] 于所述初级绝缘层表面形成初级阻挡层；

[0051] 于所述初级阻挡层表面形成初级导电层；

[0052] 去除部分所述初级导电层以及部分所述初级阻挡层，以暴露部分所述侧壁部，剩余的所述初级导电层构成第一导电层，剩余的所述初级阻挡层构成所述第一子阻挡层；

[0053] 去除部分所述侧壁部，剩余的所述初级绝缘层构成第一子绝缘层，所述第一子绝缘层与所述连通孔的开口的距离大于所述第一子阻挡层与所述连通孔的开口的距离；

[0054] 于所述保护阻挡基层表面形成第二子绝缘层，所述第二子绝缘层与所述第一子绝缘层构成所述第二绝缘层；

[0055] 所述于所述第二绝缘层表面形成连通结构，包括：

[0056] 于所述第二子绝缘层表面、所述第一子阻挡层表面以及所述第一导电层表面形成第二子阻挡层，所述第二子阻挡层以及所述第一子阻挡层构成所述阻挡层；

[0057] 于所述第二子阻挡层表面形成第二导电层，所述第二导电层与所述第一导电层构成所述导电结构，所述导电结构与所述阻挡层构成所述连通结构。

[0058] 在其中一个是实施例中，所述第二子阻挡层的厚度大于所述第一子阻挡层的厚度。

[0059] 一种堆叠结构，基于上述任一项所述的半导体结构加工形成。

[0060] 上述半导体结构及其形成方法，一方面，位于连通孔内的保护阻挡层用于阻止连通结构内的金属等粒子在退火过程中变大，从而抑制热应力，另一方面位于连通孔内的保护阻挡层进行接地，从而使其在进行抑制应力的同时，还在连通结构外围形成电磁屏蔽环，从而有效避免各个连通结构之间以及连通结构与周围半导体器件之间信号耦合。

附图说明

[0061] 为了更清楚地说明本申请实施例或传统技术中的技术方案，下面将对实施例或传统技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0062] 图1为一实施例中提供的半导体结构的形成方法的流程图；

[0063] 图2为一实施例中提供的于所述连通孔内形成第一绝缘层、保护阻挡层、第二绝缘层以及连通结构的流程图；

[0064] 图3为一实施例中提供的去除部分连接基线以及部分所述保护阻挡基层的流程图；

[0065] 图4为一实施例中提供的于所述保护阻挡基层表面形成第二绝缘层的流程图；

[0066] 图5-图23为半导体结构制作过程中的结构示意图；

[0067] 图24-图27为不同实施例中的半导体结构示意图；

[0068] 图28、图29为不同实施例中的用于进行堆叠而经过加工后的半导体结构示意图。

具体实施方式

[0069] 为了便于理解本申请，下面将参照相关附图对本申请进行更全面的描述。附图中给出了本申请的实施例。但是，本申请可以以许多不同的形式来实现，并不限于本文所描述的实施例。相反地，提供这些实施例的目的是使本申请的公开内容更加透彻全面。

[0070] 除非另有定义，本文所使用的所有的技术和科学术语与属于本申请的技术领域的技术人员通常理解的含义相同。本文中在本申请的说明书中所使用的术语只是为了描述具体的实施例的目的，不是旨在于限制本申请。

[0071] 应当明白，当元件或层被称为“在...上”、“与...相邻”、“连接到”或“耦合到”其它元件或层时，其可以直接地在其它元件或层上、与之相邻、连接或耦合到其它元件或层，或者可以存在居间的元件或层。相反，当元件被称为“直接在...上”、“与...直接相邻”、“直接连接到”或“直接耦合到”其它元件或层时，则不存在居间的元件或层。应当明白，尽管可使用术语第一、第二、第三等描述各种元件、部件、区、层、掺杂类型和/或部分，这些元件、部件、区、层、掺杂类型和/或部分不应当被这些术语限制。这些术语仅仅用来区分一个元件、部件、区、层、掺杂类型或部分与另一个元件、部件、区、层、掺杂类型或部分。因此，在不脱离本发明教导之下，下面讨论的第一元件、部件、区、层、掺杂类型或部分可表示为第二元件、部件、区、层或部分。

[0072] 空间关系术语例如“在...下”、“在...下面”、“下面的”、“在...之下”、“在...之上”、“上面的”等，在这里可以用于描述图中所示的一个元件或特征与其它元件或特征的关系。应当明白，除了图中所示的取向以外，空间关系术语还包括使用和操作中的器件的不同取向。例如，如果附图中的器件翻转，描述为“在其它元件下面”或“在其之下”或“在其下”元件或特征将取向为在其它元件或特征“上”。因此，示例性术语“在...下面”和“在...下”可包括上和下两个取向。此外，器件也可以包括另外地取向(譬如，旋转90度或其它取向)，并且在此使用的空间描述语相应地被解释。

[0073] 在此使用时，单数形式的“一”、“一个”和“所述/该”也可以包括复数形式，除非上

下文清楚指出另外的方式。还应当理解的是，术语“包括/包含”或“具有”等指定所陈述的特征、整体、步骤、操作、组件、部分或它们的组合的存在，但是不排除存在或添加一个或更多个其他特征、整体、步骤、操作、组件、部分或它们的组合的可能性。同时，在本说明书中，术语“和/或”包括相关所列项目的任何及所有组合。

[0074] 这里参考作为本发明的理想实施例(和中间结构)的示意图的横截面图来描述发明的实施例，这样可以预期由于例如制造技术和/或容差导致的所示形状的变化。因此，本发明的实施例不应当局限于在此所示的区的特定形状，而是包括由于例如制造技术导致的形状偏差。

[0075] 在一个实施例中，请参阅图1，提供一种半导体结构的形成方法，包括：

[0076] 步骤S100，提供基片100，基片100包括衬底110以及介质基层121，衬底110具有相对设置的第一正面110a与第一背面110b，介质基层121位于第一正面110a，基片100内形成连通孔100a，连通孔100a贯通衬底110，且延伸至介质基层121，请参阅图5；

[0077] 步骤S200，于连通孔100a内壁表面形成第一绝缘层200、保护阻挡层300、第二绝缘层400以及连通结构500，保护阻挡层300接地，第一绝缘层200位于连通孔100a内壁表面；保护阻挡层300位于第一绝缘层200表面；第二绝缘层400位于保护阻挡层300表面；连通结构500位于第二绝缘层400表面，且填满连通孔100a；其中，介质基层121被去除部分，以使得保护阻挡层300接地，剩余的介质基层121构成介质层120，请参阅图24。

[0078] 在步骤S100中，衬底110可以包括但不限于为硅衬底。衬底110靠近介质基层121一侧可以形成有浅沟槽隔离结构600。浅沟槽隔离结构600将衬底110隔离成多个有源区。有源区用于形成各种半导体器件。

[0079] 介质基层121可以包括但不限于为氧化物层(如二氧化硅层等)。介质基层121内可以形成有电连接有源区的互连通孔结构以及金属层，从而将半导体器件的信号向外引出，或者为半导体器件提供外部信号。

[0080] 连通孔100a内用于形成连通结构500。当多个半导体结构形成的芯片堆叠时，各个芯片的相应连通孔100a对准，从而使得各个相应连通孔100a内的连通结构500电连接，从而在各个芯片之间实现互连。

[0081] 在步骤S200中，第一绝缘层200位于保护阻挡层300与连通孔100a内壁之间，进而实现保护阻挡层300与衬底110之间的电隔离。第一绝缘层200的材料可以为二氧化硅等。其与介质基层121的材料可以相同，也可以不同。

[0082] 第一绝缘层200的材料可以为二氧化硅等。

[0083] 保护阻挡层300的材料可以为钽(Ta)和/或氮化钽(TaN)等。并且，保护阻挡层300与地连接。

[0084] 第二绝缘层400位于连通结构500与保护阻挡层300之间，进而实现连通结构500与保护阻挡层300之间的电隔离。第二绝缘层400的材料可以为二氧化硅等。其与第一绝缘层200的材料可以相同，也可以不同。

[0085] 连通结构500为可以进行导电连通的结构，其可以包括多个膜层。当然，连通结构500也可以只包括一个膜层，本申请对此没有限制。

[0086] 连通结构500形成后，通常要进行退火处理，以使得连通结构500内的金属等粒子尺寸更加均匀，从而降低电阻率、提高抗电迁移能力。但是，退火之后，连通结构500内的金

属等粒子的晶粒尺寸明显变大，从而使其形成的结构表面就会变得粗糙，从而造成界面应力，进而增加漏电流的可能。

[0087] 而保护阻挡层300材料可以为钽(Ta)和/或氮化钽(TaN)等可以有效抑制连通结构500内的金属等粒子在退火过程中变大的膜层，从而可以有效降低界面应力。同时，保护阻挡层300还可以防止连通结构500内的金属等粒子扩散至衬底110以及介质层120。

[0088] 半导体结构通常包括多个连通结构500。由于连通结构500传输信号的电磁场存在，因此各个连通结构500之间容易受到噪声耦合影响。特别是在高密度连通结构500阵列中，更易受耦合电容和耦合电感的影响，从而影响连通结构500电性能。

[0089] 在本实施例中，一方面，位于连通孔100b内的保护阻挡层300用于阻止连通结构500内的金属等粒子在退火过程中变大，从而抑制热应力。另一方面，位于连通孔100b内的保护阻挡层300进行接地，从而使其在进行抑制应力的同时，还在连通结构500外围形成电磁屏蔽环，从而有效避免各个连通结构500之间以及连通结构500与周围半导体器件之间信号耦合。

[0090] 在一个实施例中，请参阅图5，连通孔100a自第一背面110b刻蚀形成。

[0091] 作为示例，可以通过干法刻蚀的方法，自第一背面110b刻蚀图5所示的基片100的形成基础片，从而形成连通孔100a。

[0092] 连通孔100的深度可以为20μm-150μm，其延伸至介质基层121内的深度可以为0.5μm-1μm。连通孔100的直径可以为3μm-50μm。连通孔100的深宽比(即深度与直径之比)可以为0.4-50。

[0093] 由于衬底110的第一背面110b距离有源区内形成的半导体器件以及连接半导体器件的线路结构距离较远，因此本实施例可以有效防止在形成连通孔100a时，对有源区内形成半导体器件以及相关电路结构造成损伤。

[0094] 在一个实施例中，请参阅图图18以及图25，介质基层121内设有金属层700。保护阻挡层300通过金属层700接地。

[0095] 具体地，金属层700作用为用于将半导体器件内的信号引出或者引入外部信号。

[0096] 本申请保护阻挡层300通过金属层700接地，从而可以简便有效地形成电磁屏蔽环。

[0097] 在一个实施例中，介质基层122具有第二正面120a。第二正面120a远离衬底110的第一正面110a，请参阅图19。

[0098] 请参阅图2，步骤S200包括：

[0099] 步骤S210，于连通孔100a内壁表面形成第一绝缘基层210，请参阅图6；

[0100] 步骤S220，于第一绝缘基层210表面形成保护阻挡基层310，请参阅图7；

[0101] 步骤S230，于保护阻挡基层310表面形成第二绝缘层400，请参阅图14；

[0102] 步骤S240，于第二绝缘层400表面形成连通结构500，请参阅图15或图16或图17或图18。

[0103] 步骤S250，自介质基层122的第二正面120a刻蚀介质基层122以及第一绝缘基层210以形成沟槽120c，沟槽120c暴露保护阻挡基层310以及金属层700，剩余介质基层122构成介质层120，剩余的第一绝缘基层210构成第一绝缘层200，请参阅图19；

[0104] 步骤S260，于沟槽120c内形成连接基线810，请参阅图20；

[0105] 步骤S270，去除部分连接基线810以及部分保护阻挡基层310，剩余的连接基线810构成连接线800，剩余的保护阻挡基层310构成保护阻挡层300，连接线800连接保护阻挡层300与金属层700，请参阅图23。

[0106] 在步骤S210中，可以通过基于硅烷(SiH_4)或正硅酸乙酯(TEOS)的化学气相沉积(CVD)方法，在连通孔100a内壁形成二氧化硅膜层以作为第一绝缘基层210。第一绝缘基层210的厚度可以为0.2μm-2μm。

[0107] 在步骤S220中，可以通过物理气相沉积(PVD)方法沉积并进一步形成保护阻挡基层310。初级阻挡层2111的材料可以为钽(Ta)和/或氮化钽(TaN)等，其厚度可以为0.05μm-0.1μm。

[0108] 在步骤S230中，第二绝缘层400的材料可以与第一绝缘基层210相同。当然，第二绝缘层400与第一绝缘基层210也可以不相同。本申请对此并没有限制。

[0109] 在步骤S240中，连通结构500的材料可以包括金属等。

[0110] 在步骤S250中，可以通过干法刻蚀以形成沟槽120c。介质层120与第一绝缘层200可以选择相同的材料。

[0111] 在步骤S260中，可以通过PVD沉积等方式，以形成连接基线810。连接基线810覆盖沟槽120c内壁的介质层120、金属层700以及保护阻挡基层310。

[0112] 在步骤S270，保护阻挡层300与金属层700通过连接连接线800有效连接。

[0113] 在本实施例中，利用连接线800将保护阻挡层300与金属层700连接，从而使得保护阻挡层300可以通过金属层700接地。

[0114] 当然，在其他实施例中，也可以利用其它方式使得保护阻挡层300通过金属层700接地。例如，也可以自介质基层122的第二正面120a刻蚀介质基层122以及第一绝缘基层210以形成沟槽120c，然后再于沟槽120c内形成可以用于引出信号的金属层，从而使得护阻挡层300直接与金属层连接而通过其接地。

[0115] 在一个实施例中，请参阅图3，步骤S270包括：

[0116] 步骤S271，于连接基线810表面形成第一绝缘初始结构911，第一绝缘初始结构911填满沟槽120c，请参阅图21；

[0117] 步骤S272，去除部分第一绝缘初始结构911，以暴露部分连接基线810，剩余的第一绝缘初始结构911构成第一绝缘部910，第一绝缘部910与第二正面120a的距离大于保护阻挡层300与第二正面120a的距离，请参阅图22；

[0118] 步骤S273，去除第一绝缘部910与第二正面120a之间暴露出来的连接基线810以及保护阻挡基层310，剩余的连接基线810构成连接线800，剩余的保护阻挡基层310构成保护阻挡层300，请参阅图23；

[0119] 步骤S274，于沟槽120c内形成第二绝缘部920，第二绝缘部920与第一绝缘部910构成绝缘结构900，请参阅图24。

[0120] 在步骤S271中，可以首先于连接基线810表面沉积形成第一绝缘初始结构材料(如二氧化硅材料)，然后将其抛光而形成第一绝缘初始结构911。

[0121] 在步骤S272中，去除部分第一绝缘初始结构911后，剩余的第一绝缘初始结构911构成第一绝缘部910。

[0122] 此时，暴露的部分连接基线810为形成连接线800而需要去除的部分。

[0123] 在步骤S273中，可以通过湿法腐蚀的方式将第一绝缘部910与第二正面120a之间的连接基线810以及保护阻挡基层310去除。此时第二子绝缘层420暴露出来。

[0124] 在步骤S274中，可以首先于沟槽120c内沉积形成第二绝缘初始结构材料(如二氧化硅材料)，然后将其抛光而形成第二绝缘部920。第二绝缘部920以及第一绝缘部910构成的绝缘结构900。

[0125] 在本实施例中，通过绝缘结构900将连接线800以及保护阻挡层300绝缘封闭，从而对保护阻挡层300进行稳定接地。此时，保护阻挡层300、连接线800以及金属层700共同形成电磁屏蔽环，以防止连通结构500对周边信号的干扰。

[0126] 同时，在本实施例中，将连接线800以及保护阻挡层300绝缘封闭的绝缘结构900包括第二绝缘部920与第一绝缘部910。

[0127] 当然，在其他实施例中，其还可以通过其他方法形成具有其他形式的结构，例如步骤S273之后，也可以将第一绝缘部910去除，然后再一次沉积并抛光而形成绝缘结构。

[0128] 在一个实施例中，请参阅图24，第二绝缘层400包括间隔设置的第一子绝缘层410与第二子绝缘层420。保护阻挡层300、第一子绝缘层410、连通结构500以及第二子绝缘层420围设形成空气间隙100b。由于空气导热性差，因此本实施例形成的空气间隙100b可以有效防止连通结构500产生的热量扩散至其周围的半导体器件或者介质层等。

[0129] 并且，此时空气间隙100b也可以有效隔离连通结构500与其周围的衬底110和/或介电层120，从而有效防止衬底110和/或介电层120由于受连通结构500热膨胀影响而发生应力形变，进而有效防止衬底110和/或介电层120产生界面裂纹现象。

[0130] 在一个实施例中，请参阅图24，空气间隙100b贯穿衬底110与介质层120的交界面。

[0131] 衬底110与介质层120的交界面处，容易受连通结构500热膨胀影响而发生应力形变，从而产生界面裂纹。

[0132] 在本实施例中，空气间隙100b贯穿衬底110与介质层120的交界面，从而使得空气间隙100b将衬底110与介质层120的交界面与连通结构500隔离，进而可以有效防止二者交界面产生界面裂纹。

[0133] 同时，衬底110与介质层120的交界面周围半导体器件密集，半导体器件结构通常贯穿衬底110与介质层120的交界面两侧。

[0134] 空气间隙100b贯穿衬底110与介质层120的交界面，使得空气间隙100b同时隔离连通结构500与位于交界面两侧的衬底110、介质层120。因此，本实施例还可以对空气间隙100b周围的半导体器件进行有效的隔热保护，并可以防止空气间隙100b周围的半导体器件由于衬底110和/或介质层120发生应力形变而影响性能。

[0135] 在一个实施例中，空气间隙100b的与介质层120相对的部分的宽度小于与衬底110相对的部分的宽度。

[0136] 介质层120是形成在衬底110上的膜层，其厚度相对于衬底110的厚度小很多。因此，本实施例设置空气间隙100b的与介质层120相对的部分的宽度较小，从而可以有效防止空气间隙100b导致介质层120结构不稳定。

[0137] 并且，介质层120中产生的热量较大。此时设置与衬底110相对的空气间隙100b的宽度较大，会使得热量会往间隙大的位置流动，从而更加有利于散热，进而防止对周边器件的影响。

[0138] 在一个实施例中，请参阅图4，步骤S230包括：

[0139] 步骤S231，于保护阻挡基层310表面形成初级绝缘层411，初级绝缘层411包括侧壁部4111，请参阅图8；

[0140] 步骤S232，于初级绝缘层411表面形成初级阻挡层5111，请参阅图9

[0141] 步骤S233，于初级阻挡层5111表面形成初级导电层5211，请参阅图10；

[0142] 步骤S234，去除部分初级导电层5211以及部分初级阻挡层5111，以暴露部分侧壁部411，剩余的初级导电层5211构成第一导电层521，剩余的初级阻挡层5111构成第一子阻挡层511，请参阅图11；

[0143] 步骤S235，去除部分侧壁部4111，剩余的初级绝缘层411构成第一子绝缘层410，第一子绝缘层410与连通孔100a的开口的距离H1大于第一子阻挡层511与连通孔100a的开口的距离H2，请参阅图12；

[0144] 步骤S236，于保护阻挡基层310表面形成第二子绝缘层420，第二子绝缘层420与第一子绝缘层410构成第二绝缘层400，请参阅图13；

[0145] 此时，步骤S240包括：

[0146] 步骤S241，于第二子绝缘层410表面、第一子阻挡层511表面以及第一导电层521表面形成第二子阻挡层512，第二子阻挡层512以及第一子阻挡层511构成阻挡层510，请参阅图14；

[0147] 步骤S242，于第二子阻挡层512表面形成第二导电层522，第二导电层522与第一导电层521构成导电结构520，导电结构520与阻挡层510构成连通结构500，请参阅图15；

[0148] 在步骤S231中，初级绝缘层411的材料可以为二氧化硅等绝缘材料。

[0149] 作为示例，初级绝缘层411的材料为二氧化硅时，可以通过基于硅烷(SiH_4)或正硅酸乙酯(TEOS)的化学气相沉积(CVD)方法，在连通孔100a内壁沉积形成0.2μm-2μm厚的二氧化硅膜层以作为初级绝缘层411。

[0150] 在步骤S232中，初级阻挡层5111也可以通过物理气相沉积(PVD)方法形成。初级阻挡层5111的材料可以为钽(Ta)和/或氮化钽(TaN)，其厚度可以为0.05μm-0.1μm。

[0151] 在步骤S233中，初级导电层5211的材料可以为金属铜(Cu)等。具体地，可以先通过PVD方法，在初级阻挡层5111表面形成一层铜籽晶层。然后，再在铜籽晶层表面通过电镀生长以形成电镀铜，铜籽晶层与电镀铜共同构成初级导电层5211。

[0152] 更具体地，由于后续步骤S234还要去除部分初级导电层5211而形成空气间隙100b，因此，此时初级阻挡层5111表面生长的初级导电层5211可以并不填满连通孔100a。作为示例，初级导电层5211的中央部分的填充厚度可以为连通孔100a深度的20％-70％。

[0153] 在步骤S234中，可以通过混合酸溶液去掉遮盖在侧壁部4111上的部分初级阻挡层5111以及部分初级导电层5211，从而使得初级绝缘层411的侧壁部4111部分暴露，同时形成第一子阻挡层511以及第一导电层521。

[0154] 第一子阻挡层511与后续形成的第二子阻挡层512形成阻挡层，阻挡层对导电结构520产生的热膨胀应力起到抑制作用。因此第一子阻挡层511与第二子阻挡层512的材料为Ta或者TaN等具有阻挡热应力作用的材料。

[0155] 初级绝缘层411的侧壁部4111部分暴露后，再进行步骤S550，从而可以使得空气间隙100b更加容易实现。

[0156] 在步骤S235中，可以利用氢氟酸或干法刻蚀对连通孔100a内的初级绝缘层411(如二氧化硅膜层)的侧壁部4111进行刻蚀，从而形成第一子绝缘层410。

[0157] 具体地，去除部分侧壁部4111后，剩余的初级绝缘层411形成的第一子绝缘层410的表面与连通孔100a的开口之间的间距H1大于第一子阻挡层511的表面与连通孔100a的开口之间的间距H2。即，根据图11中方向，去除部分侧壁部4111后，剩余的初级绝缘层411形成的第一子绝缘层410的表面低于第一子阻挡层511的表面。

[0158] 在步骤S236中，具体地，可以通过化学气相沉积方法形成第二子绝缘层420。第二子绝缘层420的材料可以与第一子绝缘层410相同，也可以与其不同。

[0159] 在步骤S241中，第二子阻挡层512的材料可以与第一子阻挡层511相同，当然二者也可以不同。

[0160] 同时，由于第二子阻挡层512形成于第二子绝缘层410表面、第一子阻挡层511表面以及第一导电层521表面，因此第二子阻挡层512与第一子阻挡层511相互连接从而可以对其内部的导电结构330的热膨胀应力起到良好的抑制作用。

[0161] 在步骤S242中，第二导电层522的材料可以与第一导电层521相同，当然也可以不同，本申请对此没有限制。

[0162] 作为示例，第二导电层522的材料与第一导电层521的材料均为铜时，其形成过程可以与初级导电层5211的形成过程类似，可以首先形成铜籽晶层，然后再在铜籽晶层上形成电镀铜，从而形成第二导电层522。

[0163] 在本实施例中，通过形成初级绝缘层411，然后将其侧壁部4111部分去除，从而可以方便有效地形成空气间隙100b。

[0164] 并且在本实施例中，第二导电层522与第一导电层521之间具有第二子阻挡层512。因此，第二子阻挡层512可以有效预防两段形成的第二导电层522与第一导电层521之间由于晶粒尺寸等可能不一致，而在后续退火工艺中，受热应力影响而在界面处产生裂纹。

[0165] 当然，本申请并不限于此。在其他实施例中，步骤S241中，于第二子绝缘层410表面、第一子阻挡层511表面以及第一导电层521表面形成的可以为第二子阻挡基层。

[0166] 之后，可以先去除第一导电层521表面的至少部分第二子阻挡基层，剩余的第二子阻挡基层构成第二子阻挡层512，第二子阻挡层512与第一子阻挡层511构成阻挡层520。

[0167] 然后，于第二子阻挡层512表面以及暴露的第一导电层521表面形成第二导电层522，请参阅图16或图17。

[0168] 此时，第二导电层522与第一导电层521接触而连接，从而降低了与第一导电层521之间的接触电阻。

[0169] 请参阅图17，将覆盖于第一导电层521表面的第二子阻挡层512部分去除时可以兼顾降低接触电阻与预防两段形成的第二导电层522与第一导电层521之间受热应力影响的作用。

[0170] 同时，如果将覆盖于第一导电层521表面的第二子阻挡层512的中央部分去除，而边缘部分保留，则保留的边缘部分也可以有助于防止第二子阻挡层512与第一子阻挡层511连接处由于接触不佳而影响对其内部的导电结构520(包括第一导电层521与第二导电层522)的热膨胀应力的抑制作用。

[0171] 在一个实施例中，第二子阻挡层512的厚度大于第一子阻挡层511的厚度请参阅图

15或图16或图17。

[0172] 此时，可以有效防止第二子阻挡层512与于第一子阻挡层511连接处由于接触不佳而影响对其内部的导电结构520(包括第一导电层521与第二导电层522)的热膨胀应力的抑制作用。

[0173] 应该理解的是，虽然图1至图4的流程图中的各个步骤按照箭头的指示依次显示，但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明，这些步骤的执行并没有严格的顺序限制，这些步骤可以以其它的顺序执行。而且，图1至图4的至少一部分步骤可以包括多个步骤或者多个阶段，这些步骤或者阶段并不必然是在同一时刻执行完成，而是可以在不同的时刻执行，这些步骤或者阶段的执行顺序也不必然是依次进行，而是可以与其它步骤或者其它步骤中的步骤或者阶段的至少一部分轮流或者交替地执行。

[0174] 在一个实施例中，还提供一种半导体结构。请参阅图25，半导体结构包括基片100、连通孔100a、第一绝缘层200、保护阻挡层300、第二绝缘层400以及连通结构500。

[0175] 基片100包括衬底110以及介质层120。衬底110具有相对设置的第一正面110a与第一背面110b，介质层120位于第一正面110a。连通孔100a贯通衬底110，且延伸至介质层120。第一绝缘层200位于连通孔100a内壁表面。保护阻挡层300位于第一绝缘层200表面，且接地。第二绝缘层400位于保护阻挡层300表面。连通结构500位于第二绝缘层400表面且填满连通孔100a。

[0176] 在本实施例中，一方面，位于连通孔100b内的保护阻挡层300用于阻止连通结构500内的金属等粒子在退火过程中变大，从而抑制热应力。另一方面，位于连通孔100b内的保护阻挡层300进行接地，从而使其在进行抑制应力的同时，还在连通结构500外围形成电磁屏蔽环，从而有效避免各个连通结构500之间以及连通结构500与周围半导体器件之间信号耦合。

[0177] 在一个实施例中，请继续参阅图25，介质层120内设有金属层，保护阻挡层300通过金属层接地。

[0178] 在一个实施例中，请继续参阅图25，介质层120内还设有连接线800。连接线800连接保护阻挡层300与金属层700。金属层700、连接线800及保护阻挡层300共同构成电磁屏蔽环。

[0179] 在一个实施例中，请继续参阅图25，介质层120内还设有绝缘结构900，绝缘结构900将连接线800以及保护阻挡层300绝缘封闭。

[0180] 在一个实施例中，请继续参阅图25，绝缘结构900包括第一绝缘部910以及第二绝缘部920。第一绝缘部910位于连接线800与第二绝缘部920之间，第二绝缘部920将连接线800以及保护阻挡层300绝缘封闭。

[0181] 在一个实施例中，请参阅图24或图26或图27，第二绝缘层400包括间隔设置的第一子绝缘层410与第二子绝缘层420。保护阻挡层300、第一子绝缘层410、连通结构500以及第二子绝缘层420围设形成空气间隙100b。

[0182] 在一个实施例中，请参阅图24，空气间隙100b贯穿衬底110与介质层120的交界面。

[0183] 在一个实施例中，空气间隙100b的与介质层120相对的部分的宽度小于与衬底110相对的部分的宽度。

[0184] 在一个实施例中，请参阅图26或图27，连通结构500包括阻挡层510与导电结构520。阻挡层510包括相互连接的第一子阻挡层511与第二子阻挡层512。导电结构520包括第一导电层521与第二导电层522。第一子阻挡层511位于第一子绝缘层410表面，第一导电层521位于第一子阻挡层511表面。第二子阻挡层512位于第二子绝缘层420表面，第二导电层522位于第二子阻挡层512表面，且填满连通孔100a，

[0185] 第二导电层522与第一导电层521之间由第二子阻挡层512间隔(请参阅图27)。或者，第二导电层522与连接第一导电层521(请参阅图26)。

[0186] 在一个实施例中，请参阅图27，第二子阻挡层512的厚度大于第一子阻挡层511的厚度。

[0187] 在一个实施例中，还提供一种堆叠结构。堆叠结构基于上述任一项的半导体结构加工形成。

[0188] 具体地，在形成堆叠结构时，上述半导体结构需要经过刻蚀或者平坦化处理等加工工艺而使得介质层120内的连通结构500暴露(请参阅图28或图29)，从而使其在与相邻半导体结构进行堆叠时，连通孔100a内的连通结构500可以进行导电连接，从而进行信号传输。

[0189] 更具体地，当连通结构500包括阻挡层510以及导电结构520时，需要将导电结构520暴露，从而进行信号传输。

[0190] 关于半导体结构的具体限定以及技术效果可以参见上文中对于半导体结构的形成方法的限定，在此不再赘述。

[0191] 当然，可以理解的是，本申请的半导体结构并不限于通过上述实施例中的半导体结构的形成方法形成。

[0192] 在本说明书的描述中，参考术语“一个实施例”、“理想实施例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特征包含于本发明的至少一个实施例或示例中。在本说明书中，对上述术语的示意性描述不一定指的是相同的实施例或示例。

[0193] 上所述实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例各个技术特征所有可能的组合都进行描述，然而，只要这些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

[0194] 以上所述实施例仅表达了本申请的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对申请专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本申请构思的前提下，还可以做出若干变形和改进，这些都属于本申请的保护范围。因此，本申请专利的保护范围应以所附权利要求为准。

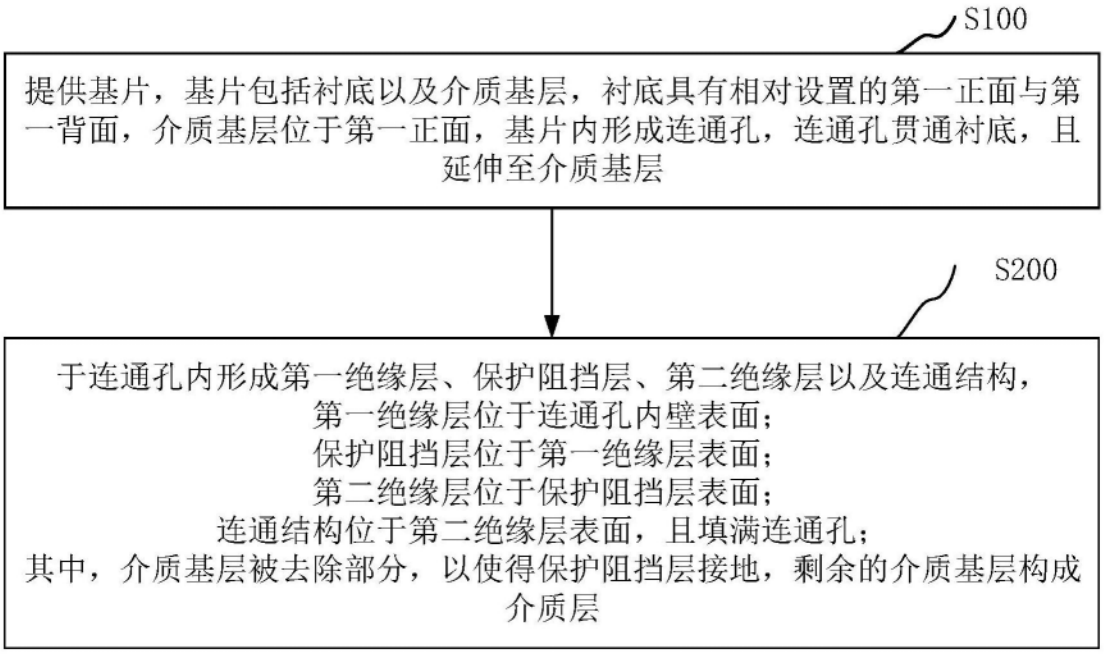

S100
提供基片，基片包括衬底以及介质基层，衬底具有相对设置的第一正面与第一背面，介质基层位于第一正面，基片内形成连通孔，连通孔贯通衬底，且延伸至介质基层
S200
于连通孔内形成第一绝缘层、保护阻挡层、第二绝缘层以及连通结构，
第一绝缘层位于连通孔内壁表面；
保护阻挡层位于第一绝缘层表面；
第二绝缘层位于保护阻挡层表面；
连通结构位于第二绝缘层表面，且填满连通孔；
其中，介质基层被去除部分，以使得保护阻挡层接地，剩余的介质基层构成介质层

图1

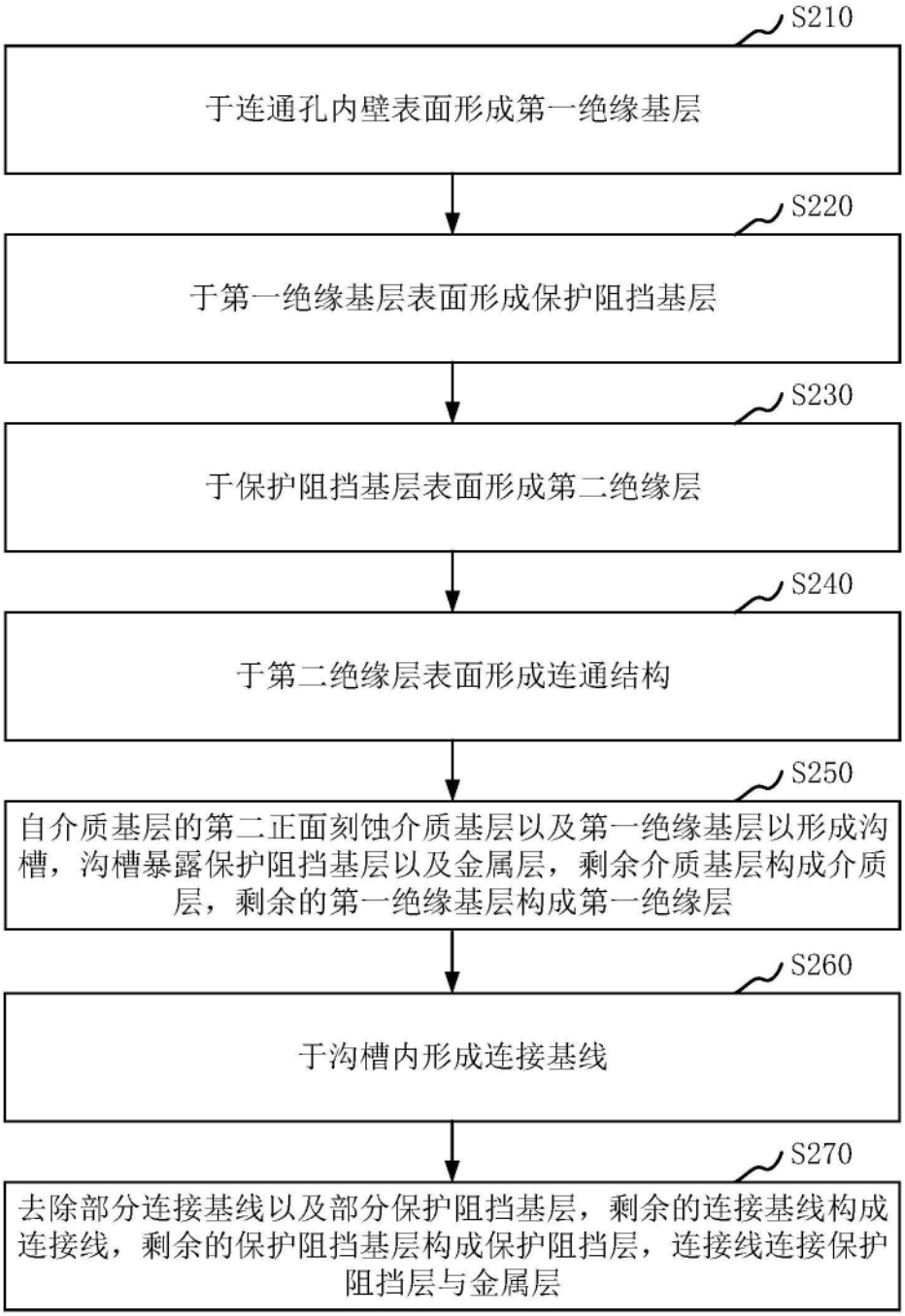

S210
于连通孔内壁表面形成第一绝缘基层
S220
于第一绝缘基层表面形成保护阻挡基层
S230
于保护阻挡基层表面形成第二绝缘层
S240
于第二绝缘层表面形成连通结构
S250
自介质基层的第二正面刻蚀介质基层以及第一绝缘基层以形成沟槽，沟槽暴露保护阻挡基层以及金属层，剩余介质基层构成介质层，剩余的第一绝缘基层构成第一绝缘层
S260
于沟槽内形成连接基线
S270
去除部分连接基线以及部分保护阻挡基层，剩余的连接基线构成连接线，剩余的保护阻挡基层构成保护阻挡层，连接线连接保护阻挡层与金属层

图2

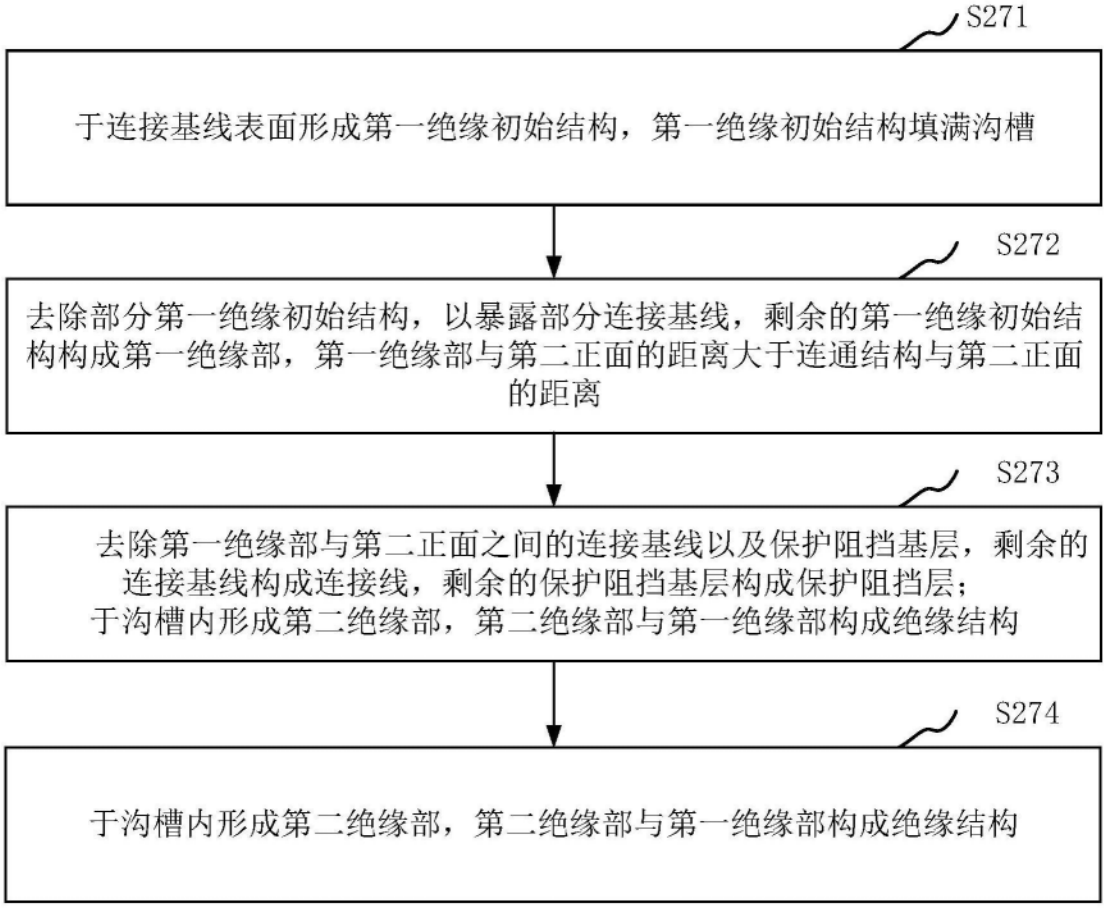

S271
于连接基线表面形成第一绝缘初始结构，第一绝缘初始结构填满沟槽
S272
去除部分第一绝缘初始结构，以暴露部分连接基线，剩余的第一绝缘初始结构构成第一绝缘部，第一绝缘部与第二正面的距离大于连通结构与第二正面的距离
S273
去除第一绝缘部与第二正面之间的连接基线以及保护阻挡基层，剩余的连接基线构成连接线，剩余的保护阻挡基层构成保护阻挡层；
于沟槽内形成第二绝缘部，第二绝缘部与第一绝缘部构成绝缘结构
S274
于沟槽内形成第二绝缘部，第二绝缘部与第一绝缘部构成绝缘结构

图3

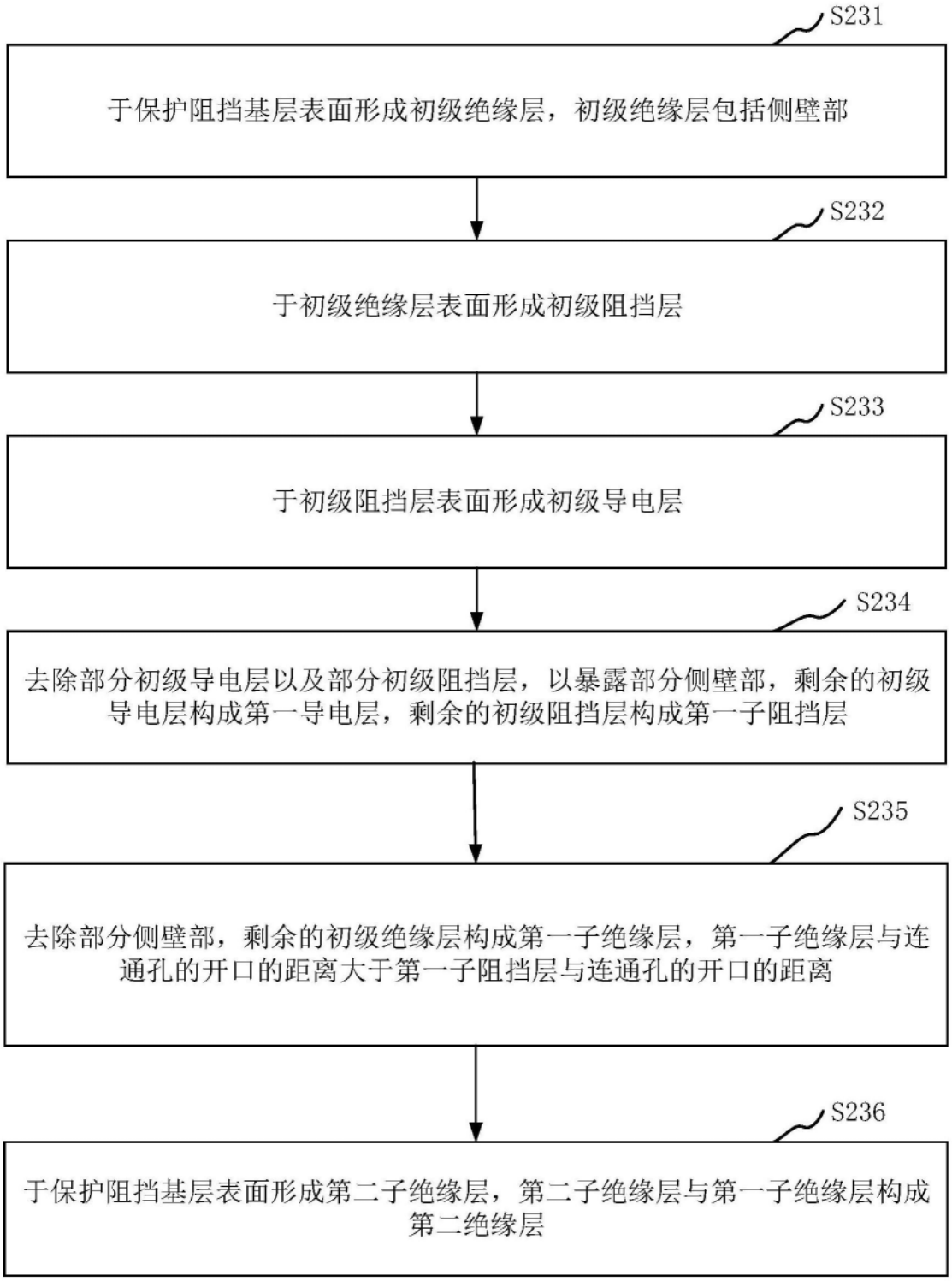

S231
于保护阻挡基层表面形成初级绝缘层，初级绝缘层包括侧壁部
S232
于初级绝缘层表面形成初级阻挡层
S233
于初级阻挡层表面形成初级导电层
S234
去除部分初级导电层以及部分初级阻挡层，以暴露部分侧壁部，剩余的初级导电层构成第一导电层，剩余的初级阻挡层构成第一子阻挡层
S235
去除部分侧壁部，剩余的初级绝缘层构成第一子绝缘层，第一子绝缘层与连通孔的开口的距离大于第一子阻挡层与连通孔的开口的距离
S236
于保护阻挡基层表面形成第二子绝缘层，第二子绝缘层与第一子绝缘层构成第二绝缘层

图4

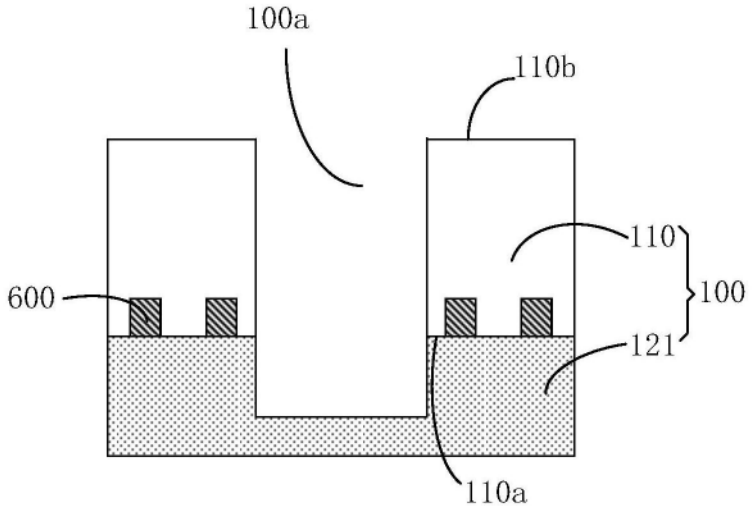

100a
110b
110
100
600
121
110a

图5

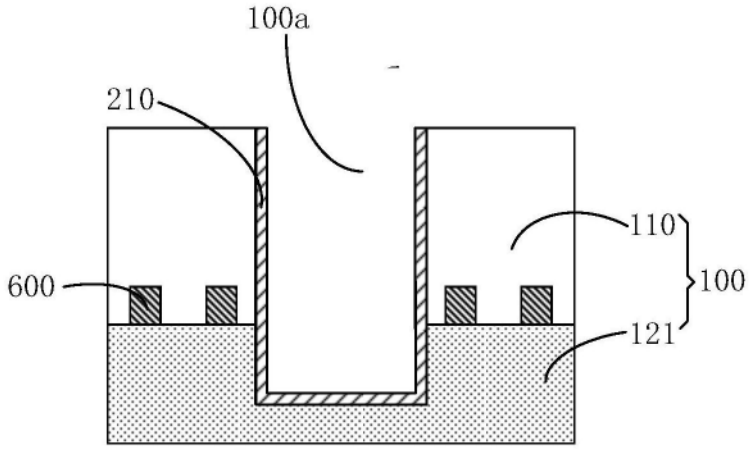

100a
210
110
100
600
121

图6

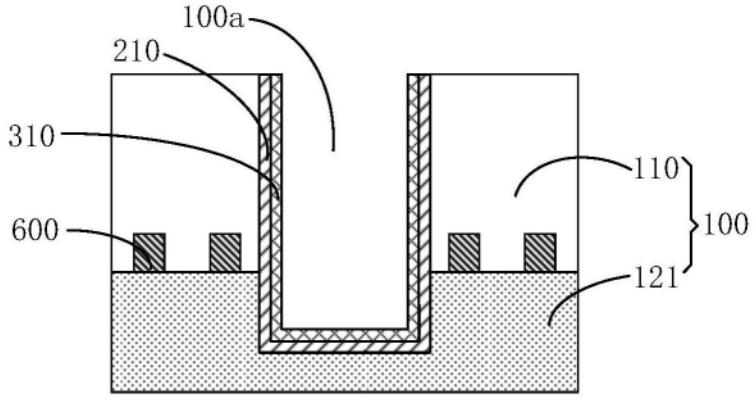

100a
210
310
110
100
600
121

图7

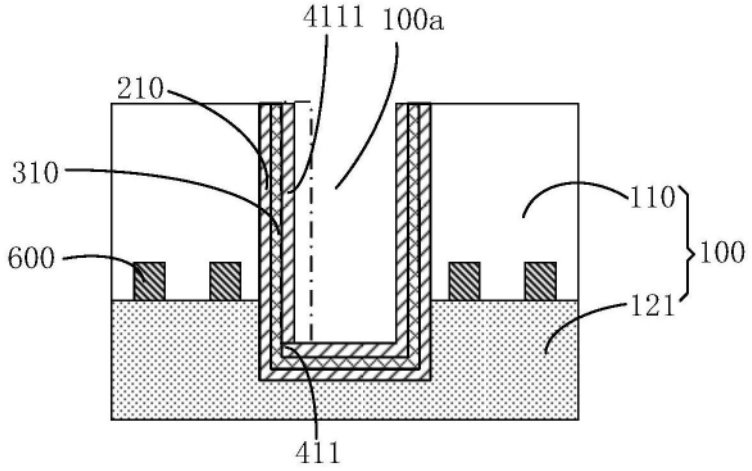

4111
100a
210
310
600
110
100
121
411

图8

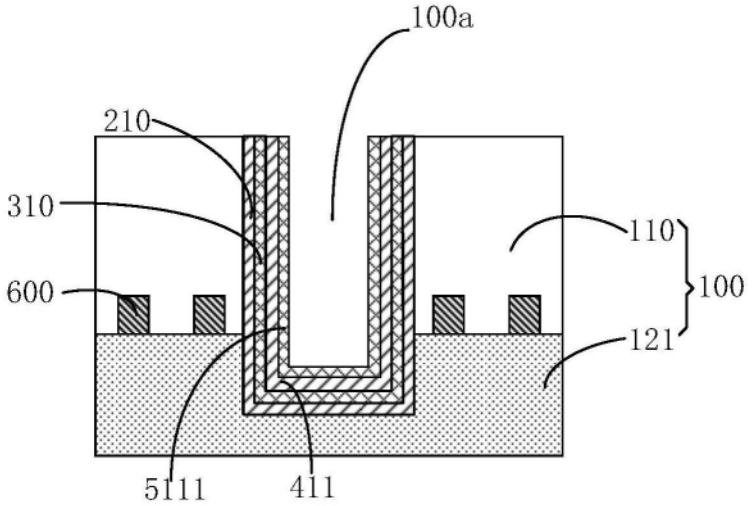

100a
210
310
600
110
100
121
5111
411

图9

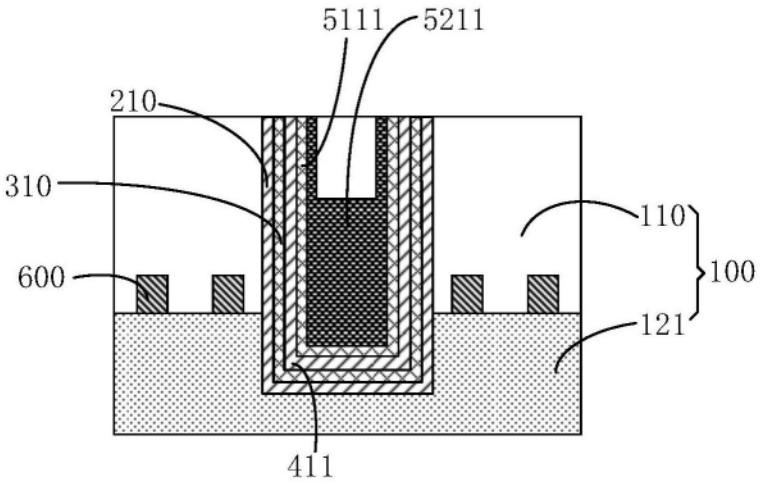

5111
5211
210
310
110
100
600
121
411

图10

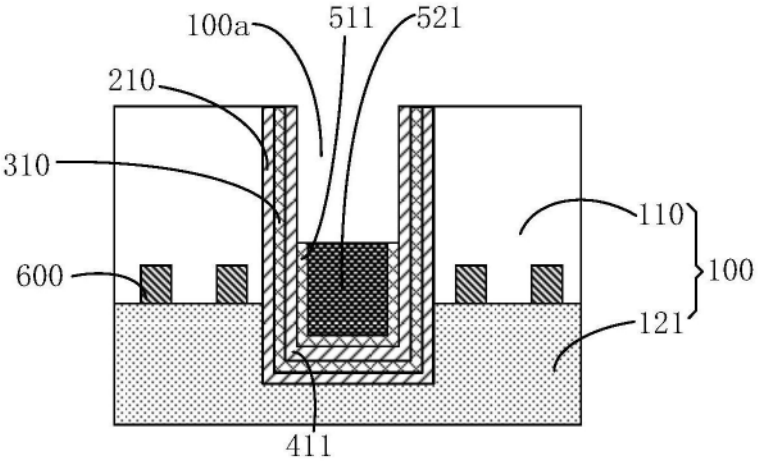

100a
511
521
210
310
110
100
600
121
411

图11

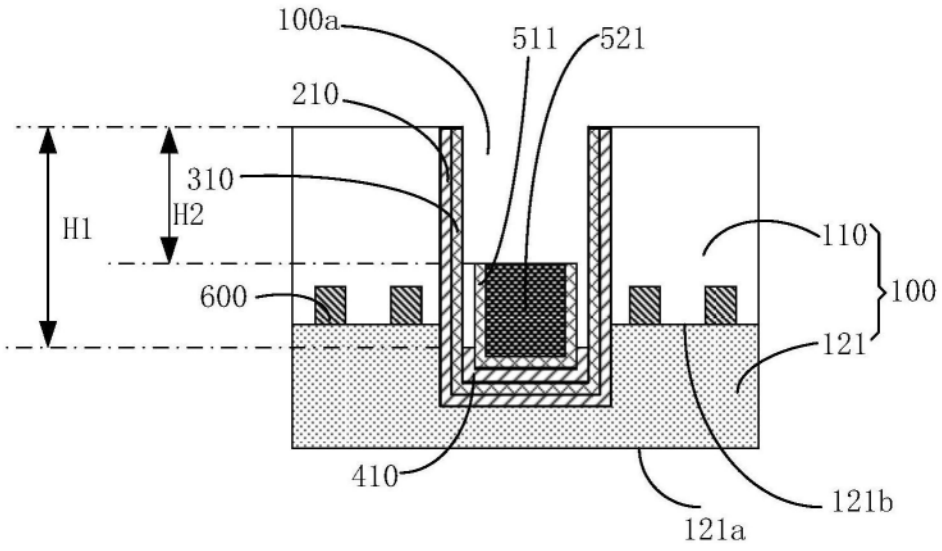

100a
511
521
210
310
H1
H2
110
100
600
121
410
121b
121a

图12

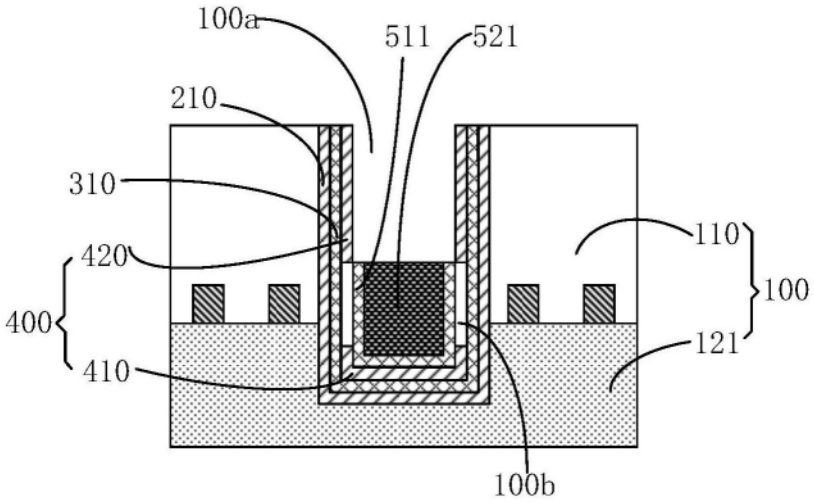

100a
511
521
210
310
110
420
100
400
121
410
100b

图13

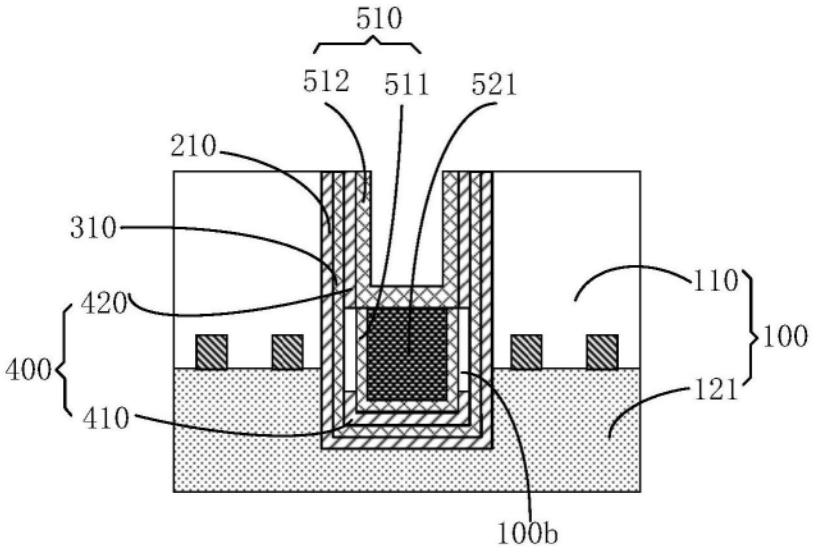

510
512
511
521
210
310
420
400
410
110
100
121
100b

图14

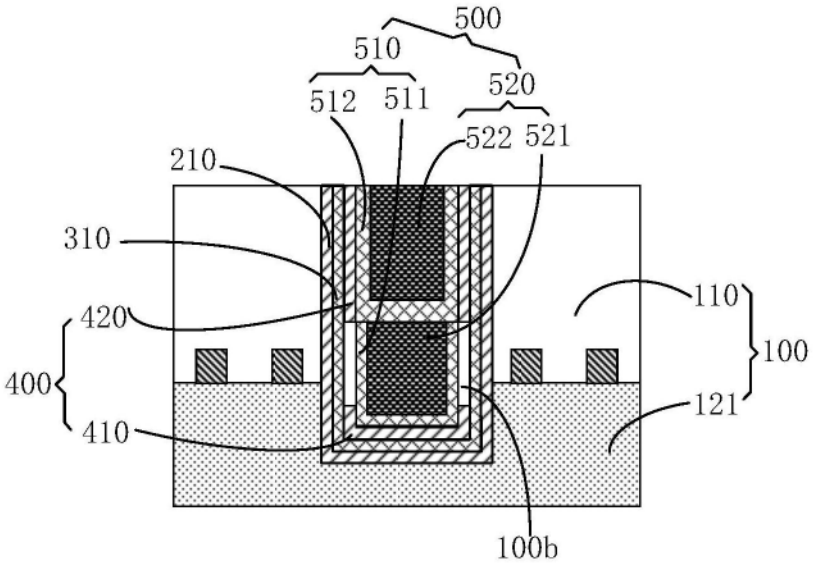

500
510
512
511
520
522
521
210
310
420
400
410
110
100
121
100b

图15

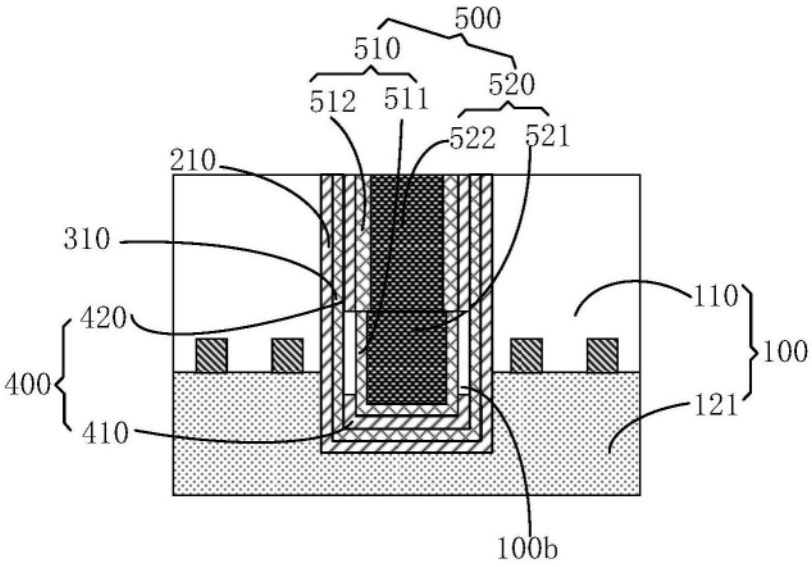

500
510
512
511
520
522
521
210
310
420
400
410
110
100
121
100b

图16

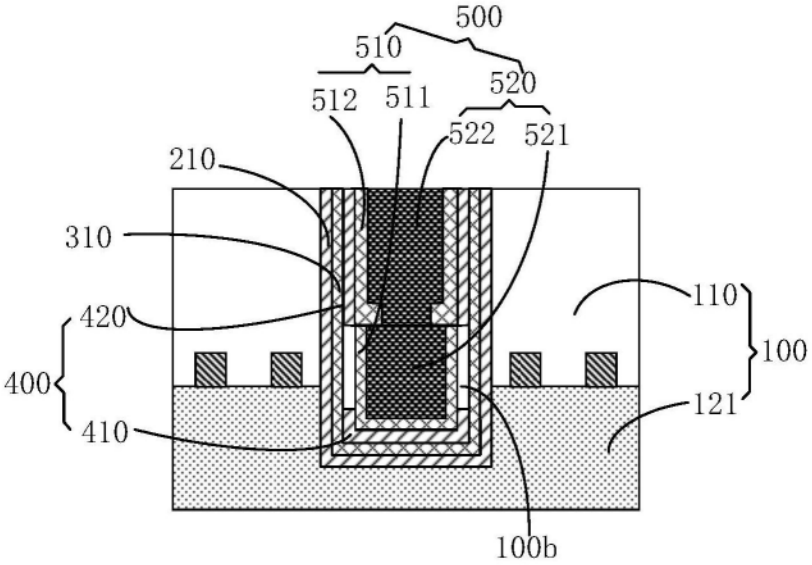

500
510
512
511
520
522
521
210
310
420
400
410
110
100
121
100b

图17

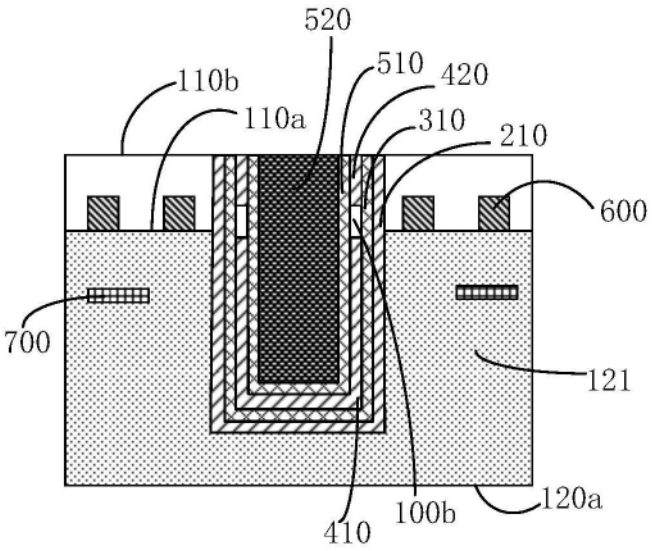

520
510
420
110b
110a
310
210
600
700
121
120a
100b
410

图18

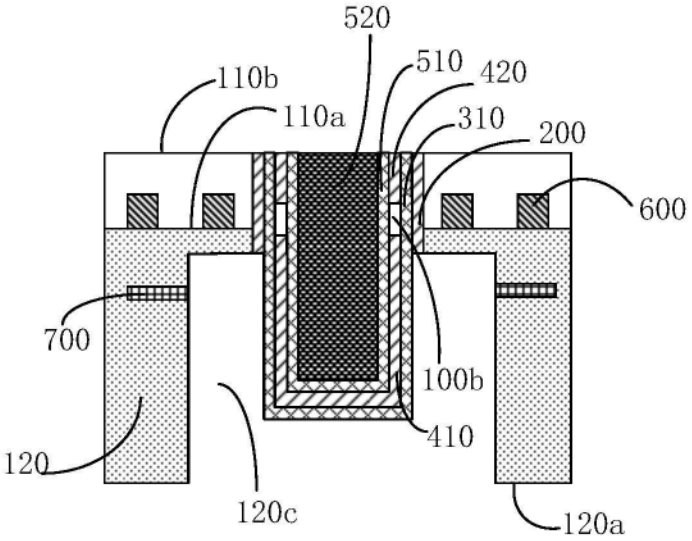

520
510
420
110b
110a
310
200
600
700
100b
410
120
120c
120a

图19

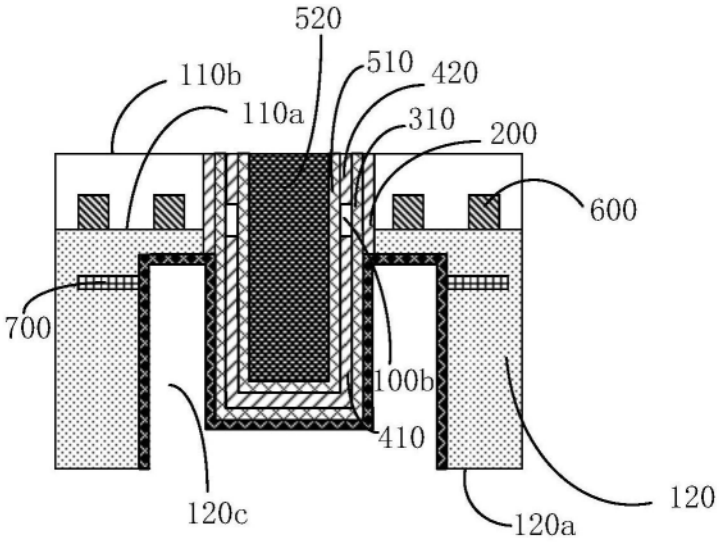

520
510
420
110b
110a
310
200
600
700
100b
410
120c
120
120a

图20

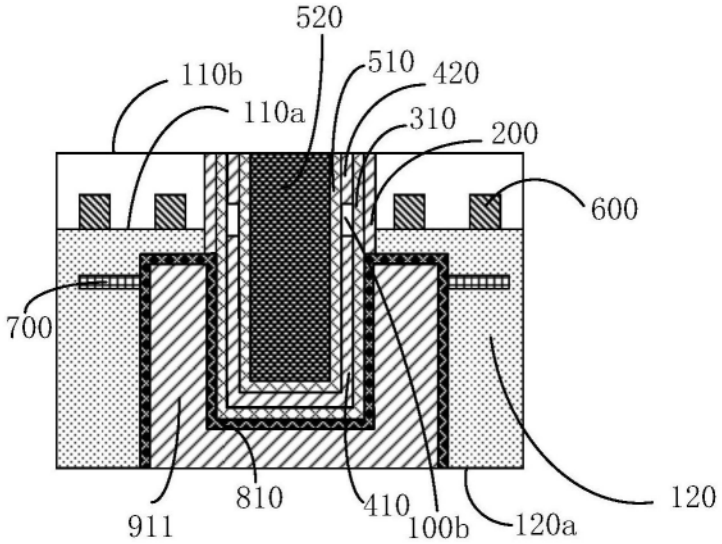

520
510
420
110b
110a
310
200
600
700
911
810
410
100b
120a
120

图21

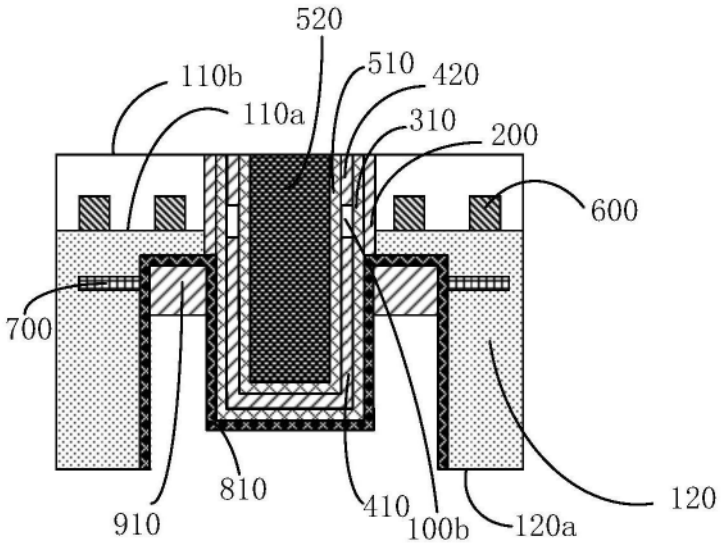

520
510
420
110b
110a
310
200
600
700
810
910
410
100b
120a
120

图22

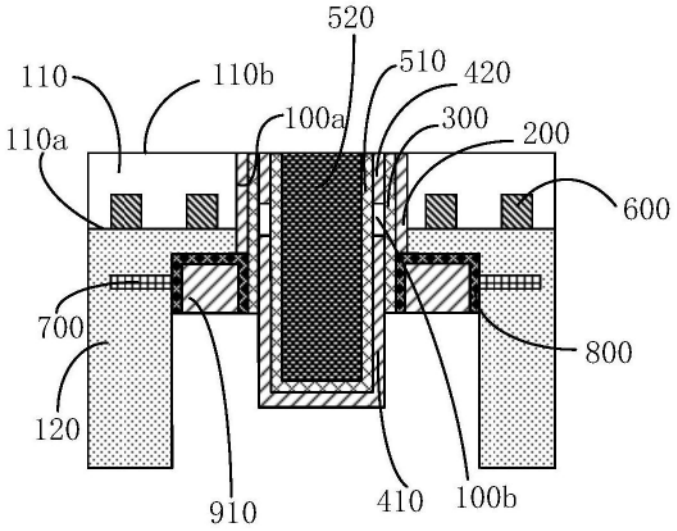

520
510
420
110
110b
100a
300
200
110a
600
700
800
120
910
410
100b

图23

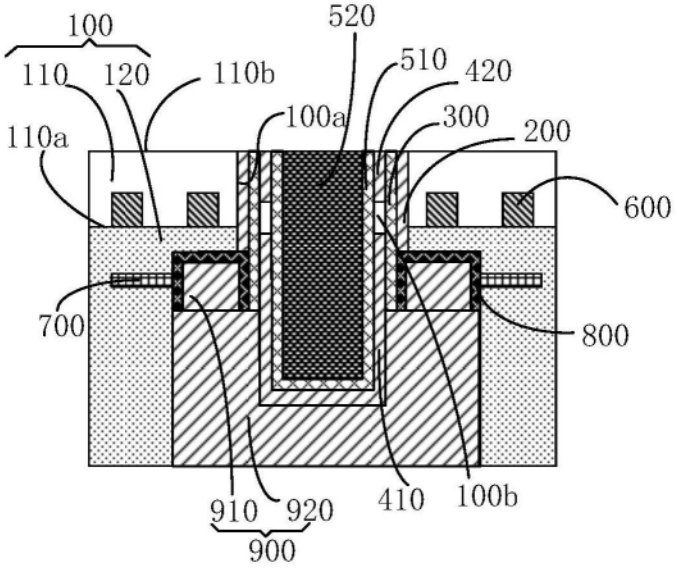

100
110
120
110b
520
510
420
100a
300
200
110a
600
700
800
910
920
410
100b
900

图24

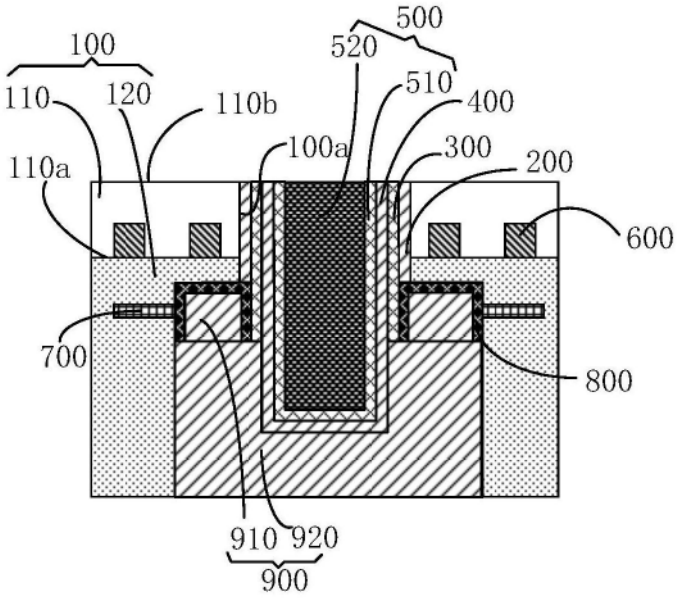

500
100
520
110
120
110b
510
400
100a
300
200
110a
600
700
800
910
920
900

图25

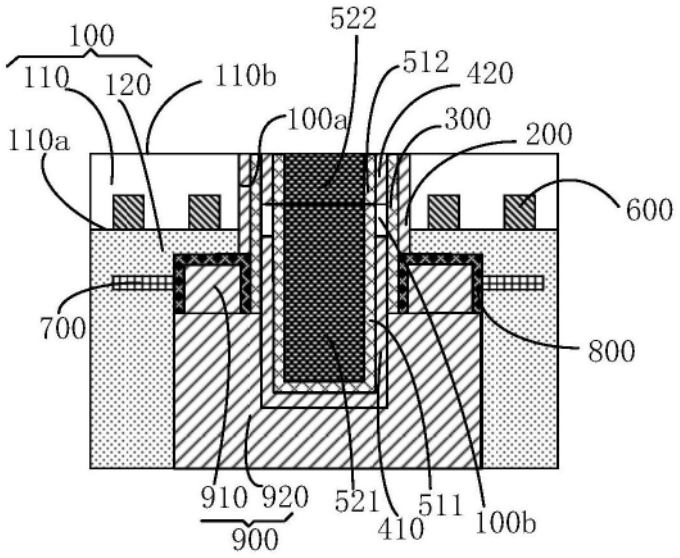

100
110
120
110b
522
512
420
100a
300
200
110a
600
700
800
910
920
900
521
410
511
100b

图26

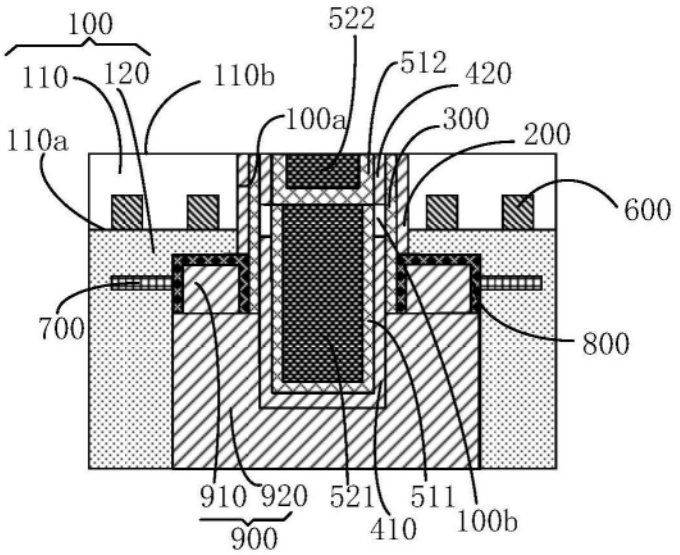

100
110
120
110b
522
512
420
100a
300
200
110a
600
700
800
910
920
900
521
410
511
100b

图27

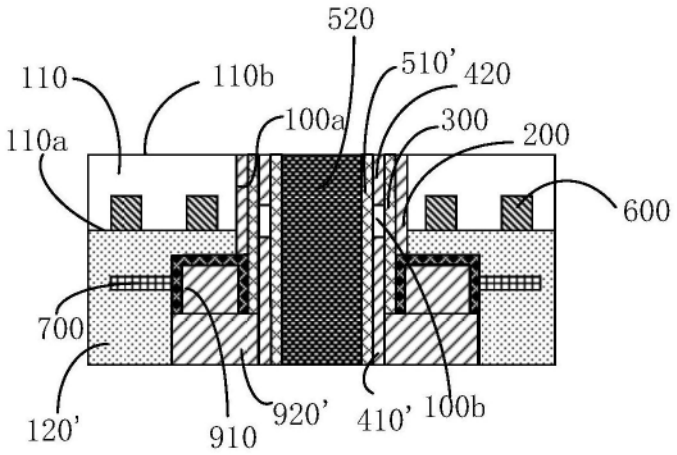

520
510'
420
110
110b
100a
300
200
110a
600
700
120'
910
920'
410'
100b

图28

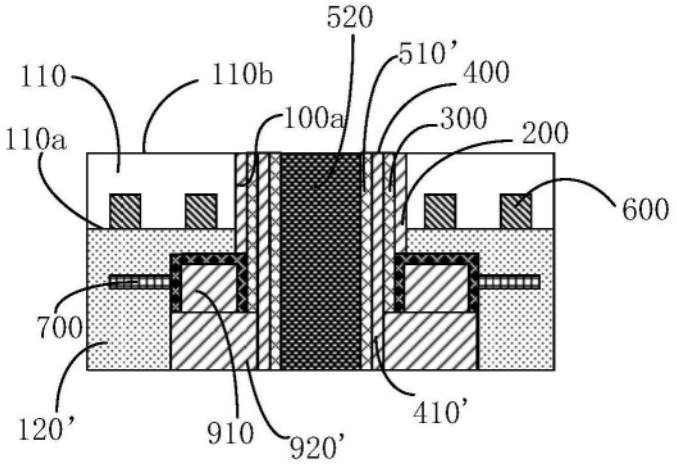

520
510'
400
110
110b
100a
300
200
110a
600
700
120'
910
920'
410'

图29