

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5127167号  
(P5127167)

(45) 発行日 平成25年1月23日(2013.1.23)

(24) 登録日 平成24年11月9日(2012.11.9)

(51) Int.Cl. F I  
 HO 1 L 21/336 (2006.01) HO 1 L 29/78 6 1 9 A  
 HO 1 L 29/786 (2006.01) HO 1 L 29/78 6 2 6 C

請求項の数 10 (全 21 頁)

<p>(21) 出願番号 特願2006-178060 (P2006-178060)                  (22) 出願日 平成18年6月28日 (2006. 6. 28)                  (65) 公開番号 特開2007-43115 (P2007-43115A)                  (43) 公開日 平成19年2月15日 (2007. 2. 15)                  審査請求日 平成21年3月11日 (2009. 3. 11)                  (31) 優先権主張番号 特願2005-193202 (P2005-193202)                  (32) 優先日 平成17年6月30日 (2005. 6. 30)                  (33) 優先権主張国 日本国 (JP)</p>	<p>(73) 特許権者 000153878                  株式会社半導体エネルギー研究所                  神奈川県厚木市長谷398番地                  (72) 発明者 渡辺 康子                  神奈川県厚木市長谷398番地 株式会社                  半導体エネルギー研究所内                  (72) 発明者 丸山 純矢                  神奈川県厚木市長谷398番地 株式会社                  半導体エネルギー研究所内                  (72) 発明者 守屋 芳隆                  神奈川県厚木市長谷398番地 株式会社                  半導体エネルギー研究所内                  審査官 大橋 達也</p>
--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

最終頁に続く

(54) 【発明の名称】 半導体装置及びその作製方法

(57) 【特許請求の範囲】

【請求項1】

第1の基板と、  
 第1の基板の一方の面上の半導体層を有するトランジスタと、  
 前記トランジスタ上の第1の絶縁層と、  
 前記第1の絶縁層の開口部を介して、前記半導体層の一部に電氣的に接続された第1の導電層と、  
 前記第1の絶縁層と、前記第1の導電層との上の第2の絶縁層と、  
 前記第2の絶縁層上の第2の基板と、  
 前記第1の基板の開口部と、前記第1の絶縁層の開口部とを介して、前記第1の導電層に電氣的に接続された第2の導電層と、  
 第3の基板と、  
 前記第3の基板の一方の面上の第3の導電層とを有し、  
 前記第1の基板の他方の面と、前記第3の基板の一方の面とは、対向し、  
 前記第2の導電層は、前記第1の基板の他方の面に露出し、  
 前記第2の導電層と、前記第3の導電層とは、電氣的に接続されており、  
 前記第1の基板と、前記第2の基板との各々の厚さは、100µm以下であることを特徴とする半導体装置。

【請求項2】

第1の基板と、

第1の基板の一方の面上の半導体層を有するトランジスタと、  
前記トランジスタ上の第1の絶縁層と、  
前記第1の絶縁層の開口部を介して、前記半導体層の一部に電氣的に接続された第1の導電層と、

前記第1の絶縁層と、前記第1の導電層との上の第2の絶縁層と、  
前記第2の絶縁層上の第2の基板と、  
前記第2の基板の開口部と、前記第2の絶縁層の開口部とを介して、前記第1の導電層に電氣的に接続された第2の導電層と、

第3の基板と、  
前記第3の基板の一方の面上の第3の導電層とを有し、  
前記第2の基板の一方の面と、前記第2の絶縁層とは、対向し、  
前記第2の基板の他方の面と、前記第3の基板の一方の面とは、対向し、  
前記第2の導電層は、前記第2の基板の他方の面に露出し、  
前記第2の導電層と、前記第3の導電層とは、電氣的に接続されており、  
前記第1の基板と、前記第2の基板との各々の厚さは、100 $\mu$ m以下であることを特徴とする半導体装置。

10

【請求項3】

請求項1または請求項2において、  
前記第1の基板と、前記第2の基板との少なくとも一方は、ガラス基板であることを特徴とする半導体装置。

20

【請求項4】

請求項1乃至請求項3のいずれか一項において、  
前記第1の基板と、前記第2の基板との間に、シール材と、スペーサーとの少なくとも一方を有することを特徴とする半導体装置。

【請求項5】

請求項1乃至請求項4のいずれか一項において、  
前記第2の導電層と、前記第3の導電層とは、異方性導電層と、バンプとの少なくとも一方を介して電氣的に接続されていることを特徴とする半導体装置。

【請求項6】

第1の基板の一方の面上に、半導体層を有するトランジスタを形成し、  
前記トランジスタ上に、第1の絶縁層を形成し、  
前記第1の絶縁層に、開口部を形成し、  
前記第1の絶縁層の開口部を介して、前記半導体層に電氣的に接続される第1の導電層を形成し、

30

前記第1の導電層上に、第2の絶縁層を形成し、  
前記第2の絶縁層上に、第2の基板の一方の面が前記第2の絶縁層に対向するように前記第2の基板を設け、

前記第1の基板と、前記第2の基板との各々の厚さが、100 $\mu$ m以下になるまで、前記第1の基板の他方の面と、前記第2の基板の他方の面とを薄膜化し、

前記第1の基板と、前記第1の絶縁層と、前記第2の絶縁層と、前記第2の基板とを切断して、

40

前記第1の基板と、前記トランジスタと、前記第2の基板とを含む積層体を形成することを特徴とする半導体装置の作製方法。

【請求項7】

第1の基板の一方の面上に、半導体層を有するトランジスタを形成し、  
前記トランジスタ上に、第1の絶縁層を形成し、  
前記第1の絶縁層に、開口部を形成し、  
前記第1の絶縁層の開口部を介して、前記半導体層に電氣的に接続される第1の導電層を形成し、

前記第1の導電層上に、第2の絶縁層を形成し、

50

前記第2の絶縁層に、開口部を形成し、  
 前記第2の絶縁層の開口部を介して、前記第1の導電層に電氣的に接続される第2の導電層を形成し、  
 前記第2の導電層上に第3の絶縁層を形成し、  
 前記第3の絶縁層上に、第2の基板の一方の面が前記第3の絶縁層に対向するように前記第2の基板を設け、  
 前記第1の基板と、前記第2の基板との各々の厚さが、 $100\mu\text{m}$ 以下になるまで、前記第1の基板の他方の面と、前記第2の基板の他方の面とを薄膜化し、  
 前記第1の基板と、前記第1の絶縁層と、前記第2の絶縁層と、前記第3の絶縁層と、前記第2の基板とを切断して、  
 前記第1の基板と、前記トランジスタと、前記第2の基板とを含む積層体を形成することを特徴とする半導体装置の作製方法。

10

## 【請求項8】

第1の基板の一方の面上に、半導体層を有するトランジスタを形成し、  
 前記トランジスタ上に、第1の絶縁層を形成し、  
 前記第1の絶縁層に、開口部を形成し、  
 前記第1の絶縁層の開口部を介して、前記半導体層に電氣的に接続される第1の導電層を形成し、  
 前記第1の絶縁層と、前記第1の導電層との上に、第2の絶縁層を形成し、  
 前記第2の絶縁層上に、第2の基板の一方の面が前記第2の絶縁層に対向するように前記第2の基板を設け、  
 前記第1の基板と、前記第2の基板との各々の厚さが、 $100\mu\text{m}$ 以下になるまで、前記第1の基板の他方の面と、前記第2の基板の他方の面とを薄膜化し、  
 前記第1の基板の他方の面上に、前記第1の導電層と重なる領域を有するように、第2の導電層を形成し、  
 前記第2の導電層にレーザービームを照射して、前記第1の基板と、前記第1の絶縁層とに開口部を形成し、前記第1の基板と、前記第1の絶縁膜との開口部を介して、前記第1の導電層と、前記第2の導電層とを電氣的に接続させ、  
 前記第1の基板の他方の面と、第3の導電層が設けられた第3の基板の一方の面とが対向するように、前記第3の基板を設けることにより、前記第2の導電層と、前記第3の導電層とを電氣的に接続させることを特徴とする半導体装置の作製方法。

20

30

## 【請求項9】

第1の基板の一方の面上に、半導体層を有するトランジスタを形成し、  
 前記トランジスタ上に、第1の絶縁層を形成し、  
 前記第1の絶縁層に、開口部を形成し、  
 前記第1の絶縁層の開口部を介して、前記半導体層に電氣的に接続される第1の導電層を形成し、  
 前記第1の絶縁層と、前記第1の導電層との上に、第2の絶縁層を形成し、  
 前記第2の絶縁層上に、第2の基板の一方の面が前記第2の絶縁層に対向するように前記第2の基板を設け、  
 前記第1の基板と、前記第2の基板との各々の厚さが、 $100\mu\text{m}$ 以下になるまで、前記第1の基板の他方の面と、前記第2の基板の他方の面とを薄膜化し、  
 前記第2の基板の他方の面上に、前記第1の導電層と重なる領域を有するように、第2の導電層を形成し、  
 前記第2の導電層にレーザービームを照射して、前記第2の基板と、前記第2の絶縁層とに開口部を形成し、前記第2の基板と、前記第2の絶縁層との開口部を介して、前記第1の導電層と、前記第2の導電層とを電氣的に接続させ、  
 前記第2の基板の他方の面と、第3の導電層が設けられた第3の基板の一方の面とが対向するように、前記第3の基板を設けることにより、前記第2の導電層と、前記第3の導電層とを電氣的に接続させることを特徴とする半導体装置の作製方法。

40

50

## 【請求項 10】

請求項 6 乃至請求項 9 のいずれか一項において、  
前記第 1 の基板と、前記第 2 の基板との間に、シール材と、スペーサーとの少なくとも一方を形成することを特徴とする半導体装置の作製方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、半導体装置及びその作製方法に関する。半導体装置とは、トランジスタを含むものに相当する。

## 【背景技術】

10

## 【0002】

トランジスタを含む半導体装置の開発が進められている。このような半導体装置のうち、非接触でデータの送信と受信を行うことが可能な半導体装置の開発が活発に進められている。このような半導体装置は、RFID (Radio Frequency Identification)、RFチップ、RFタグ、ICチップ、ICタグ、ICラベル、無線チップ、無線タグ、電子チップ、電子タグ、無線プロセッサ、無線メモリ等と呼ばれ(例えば、特許文献 1 参照)、既に一部の分野において、導入が開始されている。

## 【特許文献 1】特開 2004 - 282050 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

20

## 【0003】

本発明は、バリア性を向上させることにより、信頼性を向上させた半導体装置を提供することを課題とする。

## 【0004】

また、本発明は、小型化、薄型化、軽量化を実現することにより、高付加価値化を実現した半導体装置を提供することを課題とする。

## 【0005】

さらに、本発明は、フレキシブル性をもたせることにより、高付加価値化を実現した半導体装置を提供することを課題とする。

## 【課題を解決するための手段】

30

## 【0006】

本発明は、一对の基板の内側の空間に複数のトランジスタを含む積層体を設けることを特徴とする。上記特徴により、有害な物質の侵入を抑制し、バリア性を向上させることができる。一对の基板は、外部から浸入する有害な物質の遮蔽に優れているために、バリア性を向上させることができる。また、バリア性を向上させることにより、信頼性を向上させることができる。

## 【0007】

また本発明は、研削研磨を行うことにより薄型化(薄膜化)した一对の基板を用いることを特徴とする。上記特徴により、小型化、薄型化、軽量化を実現した半導体装置を提供することができる。

40

## 【0008】

また本発明は、フレキシブル性をもたせることができ、高付加価値化を実現することができる。このようなフレキシブル性は、基板を薄膜化したことにより、実現した付加価値である。

## 【0009】

本発明の半導体装置は、第 1 の基板上に設けられたトランジスタと、トランジスタ上に設けられた第 1 の絶縁層と、第 1 の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電気的に接続された第 1 の導電層(ソース配線又はドレイン配線に相当)と、第 1 の導電層上に設けられた第 2 の絶縁層と、第 2 の絶縁層上に設けられた第 2 の基板とを有する。トランジスタは、半導体層、絶縁層(ゲート絶縁層に相当)及び導電

50

層（ゲート電極に相当）と、を有する。

【0010】

本発明の半導体装置は、第1の基板上に設けられたトランジスタと、トランジスタ上に設けられた第1の絶縁層と、第1の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電氣的に接続された第1の導電層（ソース配線又はドレイン配線に相当）と、第1の導電層上に設けられた第2の絶縁層と、第2の絶縁層に設けられた開口部を介して、第1の導電層に電氣的に接続された第2の導電層と、第2の導電層上に設けられた第3の絶縁層と、第3の絶縁層上に設けられた第2の基板とを有する。トランジスタは、半導体層、絶縁層（ゲート絶縁層に相当）及び導電層（ゲート電極に相当）と、を有する。

10

【0011】

本発明の半導体装置は、第1の基板の一方の面上に設けられ、半導体層、第1の絶縁層及び第1の導電層を含むトランジスタと、トランジスタ上に設けられた第2の絶縁層と、第2の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電氣的に接続された第2の導電層と、第1の導電層又は第2の導電層と同じ層に設けられた第1の端子部と、第2の絶縁層と第2の導電層に設けられた第3の絶縁層と、第3の絶縁層上に設けられた第2の基板と、第3の基板と、第3の基板の一方の面上に設けられた第3の導電層と、第3の導電層と同じ層に設けられた第2の端子部と、第1の基板の他方の面上に設けられた第4の導電層とを有する。

【0012】

上記構成の半導体装置において、第4の導電層は、第1の基板と第2の絶縁層に設けられた開口部を介して、第1の端子部に電氣的に接続されている。第2の端子部は、異方性導電層とバンプの一方又は両方を介して、第4の導電層に電氣的に接続されている。第1の基板の他方の面と第3の基板の一方の面は、対向するように設けられている。第1の端子部と第2の端子部は重なるように設けられている。

20

【0013】

本発明の半導体装置は、第1の基板上に設けられ、半導体層、第1の絶縁層及び第1の導電層を含むトランジスタと、トランジスタ上に設けられた第2の絶縁層と、第2の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電氣的に接続された第2の導電層と、第1の導電層又は第2の導電層と同じ層に設けられた第1の端子部と、第2の絶縁層と第2の導電層上に設けられた第3の絶縁層と、一方の面が第3の絶縁層に接するように設けられた第2の基板と、第3の基板と、第3の基板の一方の面上に設けられた第3の導電層と、第3の導電層と同じ層に設けられた第2の端子部と、第2の基板の他方の面上に設けられた第4の導電層を有する。

30

【0014】

上記構成の半導体装置において、第4の導電層は、第2の基板と第3の絶縁層に設けられた開口部を介して、第1の端子部に電氣的に接続されている。また、第2の端子部は、異方性導電層とバンプの一方又は両方を介して、第4の導電層に電氣的に接続されている。第2の基板の他方の面と第3の基板の一方の面は、対向するように設けられている。第1の端子部と第2の端子部は重なるように設けられている。

40

【0015】

また、上記構成の半導体装置において、第1の基板と第2の基板の各々は、ガラス基板である。また、第1の基板と第2の基板の各々の厚さは、100 $\mu\text{m}$ 以下である。また、第1の基板と第2の基板の各々の厚さは、50 $\mu\text{m}$ 以下である。また、第1の基板と第2の基板の各々の厚さは、2 $\mu\text{m}$ 以上である。

【0016】

また、上記構成の半導体装置において、第1の基板と第2の基板との間に、シール材が設けられている。また、上記構成の半導体装置において、第1の基板と第2の基板の間に、スペーサーが設けられている。

【0017】

50

本発明の半導体装置の作製方法は、第1の基板の一方の面上にトランジスタを形成する工程と、トランジスタ上に第1の絶縁層を形成する工程と、第1の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電氣的に接続された第1の導電層を形成する工程と、第1の導電層上に第2の絶縁層を形成する工程と、第2の絶縁層の表面と第2の基板の一方の面が接するように、第2の絶縁層上に第2の基板を設ける工程と、第1の基板の他方の面と第2の基板の他方の面を研削する工程と、研削した第1の基板の他方の面と第2の基板の他方の面を研磨する工程と、第1の基板、第1の絶縁層、第2の絶縁層及び第2の基板を切断して、第1の基板、トランジスタ及び第2の基板を含む積層体を形成する工程とを有する。

【0018】

また、上記工程に加えて、トランジスタとして、半導体層、絶縁層（ゲート絶縁層に相当）及び導電層（ゲート電極に相当）を形成する工程を有する。

【0019】

本発明の半導体装置の作製方法は、第1の基板の一方の面上にトランジスタを形成する工程と、トランジスタ上に第1の絶縁層を形成する工程と、第1の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電氣的に接続された第1の導電層を形成する工程と、第1の導電層上に第2の絶縁層を形成する工程と、第2の絶縁層に設けられた開口部を介して、第1の導電層に電氣的に接続された第2の導電層を形成する工程と、第2の導電層上に第3の絶縁層を形成する工程と、第3の絶縁層の表面と第2の基板の一方の面が接するように、第3の絶縁層上に第2の基板を設ける工程と、第1の基板の他方の面と第2の基板の他方の面の研削と研磨の一方又は両方を行う工程と、第1の基板、第1の絶縁層、第2の絶縁層、第3の絶縁層及び第2の基板を切断して、第1の基板、トランジスタ及び第2の基板を含む積層体を形成する工程と、を有する。

【0020】

また、上記工程に加えて、トランジスタとして、半導体層、絶縁層（ゲート絶縁層に相当）及び導電層（ゲート電極に相当）を形成する工程を有する。

【0021】

本発明の半導体装置の作製方法は、第1の基板の一方の面上に、半導体層、第1の絶縁層及び第1の導電層を含むトランジスタを形成する工程と、トランジスタ上に第2の絶縁層を形成する工程と、第2の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電氣的に接続された第2の導電層と、第2の導電層と同じ層に設けられた第1の端子部を形成する工程と、第2の絶縁層、第2の導電層及び第1の端子部上に第3の絶縁層を形成する工程と、第3の絶縁層の表面と第2の基板の一方の面が接するように、第3の絶縁層上に第2の基板を設ける工程と、第1の基板の他方の面と第2の基板の他方の面の研削と研磨の一方又は両方を行う工程と、第1の基板の他方の面上に、第1の端子部と重なるような第3の導電層を形成する工程と、第3の導電層にレーザービームを照射して、第1の端子部が露出するような開口部を形成し、かつ、開口部に第3の導電層を充填させる工程と、第3の導電層と第2の端子部が電氣的に接続されるように、第1の基板の他方の面と、第2の端子部と第4の導電層が設けられた第3の基板の一方の面とが向かい合うように、第3の基板を設ける工程と、を有する。

【0022】

本発明の半導体装置の作製方法は、第1の基板の一方の面上に、半導体層、第1の絶縁層及び第1の導電層を含むトランジスタを形成する工程と、トランジスタ上に第2の絶縁層を形成する工程と、第2の絶縁層に設けられた開口部を介して、トランジスタのソース又はドレインに電氣的に接続された第2の導電層と、第2の導電層と同じ層に設けられた第1の端子部を形成する工程と、第2の絶縁層、第2の導電層及び第1の端子部上に第3の絶縁層を形成する工程と、第3の絶縁層の表面と第2の基板の一方の面が接するように、第3の絶縁層上に第2の基板を設ける工程と、第1の基板の他方の面と第2の基板の他方の面の研削と研磨の一方又は両方を行う工程と、第2の基板の他方の面上に、第1の端子部と重なるような第3の導電層を形成する工程と、第3の導電層にレーザービームを照射

10

20

30

40

50

して、第1の端子部が露出するような開口部を形成し、かつ、開口部に第3の導電層が充填させる工程と、第3の導電層と第2の端子部が電氣的に接続されるように、第2の基板の他方の面と、第2の端子部と第4の導電層が設けられた第3の基板の一方の面とが向かい合うように、第3の基板を設ける工程と、を有する。

【0023】

上記の本発明の半導体装置の作製方法において、第1の基板と第2の基板の厚さが100 $\mu\text{m}$ 以下になるまで、第1の基板の他方の面と第2の基板の他方の面を研削する。また、第1の基板と第2の基板の厚さが50 $\mu\text{m}$ 以下になるまで、研削した第1の基板の他方の面と第2の基板の他方の面を研磨する。

【発明の効果】

10

【0024】

本発明により、一对の基板の間の素子に対して、有害な物質の侵入を防止することが可能となり、素子の劣化や素子の破壊の発生を抑制することができる。従って、信頼性を向上させることができる。また、研削と研磨を行うことによって薄型化（薄膜化）した基板を用いるため、小型化、薄型化、軽量化を実現した半導体装置を提供することができる。また、薄型化（薄膜化）した基板を用いるために、フレキシブル性をもたせることができ、高付加価値化を実現することができる。

【発明を実施するための最良の形態】

【0025】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

20

【0026】

（実施の形態1）

本発明の半導体装置について、図1、2、3（A）の断面図と、図3（B）、（C）の上面図を参照して説明する。図1、2（A）は図3（B）の上面図、図2（B）は図3（C）の上面図の点Aから点Cの断面図に相当する。

【0027】

30

まず、基板10の一方の面上に、絶縁層11を形成する（図1参照）。基板10は、ガラス基板、プラスチック基板、シリコン基板、石英基板等に相当する。好適には、基板10として、ガラス基板やプラスチック基板を用いるとよい。ガラス基板やプラスチック基板は、1辺が1メートル以上のものを作成することが容易であり、また、四角形状等の所望の形状のものを作成することが容易であるからである。そのため、例えば、四角形状で、1辺が1メートル以上のガラス基板やプラスチック基板を用いると、生産性を大幅に向上させることができる。このような利点は、円形で、最大で直径が30センチ程度のシリコン基板を用いる場合と比較すると、大きな優位点である。

【0028】

なお、基板10の一方の面上のみ、または基板10の全体に、バリア膜を設けるとよい。バリア膜としては、 $\text{Al}_2\text{O}_3$ 、 $\text{MgO}$ 、 $\text{SiO}_2$ 、 $\text{SiO}_x$ （ $x$ は0以上）、 $\text{Al}$ 、 $\text{SiN}_x$ （ $x$ は0以上）、 $\text{SiO}_x\text{N}_y$ （ $x$ 、 $y$ は0以上）などを用いるとよい。バリア膜を設けることにより、基板10が含む有害な物質の拡散を防止することができる。また、プラスチック基板を用いる際は、ガラスとプラスチックを混合した材料を用いた基板を用いるか、または、ガラスからなる層とプラスチックからなる層が積層された基板を用いるとよい。

40

【0029】

絶縁層11は、プラズマCVD法やスパッタリング法等により、珪素の酸化物、珪素の窒化物、窒素を含む珪素の酸化物、酸素を含む珪素の窒化物などを形成する。絶縁層11は、基板10からの不純物元素が上層に侵入してしまうことを防止する役目を担う。絶縁層

50

11は、必要がなければ、形成しなくてもよい。

【0030】

次に、絶縁層11上に複数のトランジスタ14を形成する。ここでは、複数のトランジスタ14として、複数の薄膜トランジスタ(Thin film transistor)を形成する。複数のトランジスタ14の各々は、半導体層50、ゲート絶縁層(絶縁層ともいう)51、ゲート(ゲート電極ともいう)である導電層52を有する。半導体層50は、ソース(ソース電極、ソース領域ともいう)又はドレイン(ドレイン電極、ドレイン領域ともいう)として機能する不純物領域53、55と、チャンネル形成領域54を有する。不純物領域53、55には、N型又はP型を付与する不純物元素が添加されている。具体的には、N型を付与する不純物元素(例えばリン(P)、砒素(As))、P型を付与する不純物元素(例えば、ボロン(B))が添加されている。不純物領域55は、LDD(Lightly Doped Drain)領域である。

10

【0031】

また、図示する構成では、複数のトランジスタ14の各々は、導電層52の側面に接するように設けられたサイドウォール44を有する。サイドウォール44は、LDD領域を形成する際のドーピング用のマスクとして用いられる。複数のトランジスタ14の各々は、半導体層50上にゲート絶縁層51が設けられ、ゲート絶縁層51上に導電層52が設けられたトップゲート型、導電層52上にゲート絶縁層51が設けられ、ゲート絶縁層51上に半導体層50が設けられたボトムゲート型のどちらのタイプでもよい。また、複数のトランジスタ14の各々は、2つ以上のゲート電極と、2つ以上のチャンネル形成領域をもつマルチゲート構造のトランジスタであってもよい。

20

【0032】

また、図示する構成では、複数のトランジスタ14のみを形成しているが、本発明はこの構成に制約されない。基板10上に設けられる素子は、半導体装置の用途によって適宜調整するとよい。例えば、非接触でデータを送受信する機能を有する場合、基板10上に複数のトランジスタのみ、又は基板10上に複数のトランジスタとアンテナとして機能する導電層を形成するとよい。また、データを記憶する機能を有する場合、基板10上に複数のトランジスタと複数の記憶素子(例えば、トランジスタ、メモリトランジスタ等)も形成するとよい。また、回路を制御する機能や信号を生成する機能等を有する場合(例えば、CPU、信号生成回路等)、基板10上に複数のトランジスタを形成するとよい。また、上記以外にも、必要に応じて、抵抗素子(抵抗)や容量素子(容量)などの他の素子を形成するとよい。

30

【0033】

次に、複数のトランジスタ14上に絶縁層15~17を形成する。絶縁層15~17は、プラズマCVD法、スパッタリング法、SOG(スピンオンガラス)法、液滴吐出法、スクリーン印刷法等を用いて、珪素の酸化物、珪素の窒化物、樹脂(ポリイミド、アクリル、エポキシ)等を用いて形成する。また、絶縁層15~17は、シロキサンをを用いて形成する。シロキサンは、例えば、シリコンと酸素との結合で骨格構造が構成され、置換基に、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)、フルオロ基、又は、少なくとも水素を含む有機基とフルオロ基を用いたものである。なお、上記の構成では、複数のトランジスタ14上に3層の絶縁層(絶縁層15~17)を形成しているが、本発明はこの構成に制約されない。複数のトランジスタ14上に積層される絶縁層の数は特に制約されない。

40

【0034】

次に、絶縁層15~17に開口部を形成して、複数のトランジスタ14の各々のソース又はドレインに接続された導電層18~25を形成する。導電層18~25は、プラズマCVD法やスパッタリング法等により、チタン(Ti)、アルミニウム(Al)等から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。導電層18~25は、ソース配線又はドレイン配線として機能する。

【0035】

50



次に、絶縁層 17 と導電層 18 ~ 25 上に、絶縁層 28 を形成する。絶縁層 28 は、樹脂等により形成する。

【0036】

次に、絶縁層 28 に開口部を形成して、導電層 19、20、23、24 に接続された導電層 31 ~ 34 を形成する。導電層 31 ~ 34 は、アンテナとして機能する。なお、アンテナとして機能する導電層は、導電層 31 ~ 34 と同じ層に設けず、ゲートである導電層 52 と同じ層、又は、ソース配線又はドレイン配線である導電層 18 ~ 25 と同じ層に設けてもよい。そして、そのような場合には、導電層 31 ~ 34 を形成しなくてもよい。また、アンテナとして機能する導電層は、複数の層（例えば、導電層 52 と同じ層、導電層 18 ~ 25 と同じ層、導電層 31 ~ 34 と同じ層から選択された複数の層）に設けてもよい。なお、第 1 の層と第 2 の層が同じ層に設けられてるとは、第 1 の層が第 2 の層と同じ層上に設けられていることに相当する。

10

【0037】

次に、絶縁層 28 と導電層 31 ~ 34 上に、絶縁層 35 を形成する。絶縁層 35 は、プラズマ CVD 法、スパッタリング法等を用いて、珪素の酸化物、珪素の窒化物により形成する。

【0038】

次に、シール材 36 を形成する（図 1、図 3（B）参照）。シール材 36 は、スクリーン印刷又はディスペンサーによる描画等の方法を用いて、所定の箇所に、選択的に形成する。シール材 36 は、多くの場合において、長方形をした額縁状に形成する。シール材 36 は、熱硬化樹脂、紫外線硬化樹脂、酢酸ビニル樹脂系接着剤、ビニル共重合樹脂系接着剤、エポキシ樹脂系接着剤、ウレタン樹脂系接着剤、ゴム系接着剤、アクリル樹脂系接着剤等の接着剤を用いて形成する。なお、これらの材料にスペーサーを混在させた材料を、シール材 36 として用いてもよい。

20

【0039】

また、上記の接着剤の材料に、ファイバーを混ぜた材料を、シール材 36 として用いてもよい。シール材 36 は、トランジスタなどの素子と重ならないように形成する。

【0040】

次に、シール材 36 の間に、絶縁層 37 とスペーサー 38 を形成する。絶縁層 37 は、スクリーン印刷法等を用いて、樹脂、接着剤などにより形成する。絶縁層 37 を接着剤により形成する場合は、シール材 36 を設けなくてもよい。また、スペーサー 38 は、ビーズ状、ファイバー状等の形状であり、また、樹脂やシリカなどの材料からなる。また、スペーサー 38 は、フォトリソグラフィ法を用いて形成された絶縁層などを用いてもよい。

30

【0041】

フォトリソグラフィ法を用いてスペーサー 38 を形成する場合、感光性アクリルなどの有機絶縁性材料を、パターン加工して形成する。この方法によると、所望の箇所にスペーサー 38 を設けることができる。シール材 36 とスペーサー 38 の一方又は両方は、基板 10 と基板 39 の間の間隔を保つ役目を担う。従って、基板 10 と基板 39 の間の間隔を保つことができれば、シール材 36 やスペーサー 38 の一方又は両方は設けなくてもよい。図 3（B）では、シール材 36 とスペーサー 38 と絶縁層 37 を図示する。

40

【0042】

次に、絶縁層 37 とスペーサー 38 上に基板 39 を設ける。基板 39 は、基板 10 と異なる材質からなるものでもよい。例えば、基板 10 はガラス基板であり、基板 39 はプラスチック基板であってもよい。その後、必要に応じて、シール材 36 を用いて、基板 10 と基板 39 とを貼り合わせる。この際、必要に応じて、圧着機等により、加圧処理と加熱処理の一方又は両方を行う。

【0043】

なお、基板 39 の一方の面上のみ、または基板 39 の全体に、バリア膜を設けるとよい。バリア膜としては、 $Al_2O_3$ 、 $MgO$ 、 $SiO_2$ 、 $SiO_x$ （ $x$  は 0 以上）、 $Al$ 、 $SiN_x$ （ $x$  は 0 以上）、 $SiO_xNy$ （ $x$ 、 $y$  は 0 以上）などを用いるとよい。バリア膜

50

を設けることにより、基板 39 が含む有害な物質の拡散を防止することができる。また、絶縁層 37 は、一对の基板を貼り合わせた後に、真空注入法により、一对の基板の内部に注入してもよい。

**【0044】**

次に、研削手段により、基板 10 の他方の面と、基板 39 の他方の面を研削する（図 2（A）参照）。好適には、基板 10、39 の厚さが 100  $\mu\text{m}$  以下となるまで研削する。研削工程では、基板 10、39 が固定されたステージと研削手段の一方又は両方を回転させて、基板 10 と基板 39 の表面を研削する。研削手段とは、例えば、砥ぎ磨く石に相当する。

**【0045】**

次に、研磨手段により、研削した基板 10 の他方の面と、基板 39 の他方の面を研磨する。好適には、基板 10、39 の厚さが 2  $\mu\text{m}$  以上 50  $\mu\text{m}$  以下、好適には 4  $\mu\text{m}$  以上 20  $\mu\text{m}$  以下、例えば 5  $\mu\text{m}$  以下となるまで研磨する。この研磨工程も、上記の研削工程と同様に、基板 10、39 が固定されたステージと研磨手段の一方又は両方を回転させて、基板 10 と基板 39 の表面を研磨する。研磨手段とは、例えば、砥ぎ磨ぐ石、研磨パッド、研磨砥粒（例えば酸化セリウム等）に相当する。なお、研削工程と研磨工程の後は、必要に応じて、ゴミを除去するための洗浄工程、乾燥工程の一方又は両方を行う。

**【0046】**

また、研磨後の基板 10、39 の厚さは、研削工程と研磨工程に必要な時間、後に行う切断工程に必要な時間、半導体装置の用途、その用途に必要な強度などを考慮して、適宜決めるとよい。例えば、研削工程と研磨工程の時間を短くすることにより生産性を向上させる場合は、研磨後の基板 10、39 の厚さは 50  $\mu\text{m}$  程度にするとよい。また、後に行う切断工程に必要な時間を短くすることにより生産性を向上させる場合、研磨後の基板 10、39 の厚さは、2  $\mu\text{m}$  以上 20  $\mu\text{m}$  以下とするとよい。また、半導体装置を薄い物品に貼り付けたり、埋め込んだりする場合、研磨後の基板 10、39 の厚さは 2  $\mu\text{m}$  以上 20  $\mu\text{m}$  以下とするとよい。

**【0047】**

なお、上記の工程では、研削と研磨の両方の工程を行っているが、研削工程のみ又は研磨工程のみで、所望の厚さにすることができるならば、研削工程のみ又は研磨工程のみを行うとよい。

**【0048】**

次に、基板 10、絶縁層 11、15～17、28、35、シール材 36、基板 39 を切断する（図 2（B）、図 3（C）参照）。そうすると、基板 10、複数のトランジスタ 12 及び基板 39、または、基板 10、複数のトランジスタ 13 及び基板 39 を有する半導体装置が完成する。切断には、レーザー照射装置、ダイシング装置、スクライブ装置等を用いる。

**【0049】**

なお、上記の切断工程（分断工程）において、レーザー照射装置、ダイシング装置のどちらの装置を用いてもよいが、好ましくは、半導体装置のサイズによって、使う装置を分けるとよい。多くの場合において、レーザー照射装置は、微小なサイズに切断することができる。よって、小型のサイズの半導体装置には、レーザー照射装置を用いるとよく、中型、大型のサイズの半導体装置には、ダイシング装置を用いるとよい。

**【0050】**

なお、この切断工程では、好ましくは、レーザー照射装置を用いるとよい。レーザーは、レーザー媒質、励起源、共振器により構成されている。レーザーは、媒質により分類すると、気体レーザー、液体レーザー、固体レーザーがあり、発振の特徴により分類すると、自由電子レーザー、半導体レーザー、X線レーザーがあるが、本発明では、いずれのレーザーを用いてもよい。好ましくは、気体レーザー又は固体レーザーを用いるとよく、さらに好ましくは固体レーザーを用いるとよい。

**【0051】**

気体レーザーは、ヘリウムネオンレーザー、炭酸ガスレーザー、エキシマレーザー、アルゴンイオンレーザーがある。エキシマレーザーは、希ガスエキシマレーザー、希ガスハライドエキシマレーザーがある。希ガスエキシマレーザーは、アルゴン、クリプトン、キセノンの3種類の励起分子による発振がある。アルゴンイオンレーザーは、希ガスイオンレーザー、金属蒸気イオンレーザーがある。液体レーザーは、無機液体レーザー、有機キレートレーザー、色素レーザーがある。無機液体レーザーと有機キレートレーザーは、固体レーザーに利用されているネオジムなどの希土類イオンをレーザー媒質として利用する。固体レーザーが用いるレーザー媒質は、固体の母体に、レーザー作用をする活性種がドーパされたものである。固体の母体とは、結晶又はガラスである。結晶とは、YAG(イットリウム・アルミニウム・ガーネット結晶)、YLF、YVO<sub>4</sub>、YAlO<sub>3</sub>、サファイア、ルビー、アレキサンドライドである。また、レーザー作用をする活性種とは、例えば、3価のイオン(Cr<sup>3+</sup>、Nd<sup>3+</sup>、Yb<sup>3+</sup>、Tm<sup>3+</sup>、Ho<sup>3+</sup>、Er<sup>3+</sup>、Ti<sup>3+</sup>)である。

10

## 【0052】

本発明に用いるレーザーには、連続発振型のレーザービームやパルス発振型のレーザービームを用いることができる。レーザービームの照射条件、例えば、周波数、パワー密度、エネルギー密度、ビームプロファイル等は、複数のトランジスタを含む積層体の厚さなどを考慮して適宜調整する。

## 【0053】

上記のレーザービームを照射する工程では、アブレーション加工を用いることを特徴としている。アブレーション加工とは、レーザービームを照射した部分、つまり、レーザービームを吸収した部分の分子結合が切断されて、光分解し、気化して蒸発する現象を用いた加工である。つまり、本発明では、レーザービームを照射して、基板10、絶縁層11、15~17、28、35、シール材36、基板39のある部分の分子結合を切断し、光分解し、気化して蒸発させている。

20

## 【0054】

また、レーザーは、紫外領域である1~380nmの波長の固体レーザーを用いるとよい。好ましくは、1~380nmの波長のNd:YVO<sub>4</sub>レーザーを用いるとよい。その理由は、1~380nmの波長のNd:YVO<sub>4</sub>レーザーは、他の高波長側のレーザーに比べ、基板に光が吸収されやすく、アブレーション加工が可能であるからである。また、加工部の周辺に影響を与えず、加工性がよいからである。

30

## 【0055】

なお、上記構成の半導体装置(図2(B)参照)において、複数のトランジスタ12を含む積層体を、基板によりさらに封止してもよい(図3(A)参照)。具体的には、基板10、39の一方又は両方の表面に、新たに、基板を設けてもよい。図示する構成では、基板10の表面に基板41を設け、基板39の表面に基板42を設けることにより、複数のトランジスタ12を含む積層体を、基板41、42により封止している。基板41、42により封止することにより、強度を向上させることができる。

## 【0056】

基板(基体、フィルム、テープとよぶこともできる)41、42の各々は、可撓性を有する基板である。基板41、42の各々は、ポリエチレン、ポリプロピレン、ポリスチレン、AS樹脂、ABS樹脂(アクリルニトリル、ブタジエン、スチレンの三つが重合した樹脂)、メタクリル樹脂(アクリルともいう)、ポリ塩化ビニル、ポリアセタール、ポリアミド、ポリカーボネート、変性ポリフェニレンエーテル、ポリブチレンテレフタレート、ポリエチレンテレフタレート、ポリサルフォン、ポリエーテルサルフォン、ポリフェニレンサルファイド、ポリアミドイミド、ポリメチルペンテン、フェノール樹脂、ユリア樹脂、メラミン樹脂、エポキシ樹脂、ジアリルフタレート樹脂、不飽和ポリエステル樹脂、ポリイミド、ポリウレタン等の材料、繊維質の材料(例えば紙)からなる。フィルムは、単層のフィルムでもよいし、複数のフィルムが積層したフィルムでもよい。また、その表面には、接着層が設けられていてもよい。接着層は、接着剤を含む層に相当する。

40

50

## 【0057】

基板41、42の各々の表面は、二酸化珪素（シリカ）の粉末により、コーティングされていてもよい。コーティングにより、高温で高湿度の環境下においても防水性を保つことができる。また、その表面は、インジウム錫酸化物等の導電性材料によりコーティングされていてもよい。コーティングした材料が静電気を蓄電し、薄膜トランジスタを含む積層体を静電気から保護することができる。また、その表面は、炭素を主成分とする材料（例えば、ダイヤモンドライクカーボン）によりコーティングされていてもよい。コーティングにより強度が増し、半導体装置の劣化や破壊を抑制することができる。また、基板41、42は、基材の材料（例えば樹脂）と、二酸化珪素や導電性材料や炭素を主成分とする材料とを混ぜ合わせた材料により形成してもよい。基板41、42による複数のトランジスタ12を含む積層体の封止は、基板41、42の各々の表面の層、又は基板41、42の各々の表面の接着層を加熱処理によって溶かすことにより行われる。また必要に応じて、加圧処理が行われる。

10

## 【0058】

本発明は、基板10と基板39の内側の空間に、複数のトランジスタ12を含む積層体が設けられていることを特徴とする。上記特徴により、有害な物質の侵入を抑制し、バリア性を向上させることができる。従って、信頼性を向上させることができる。

## 【0059】

また、基板10、39の各々の厚さは、好適には100 $\mu\text{m}$ 以下、より好適には50 $\mu\text{m}$ 以下、さらに好適には20 $\mu\text{m}$ 以下である。このように、本発明は、研削工程と研磨工程を行うことによって薄型化（薄膜化）した一对の基板を用いることを特徴とする。上記特徴により、半導体装置に対して、小型化、薄型化、軽量化を実現することができる。また、フレキシブル性をもたせることができ、高付加価値化を実現することができる。

20

## 【0060】

なお、好ましくは、基板として、ガラス基板を用いるとよい。ガラス基板は、酸素や水蒸気などに対するバリア性が高いためである。また、プラスチック基板と比較して、耐薬品性、耐溶剤性に優れるためである。

## 【0061】

なお、上記の作成工程では、基板上に薄膜トランジスタを形成した例を示したが、本発明は上記の例に限定されない。半導体基板（シリコン基板）をチャンネル部としたトランジスタを形成し、該半導体基板と対向するように基板を設けてもよい。そして、半導体基板と基板を薄膜化してもよい。

30

## 【0062】

（実施の形態2）

本発明の実施の形態について、図4～6の断面図と、図7の上面図を参照して説明する。図5（A）（B）は図7（A）の上面図、図6（A）は図7（B）の上面図の点Aから点Cの断面図に相当する。また、図6（B）は図7（D）の上面図の点Aと点Bの断面図に相当する。

## 【0063】

まず、基板10の一方の面上に、絶縁層11を形成する（図4（A）参照）。次に、絶縁層11上に複数のトランジスタ14を形成する。次に、複数のトランジスタ14上に絶縁層15～17を形成する。次に、絶縁層15～17に開口部を形成して、複数のトランジスタ14の各々のソース又はドレインに接続された導電層18～25を形成する。

40

## 【0064】

次に、絶縁層17と導電層18～25上に、絶縁層43を形成する。絶縁層43は、プラズマCVD法、スパッタリング法等を用いて、珪素の酸化物、珪素の窒化物により形成する。次に、シール材36を形成する。次に、シール材36の間に、絶縁層37とスペーサー38を形成する。次に、絶縁層37とスペーサー38上に基板39を設ける。この際、絶縁層37と基板39の一方の面とが接するように、基板39を設ける。次に、シール材36を用いて、基板10と基板39とを貼り合わせる。

50

## 【 0 0 6 5 】

次に、研削手段により、基板 1 0 の他方の面と、基板 3 9 の他方の面を研削する（図 4（B）参照）。続いて、研磨手段により、研削した基板 1 0 の他方の面と、基板 3 9 の他方の面を研磨する。

## 【 0 0 6 6 】

次に、基板 1 0 の他方の面上に、導電層 8 1 ~ 8 4 を形成する（図 5（A）、図 7（A）参照）。導電層 8 1 ~ 8 4 は、スパッタリング法、CVD法、液滴吐出法、スクリーン印刷法等により形成される。また、導電層 8 1 ~ 8 4 は、アルミニウム（Al）又はアルミニウムを主成分とする材料、銅（Cu）又は銅を主成分とする材料、又はそれらの合金材料を用いて、膜厚 0.3 ~ 2 μm の厚さで形成する。また、ゲルマニウム（Ge）、スズ（Sn）、ガリウム（Ga）、亜鉛（Zn）、鉛（Pb）、インジウム（In）及びスカンジウム（Sb）などから選択された一種又は複数種の元素と、Al、Cuとの合金材料を用いてもよい。このような元素と混合した合金材料を用いると、融点が低下し、後のリフロー工程における処理温度を低下させることができる。また、導電層 8 1 ~ 8 4 は、導電層 1 8、2 1、2 2、2 5 と重なるように形成される。

10

## 【 0 0 6 7 】

続いて、導電層 8 1 ~ 8 4 に、レーザービームを照射する（図 5（B）、図 7（A）参照）。レーザービームの照射により、導電層 8 1 ~ 8 4 が流動化する（リフローする）と共に、基板 1 0、絶縁層 1 1、1 5 ~ 1 7 に開口部 8 5 ~ 8 8 が形成される。そして、その開口部 8 5 ~ 8 8 の各々に、導電層 8 1 ~ 8 4 が充填される。そうすると、導電層 8 1 ~ 8 4 は、導電層 1 8、2 1、2 2、2 5 と電氣的に接続される。導電層 1 8、2 1、2 2、2 5 の一部分であって、導電層 8 1 ~ 8 4 に接続される部分は、端子部ともよばれる。

20

## 【 0 0 6 8 】

なお、上記の導電層 8 1 ~ 8 4 を加熱する処理は、レーザービームの照射ではなく、瞬間熱アニール（RTA）により行ってもよい。瞬間熱アニールは、不活性ガスの雰囲気下で、紫外光乃至赤外光を照射する赤外ランプやハロゲンランプなどを用いて、急激に温度を上昇させ、数分~数マイクロ秒の間で瞬間的に熱を加えて行う処理である。上記のどちらの方法を用いるにしても、少なくとも導電層 8 1 ~ 8 4 が再結晶温度以上になり、流動性を有するようにする。

## 【 0 0 6 9 】

次に、レーザービームを照射して、基板 1 0、絶縁層 1 1、1 5 ~ 1 7、4 3、シール材 3 6、基板 3 9 を切断する（図 6（A）、図 7（B）参照）。

30

## 【 0 0 7 0 】

次に、アンテナ 7 3、容量素子 7 4 が設けられた基板 5 9 を準備する（図 7（C）参照）。アンテナ 7 3、容量素子 7 4 の各々は、スクリーン印刷法、液滴吐出法、フォトリソグラフィ法、スパッタリング法、CVD法などを用いて形成する。図 6（B）（C）には、アンテナ 7 3 の一部である導電層 6 0、6 1 を図示する。

## 【 0 0 7 1 】

次に、導電層 8 1、8 2 と、基板 5 9 上の導電層 6 0、6 1 とが電氣的に接続されるように、基板 1 0 上に、基板 5 9 を設ける（図 6（B）、図 7（D）参照）。導電層 6 0、6 1 の一部分であって、導電層 8 1、8 2 に接続される部分は、端子部ともいう。図示する構成では、導電層 8 1、8 2 と、導電層 6 0、6 1 の間に、導電性粒子 6 2 を含む層 6 3（異方性導電層に相当）が設けられている。しかしながら、本発明はこの構成に制約されず、導電層 8 1、8 2 と、導電層 6 0、6 1 の間に、バンプ（突起電極）と異方性導電層の一方又は両方が設けられていてもよい。

40

## 【 0 0 7 2 】

また、上記構成の半導体装置（図 6（B）参照）において、複数のトランジスタ 1 4 を含む積層体を、基板により封止してもよい（図 6（C）参照）。図示する構成では、基板 5 9 の表面に基板 4 1 を設け、基板 3 9 の表面に基板 4 2 を設けることにより、複数のトランジスタ 1 4 を含む積層体を、基板 4 1、4 2 により封止している。

50

## 【0073】

(実施の形態3)

上記の実施の形態では、基板10の他方の面上に、導電層81~84を形成していたが、本発明はこの形態に制約されない。基板39の他方の面上に、導電層65~68を形成してもよい(図8(A)参照)。導電層65~68は、導電層18、21、22、25と重なるように形成される。

## 【0074】

次に、導電層65~68に、レーザービームを照射する(図8(B)参照)。レーザービームの照射により、導電層65~68が流動化すると共に、基板39、絶縁層37、43に開口部69~72が形成される。そして、その開口部69~72の各々に、導電層65~68が充填される。そして、導電層65~68は、導電層18、21、22、25と電氣的に接続される。

10

## 【0075】

次に、レーザービームを照射して、基板10、絶縁層11、15~17、43、シール材36、基板39を切断する(図9(A)参照)。

## 【0076】

次に、導電層65、66と、基板59上の導電層60、61とが電氣的に接続されるように、基板39上に、基板59を設ける(図9(B)参照)。図示する構成では、導電層65、66と、導電層60、61の間に、導電性粒子62を含む層63が設けられている。

20

## 【0077】

上記構成の半導体装置において、複数のトランジスタ14を含む積層体を、基板によりさらに封止してもよい(図9(C)参照)。図示する構成では、基板10の表面に基板41を設け、基板59の表面に基板42を設けている。

## 【実施例1】

## 【0078】

導電層が設けられた基板について、図10を参照して説明する。導電層が設けられた基板は、例えば、以下の2つのようなものがある。導電層は、アンテナや接続配線として機能する。

## 【0079】

1つは、基板59上に、導電層60、61が設けられたものである(図10(A)参照)。基板59は、ポリイミド、PET(ポリエチレンテレフタレート)、PEN(ポリエチレンナフタレート)、PC(ポリカーボネート)、PES(ポリエーテルサルフォン)などから形成されている。導電層60、61は、銅、銀などにより形成されている。また、導電層60、61の露出している部分は、酸化防止のため金などによりメッキが施されている。

30

## 【0080】

もう1つは、基板59上に、導電層60、61、保護層75が設けられたものである(図10(B)参照)。保護層75としては、基板と絶縁性の樹脂の一方又は両方が設けられている。基板はポリイミド、PET(ポリエチレンテレフタレート)、PEN(ポリエチレンナフタレート)、PC(ポリカーボネート)、PES(ポリエーテルサルフォン)に相当する。絶縁性の樹脂は、液状レジストやエポキシ樹脂、シリコン樹脂、合成ゴム系樹脂に相当する。

40

## 【0081】

なお、基板59上の導電層60、61をアンテナとして機能させる場合、導電層60、61の形状は特に制約されない。形状としては、例えば、ダイポール、輪状(例えば、ループアンテナ)、らせん状、直方体で平坦なもの(例えば、パッチアンテナ)などがある。また、導電層60、61を形成する材料も特に制約されない、材料には、例えば、金、銀、銅等を用いればよく、そのうち、抵抗値が低い銀を用いるとよい。また、その作製方法も特に制約されず、スパッタリング法、CVD法、スクリーン印刷法、液滴吐出法(例えばインクジェット法)、ディスペンサー法等を用いるとよい。

50

## 【0082】

なお、アンテナを、直接、金属の表面に貼り付けると、金属の表面を通る磁束によって、金属にうず電流が発生する。このよううず電流は、リーダ/ライタの磁界に対して、逆向きに発生してしまう。そこで、アンテナと導電層の間に、高い透磁率で高周波損失の少ないフェライトや金属薄膜シートを挟み、うず電流の発生を防止するとよい。本実施例は、他の実施の形態、他の実施例と自由に組み合わせることができる。

## 【実施例2】

## 【0083】

本発明の半導体装置の構成について、図11を参照して説明する。本発明の半導体装置100は、演算処理回路101、記憶回路103、アンテナ104、電源回路109、復調回路110、変調回路111を有する。半導体装置100は、アンテナ104と電源回路109を必須の構成要素としており、他の要素は、半導体装置100の用途に従って、適宜設けられる。

10

## 【0084】

演算処理回路101は、復調回路110から入力される信号に基づき、命令の解析、記憶回路103の制御、外部に送信するデータの変調回路111への出力などを行う。

## 【0085】

記憶回路103は、記憶素子を含む回路と、データの書き込みやデータの読み出しを制御する制御回路を有する。記憶回路103には、少なくとも、半導体装置自体の識別番号が記憶されている。識別番号は、他の半導体装置と区別するために用いられる。また、記憶回路103は、有機メモリ、DRAM(Dynamic Random Access Memory)、SRAM(Static Random Access Memory)、FeRAM(Ferroelectric Random Access Memory)、マスクROM(Read Only Memory)、PROM(Programmable Read Only Memory)、EPROM(Electrically Programmable Read Only Memory)、EEPROM(Electrically Erasable Programmable Read Only Memory)及びフラッシュメモリから選択された一種又は複数種を有する。有機メモリは、一对の導電層間に有機化合物を含む層が挟まれた構造を有する。有機メモリは、構造が単純であるため、作成工程を簡略化することができ、費用を削減することができる。また、構造が単純であるために、積層体の面積を小型化することが容易であり、大容量化(高集積化)を容易に実現することができる。また、不揮発性であり、電池を内蔵する必要がないという長所がある。従って、記憶回路103として、有機メモリを用いることが好ましい。

20

30

## 【0086】

アンテナ104は、リーダ/ライタ112から供給された搬送波を、交流の電気信号に変換する。また、変調回路111により、負荷変調が加えられる。電源回路109は、アンテナ104が変換した交流の電気信号を用いて電源電圧を生成し、各回路に電源電圧を供給する。

## 【0087】

復調回路110は、アンテナ104が変換した交流の電気信号を復調し、復調した信号を、演算処理回路101に供給する。変調回路111は、演算処理回路101から供給される信号に基づき、アンテナ104に負荷変調を加える。

40

## 【0088】

リーダ/ライタ112は、アンテナ104に加えられた負荷変調を、搬送波として受信する。また、リーダ/ライタ112は、搬送波を半導体装置100に送信する。なお、搬送波とは、リーダ/ライタ112が発する電磁波である。本実施例は、他の実施の形態、他の実施例と自由に組み合わせることができる。

## 【実施例3】

## 【0089】

50

本発明の半導体装置125は、電磁波の送信と受信ができるという機能を活用することにより、様々な物品、様々なシステムに用いることができる。物品とは、例えば、鍵(図12(A)参照)、紙幣、硬貨、有価証券類、無記名債券類、証書類(運転免許証や住民票等)、書籍類、容器類(シャーレ等、図12(B)参照)、装身具(鞆や眼鏡等、図12(C)参照)、包装用容器類(包装紙やボトル等、図12(D)参照)、記録媒体(ディスクやビデオテープ等)、乗物類(自転車等)、食品類、衣類、生活用品類、電子機器(液晶表示装置、EL表示装置、テレビジョン装置、携帯端末等)等である。本発明の半導体装置は、上記のような様々な形状の物品の表面に貼り付けたり、埋め込んだりして、固定される。

#### 【0090】

また、システムとは、物流・在庫管理システム、認証システム、流通システム、生産履歴システム、書籍管理システム等であり、本発明の半導体装置を用いることにより、システムの高機能化、多機能化、高付加価値化を図ることができる。例えば、本発明の半導体装置を身分証明証の内部に設けておき、なおかつ、建物の入り口などに、リーダ/ライタ121を設けておく(図12(E)参照)。リーダ/ライタ121は、各人が所有する身分証明証内の認証番号を読み取り、その読み取った認証番号に関する情報を、コンピュータ122に供給する。コンピュータ122では、リーダ/ライタ121から供給された情報に基づき、入室又は退室を許可するか否かを判断する。このように、本発明の半導体装置の機能を活用することにより、高機能化、高付加価値化を実現した入退室管理システムを提供することができる。本実施例は、他の実施の形態、他の実施例と自由に組み合わせることができる。

#### 【実施例4】

#### 【0091】

本発明の半導体装置は、トランジスタを有する。トランジスタが含む半導体層は、例えば、以下の作製工程を経て形成する。まず、スパッタリング法、LPCVD法、プラズマCVD法等により非晶質半導体層を形成する。続いて、非晶質半導体層をレーザー結晶化法、RTA法(Rapid Thermal Anneal)又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とレーザー結晶化法を組み合わせた方法等により結晶化して、結晶質半導体層を形成する。その後、得られた結晶質半導体層を所望の形状にパターンニング(パターン加工)して形成する。

#### 【0092】

好ましくは、トランジスタが含む半導体層は、熱処理を伴った結晶化法と、連続発振レーザー若しくは10MHz以上の周波数で発振するレーザービームを照射する結晶化法とを組み合わせ形成するとよい。連続発振レーザー若しくは10MHz以上の周波数で発振するレーザービームを照射することで、結晶化された半導体層の表面を平坦なものとすることができる。また、半導体層の表面を平坦化することにより、半導体層の上層に形成するゲート絶縁層を薄膜化することができる。また、ゲート絶縁層の耐圧を向上させることに寄与する。

#### 【0093】

また、トランジスタが含むゲート絶縁層は、半導体層に対し、プラズマ処理を行うことにより、表面を酸化又は窒化することで形成してもよい。例えば、He、Ar、Kr、Xeなどの希ガスと、酸素、酸化窒素、アンモニア、窒素、水素などの混合ガスを導入したプラズマ処理で形成する。この場合のプラズマの励起は、マイクロ波の導入により行うと、低電子温度で高密度のプラズマを生成することができる。この高密度プラズマで生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、半導体層の表面を酸化又は窒化することができる。つまり、このような高密度プラズマを用いた処理により、5~10nmの絶縁層が半導体層に形成される。この場合の反応は、固相反応であるため、当該絶縁層と半導体層との界面準位密度はきわめて低くすることができる。このような、高密度プラズマ処理は、半導体層(結晶性

10

20

30

40

50



シリコン、或いは多結晶シリコン)を直接酸化(若しくは窒化)するため、形成されるゲート絶縁層の厚さのばらつきをきわめて小さくすることができる。また、結晶性シリコンの結晶粒界でも、強く酸化されることがないため、非常に好ましい状態となる。すなわち、ここで示す高密度プラズマ処理で、半導体層の表面を固相酸化することにより、結晶粒界において異常に酸化反応をさせることなく、均一性が良く、界面準位密度が低いゲート絶縁層を形成することができる。

【0094】

なお、ゲート絶縁層は、高密度プラズマ処理によって形成される絶縁層のみを用いてもよいし、それに加えて、プラズマや熱反応を利用したCVD法で酸化シリコン、酸窒化シリコン、窒化シリコンなどの絶縁層を堆積し、積層させても良い。いずれにしても、高密度プラズマで形成した絶縁層をゲート絶縁層の一部又は全部に含むトランジスタは、特性のばらつきを小さくすることができる。

10

【0095】

また、連続発振レーザー若しくは10MHz以上の周波数で発振するレーザービームを照射しながら、一方向に走査して結晶化させた半導体層は、そのビームの走査方向に結晶が成長する特性がある。その走査方向をチャンネル長方向(チャンネル形成領域が形成されたときにキャリアが流れる方向)に合わせてトランジスタを配置し、なおかつ、ゲート絶縁層の作製方法に上記の方法を採用することにより、特性ばらつきが小さく、しかも電界効果移動度が高いトランジスタを得ることができる。

【0096】

なお、トランジスタが含む半導体層とゲート絶縁層や、その他の絶縁層は、プラズマ処理を用いて形成する場合がある。このようなプラズマ処理は、電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上であり、プラズマの電子温度が1.5 eV以下で行うことが好ましい。より詳しくは、電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上 $1 \times 10^{13} \text{ cm}^{-3}$ 以下で、プラズマの電子温度が0.5 eV以上1.5 eV以下で行うことが好ましい。

20

【0097】

プラズマの電子密度が高密度であり、被処理物(例えば、トランジスタが含む半導体層、ゲート絶縁層等)付近での電子温度が低いと、被処理物に対するプラズマによる損傷を防止することができる。また、プラズマの電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上と高密度であるため、プラズマ処理を用いて、被照射物を酸化または窒化することによって形成される酸化物または窒化物は、CVD法やスパッタリング法等により形成された薄膜と比較して膜厚等が均一性に優れ、且つ緻密な膜を形成することができる。また、プラズマの電子温度が1.5 eV以下と低いため、従来のプラズマ処理や熱酸化法と比較して低温度で酸化または窒化処理を行うことができる。たとえば、ガラス基板の歪点よりも100度以上低い温度でプラズマ処理を行っても十分に酸化または窒化処理を行うことができる。

30

【図面の簡単な説明】

【0098】

【図1】本発明の半導体装置及びその作製方法を説明する図。

【図2】本発明の半導体装置及びその作製方法を説明する図。

【図3】本発明の半導体装置及びその作製方法を説明する図。

【図4】本発明の半導体装置及びその作製方法を説明する図。

【図5】本発明の半導体装置及びその作製方法を説明する図。

【図6】本発明の半導体装置及びその作製方法を説明する図。

【図7】本発明の半導体装置及びその作製方法を説明する図。

【図8】本発明の半導体装置及びその作製方法を説明する図。

【図9】本発明の半導体装置及びその作製方法を説明する図。

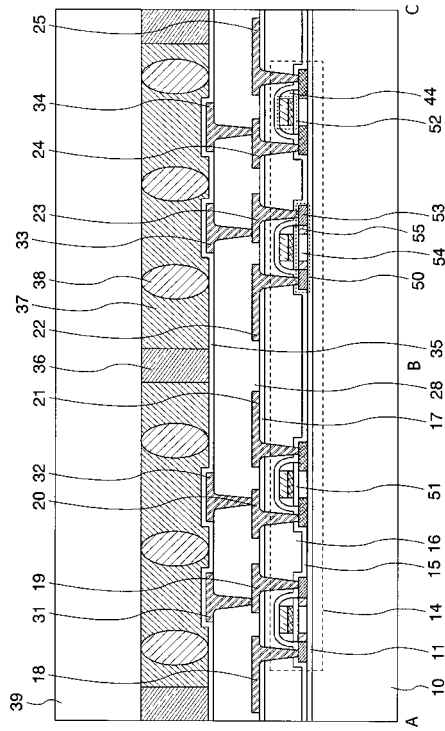
【図10】本発明の半導体装置及びその作製方法を説明する図。

【図11】本発明の半導体装置を説明する図。

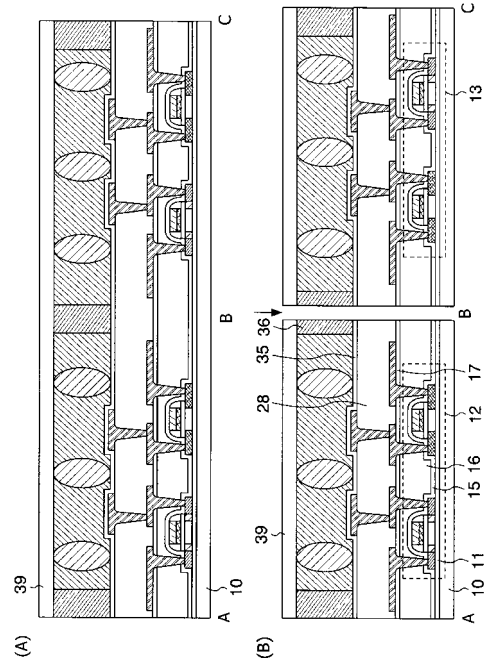
【図12】本発明の半導体装置を説明する図。

40

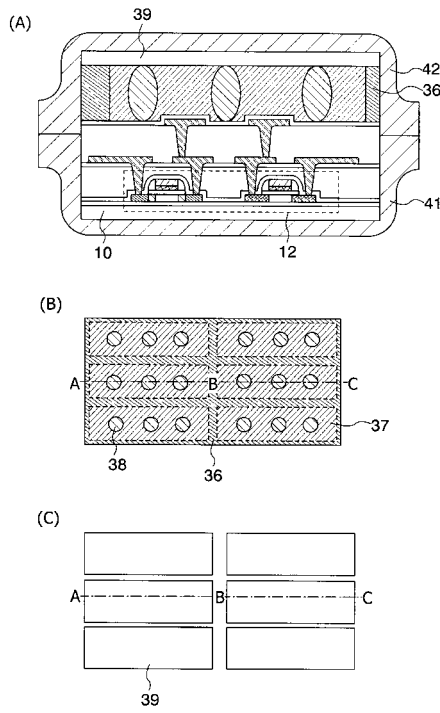
【図 1】



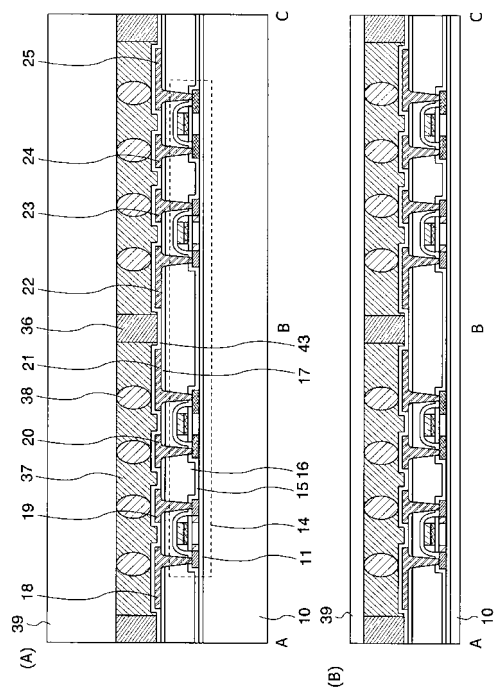
【図 2】



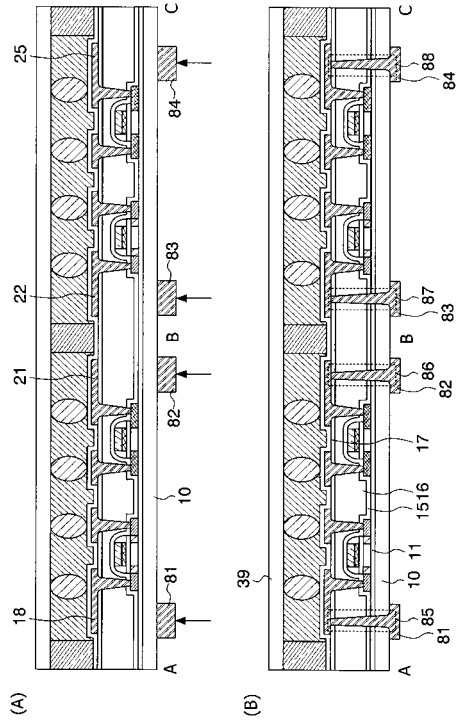
【図 3】



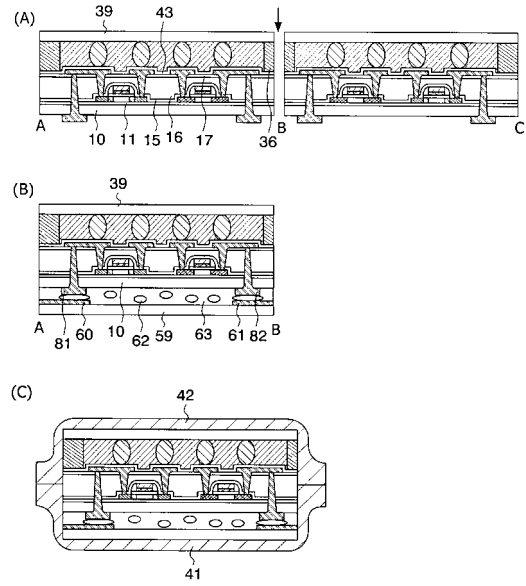
【図 4】



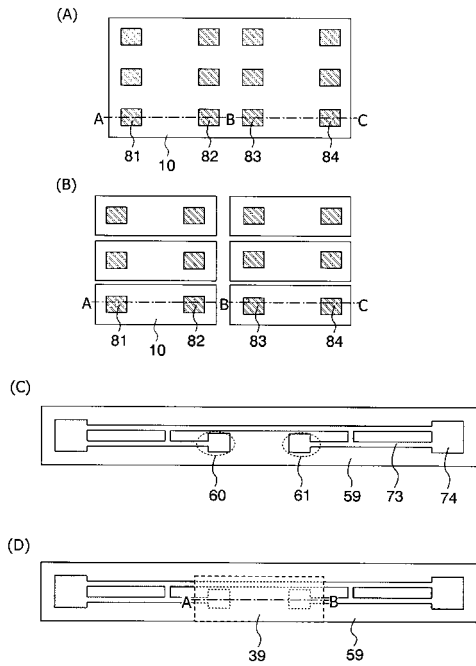
【図5】



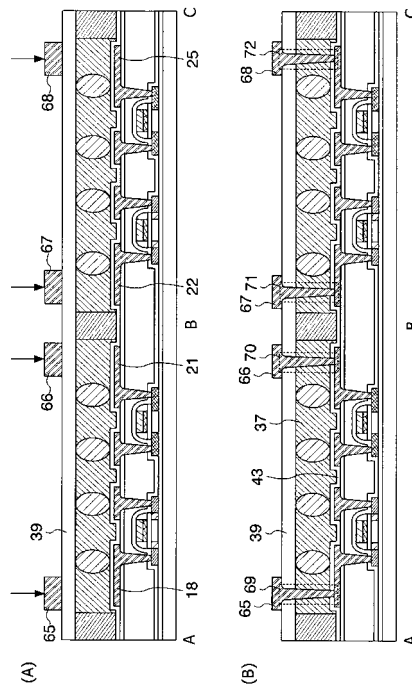
【図6】



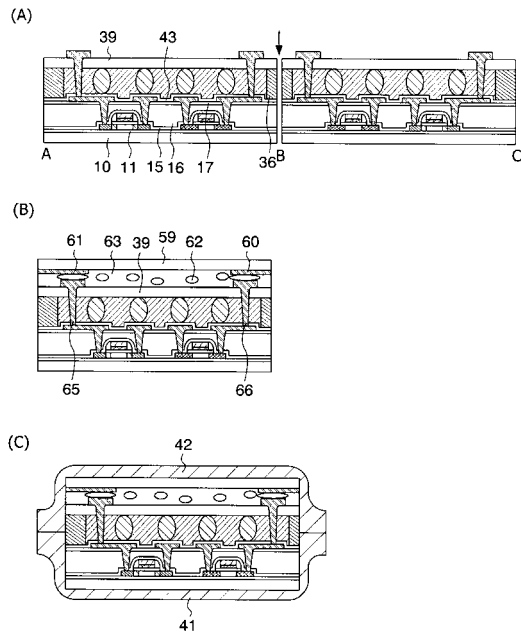
【図7】



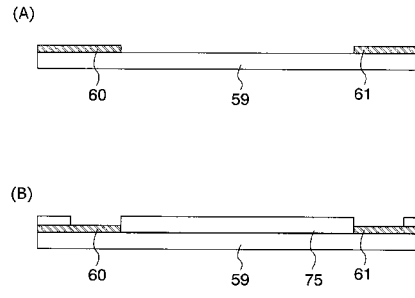
【図8】



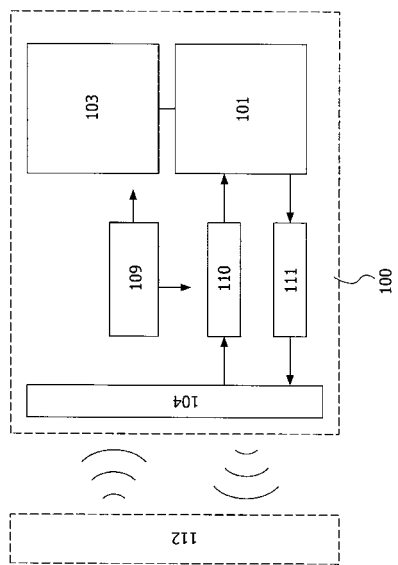
【 図 9 】



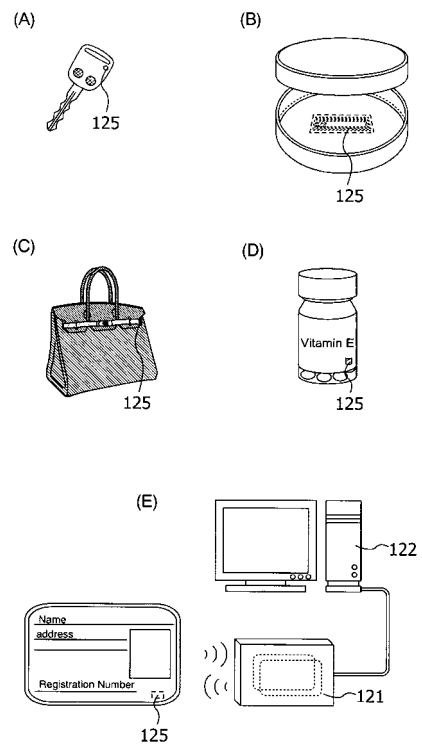
【 図 10 】



【 図 11 】



【 図 12 】



---

フロントページの続き

(56)参考文献 特開2005-251176(JP,A)  
特表2004-527814(JP,A)  
特開2005-100380(JP,A)  
特開2004-071979(JP,A)  
特開2004-282050(JP,A)  
特開平05-315460(JP,A)  
特開2003-280035(JP,A)  
特開2006-148090(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336  
H01L 29/786  
B42D 15/02 - 15/10  
G06K 19/00 - 19/08