



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial

(21) BR 10 2012 013367-9 A2

(22) Data de Depósito: 01/06/2012
(43) Data da Publicação: 25/06/2013
(RPI 2216)



(51) Int.Cl.:
H04N 7/26
G06F 3/023

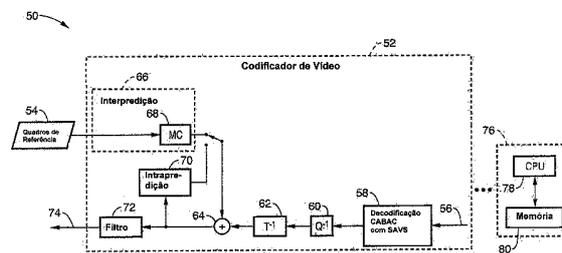
(54) Título: APARELHO E MÉTODO PARA EFETUAR CODIFICAÇÃO DE VÍDEO, E, MEIO LEGÍVEL POR COMPUTADOR NÃO TRANSITÓRIO

(30) Prioridade Unionista: 06/01/2012 US 13/345320, 15/06/2011 US 61/497281, 30/06/2011 US 61/503430

(73) Titular(es): Sony Corporation.

(72) Inventor(es): Jun Xu

(57) Resumo: APARELHO E MÉTODO PARA EFETUAR CODIFICAÇÃO DE VÍDEO, E, MEIO LEGÍVEL POR COMPUTADOR NÃO TRANSITÓRIO. Sistemas de codificação de vídeo ou aparelho utilizando codificação aritmética binária adaptiva baseada em contexto (CABAC) durante a codificação e / ou decodificação, são configurados de acordo com a invenção, com uma binarização reforçada de Delta-QP 9 (dQP) não zero. Durante a binarização, o valor de dQP e o sinal são separadamente codificados, usando codificação unária e então combinados em um caractere binário que também contém a marcação dQP não zero. Esta invenção capitaliza sobre a simetria estatística de valores positivo e negativo de dQP e resulta na economia de bits e então em uma eficiência de codificação mais alta.



“APARELHO E MÉTODO PARA EFETUAR CODIFICAÇÃO DE VÍDEO,
E, MEIO LEGÍVEL POR COMPUTADOR NÃO TRANSITÓRIO”

REFERÊNCIAS CRUZADAS PARA PEDIDOS RELACIONADOS

Este pedido reivindica prioridade a partir do pedido de patente
5 provisório U.S. série número 61/503.430 depositado em 30 de Junho de 2011,
incorporado aqui por referência em sua totalidade, e reivindica prioridade a
partir do pedido de patente provisório U.S. série número 61/497.281
depositado em 15 de Junho de 2011, incorporado aqui por referência em sua
totalidade. É reivindicada a prioridade para cada um dos pedidos precedentes.

10 DECLARAÇÃO RELATIVA A PESQUISA OU DESENVOLVIMENTO DE PATROCÍNIO FEDERAL

Não Aplicável

INCORPORAÇÃO POR REFERÊNCIA DE MATERIAL SUBMETIDO EM UM DISCO COMPACTO

15 Não Aplicável

NOTÍCIA DE MATERIAL SUBMETIDO A PROTEÇÃO DE DIREITOS AUTORAIS

Uma porção do material neste documento de patente está
submetida a proteção de direitos autorais, sob as leis de direitos autorais dos
20 Estados Unidos e de outros países. O proprietário dos direitos autorais não
tem objeção à reprodução, por qualquer um, do documento de patente ou
divulgação de patente, como aparece nos arquivos ou gravações disponíveis
publicamente no “United States Patent and Trademark Office”, porém por
outro lado reserva todos os direitos autorais quaisquer que sejam. O
25 proprietário dos direitos autorais porém não renuncia por este meio a
quaisquer de seus direitos de ter este documento mantido em segredo
incluindo, sem limitação, seus direitos nos termos de 37 C.F.R. § 1.14.

FUNDAMENTOS DA INVENÇÃO

1. Campo da Invenção

Esta invenção pertence em geral a codificação de vídeo, e mais particularmente a codificação de binarização em Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) dentro de padrões de codificação de vídeo de alta eficiência.

5 2. Descrição da Técnica Relacionada

A armazenagem e comunicação de vídeos de uma maneira eficiente requer mecanismos de codificação para reduzir redundâncias espaciais e temporais. Embora exista um número de técnicas de codificação, os esforços em andamento são direcionados a aumentar as eficiências destes codificadores/decodificadores (codecs) que respectivamente comprimem e
10 descomprimem fluxos de dados de vídeo. A finalidade dos codecs é reduzir o tamanho dos quadros de vídeo digital no sentido de acelerar a transmissão e economizar espaço de armazenagem. Os avanços de codificação de vídeo feitos através dos anos têm contribuído em conjunto para os altos níveis de
15 eficiência de codificação providos pelos codecs do estado da técnica. É desejado, entretanto, que a codificação seja efetuada ainda com eficiências mais altas para diminuir adicionalmente as taxas de bit de vídeo.

O último destes padrões de codificação em desenvolvimento é referido como Codificação de Vídeo de Alta Eficiência (HEVC), a partir da
20 Equipe Colaborativa Conjunta em Codificação de Vídeo (JCT-VC), que é um esforço conjunto dos comitês de padronização MPEG e VCEG.

O padrão de desenvolvimento inclui ambas configurações de alta eficiência e baixa complexidade, inclui um número de ferramentas de codificação e inclui Codificação de Extensão Variável de Contexto Adaptivo
25 (CAVLC) em uma configuração de baixa complexidade e Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) em uma configuração de alta eficiência. A configuração de Alta Eficiência usa e suporta precisão de bit aumentada para operações internas e filtro de malha adaptivo.

HEVC emprega estrutura de Unidade de Codificação (CU) cuja diferença principal de uma estrutura de macro bloco (por exemplo, em codecs MPEG-2 ou AVC prévios) é que, ao invés de um tamanho fixo por exemplo, 16x16), o tamanho pode variar até 128x128. Uma Unidade de Codificação Maior (LCU) representa ambas área plana e área ocupada, por meio da qual prover um único valor QP para uma LCU é insuficiente para obter altos níveis de qualidade subjetiva. Consequentemente, HEVC separa a LCU em Unidades de Codificação (CU), cada uma das quais é representada por seu próprio QP que pode diferir de uma CU para outra. Delta-QP (dQP) pode então ser definida como a diferença entre QP da CU atual e QP prevista com base no algoritmo de previsão selecionado dentro das CUs que são de tamanhos, tais como 8x8, 16x16, 32x32 ou 64x64. HEVC pode efetuar previsão QP similarmente ao padrão de Codificação de Vídeo Avançado (AVC), embora qualquer técnica desejada possa ser utilizada com a presente invenção, sem se afastar dos ensinamentos da invenção.

O modelo de teste HM 3.0 do padrão de codificação HEVC usa codificação de entropia Delta-QP (dQP) em CABAC, consistindo de duas etapas: (1) marcação quanto a dQP ser zero ou não e (2) se dQP é não zero, o dQP sinalizado é mapeado para um número de código não sinalizado e o número de código não sinalizado é mapeado para um caractere binário usando códigos unários. Será notado que a codificação unária é uma codificação de entropia na qual um número natural “n” é representado por n uns seguidos de um zero ou alternativamente de n-1 uns, seguidos de um zero. Por exemplo, cinco pode ser representado como 111110 ou 11110 nestas representações unárias.

Consequentemente, novos padrões de codificação estão sendo desenvolvidos no sentido de aumentar eficiência de codificação e reduzir complexidade de codificação. A presente invenção provê melhoramentos na codificação Delta-QP (dQP) com codificação de entropia CABAC.

BREVE SUMÁRIO DA INVENÇÃO

A presente invenção utiliza um modo diferente de binarização do dQP em CABAC para ajustar a distribuição simétrica de dQP. A abordagem no modelo de teste HM 3.0 atual designa diferentes extensões de dQP não zero aos mesmos valores absolutos. Entretanto, as estatísticas indicam que a distribuição de dQP possui uma propriedade simétrica, pela qual dQPs não zero tendo os mesmos valores absolutos porém sinais diferentes, tendem a apresentar probabilidades similares. Deveria ser verificado, entretanto, que a invenção pode ser aplicada a todos os sistemas e padrões de codificação de vídeo que utilizaram sintaxe sinalizada, tal como Delta-QP e dentro dos quais a propriedade de simetria é apresentada para valores positivo e negativo.

No sentido de ajustar a distribuição verdadeira de dQP, esta presente invenção executa binarização de dQP em CABAC, com etapas modificadas de (1) marcação para indicar se dQP é zero ou não e (2) se dQP é não zero, o valor absoluto do dQP é mapeado para um caractere binário usando códigos unários. O sinal de dQP é então codificado. Alternativamente, o sinal de dQP pode ser codificado primeiramente seguido pelo valor absoluto de dQP. Qualquer destas alternativas é referida aqui como Valor Absoluto e Sinal Separados (SAVS).

Aspectos e realizações adicionais da invenção serão revelados nas porções seguintes da especificação, onde a descrição detalhada é para finalidade de divulgar plenamente realizações preferidas da invenção, sem colocar limitações sobre elas.

BREVE DESCRIÇÃO DAS DIVERSAS VISTAS

DO(S) DESENHO(S)

A invenção será mais plenamente entendida pela referência aos desenhos a seguir, que são somente para fins ilustrativos:

Figura 1 é um diagrama em blocos de um codificador de vídeo baseado em CABAC, de acordo com uma realização da presente invenção.

Figura 2 é um diagrama em blocos de um codificador de vídeo baseado em CABAC, de acordo com uma realização da presente invenção.

5 Figura 3 é um fluxograma do novo método de binarização de acordo com uma realização da presente invenção.

Figuras 4A a 4B são fluxos de processo para binarização em um exemplo de $dQP = -3$, mostrando uma comparação entre HM 3.0 na Figura 4A e o método da presente invenção na Figura 4B.

10 DESCRIÇÃO DETALHADA DA INVENÇÃO

Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) é um dos dois métodos de codificação de entropia para uso no padrão HEVC em evolução, e foi encontrado nos padrões de codificação de vídeo H.264/AVC. A codificação CABAC geralmente consiste

15 de binarização, modelagem de contexto e codificação aritmética binária. O método de Valor Absoluto e Sinal Separados (SAVS) da invenção provê um refinamento da binarização para uso em CABAC, que é particularmente bem adequado para a simetria estatística de probabilidade para códigos positivo e negativo do mesmo valor.

20 No modelo de teste HEVC (HM) 3.0, cada CU pode ter diferentes QPs. Para sinalizar o QP usado para codificar a CU, a diferença denotada por “dQP” entre QP da CU atual e QP previsto é codificada na sintaxe. O valor de dQP é codificado por Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) sob a configuração HEVC de Alta

25 Eficiência (HE). O processo de codificação consiste de duas etapas: (1) marcar que o dQP é não zero, e (2) mapear um dQP sinalizado para um número de código não sinalizado e o número de código é mapeado para um caractere binário usando códigos unários.

A abordagem em HM 3.0 designa diferentes extensões a dQP não zero com os mesmos valores absolutos. Por exemplo, a $dQP = -1$ são designados 3 bits, enquanto a $dQP = 1$ são designados 2 bits. Estatísticas demonstram que a distribuição de dQP possui uma propriedade simétrica, na qual dQP não zero apresentando os mesmos valores absolutos porém sinais diferentes, tende a ter probabilidades similares.

A presente invenção codifica dQP de um modo tal que o sinal de dQP e o valor absoluto de dQP são codificados separadamente. Uma marcação é codificada, indicando instâncias em que dQP é não zero e então o valor absoluto de dQP e o sinal de dQP são codificados separadamente, ou alternativamente o sinal de dQP e então seu valor absoluto são codificados. O sinal e valor absoluto de dQP codificados separadamente são combinados no caractere binário final. Será denotado que a ordem de codificação do valor absoluto de dQP e o sinal de dQP é intercambiável de acordo com a invenção.

Figuras 1 a 2 ilustram realizações de exemplo de um aparelho de codificação compreendendo um codificador 10 e decodificador 50, configurados de acordo com a invenção para codificação usando CABAC com o mecanismo de binarização SAVS.

Na realização da invenção mostrada nas Figuras 1 a 2, a invenção é implementada dentro dos blocos de processamento CABAC de sistema de codificação de vídeo convencional de outro modo (codificação e/ou decodificação), para minimizar o trabalho de desenvolvimento e no sentido de maximizar a compatibilidade.

O codificador 10 é mostrado na Figura 1 possuindo elementos de codificação 12 executados por um ou mais processadores 44. No exemplo, entrada de quadro de vídeo 14 é mostrada juntamente com quadros de referência 16 e saída de quadro 18. Interpredição 20 é exibida com estimativa de movimento (ME) 22, e compensação de movimento (MC) 24. Intrapredição 26 é mostrada com comutação entre inter e intrapredição. Uma

junção de soma 28 é mostrada com saída para uma transformada direta 30, estágio de quantização 32 e codificação CABAC 34 com SAVS. Uma quantização inversa 36 e transformada inversa 38 são mostradas acopladas a uma junção somadora 40 e seguidas de um filtro 42, tal como um filtro de desbloqueio e/ou malha.

Deveria ser verificado que o codificador é mostrado implementado com um meio de processamento 44, tal como compreendendo pelo menos um dispositivo de processamento 46 (por exemplo, CPU) e pelo menos uma memória 48 para executar programação associada à codificação. Em adição, será verificado que elementos da presente invenção podem ser implementados como programação armazenada em um meio, que pode ser acessada para execução por uma CPU para o codificador 10 e/ou decodificador 50.

No decodificador 50 da Figura 2, blocos de decodificação 52 são mostrados juntamente com um meio de processamento 76, que é substancialmente um subconjunto dos elementos contidos no codificador, mostrado na Figura 1, operando sobre quadros de referência 54 e emitindo vídeo 74. Os blocos de decodificador recebem um sinal de vídeo codificado 56 que é processado através de um CABAC com decodificador de entropia SAVS 58, quantização inversa 60, transformada inversa 62 de acordo com uma realização da invenção. O somador 64 é mostrado entre a transformada inversa 62 emitida e a seleção entre interpredição 66 mostrada com compensação de movimento 68 e intrapredição 70. A saída da junção somadora 64 é recebida pelo filtro 72, que pode ser configurado como um filtro de malha, um filtro de desbloqueio ou qualquer combinação destes. Deveria ser verificado que o decodificador pode ser implementado com um meio de processador 76 que compreende pelo menos um dispositivo de processamento 78 e pelo menos uma memória 80 para executar programação associada à codificação. Em adição, será notado que elementos da presente

invenção podem ser implementados como programação armazenada em um meio, onde citado meio pode ser acessado para execução pelo dispositivo de processamento 78 (CPU).

Deveria ser verificado que a programação é executável a partir da memória que é um meio legível por computador tangível (físico) que é não transitória pelo fato de que não constitui meramente um sinal de propagação transitória, porém é realmente capaz de manter programação, tal como dentro de qualquer forma e número desejados de dispositivos de memória estática ou dinâmica. Estes dispositivos de memória não precisam ser implementados para manter dados sob todas as condições (por exemplo, falha de energia) a serem considerados aqui como meios não transitórios.

Deveria ser verificado que a programação descrita aqui é executável a partir de um dispositivo (ou dispositivos) de memória que compreendem um meio legível por computador tangível (físico) que é não transitória pelo fato de que não constitui meramente um sinal de propagação transitória, mas é realmente capaz de manter programação, tal como dentro de qualquer forma e número desejados de dispositivos de memória estática ou dinâmica. Estes dispositivos de memória não necessitam ser implementados para manter dados indefinidamente ou sob todas as condições (por exemplo, falha de energia) a serem consideradas aqui como meios não transitórios.

Figura 3 é um fluxograma do método CABAC SAVS. A marcação dQP é codificada 90, tal como no instante em que o valor dQP é determinado. A título de exemplo, uma função é usada para codificar QP da CU atual, e, no interior, a função dQP é obtida primeiramente como a diferença de QP e a CU atual e CU prevista, após o que a marcação dQP é codificada. Se a marcação dQP é verificada 92 como sendo não zero, então o valor absoluto de dQP é mapeado 94 (convertido) usando codificação unária. O sinal é também mapeado separadamente 86 para um código unário, após o que os códigos separados são combinados 98 em um caractere. Deveria ser

verificado que a ordem das etapas 94 e 96 pode ser reversa, sem impactar a operação. Se dQP é 0, então não há valor de dQP para codificar, e, por exemplo, a função para codificar QP retorna apenas uma marcação dQP. Será notado que uma marcação dQP é sempre codificada para indicar se dQP é não zero. Nos exemplos de dQP não zeros descritos, será verificado que dQP sempre começa como um “1” bit.

Figura 4A ilustra um exemplo de binarização de acordo com CABAC na especificação de teste HM 3.0. É visto neste exemplo de dQP na etapa 100 igual a -3, que o valor (sinal e valor absoluto) é codificado de forma unária na etapa 102, como uma única entidade com número de código 5, resultando na etapa 104 na cadeia de bits “111110” obtendo cinco lugares binários. A cadeia neste exemplo e na Figura 4B descrita abaixo, não ilustra o bit dQP não zero precedendo a codificação de dQP.

Figura 4B ilustra um exemplo de binarização de acordo com CABAC SAVS. O mesmo exemplo de codificação 110 de -3 é mostrado com codificação separada de sinal e valor absoluto. O valor absoluto de 3 é considerado na etapa 112, resultando na etapa 114 do número de código 2, e na etapa 116 da cadeia de bits 110 requerendo três lugares binários. Similarmente, o sinal é codificado na etapa 118, resultando na etapa 120 do número de código 1, e na etapa 122 da cadeia de bit 1. Na etapa 124, as cadeias de bits são combinadas, resultando em 1101 ou 1110, dependendo da ordem da combinação. Deveria ser verificado que o número de dígitos binários requeridos por esta codificação é um total de 4 dígitos binários, se comparado aos 6 dígitos usados pela codificação convencional.

Como pode ser visto, portanto, a presente invenção inclui as seguintes realizações inventivas, entre outras:

1. Aparelho para efetuar codificação de vídeo, compreendendo: computador configurado para codificar e/ou decodificar vídeo; e programação configurada para execução no citado computador para:

executar interpredição e/ou intrapredição para reduzir redundâncias temporais e/ou espaciais; executar uma transformada e quantização durante a codificação e/ou transformada inversa e quantização inversa durante a decodificação; executar codificação aritmética binária adaptiva baseada em contexto (CABAC) durante a codificação e/ou decodificação; e executar 5 binarização de Delta-QP (dQP) não zero (a) mapeando valor absoluto de dQP usando codificação unária; (b) codificando separadamente o sinal de dQP; e (c) combinando caracteres binários para sinal e valor absoluto.

2. Aparelho da realização 1, onde citada programação é 10 alternativamente, configurada para execução no citado computador para codificação do sinal para dQP, antes da codificação do valor absoluto de dQP.

3. Aparelho da realização 1: onde citado aparelho de codificação de vídeo utiliza uma estrutura de Unidade de Codificação (CU) na qual tamanhos de blocos não são fixos, e na qual a Unidade de Codificação 15 Maior (LCU) é separada em CU múltiplas, cada uma possuindo seu próprio QP, que pode diferir de uma CU para outra; e onde Delta-QP (dQP) sinaliza a diferença entre QP da CU atual e a CU prevista é codificada na sintaxe.

4. Aparelho da realização 1, onde citada codificação de vídeo é 20 efetuada de acordo com o padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

5. Aparelho da realização 4, onde citada codificação de vídeo é efetuada em um modo de codificação de alta eficiência dentro do padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

6. Aparelho da realização 1, onde citado aparelho compreende 25 um codificador/decodificador (CODEC).

7. Aparelho da realização 1, onde citada programação é configurada para execução no citado computador para codificar um bit de marcação indicando que dQP é não zero, antes da codificação do dQP não zero e seu sinal.

8. Aparelho da realização 1, onde citada binarização se beneficia do valor de dQP possuindo probabilidade similar de ser positivo ou negativo para um dado valor absoluto.

9. Método para efetuar codificação de vídeo, compreendendo:
5 efetuar interpredição e/ou intrapredição para reduzir redundâncias temporal e/ou espacial; executar uma transformada e quantização durante codificação e/ou transformada inversa e quantização inversa durante decodificação; executar Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) durante a codificação e/ou decodificação; e executar binarização de
10 um Delta-QP (dQP) não zero (a) mapeando valor absoluto de dQP usando codificação unária; (b) codificando separadamente o sinal de dQP; e (c) combinando caracteres binário para sinal e valor absoluto.

10. Método conforme descrito na realização 1, onde a codificação do sinal para dQP é alternativamente executada antes do
15 mapeamento do valor absoluto de dQP.

11. Método conforme descrito na realização 9: onde citado método de codificação de vídeo utiliza uma estrutura de Unidade de Codificação (CU) na qual tamanhos de blocos não são fixos e na qual a Unidade de Codificação Maior (LCU) é separada em CUs, cada uma
20 possuindo seu próprio QP que pode diferir de uma CU para outra; e onde Delta-QP (dQP) sinaliza a diferença entre QP da CU atual e a CU prevista é codificada na sintaxe.

12. Método conforme descrito na realização 9, onde citada codificação de vídeo é executada de acordo com o padrão de Codificação de
25 Vídeo de Alta Eficiência (HEVC).

13. Método conforme descrito na realização 12, onde citada codificação de vídeo é efetuada em um modo de codificação de alta eficiência dentro do padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

14. Método conforme descrito na realização 9, onde citado aparelho compreende um codificador/decodificador (CODEC).

15. Método conforme descrito na realização 9, onde um bit de marcação é codificado indicando que dQP é não zero, antes da codificação do dQP não zero e seu sinal.

16. Método conforme descrito na realização 9, onde citada binarização se beneficia do valor de dQP apresentando probabilidade similar de ser positivo ou negativo para um dado valor absoluto.

17. Meio legível por computador não transitório contendo um programa de computador executável em um computador configurado para executar codificação de vídeo, compreendendo: efetuar interpredição e/ou intrapredição para reduzir redundâncias temporal e/ou espacial; executar uma transformada e quantização durante codificação e/ou transformada inversa e quantização inversa durante decodificação; executar Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) durante codificação e/ou decodificação; e efetuar binarização de Delta-QP (dQP) não zero (a) mapeando valor absoluto de dQP usando codificação unária; (b) codificando separadamente o sinal de dQP; e (c) combinando caracteres binários para sinal e valor absoluto.

18. Meio legível por computador da realização 17, onde citada programação é alternativamente configurada para execução no citado computador para codificação do sinal para dQP, antes do mapeamento do valor absoluto de dQP.

19. Meio legível por computador da realização 17: onde citada codificação de vídeo utiliza uma estrutura de Unidade de Codificação (CU) na qual tamanhos de bloco não são fixos e na qual a Unidade de Codificação Maior (LCU) é separada em CUs, cada uma tendo seu próprio QP, que pode diferir de uma CU para outra; e onde Delta-QP (dQP) sinaliza a diferença entre QP da CU atual e a CU prevista é codificada na sintaxe.

20. Meio legível por computador conforme descrito na realização 17, onde citada codificação de vídeo é executada em um modo de codificação de alta eficiência de acordo com o padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

5 Realizações da presente invenção podem ser descritas com referência a ilustração de fluxograma de métodos e sistemas de acordo com realizações da invenção, e/ou algoritmos, fórmulas ou outras disposições computacionais, o que pode ser também implementado como produtos de programa de computador. Neste ponto de vista, cada bloco ou etapa de um
10 fluxograma, e combinações de blocos (e/ou etapas) em um fluxograma, algoritmo, fórmula ou disposição computacional, pode ser implementado por vários meios, tais como hardware, firmware e/ou software incluindo uma ou mais instruções de programa de computador realizadas em lógica de código de programa legível por computador. Como será verificado, quaisquer de tais
15 instruções de programa de computador podem ser carregadas em um computador, incluindo, sem limitação, um computador de finalidade geral ou computador de finalidade especial, ou outro aparelho de processamento programável para produzir uma máquina, de tal modo que as instruções de programa de computador que são executadas no computador ou outro
20 aparelho de processamento programável cria meios para implementar as funções especificadas no(s) bloco(s) do(s) fluxograma(s).

Conseqüentemente, blocos dos fluxogramas, algoritmos, fórmulas ou disposições computacionais suportam combinações de meios para executar as funções especificadas, combinações de etapas para executar
25 as funções especificadas em instruções de programa de computador, tal como realizado no meio de lógica de código de programa legível por computador, para executar as funções especificadas. Será também entendido que cada bloco das ilustrações do fluxograma, algoritmos, fórmulas ou disposições computacionais e combinações destes aqui descritos podem ser

implementados por sistemas de computador baseados em hardware, de finalidade especial, que executam as funções ou etapas especificadas, ou combinações de hardware de finalidade especial e meios de lógica de código de programa legível por computador.

5 Ainda mais, estas instruções de programa de computador, tais como realizadas na lógica de código de programa legível por computador, podem também ser armazenadas em uma memória legível por computador que pode direcionar um computador ou outro aparelho de processamento programável para funcionar de uma maneira particular, de tal modo que as
10 instruções armazenadas na memória legível por computador produzem um artigo de manufatura incluindo meios de instrução que implementam a função especificada no(s) bloco(s) do(s) fluxograma(s). As instruções de programa de computador pode também ser carregadas em um computador ou outro aparelho de processamento programável para fazer com que uma série de
15 etapas operacionais sejam executadas no computador ou outro aparelho de processamento programável, para produzir um processo implementado por computador, de tal modo que as instruções que são executadas no computador ou outro aparelho de processamento programável provêm etapas para implementar as funções especificadas no(s) bloco(s) do(s) fluxograma(s),
20 algoritmo(s), fórmula(s) ou disposição(ões) computacionais.

Da discussão acima, será verificado que a invenção pode ser realizada de vários modos, incluindo o seguinte:

Embora a descrição acima contenha muitos detalhes, estes não devem ser considerados como limitando o escopo da invenção, porém como
25 provendo meramente ilustrações de algumas das realizações presentemente preferidas desta invenção. Portanto, será verificado que o escopo da presente invenção abrange plenamente outras realizações que podem se tornar óbvias aos especialistas na técnica, e que o escopo da presente invenção é conseqüentemente para ser limitado por nada além das reivindicações anexas,

nas quais a referência a um elemento no singular não é destinada a significar “um e somente um” a menos que assim seja declarado explicitamente, porém ao invés disso “um ou mais”. Todos os equivalentes estruturais e funcionais para os elementos da realização preferida acima descrita que são conhecidos dos especialistas na técnica são expressamente incorporados aqui por referência e são destinados a serem abrangidos pelas presentes reivindicações. Ainda mais, não é necessário que um dispositivo ou método equacione cada e todo o problema buscado para ser resolvido pela presente invenção, para que seja abrangido pelas presentes reivindicações. Ainda mais, nenhum elemento, componente ou etapa de método na presente descrição é destinado a ser dedicado ao público, independente do elemento, componente ou etapa do método ser explicitamente citado nas reivindicações. Nenhum elemento de reivindicação aqui deve ser considerado sob as provisões de 35 U.S.C. 112, sexto parágrafo, a menos que o elemento seja expressamente citado usando a expressão “meio para”.

REIVINDICAÇÕES

1. Aparelho para efetuar codificação de vídeo, caracterizado pelo fato de compreender:

5 um computador configurado para codificação e/ou decodificação de vídeo; e

programação configurada para execução no citado computador para:

executar interpredição e/ou intrapredição para reduzir redundâncias temporais e/ou espaciais;

10 executar uma transformada e quantização durante a codificação e/ou transformada inversa e quantização inversa durante a decodificação;

executar codificação aritmética binária adaptiva baseada em contexto (CABAC) durante a codificação e/ou decodificação; e

15 executar binarização de Delta-QP (dQP) não zero

(a) mapeando valor absoluto de dQP usando codificação unária;

(b) codificando separadamente o sinal de dQP; e

20 (c) combinando caracteres binários para sinal e valor absoluto.

2. Aparelho, de acordo com a reivindicação 1, caracterizado pelo fato de que citada programação é alternativamente, configurada para execução no citado computador para codificação do sinal para dQP, antes da codificação do valor absoluto de dQP.

25 3. Aparelho, de acordo com a reivindicação 1, caracterizado pelo fato de que:

citado aparelho de codificação de vídeo utiliza uma estrutura de Unidade de Codificação (CU) na qual tamanhos de blocos não são fixos, e

na qual a Unidade de Codificação Maior (LCU) é separada em CU múltiplas, cada uma possuindo seu próprio QP, que pode diferir de uma CU para outra; e em que Delta-QP (dQP) sinaliza a diferença entre QP da CU atual e a CU prevista é codificada na sintaxe.

5 4. Aparelho, de acordo com a reivindicação 1, caracterizado pelo fato de que citada codificação de vídeo é efetuada de acordo com o padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

 5. Aparelho, de acordo com a reivindicação 4, caracterizado pelo fato de que citada codificação de vídeo é efetuada em um modo de
10 codificação de alta eficiência dentro do padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

 6. Aparelho, de acordo com a reivindicação 1, caracterizado pelo fato de que citado aparelho compreende um codificador/decodificador (CODEC).

15 7. Aparelho, de acordo com a reivindicação 1, caracterizado pelo fato de que citada programação é configurada para execução no citado computador para codificar um bit de marcação indicando que dQP é não zero, antes da codificação do dQP não zero e seu sinal.

 8. Aparelho, de acordo com a reivindicação 1, caracterizado
20 pelo fato de que citada binarização se beneficia do valor de dQP possuindo probabilidade similar de ser positivo ou negativo para um dado valor absoluto.

 9. Método para efetuar codificação de vídeo, caracterizado pelo fato de compreender:

25 efetuar interpredição e/ou intrapredição para reduzir redundâncias temporal e/ou espacial;

 executar uma transformada e quantização durante codificação e/ou transformada inversa e quantização inversa durante decodificação;

executar Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) durante a codificação e/ou decodificação; e

executar binarização de um Delta-QP (dQP) não zero

5 (a) mapeando valor absoluto de dQP usando codificação unária;

 (b) codificando separadamente o sinal de dQP; e

 (c) combinando caracteres binários para sinal e valor absoluto.

10 10. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que a codificação do sinal para dQP é alternativamente executada antes do mapeamento do valor absoluto de dQP.

 11. Método, de acordo com a reivindicação 9, caracterizado pelo fato de que:

15 citado método de codificação de vídeo utiliza uma estrutura de Unidade de Codificação (CU) na qual tamanhos de blocos não são fixos e na qual a Unidade de Codificação Maior (LCU) é separada em CUs, cada uma possuindo seu próprio QP que pode diferir de uma CU para outra; e

 em que Delta-QP (dQP) sinaliza a diferença entre QP da CU atual e a CU prevista é codificada na sintaxe.

20 12. Método, de acordo com a reivindicação 9, caracterizado pelo fato de que citada codificação de vídeo é executada de acordo com o padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

25 13. Método, de acordo com a reivindicação 12, caracterizado pelo fato de que citada codificação de vídeo é efetuada em um modo de codificação de alta eficiência dentro do padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

 14. Método, de acordo com a reivindicação 9, caracterizado pelo fato de que citado aparelho compreende um codificador/decodificador (CODEC).

15. Método, de acordo com a reivindicação 9, caracterizado pelo fato de que um bit de marcação é codificado indicando que dQP é não zero, antes da codificação do dQP não zero e seu sinal.

5 16. Método, de acordo com a reivindicação 9, caracterizado pelo fato de que citada binarização se beneficia do valor de dQP apresentando probabilidade similar de ser positivo ou negativo para um dado valor absoluto.

10 17. Meio legível por computador não transitório contendo um programa de computador executável em um computador configurado para executar codificação de vídeo, caracterizado pelo fato de que compreender:

efetuar interpredição e/ou intrapredição para reduzir redundâncias temporal e/ou espacial;

executar uma transformada e quantização durante codificação e/ou transformada inversa e quantização inversa durante decodificação;

15 executar Codificação Aritmética Binária Adaptiva Baseada em Contexto (CABAC) durante codificação e/ou decodificação; e

efetuar binarização de Delta-QP (dQP) não zero

(a) mapeando valor absoluto de dQP usando codificação unária;

20 (b) codificando separadamente o sinal de dQP; e

(c) combinando caracteres binários para sinal e valor absoluto.

25 18. Meio legível por computador, de acordo com a reivindicação 17, caracterizado pelo fato de que citada programação é alternativamente configurada para execução no citado computador para codificação do sinal para dQP, antes do mapeamento do valor absoluto de dQP.

19. Meio legível por computador, de acordo com a reivindicação 17, caracterizado pelo fato de que:

citada codificação de vídeo utiliza uma estrutura de Unidade de Codificação (CU) na qual tamanhos de bloco não são fixos e na qual a Unidade de Codificação Maior (LCU) é separada em CUs, cada uma tendo seu próprio QP, que pode diferir de uma CU para outra; e

5 em que Delta-QP (dQP) sinaliza a diferença entre QP da CU atual e a CU prevista é codificada na sintaxe.

20. Meio legível por computador, de acordo com a reivindicação 17, caracterizado pelo fato de que citada codificação de vídeo é executada em um modo de codificação de alta eficiência de acordo com o
10 padrão de Codificação de Vídeo de Alta Eficiência (HEVC).

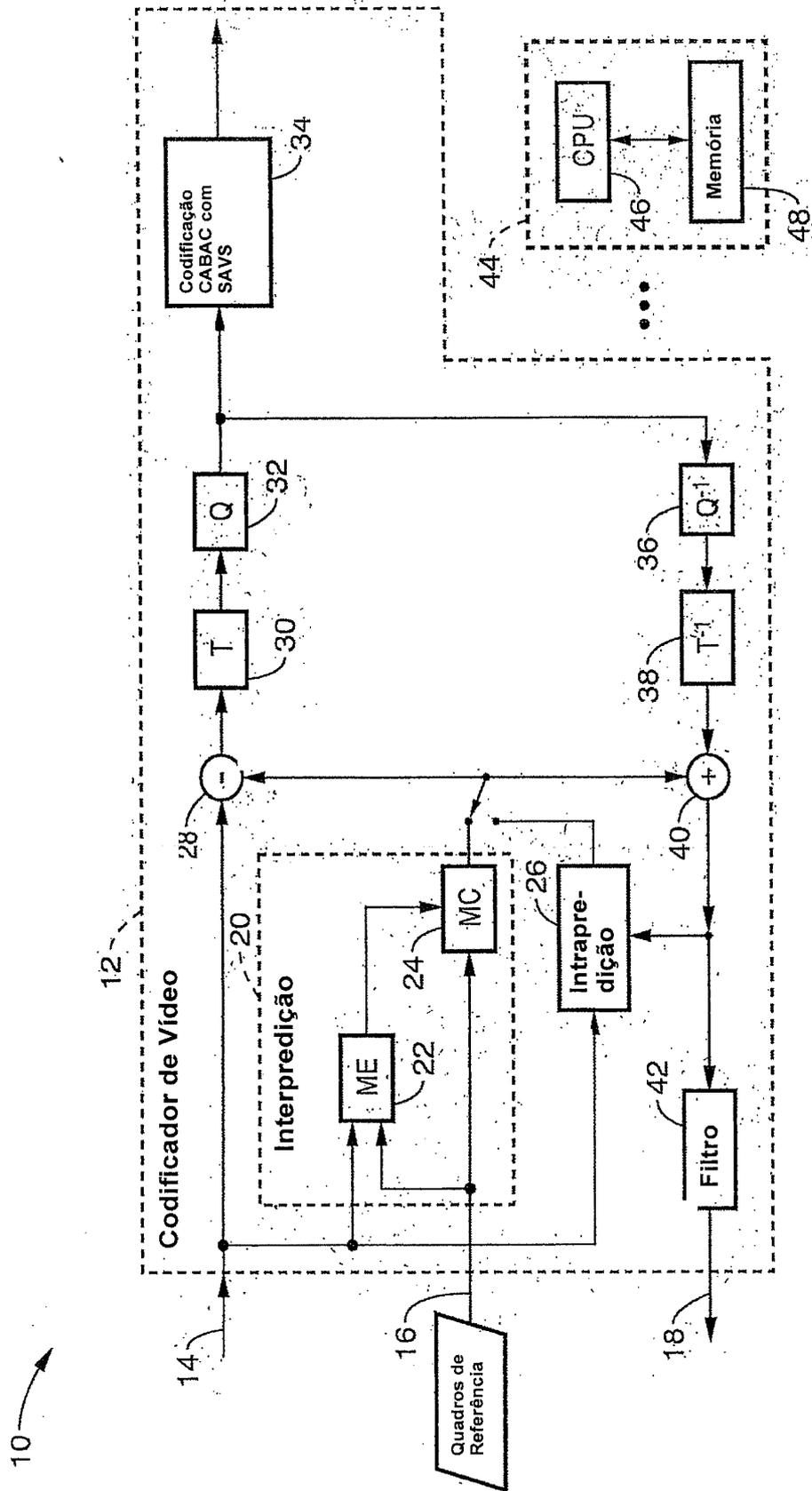


FIG. 1

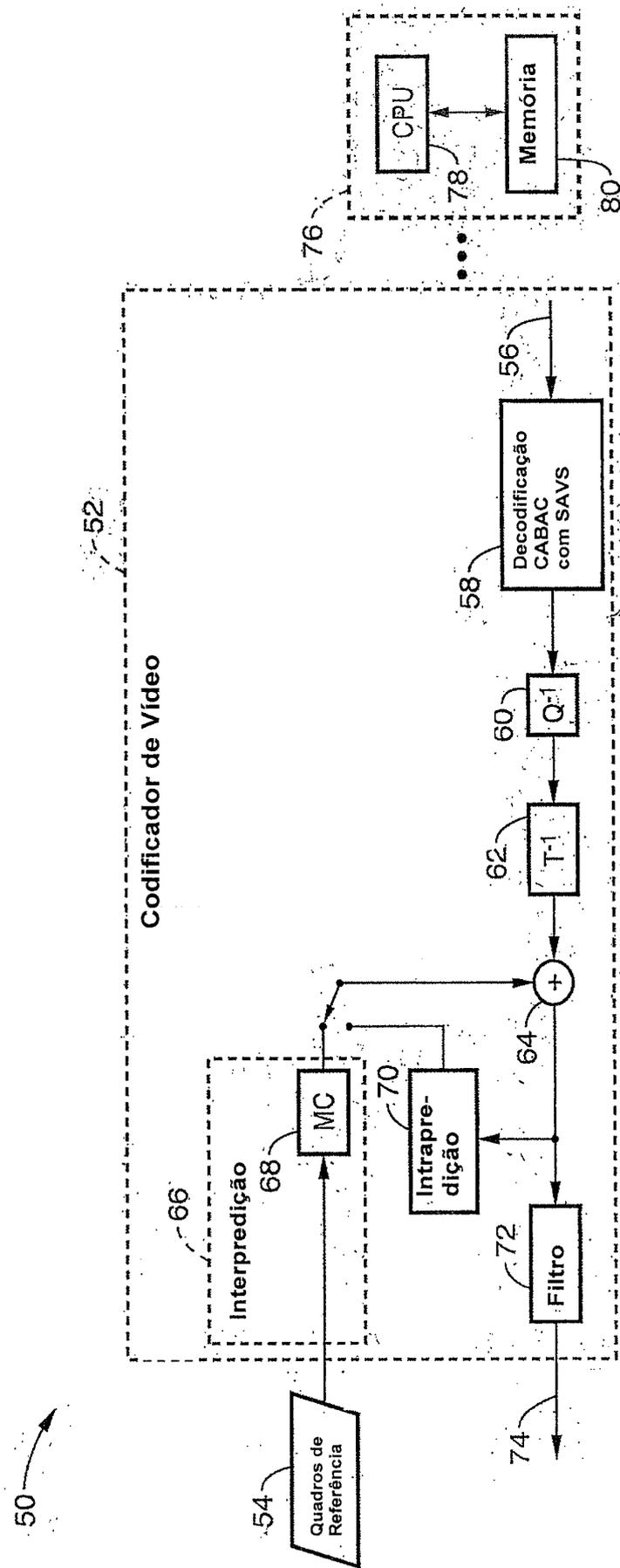


FIG. 2

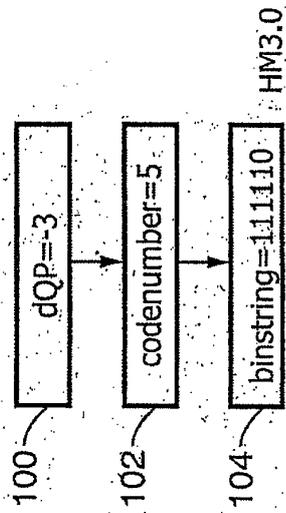


FIG. 4A

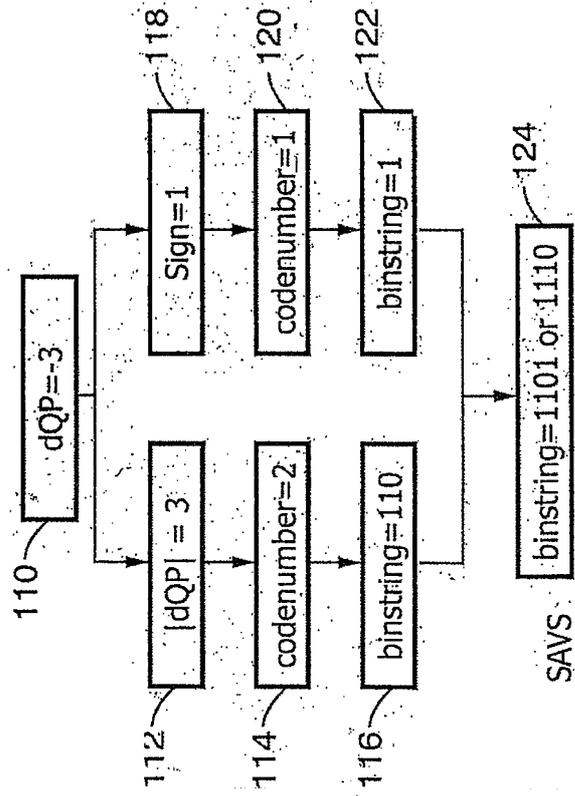


FIG. 4B

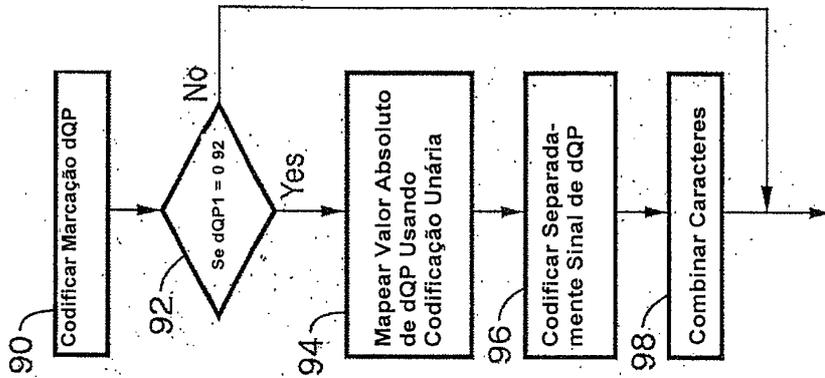


FIG. 3

RESUMO

“APARELHO E MÉTODO PARA EFETUAR CODIFICAÇÃO DE VÍDEO, E, MEIO LEGÍVEL POR COMPUTADOR NÃO TRANSITÓRIO”

Sistemas de codificação de vídeo ou aparelho utilizando codificação aritmética binária adaptiva baseada em contexto (CABAC) durante a codificação e/ou decodificação, são configurados de acordo com a invenção, com uma binarização reforçada de Delta-QP (dQP) não zero. Durante a binarização, o valor de dQP e o sinal são separadamente codificados, usando codificação unária e então combinados em um caractere binário que também contém a marcação dQP não zero. Esta invenção capitaliza sobre a simetria estatística de valores positivo e negativo de dQP e resulta na economia de bits e então em uma eficiência de codificação mais alta.