

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4429176号  
(P4429176)

(45) 発行日 平成22年3月10日 (2010. 3. 10)

(24) 登録日 平成21年12月25日 (2009. 12. 25)

(51) Int. Cl.	F I
<b>H05B 41/24 (2006.01)</b>	H05B 41/24 D
<b>H05B 41/392 (2006.01)</b>	H05B 41/24 K
	H05B 41/392 G

請求項の数 9 (全 15 頁)

(21) 出願番号	特願2004-568796 (P2004-568796)	(73) 特許権者	306014253
(86) (22) 出願日	平成15年8月8日 (2003. 8. 8)		サムソン エレクトロニクス カンパニー
(65) 公表番号	特表2006-519460 (P2006-519460A)		, リミテッド
(43) 公表日	平成18年8月24日 (2006. 8. 24)		大韓民国, キョンキード 442-370
(86) 国際出願番号	PCT/KR2003/001598		, スウォンシティ, パルダルク, マエ
(87) 国際公開番号	W02004/077893		タンードン, 416
(87) 国際公開日	平成16年9月10日 (2004. 9. 10)	(74) 代理人	100072349
審査請求日	平成18年8月7日 (2006. 8. 7)		弁理士 八田 幹雄
(31) 優先権主張番号	10-2003-0012680	(74) 代理人	100110995
(32) 優先日	平成15年2月28日 (2003. 2. 28)		弁理士 奈良 泰男
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100114649
			弁理士 宇谷 勝幸
		(74) 代理人	100129126
			弁理士 藤田 健

最終頁に続く

(54) 【発明の名称】 表示装置用ランプ駆動装置

(57) 【特許請求の範囲】

【請求項 1】

表示装置用のランプ駆動装置であって、  
前記ランプ駆動装置は、ランプを点滅させるためにランプに対してランプ駆動電圧を印加する変圧器及び前記ランプ駆動電圧を検出する電圧検出部を備えるインバータ、  
前記ランプに流れる電流を検出し、前記検出された電流に応じた大きさを有するフィードバック信号を出力するランプ電流検出部、及び、  
外部装置からの輝度制御信号と前記フィードバック信号を比較し、比較結果に基づき前記インバータを制御するインバータ制御部を備え、  
前記インバータは、前記検出されるランプ駆動電圧に従って前記変圧器の巻線比を調整し、

前記インバータ制御部は、外部装置からの複数の状態を有するイネーブル信号に応じて動作し、前記インバータは前記イネーブル信号が供給される微分回路をさらに有し、前記変圧器の巻線比は前記イネーブル信号の状態が第1の状態であるときは、前記第1巻線比を有する表示装置用ランプ駆動装置。

【請求項 2】

前記変圧器の巻線比は、前記検出されるランプ駆動電圧が所定電圧以上のときは第1巻線比に調整し、前記検出されるランプ駆動電圧が所定電圧未満のときは前記第1巻線比より低い第2巻線比に調整する請求項1の表示装置用ランプ駆動装置。

【請求項 3】

前記インバータは、  
前記インバータ制御部及び前記微分回路からの出力に応じた出力値を有する駆動操作選択部、

前記インバータ制御部及び前記駆動操作選択部からの出力に基づき前記変圧器の巻線比を調整する駆動部、及び、

前記変圧器と前記電圧検出部との間に接続され前記変圧器の出力電圧を共振させ前記出力電圧を分圧する電圧分圧部をさらに有する請求項1の表示装置用ランプ駆動装置。

【請求項4】

前記インバータ制御部は、第1信号及び第2信号を出力するものであり、

前記駆動操作選択部は、

前記インバータ制御部からの前記第1出力信号が供給される第1論理和回路ゲート、  
前記インバータ制御部の前記第1出力信号および前記微分回路の出力が供給される第2論理和回路ゲート、

前記インバータ制御部の前記第2出力信号および前記微分回路の前記出力が供給される第1論理積回路ゲート、

前記インバータ制御部の前記第2出力信号が供給される第2論理積回路ゲート、及び、  
前記微分回路の前記出力を受信し、前記第1論理和回路ゲート及び前記第2論理積回路ゲートに印加させるための出力信号を発生するインバータを備える請求項3に記載の表示装置用ランプ駆動装置。

【請求項5】

前記インバータ制御部と、さらに第3及び第4信号を出力するものであり、前記変圧器は、入力端、第1及び第2端子を有する1次側コイル、及び、2次側コイルを備え、

前記駆動部は、

前記インバータ制御部の前記第3及び第4出力信号が供給され、前記変圧器の前記1次側コイルの前記入力端に適合した出力信号を発生する第1駆動回路、

前記第1論理和回路ゲート及び前記第1論理積回路ゲートからの出力が供給され、前記変圧器の前記1次側コイルの前記第1出力端に適合した出力信号を発生する第2駆動回路、及び、

前記第2論理和回路ゲート及び第2論理積回路ゲートからの出力が供給され、前記変圧器の前記1次側コイルの前記第2出力端に適合した出力信号を発生する第3駆動回路を備える請求項4に記載の表示装置用ランプ駆動装置。

【請求項6】

前記変圧器の前記第1出力端の巻線数は、前記変圧器の前記第2出力端の巻線数より少ない請求項5に記載の表示装置用ランプ駆動装置。

【請求項7】

前記駆動操作選択部は、前記検出されるランプ駆動電圧が、所定電圧以上である場合には、前記第2駆動回路が選択する前記変圧器の前記第1出力端を作動させ前記検出されるランプ駆動電圧が所定電圧未満である場合には、前記第3駆動回路が選択する前記変圧器の前記第2出力端を作動させる請求項5に記載の表示装置用ランプ駆動装置。

【請求項8】

前記電圧分圧部は、前記変圧器と接地との間に直列に接続された第1及び第2キャパシタを備え、前記第1及び第2キャパシタの共通端は、前記電圧検出部に接続されている請求項3に記載の表示装置用ランプ駆動装置。

【請求項9】

前記電圧検出部は、前記第1及び第2キャパシタの共通端子に接続されたアノードと前記微分回路に接続されたカソードを有するダイオードと、

前記ダイオードのカソードと接地との間に接続された抵抗器と、

前記ダイオードのカソードと接地との間に接続されたキャパシタと、を備える請求項8に記載の表示装置用ランプ駆動装置。

【発明の詳細な説明】

10

20

30

40

50

## 【技術分野】

## 【0001】

発明の技術分野

本発明は、表示装置のための光源駆動装置、例えば、液晶表示装置(LCD)に関する。

## 【背景技術】

## 【0002】

従来技術の説明

コンピュータのモニターやTVなどに使用される表示装置には、自ら発光する表示装置、例えば、陰極線管(CRT)、発光ダイオード(LED)、エレクトロルミネセンス(EL)、蛍光表示管(VFD)、電界放出ディスプレイ(FED)、プラズマディスプレイ(PDP)などがあり、一方、自ら発光できず光源を必要とする表示装置、例えば、液晶表示装置(LCD)などがある。

10

## 【0003】

一般の液晶表示装置は、電場を発生する電極と、誘電異方性を有する液晶層とを備えた二つの表示板を備える。電場を発生する電極は、液晶層に電場を発生する電圧が供給され、この印加される電場の強さに応じて、表示板を通過する光の透過率を調節することができる。従って、所望の画像は、電場を印加することによって得られる。この光は、LCDに別途備えられた人工的な光源または自然光から放出される。

20

## 【0004】

液晶表示装置用光源、つまりバックライト装置は、通常、光源として複数個の蛍光ランプ及びランプを駆動するインバータを備えており、このインバータは、巻線比によって昇圧される電圧が決まる変圧器を備える。このインバータは、外部装置から入力される直流電圧を交流電圧に変換した後、変圧器によって昇圧された電圧をランプに印加してランプが点灯され、輝度制御信号に応じてランプの明るさを制御する。さらに、ランプに流れる電流に関連する電圧を検出し、検出された電圧に基づいてランプに印加される電圧を制御する。

## 【0005】

このようなバックライト装置において、初期点灯動作または低温点灯動作の場合には、ランプを点灯する際、安定的な初期点灯動作をさせるために、ランプに高電圧を印加する必要があるため、高電圧を発生するために、変圧器の巻線比を高く設定する。

30

## 【0006】

しかしながら、このような初期点灯及び低温の状態は、極めて短時間なので、ランプは、ほとんどの時間、高電圧を供給する必要はない。即ち、ランプの初期点灯動作及び低温点灯動作のために高電圧を必要とされる時間は短く、低電圧でも十分にランプ駆動は可能である。

## 【0007】

一般的なバックライト装置は、ランプ点灯後の正常動作状態より、むしろ、初期または低温状態におけるバックライト装置のインバータに、設計が集中している。

## 【0008】

このため、点灯初期及び低温点灯の場合を考慮して変圧器の巻線比を高く設定しているので、たとえバックライト装置の動作が安定化した状態であっても、高電圧を継続してランプに印加してしまうため、必要が無い電力を消費する原因となり、バックライト装置の動作効率が低下する。

40

## 【0009】

特に、携帯用コンピュータのように容量の制限されたバッテリー電源を使用する装置では、効率的に電力を消費させることは重要である。

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0010】

50

## 発明の概要

本発明の目的は、発光装置の電力効率を向上させることである。

### 【課題を解決するための手段】

#### 【0011】

表示装置に関するランプ駆動装置であって、前記ランプ駆動装置は、ランプを点滅させるためにランプに対してランプ駆動電圧を印加する変圧器及び前記ランプ駆動電圧を検出する電圧検出部を備えるインバータ、前記ランプに流れる電流を検出し、前記検出された電流に応じた大きさのフィードバック信号を出力するランプ電流検出部、及び、外部装置からの輝度制御信号と前記フィードバック信号を比較し、比較結果に基づき前記インバータを制御するインバータ制御部を備え、前記インバータは、前記検出されるランプ駆動電圧に従って前記変圧器の巻線比を調整する。

10

#### 【0012】

前記変圧器の巻線比は、前記検出されるランプ駆動電圧が所定電圧以上のときは、第1巻線比に調整し、前記検出されるランプ駆動電圧が所定電圧未満のときは前記第1巻線比より低い第2巻線比に調整されることが好ましい。前記インバータ制御部は、外部装置からの複数の状態を有するイネーブル信号に応じて動作し、前記インバータは前記イネーブル信号が供給される微分回路をさらに有し、前記変圧器の巻線比は、前記イネーブル信号の状態が第1の状態であるときは、前記第1巻線比を有する。前記インバータは、前記インバータ制御部及び前記微分回路からの出力に応じた出力値を有する駆動操作選択部、前記インバータ制御部及び前記駆動操作選択部からの出力に基づき前記変圧器の巻線比を調整する駆動部、及び、前記変圧器と前記電圧検出部との間に接続され前記変圧器の出力電圧を共振させ、前記出力電圧を分圧する分圧部をさらに備えることができる。

20

#### 【0013】

前記インバータ制御部は、第1信号と第2信号を出力することができ、前記駆動操作選択部は、前記インバータ制御部からの前記第1出力信号が供給される第1論理和回路ゲート、前記インバータ制御部の前記第1出力信号及び前記微分回路の出力が供給される第2論理和回路ゲート、前記インバータ制御部の前記第2出力信号及び前記微分回路の前記出力が供給される第1論理積回路ゲート、前記インバータ制御部の前記第2出力信号が供給される第2論理積回路ゲート、及び前記微分回路の前記出を受信し、前記第1論理和回路ゲート及び、前記第2論理積回路ゲートに印加させるための出力信号を発生するインバータを備えることができる。

30

#### 【0014】

前記インバータ制御部はさらに第3及び第4信号を出力することができ、前記変圧器は入力端と第1及び第2端子を有する1次側コイルと2次側コイルとを備え、前記駆動部は、前記インバータ制御部の前記第3及び第4出力信号が供給され、前記変圧器の前記1次側コイルの入力端に適合した出力信号を発生する第1駆動回路、前記第1論理和回路ゲート及び前記第1論理積回路ゲートからの出力がそれぞれ供給され、前記変圧器の前記1次側コイルの第1出力端に適合した出力信号を発生する第2駆動回路、及び前記第2論理和回路ゲート及び第2論理積回路ゲートからの出力がそれぞれ供給され、前記変圧器の前記1次側コイルの前記第2出力端に適合した出力信号を発生する第3駆動回路を備える。

40

#### 【0015】

前記変圧器の前記第1出力端の巻線数は、前記変圧器の前記第2出力端の巻線数より少ない。

#### 【0016】

前記駆動操作選択部は、前記検出されるランプ駆動電圧が、所定電圧以上である場合には、前記第2駆動回路が選択する前記変圧器の前記第1出力端を作動させ、前記検出されるランプ駆動電圧が所定電圧未満である場合には、前記第3駆動回路が選択する前記変圧器の第2出力端を作動させることが好ましい。

#### 【0017】

前記電圧分圧部は、前記変圧器と接地との間に直列に接続された第1及び第2キャパシ

50

タを備え、前記第 1 及び第 2 キャパシタの共通端子は、前記電圧検出部に接続されていることが好ましい。

【 0 0 1 8 】

前記電圧検出部は、前記第 1 及び第 2 キャパシタの共通端子に接続されたアノードと、前記微分回路に接続されたカソードを有するダイオードと、前記ダイオードのカソードと接地との間に接続された抵抗器、及び前記ダイオードのカソードと接地との間に接続されたキャパシタを備える。

【 0 0 1 9 】

図面の簡単な説明

本発明の上述したおよび他の効果は、添付する図面を参照し、好ましい実施形態の詳細な説明によって、より明らかになるだろう。

10

【 0 0 2 0 】

図 1 は、本発明の一実施形態に係る液晶表示装置のブロック図である。

【 0 0 2 1 】

図 2 は、本発明の一実施形態に係る液晶表示装置の斜視図である。

【 0 0 2 2 】

図 3 は、本発明の一実施形態に係る液晶表示装置の一つの画素に対する等価回路図である。

【 0 0 2 3 】

図 4 は、本発明の一実施形態に係る光源駆動装置の回路図である。

20

【 0 0 2 4 】

図 5 A 及び図 5 B は、本発明の一実施形態に係るランプの検出電圧が高い場合と低い場合に対する光源の駆動装置の等価回路図である。

【 0 0 2 5 】

図 6 は、本発明の一実施形態に係る電圧検出部の検出電圧変化を示すグラフである。

【 発明を実施するための最良の形態 】

【 0 0 2 6 】

好ましい実施形態の詳細な説明

本発明は、以下に添付した図面を参照して、より詳細に説明されるであろう。しかしながら、本発明は、多様な異なる形態で実施されることができ、以下に説明する実施形態に限定されることはない。

30

【 0 0 2 7 】

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一な参照符号を付けている。層、膜、領域、板などの要素が、他の要素の“上に”あるとする時、これは他の要素の直上にある場合に限らず、その中間に更に他の要素がある場合も含む。逆に、ある要素が他の要素の“すぐ上に”あるとする時、これは中間に他の要素がない場合を意味する。

【 0 0 2 8 】

本発明の実施形態に係る液晶表示装置について図を参照して詳細に説明する。

【 0 0 2 9 】

図 1 は、本発明の一実施形態に係る液晶表示装置のブロック図であり、図 2 は、本発明の一実施形態に係る液晶表示装置の斜視図であり、図 3 は、本発明の一実施形態に係る液晶表示装置の一つの画素に対する等価回路図である。

40

【 0 0 3 0 】

図 1 に示したように、本発明の一実施形態に係る液晶表示装置は、液晶表示板組立体 300、液晶表示板組立体 300 に接続されたゲート駆動部 400 およびデータ駆動部 500、データ駆動部 500 に接続された階調電圧発生部 800、液晶表示板組立体 300 に光を照射するランプ部 910、ランプ部 910 に接続されているインバータ 920、ランプ部 910 に接続されたランプ電流検出部 940、ランプ電流検出部 940 とインバータ 920 に接続されたインバータ制御部 930、およびこれらを制御する信号制御部 600

50

を備える。

【0031】

図2に示したように、本発明の一実施形態に係る液晶表示装置は、構造的には、表示部330とバックライト部340を備える液晶モジュール350と、液晶モジュール350を収納する前面及び後面ケース361、362を備える。

【0032】

表示部330は、液晶表示板組立体300、液晶表示板組立体300に装着された複数のゲートFPC基板410及びデータFPC基板510、及びFPC基板410、510にそれぞれ結合されているゲートPCB450及びデータPCB550を備える。

【0033】

液晶表示板組立体300は、図2及び図3に示す構造図のように、下部表示板100、上部表示板200及び液晶層3を備え、それらの間には、複数の表示信号線G1-Gn、D1-Dm及びこれらに接続され、ほぼ行列状に配列された複数の画素を備える。

【0034】

表示信号線G1-Gn及びD1-Dmは、下部表示板100に備えられ、ゲート信号(走査信号とも言う)を伝達する複数のゲート線G1-Gn及びデータ信号を伝達するデータ線D1-Dmを備える。ゲート線G1-Gnは、ほぼ行方向に延びて互いにほぼ平行であり、データ線D1-Dmは、ほぼ列方向に延びて互いにほぼ平行である。

【0035】

各画素は、複数の表示信号線G1-Gn及びD1-Dmに接続されたスイッチング素子Qと、スイッチング素子Qに接続された液晶キャパシタClc及びストレージキャパシタCstを備える。ストレージキャパシタCstは必要に応じて省略することができる。

【0036】

スイッチング素子Q、例えば、TFTは、下部表示板100に備えられ、三つの端を有する素子を有し、これらの端は、ゲート線G1-Gnの一つに接続された制御端、データ線D1-Dmの一つに接続された入力端、液晶キャパシタClc及びストレージキャパシタCstに接続された出力端である。液晶キャパシタClcは、下部表示板100の画素電極190、上部表示板200の共通電極270、及び二つの電極190、270の間の誘電体としての液晶層3を備える。画素電極190は、スイッチング素子Qに接続され、共通電極270は、上部表示板200の全面に形成され、共通電圧Vcomが供給される。もう一つの方法として、共通電極270が下部表示板100に備えられる場合には、画素電極190と共通電極270のいずれもストライプ形状または棒形状に作られる。

【0037】

ストレージキャパシタCstは、液晶キャパシタClcのための補助的なキャパシタである。

【0038】

ストレージキャパシタCstは、絶縁体を經由して下部表示板100に備えられた別個の信号線(図示せず)と画素電極190が重畳してなり、この別個の信号線には、例えば、共通電圧Vcomなどの所定電圧が供給される。他の方法としては、ストレージキャパシタCstは、画素電極190と絶縁体を經由して前記別個の信号線と隣接するゲート線が重畳してなる。

【0039】

色表示のために、各画素それぞれ自体に、画素電極190に対応する領域に赤色、緑色、または青色カラーフィルタ230を備える。図3に示されるように、カラーフィルタ230は、上部表示板200の該当領域に備えられている。これとは異なって、カラーフィルタ230は、下部表示板100の画素電極190の上または下に備えられても良い。

【0040】

図2に示すとおり、バックライト部340は、液晶表示板組立体300の下部に複数のランプ341、液晶表示板組立体300とランプ341との間に配置され、ランプ341からの光を液晶表示組立体300に誘導及び拡散する導光板342及び複数の光学シート

10

20

30

40

50

343、及びランプ341の下部に配置され、ランプ341からの光を液晶表示組立体300側に反射する反射板344を備える。

【0041】

各ランプ341は、蛍光灯、例えば、CCFL(cold cathode fluorescent lamp)及びEEEL(external electrode fluorescent lamp)を含むことが好ましい。発光ダイオード(LED)もランプ341として含むことができる。

【0042】

インバータ920、ランプ電流検出部940、及びインバータ制御部930は、別途のインバータPCB(図示せず)に備えることができ、ゲートPCB450またはデータPCB550に備えることもできる。

10

【0043】

ランプ341からの光を偏光する一对の偏光子(図示せず)は、液晶表示組立体300の下部表示板100および上部表示板200の外側表面に取り付けられる。

【0044】

図1及び図2に示すとおり、階調電圧発生部800は、データPCB550に備えられ、画素の透過率に関連する2種類の設定された複数の階調電圧を発生する。

【0045】

設定された階調電圧は、一つは、共通電極Vcomに対して正の極性を有し、他の一つは、共通電極Vcomに対して負の極性を有する。

20

【0046】

ゲート駆動部400は、各ゲートFPC基板410上に備えられた複数の集積回路(ICチップ)含むことが好ましい。ゲート駆動部400は、液晶表示板組立体300のゲート線G1-Gnに接続され、ゲート線G1-Gnに適用するためのゲート信号を発生する駆動電圧発生部700からのゲートオン電圧Vonとゲートオフ電圧Voffを制御する。

【0047】

データ駆動部500は、各データFPC基板510上に備えられた複数の集積回路(ICチップ)含むことが好ましい。データ駆動部500は、液晶表示板組立体300のデータ線G1-Gmに接続され、階調電圧発生部800からデータ線G1-Gmへ供給される階調電圧を選択し、データ信号としてデータ線D1-Dmに印加する。

30

【0048】

本発明の他の実施形態によれば、ゲート駆動部400及び/またはデータ駆動部500のICチップは、下部表示板100上に装着され、他の実施形態によれば、駆動部400および500の少なくとも一方は、下部表示板100の他の素子等と一緒に組み込まれる。前記二つの実施形態において、ゲートPCB450及び/またはゲートFPC基板410は省略可能である。

【0049】

信号制御部600は、データPCB550またはゲートPCB450に備えられ、ゲート駆動部400及びデータ駆動部500などの動作を制御する

40

次に、このような液晶表示装置の動作について詳細に説明する。

【0050】

信号制御部600は、外部装置のグラフィック制御部(図示せず)からRGB映像信号R、G、B及びその表示を制御する入力制御信号、例えば、垂直同期信号Vsyncと水平同期信号Hsync、メインクロックMCLK、データイネーブル信号DEなどを供給される。信号制御部600は、入力制御信号に基づいてゲート制御信号CONT1及びデータ制御信号CONT2を発生し、入力制御信号に基づき映像信号R、G、Bを液晶表示板組立体300の動作条件に適合するように処理した後、信号制御部600は、ゲート駆動部400のためのゲート制御信号CONT1提供し、データ駆動部500のためのデータ制御信号CONT2及び処理した映像信号R'、G'、B'を500に提供する。

50

## 【 0 0 5 1 】

ゲート制御信号CONT1は、ゲートオン電圧区間の出力開始を指示する垂直同期開始信号STV、ゲートオン電圧Vonの出力時期を制御するゲートクロック信号CPV、及びゲートオン電圧Vonの幅を限定する出力イネーブル信号OEを含む。

## 【 0 0 5 2 】

データ制御信号CONT2は、映像データR'、G'、B'の入力開始を指示する水平同期開始信号STHと、データ線D1 - Dmに対応するデータ電圧の印加を指示するロード信号LOADまたはTP、共通電圧Vcomに対するデータ電圧の極性(以下、共通電圧に対するデータ電圧の極性を略してデータ電圧の極性という。)を反転する反転制御信号RVS及びデータクロック信号HCLKを含む。

10

## 【 0 0 5 3 】

データ駆動部500は、信号制御部600からの一行の画素に対応する映像データR'、G'、B'のパケットを受信し、制御信号部600からのデータ制御信号CONT2によって階調電圧発生部800から供給される階調電圧から各映像データR'、G'、B'に対応する階調電圧を選択することによって、映像データR'、G'、B'を対応するデータ電圧に変換する。

## 【 0 0 5 4 】

ゲート駆動部400は、信号制御部600からのゲート制御信号CONT1に応答し、ゲートオン電圧Vonをゲート線G1 - Gnに印加することによりゲート線G1 - Gnに接続されたスイッチング素子Qを導通させる。

20

## 【 0 0 5 5 】

データ駆動部500は、スイッチング素子Qが導通する間(この期間を1Hまたは1水平周期といい、水平同期信号Hsync、データイネーブル信号DE、ゲートクロックCPVの一周期と同一である。)、各データ電圧を対応するデータ線D1 - Dmに供給する。そして、データ線D1 - Dmに供給されたデータ電圧は、導通したスイッチング素子Qを通じて対応する画素に印加される。

## 【 0 0 5 6 】

画素に印加される異なるデータ電圧と共通電圧Vcomの電位差は、液晶キャパシタC1cに蓄えられる電圧、すなわち、画素電圧として表される。

## 【 0 0 5 7 】

液晶分子は、画素電圧の大きさに依存し、液晶キャパシタC1cを介して、光の偏向を決定する。

30

## 【 0 0 5 8 】

このような方法で、1フレーム期間中に全ゲート線G1 - Gnに対し順次にゲートオン電圧(Von)を印加して全画素にデータ電圧を印加する。1フレームが終了すれば次のフレームが開始され、各画素に印加されるデータ電圧の極性が直前フレームでの極性と逆になるように、データ駆動部500に印加される反転信号RVSの状態が制御される(フレーム反転)。この時、1フレーム期間内でも反転信号RVSの特性によって一データ線を通じて流れるデータ電圧の極性が変更されることがあり(ライン反転)、一画素の行に印加されるデータ電圧の極性も互いに異なることがあり得る(ドット反転)。

40

## 【 0 0 5 9 】

インバータ920は、直流電圧VINを交流電圧に変換し、変圧するもので、インバータ制御部930からの制御信号に応じて変圧された電圧をランプ部910に印加する。

ランプ電流検出部940は、インバータ制御部930のためのフィードバック信号VFBとして検出された信号に応じた電圧を提供するために、ランプ部910に流れる電流を検出する。

## 【 0 0 6 0 】

インバータ制御部930は、インバータ920を制御するための外部装置からのイネーブル信号ENにより、動作を開始してインバータ920を制御する。インバータ制御部930は、ランプ電流検出部940からのフィードバック信号VFBを輝度制御電圧Vdi

50

mと比較し、その結果に基づいてインバータ920を制御するためのパルス幅変調PWM信号である制御信号をインバータ920に供給する。この時、フィードバック信号VFBが輝度制御電圧Vdim未満であると、ランプ部910に、より高い電圧が印加されるように制御信号等のパルス幅を大きくする。逆に、フィードバック信号VFBが輝度制御電圧Vdimより高いと、ランプ部910に印加される電圧が低くなるように、制御信号等のパルス幅を減少させる。その結果、ランプ部910を流れる電流は常に一定である。

【0061】

輝度制御電圧Vdimは、使用者が調節可能な入力装置から直接入力したり、信号制御部600を通じて入力したりすることもできる。さらに、バックライト部の動作開始のためのイネーブル信号ENは、外部装置に配置された別の制御装置から供給されることもできる。

10

【0062】

次に、インバータ制御部930とインバータ920の動作について図4から図6を参照して詳細に説明する。説明上、一つのランプのみを図示しているが、複数のランプを並列に連結することもできる。

【0063】

図4は、本発明の一実施形態に係るインバータの回路図である。図5A及び5Bは、本発明の一実施形態に係るランプの検出電圧が高い場合と低い場合それぞれに対する光源駆動装置の等価回路図である。図6は、本発明の一実施形態に係る電圧検出部の検出電圧の変化を示すグラフである。

20

【0064】

図4に示すように、本発明の実施形態に係るインバータ920は、イネーブル信号ENを受信する遅延部921、インバータ制御部930に接続された駆動操作選択部922、インバータ制御部930及び駆動操作選択部922に接続された駆動部923、駆動部923に接続された変圧器T1、変圧器に接続された分圧部927、及び分圧部927と遅延部921の間に接続された電圧検出部928を備える。

【0065】

遅延部921は、互いに並列に接続された抵抗R1及びキャパシタC1、及び抵抗R2を含む。互いに接続された抵抗R1及びキャパシタC1は、電圧検出部928からの駆動操作選択信号Vselが供給される抵抗R2と同時にイネーブル信号ENを受信する。遅延部921の出力端は、抵抗R1、R2の間の接続点(node)である。

30

【0066】

駆動操作選択部922は、複数の論理ゲート、一つのインバータINV1、二つのORゲートであるOR1及びOR2、及び二つのANDゲートであるAND1及びAND2を含む。インバータINV1の入力は、遅延部921の出力端である。ORゲートOR1の二つの入力は、インバータ制御部930の出力端OUT3及びインバータINV1の出力端に接続されており、ORゲートOR2の二つの入力は、インバータ制御部930の出力端OUT3及び遅延部921の出力端に接続されている。ANDゲートAND1の二つの入力は、インバータ制御部930の出力端OUT1及び遅延部921の出力端に接続されており、ANDゲートAND2の二つの入力は、インバータ制御部930の出力端OUT4及びインバータINV1の入出力端に接続されている。

40

【0067】

駆動部923は、複数の電流駆動部924、925、926を含む。

【0068】

それぞれの電流駆動部924、925、926は、電源VIN及び接地電圧の間でそれぞれ接続される一対のトランジスタTr1及びTr2、Tr3及びTr4、Tr5及びTr6を有し、トランジスタTr1及びTr2、Tr3及びTr4、Tr5及びTr6の間の接続点は、電流駆動部924～926のそれぞれの出力端である。

【0069】

電流駆動部924の二つのトランジスタTr1、Tr2のゲートは、インバータ制御部

50

930の出力端OUT1、OUT2にそれぞれ接続され、電流駆動部925の二つのトランジスタTr3、Tr4のゲートは、駆動操作選択部922のORゲートOR1及びANDゲートAND1の出力端にそれぞれ接続され、電流駆動部926の二つのトランジスタTr5、Tr6は、駆動操作選択部922のORゲートOR2及びANDゲートAND2の出力端にそれぞれ接続されている。

【0070】

電流駆動部924～926の出力端は、一つの入力端、第1出力端A、及び変圧器T1の1次側コイルL1の第2出力端Bにそれぞれ接続される。電圧分圧部927は、一対のキャパシタC2及びC3を含む。キャパシタC2及びC3は、変圧器T1の2次側コイルL2と交わるよう接続されている。キャパシタC3は、接地されている。電圧検出部928は、キャパシタC2、C3の共通端子から順方向に接続されたダイオードD3と、ダイオードD3の出力端と接地との間に並列に接続された抵抗R4及びキャパシタC4を有する。ダイオードD3の出力は、駆動操作選択部921に印加される。

10

【0071】

変圧器T1の1次側コイルL1の第1出力端Aは、1次側コイルL1の第2出力端Bに比べてコイルL1の巻線数が少なく、変圧器T2の2次側コイルL2は、ランプ部10のランプLAM1を交わるように接続される。

【0072】

本発明の実施形態によれば、電流駆動部924～926のトランジスタTr1～Tr6は、いずれもMOSFET (metal oxide semiconductor field effect transistor) である。トランジスタTr1、Tr3、Tr5は、p型トランジスタであり、その他のトランジスタTr2、Tr4、Tr6は、n型トランジスタである。しかしながら、このようなトランジスタの種類は変更することができる。

20

【0073】

ランプ電流検出部940は、一対のダイオードD2及びD3、及び抵抗R3を含む。ダイオードD2及びD3は、ランプLAM1から順方向及び逆方向にそれぞれ接続され、抵抗R3は、ダイオードD2と接地との間に接続される。フィードバック制御信号VFBは、ダイオードD2と抵抗R3の共通端を通じて出力される。

30

【0074】

次に、インバータ920の動作について詳細に説明する。

【0075】

まず、バックライト装置の動作を開始させるため、インバータ制御部930と遅延部921に印加されるイネーブル信号ENの状態が低レベルであるロー (low) から高レベルであるハイ (high) に変わり、インバータ制御部930は、インバータ920を動作させるため、各出力端OUT1～OUT4に適応状態の信号を出力する。即ち、インバータ制御部930は、出力端OUT1、OUT2を通じてハイ状態の信号とロー状態の信号をそれぞれ電流駆動部924のトランジスタTr1、Tr2のゲート端に供給し、トランジスタTr1、Tr2を導通させる。

40

【0076】

さらに、インバータ制御部930は、出力端OUT3を通じてORゲートOR1及びOR2のためのロー状態の信号と出力端OUT4を通じてANDゲートAND1及びAND2の一方のためのハイ状態の信号を供給する。

【0077】

ハイ状態のイネーブル信号ENは、遅延部921に供給される。そして、遅延部921の抵抗R1及びキャパシタC1は微分回路として、イネーブル信号ENがロー状態からハイ状態に変わるときは出力が高レベル信号になり、これによって駆動操作選択部922のORゲートOR1 ANDゲートAND2は、1の入力がハイになる。さらに、インバータINV1の入力がハイ状態であるため、インバータINV1は、ロウレベル信号を出力

50

し、これによってORゲートOR 1とANDゲートAND 2の入力がローになる。

【0078】

駆動操作選択部922のORゲートOR 1及びANDゲートAND 1の出力がそれぞれロー状態及びハイ状態になるので、電流駆動部925のトランジスタTr 3、Tr 4がそれぞれ導通する。しかしながら、駆動操作選択部922のORゲートOR 2及びANDゲートAND 2の出力がそれぞれハイ及びローであるので、電流駆動部926のトランジスタTr 5、Tr 6がそれぞれ遮断される。

【0079】

このような駆動部925、926の動作により、変圧器T 1の1次側コイルL 1の入力端及び第1出力端A 1が選択され図5 Aに示すような等価回路が形成される。変圧器T 1は、1次側コイルL 1に印加される交流電圧を変圧し、第1出力端Aの選択によって決まる巻線比に基づいて変圧された電圧を分圧部927に印加する。

10

【0080】

第1出力端Aの巻線数が第2出力端Bの巻線数に比べて少ないので、第1出力端Aの選択するため印加される電圧は、第2出力端Bが選択される時に比べて高くなる。この変圧された高電圧は、分圧部927共振した後、それぞれ分圧される。

【0081】

この変圧された高電圧は、ランプLAM 1に印加されランプLAM 1を点灯し、キャパシタC 3によって分圧された電圧は電圧検出部928に印加される。

【0082】

ランプLAM 1の動作特性上、ランプが点灯し電流が流れ始めると、ランプLAM 1の温度が上昇し、温度上昇によりランプのインピーダンスが低くなる。

20

【0083】

この時、インバータ制御部930は、ランプ電流検出部940からのフィードバック信号VFB及び輝度制御信号Vdimを用いて、インバータ920がランプLAM 1に一定の電流を印加するように制御することによって、電圧検出部928からの駆動操作選択信号検出Vdimの大きさにより、ランプLAM 1の温度上昇は、時間経過と共に、次第に減少される。

【0084】

遅延部921に印加される駆動操作選択信号Vselの大きさが電源電圧VINの約1/2未満である場合には、駆動操作選択部922が駆動選択信号Vselの状態を“ロー(low)”と判断し、その逆である場合には、“ハイ(high)”と判断する。例えば、本実施形態の電源電圧VINが5Vである時、2.5V以上であれば“ハイ”と判断し、2.5V未満であれば“ロー”と判断する。

30

【0085】

このような動作特性により、時間経過に伴い電圧検出部928からの駆動操作選択信号Vselの大きさは、図6のように次第に減少し、時間t1の時点で、2.5Vに達する。その結果、ORゲートOR 1及びANDゲートAND 1の出力がそれぞれ“ハイ”及び“ロー”に変わり、ORゲートOR 2及びANDゲートAND 2の出力は、それぞれ“ロー”及び“ハイ”に変わる。従って、電流駆動部925のトランジスタTr 3、Tr 4がそれぞれ遮断されるとともに、電流駆動部926のトランジスタTr 5、Tr 6はそれぞれ導通され、入力端及び第2出力端Bが選択される。この際の等価回路は、図5 Bに示すとおりである。即ち、1次側コイルL 1の出力端は、第1出力端Aから第2出力端Bに変更される。

40

【0086】

従って、変圧器T 1は、入力端および第2出力端Bの選択により変圧器T 1の巻線比が定義されることによって、1次側コイルL 1に印加される交流電圧を変圧し、変圧された交流電圧を分圧部927に印加する。

【0087】

既に説明したように、1次側コイルL 1の第1出力端Aの巻線数が1次側コイルL 1の

50

第2出力端Bの巻線数より少ないので、変圧器T1の巻線比が動作初期時に比べて少ない。従って、ランプLAM1に印加される変圧された交流電圧が減少する。

【0088】

インバータ制御部930及びインバータ920の動作は、ランプ電流検出部940からのフィードバック制御信号VFB及び輝度制御電圧Vdimを用いたインバータ920のフィードバック制御動作と並行して行われる。即ち、ダイオードD2によって整流された電流に対応する電圧は、フィードバック制御信号VFBとしてインバータ制御部930に印加される。そして、インバータ制御部930は、輝度制御電圧Vdimとフィードバック制御信号VFBを比較し、駆動選択部922及び駆動部923に印加される制御信号のパルス幅は、Vsel及びVFB信号の違いに基づいて適応させることによって、常に一定の電流がランプLAM1に供給できるようにする。

10

【0089】

本発明の実施形態によれば、ランプLAM1に印加される電圧を検出し、変圧器T1からの変圧された交流電圧を調整するために、検出された電圧に基づいて変圧器T1の巻線比を変化させる。変圧器T1の巻線比は、点灯初期及び低温の下では巻線比が増加し、ランプの動作状態が正常状態になれば、変圧器T1の巻線比は低くなり、その結果、バックライト装置の電力効率が向上される。

【0090】

このように、本発明の実施形態によれば、ランプの出力電圧に基づくランプの動作状態に応じて変圧器の巻線比を調整し、ランプ部に印加される電圧の大きさを変更する。即ち、高電圧を必要とする初期点灯動作及び低温の場合には、巻線比は高く調整され、低電圧でも正常な点灯動作が行われる安定状態の場合には、巻線比が低く調整される。その結果、ランプの動作状態に応じて変圧器の出力電圧が調整されるので、高電圧を出力するための無駄な電力消費を防ぐことができる。

20

【0091】

以上より、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されるものでなく、特許請求の範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び/または形態も本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0092】

【図1】本発明の一実施形態に係わる液晶表示装置のブロック図である。

【図2】本発明の一実施形態に係わる液晶表示装置の斜視図である。

【図3】本発明の一実施形態に係わる液晶表示装置の一つの画素に対する等価回路図である。

【図4】本発明の一実施形態に係わる光源駆動装置の回路図である。

【図5A】本発明の一実施形態に係わるランプの感知検出電圧が高い場合と低い場合に対する光源の駆動装置の等価回路図である。

【図5B】本発明の一実施形態に係わるランプの電圧が高い場合と低い場合に対する光源の駆動装置の等価回路図である。

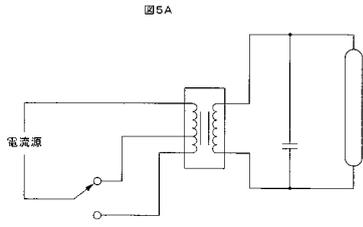
【図6】本発明の一実施形態に係わる電圧検出部の検出電圧変化を示すグラフである。

30

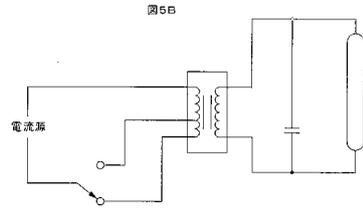
40



【 図 5 A 】

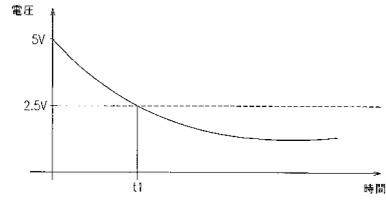


【 図 5 B 】



【 図 6 】

図6



---

フロントページの続き

(74)代理人 100130971

弁理士 都祭 正則

(74)代理人 100134348

弁理士 長谷川 俊弘

(72)発明者 ヤン,ヘイ-ヨン

大韓民国,キョンキ-ド 447-717,オサン-シティ,プサン-ドン,ウナム ジュゴン  
アパート 116-1104

審査官 宮崎 光治

(56)参考文献 特開平08-111289(JP,A)

特開平08-339892(JP,A)

特開平09-322553(JP,A)

(58)調査した分野(Int.Cl.,DB名)

H05B41/24-41/298