

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4123441号
(P4123441)

(45) 発行日 平成20年7月23日(2008.7.23)

(24) 登録日 平成20年5月16日(2008.5.16)

(51) Int.Cl.			F I		
B60L	11/18	(2006.01)	B60L	11/18	A
H02H	9/02	(2006.01)	H02H	9/02	D
H02J	1/00	(2006.01)	H02J	1/00	309R
H02M	3/135	(2006.01)	H02M	3/135	J

請求項の数 3 (全 13 頁)

(21) 出願番号	特願2004-122889 (P2004-122889)	(73) 特許権者	000004260
(22) 出願日	平成16年4月19日(2004.4.19)		株式会社デンソー
(65) 公開番号	特開2005-102471 (P2005-102471A)		愛知県刈谷市昭和町1丁目1番地
(43) 公開日	平成17年4月14日(2005.4.14)	(74) 代理人	100081776
審査請求日	平成18年6月21日(2006.6.21)		弁理士 大川 宏
(31) 優先権主張番号	特願2003-294534 (P2003-294534)	(72) 発明者	山下 剛
(32) 優先日	平成15年8月18日(2003.8.18)		愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内
(33) 優先権主張国	日本国(JP)		

審査官 上野 力

最終頁に続く

(54) 【発明の名称】 車両用突入電流制限型電源スイッチ回路

(57) 【特許請求の範囲】

【請求項1】

大きな入力静電容量をもつ電気負荷と直流電源とを接続する主電源スイッチと、前記主電源スイッチと並列接続される突入電流制限回路とを備え、前記突入電流制限回路は、前記直流電源から前記電気負荷へ電流を給電するに際して前記主電源スイッチに先行して導通される半導体スイッチング素子からなる副電源スイッチと、前記副電源スイッチと直列接続される突入電流制限抵抗器と、前記主電源スイッチがオフし、かつ、前記副電源スイッチがオフしている時の前記突入電流制限抵抗器の電圧降下が所定しきい値を超えるかどうかを判定し、超える場合に副電源スイッチの不良と判定する判定回路とを有する車両用突入電流制限型電源スイッチ回路において、

前記副電源スイッチ8と前記突入電流制限抵抗器4との接続点をX、前記副電源スイッチ8と前記主電源スイッチ2又は5との接続点をY、前記主電源スイッチと前記突入電流制限抵抗器4との接続点をZとする時、

前記判定回路は、

前記接続点Xの電位が入力抵抗素子26を通じて-入力端に入力され、前記接続点Zの電位が+入力端に入力されるオペアンプ28を有する反転電圧増幅回路25と、

前記反転電圧増幅回路25の出力電圧と所定しきい値電圧 V_{th} とを比較して前記副電源スイッチ8の漏れ電流不良を判定するコンパレータ29と、

負極端が前記反転電圧増幅回路25およびコンパレータ29の負の電源端子に接続され、正極端が前記反転電圧増幅回路25およびコンパレータ29の正の電源端子に接続され

10

20

る制御電源 2 4 と、

入力電圧 0V 近傍において出力電圧精度が低下する前記オペアンプ 2 8 を含む前記反転電圧増幅回路 2 5 の非反転入力端子の電位を前記接続点 Z の電位よりも所定のオフセット電位 V_{offset} だけ + 方向へオフセットさせるオフセット回路 3 2、3 3 と、
を有していることを特徴とする車両用突入電流制限型電源スイッチ回路。

【請求項 2】

請求項 1 記載の車両用突入電流制限型電源スイッチ回路において、
前記副電源スイッチ 8 をなす N チャンネル MOS トランジスタの一つの主電極端子は、
前記直流電源の一对の電極端子の一方と前記主電源スイッチの一端との接続点に接続され、
前記 N チャンネル MOS トランジスタの他の一つの主電極端子は、前記突入電流制限抵抗器 4 を通じて前記主電源スイッチの他端に接続されていることを特徴とする車両用突入電流制限型電源スイッチ回路。

10

【請求項 3】

請求項 1 記載の車両用突入電流制限型電源スイッチ回路において、
 前記副電源スイッチ 8 及び前記突入電流制限抵抗器 4 と直列接続された定電圧降下素子 5 0 を有し、
 前記判定回路は、前記突入電流制限抵抗器 4 及び前記定電圧降下素子 5 0 の電圧降下の合計を読み込んで前記突入電流制限抵抗器の電圧降下の大きさを判定することを特徴とする車両用突入電流制限型電源スイッチ回路。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、バッテリーから大容量コンデンサを含む車載電気負荷への給電を断続する車両用突入電流制限型電源スイッチ回路に関する。

【背景技術】

【0002】

近年、車両用電気系統はますます大型化しており、ハイブリッド車や二次電池車や燃料電池車の車両用電気系統では、二次電池や燃料電池などの直流電源が数十 kW 以上といった非常に大型の車載電気負荷に給電する。車載電気負荷のうちで最も大容量のものは、下記の特許文献 1 に示すよう交流モータとそれに給電するインバータ回路とを含むモータ回路である。インバータ回路は、直流電源から給電された直流電力を必要な周波数の交流電力に変換して交流モータに供給する。インバータ回路は、モータ制御のために PWM 制御方式などにより高速スイッチングされるので、図 1 0 に示すように、交流モータ M を駆動するインバータ回路 7 0 と並列に平滑コンデンサ 6 を接続するのが通常である。平滑コンデンサ 6 は、インバータ回路 7 0 のスイッチングにより生じる電流変化の高周波成分を吸収する。インバータ回路 7 0 のスイッチング電流は、配線インダクタンスを通じて電源電圧にスイッチングノイズ電圧を重畳させるうえ、電磁波ノイズを発生させるので、平滑コンデンサ 6 の正負端子は、インバータ回路 7 0 の正負直流電源端子に近接して接続されるのが通常である。このような平滑コンデンサは、モータ駆動用のインバータ回路の他、DC-DC コンバータ回路にも同様に採用される。

30

40

【0003】

また、バッテリー 1 やインバータ回路 7 0 などの安全点検や修理交換などのために、図 1 0 に示すように、バッテリー (直流電源) 1 と電気負荷 7 との間には主電源スイッチ 2 又は 5 を設けるが、バッテリー 1 の両側に主電源スイッチ 2、5 を個別に配置する方式 (図 1 0 参照) が安全性に優れている。

【0004】

更に、電気負荷 7 と並列に大容量の平滑コンデンサ 6 が接続されている場合、主電源スイッチ 2、5 をオンした瞬間にバッテリー 1 から平滑コンデンサ 6 へ大きな突入電流が流れてしまうので、突入電流制限抵抗器 4 と、この突入電流制限抵抗器 4 と直列接続された副電源スイッチ 8 とからなる突入電流制限回路を主電源スイッチ 2 又は 5 と並列接続するの

50

が好適である（図10参照）。

【0005】

この突入電流制限回路の動作を、図10を参考として説明すると、バッテリー1から電気負荷であるモータ回路7およびそれと並列接続された平滑コンデンサ6に給電を開始する場合、まず主電源スイッチ5と副電源スイッチ8とをオンする。これにより、平滑コンデンサ6は突入電流制限抵抗器4を通じてゆっくりと充電され、平滑コンデンサ6の端子電圧が十分に上昇した段階にて主電源スイッチ2をオンして、バッテリー1からインバータ回路70に給電する。副電源スイッチ8はリレーなどでもよい。

【特許文献1】特許2959640号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、図10に示す半導体スイッチ8は、リレーなどよりも故障確率は低いものの、それでもまれに運用中に遮断不良故障を生じるという可能性があった。半導体スイッチ8に遮断不良故障が生じて、主電源スイッチ5がオフしている限り、電流遮断機能は確保することができる。しかし、主電源スイッチ5の故障確率は当然0ではないため、半導体スイッチ8と主電源スイッチ5とが同時に故障する確率があり、そのための対策を考慮しておくことが要望される。

【0007】

本発明は上記問題に鑑みなされたものであり、回路構成の複雑化を抑止しつつ副電源スイッチの性能低下を予測可能な車両用突入電流制限型電源スイッチ回路を提供することを、その目的としている。

【課題を解決するための手段】

【0008】

本発明は、大きな入力静電容量をもつ電気負荷と直流電源とを接続する主電源スイッチと、前記主電源スイッチと並列接続される突入電流制限回路とを備え、前記突入電流制限回路は、前記直流電源から前記電気負荷へ電流を給電するに際して前記主電源スイッチに先行して導通される副電源スイッチと、前記副電源スイッチと直列接続される突入電流制限抵抗器とを有しているため、電気負荷へ大きな突入電流を流すことなく、電気負荷への給電を実現することができる。

【0009】

本発明では更に、前記主電源スイッチがオフし、かつ、前記副電源スイッチがオフしている時の前記突入電流制限抵抗器の電圧降下が所定しきい値を超えるかどうかを判定し、超える場合に副電源スイッチの不良と判定する。

【0010】

つまり、この発明では、上記した突入電流制限用の抵抗器を、副電源スイッチの漏れ電流検出素子として用いるので、主電源スイッチおよび副電源スイッチがオフしている際に、既設の突入電流制限抵抗器の電圧降下を監視するという簡単な回路構成により、副電源スイッチの異常を正確に判定することができる。

【0011】

また本発明では更に、前記副電源スイッチは、半導体スイッチング素子により構成されるので、小型化と消費電力低減とを実現することができる。ただし、半導体スイッチング素子は遮断不良故障を発生する確率がある。しかし、通常において半導体スイッチの遮断が不良となる故障（遮断不良故障）は、それに先行してオフ状態の半導体スイッチの漏れ電流が経時的に増大する段階をもつ。

【0012】

そこで、この態様では、主電源スイッチと副電源スイッチ（半導体スイッチ）とがオフ状態の状態にて、突入電流制限抵抗器の電圧降下の増大を検出すれば、上記漏れ電流の増大が許容段階を超えたかどうかを判別でき、近い将来の半導体スイッチの遮断不良事故の発生を予め予測し、それに対処することができる。

10

20

30

40

50

【0013】

また、漏れ電流が突然増大する半導体スイッチの遮断不良パターンもまれにはあるが、存在する。この場合でも、半導体スイッチのオフと主電源スイッチのオフとが指令されている状態にて突入電流制限抵抗器の電圧降下が異常に大きければ半導体スイッチすなわち副電源スイッチの遮断不良であると判定することができるわけである。

【0014】

また本発明では更に、前記副電源スイッチ8と前記突入電流制限抵抗器4との接続点をX、前記副電源スイッチ8と前記主電源スイッチ2又は5との接続点をY、前記主電源スイッチと前記突入電流制限抵抗器4との接続点をZとする時、前記判定回路は、前記接続点Xの電位が入力抵抗素子26を通じて-入力端に入力され、前記接続点Zの電位が+入力端に入力されるオペアンプ28を有する反転電圧増幅回路25と、前記反転電圧増幅回路25の出力電圧と所定しきい値電圧 V_{th} とを比較して前記副電源スイッチ8の漏れ電流不良を判定するコンパレータ29と、負極端が前記反転電圧増幅回路25およびコンパレータ29の負の電源端子に接続され、正極端が前記反転電圧増幅回路25およびコンパレータ29の正の電源端子に接続される制御電源24とを有する。このようにすれば、判定回路を構成する回路素子を駆動する制御電源の構成を簡素化することができる。この態様の判定回路の具体的構成と機能については実施例にて説明するものとする。

【0016】

また本発明では更に、入力電圧0V近傍において出力電圧精度が低下する前記オペアンプ28を含む前記反転電圧増幅回路25の非反転入力端子(+入力端子)の電位を前記接続点Zの電位よりも所定のオフセット電位 V_{offset} だけ+方向へオフセットさせるオフセット回路32、33を有している。ただし、オフセットは、前記接続点Zの電位から前記制御電源24の出力電圧範囲で行われる。このようにすれば、オペアンプ28の非反転入力端子(+入力端子)の電位をオフセット電位 V_{offset} だけオフセットさせた分だけ、オペアンプ28の出力電圧範囲の下限値又は上限値を所定電位だけシフトすることができるので、前記オペアンプ28の電源端子への入力電位の近傍に前記+入力端子の電位を設定する場合に比較して、出力電圧精度を向上することができる。

【0017】

好適な態様において、前記副電源スイッチ8をなすNチャンネルMOSトランジスタの一つの主電極端子は、前記直流電源の一对の電極端子の一方と前記主電源スイッチの一端との接続点に接続され、前記NチャンネルMOSトランジスタの他の一つの主電極端子は、前記突入電流制限抵抗器4を通じて前記主電源スイッチの他端に接続される。このようにすれば、副電源スイッチ8の駆動が簡単、良好となり、副電源スイッチ8の小型化も実現することができる。

好適な態様において、前記副電源スイッチ8及び前記突入電流制限抵抗器4と直列接続された定電圧降下素子50を有し、前記判定回路は、前記突入電流制限抵抗器4及び前記定電圧降下素子50の電圧降下の合計を読み込んで前記突入電流制限抵抗器の電圧降下の大小を判定する。このようにすれば、副電源スイッチ8に漏れ電流が発生する時に前記判定回路に入力される信号電圧 V_x のレベルをほぼ前記定電圧降下素子50の電圧降下分だけレベルシフトすることができるので、判定回路へ入力される信号電圧 V_x の電位を判定回路の高精度の信号処理たとえば電圧増幅処理にとって好適範囲とすることができ、その分だけは、汎用判定回路であっても判定を高精度に行うことができる。

【0018】

なお、発明の理解を容易化するために特許請求の範囲には参考番号が付されているが、この番号が請求範囲を制限するものではないことはもちろんである。

【発明を実施するための最良の形態】

【0019】

本発明の好適態様を以下の実施例により具体的に説明する。

(参考例)

【実施例1】

10

20

30

40

50

【 0 0 2 0 】

(回路説明)

実施例 1 の突入電流制限型電源スイッチ回路を図 1 を参照して説明する。

【 0 0 2 1 】

1 はバッテリー (直流電源)、2 は第 1 の主電源スイッチ (本発明で言う主電源スイッチ)、4 は突入電流制限抵抗器、5 は第 2 の主電源スイッチ、8 は MOS トランジスタからなる副電源スイッチ、100 は判定回路、300 は負荷側回路 (本発明で言う電気負荷) である。負荷側回路 300 は平滑コンデンサ 6 を含んでいる。

【 0 0 2 2 】

バッテリー 1 の正極端子は主電源スイッチ 2 を通じて負荷側回路 300 に接続され、バッテリー 1 の負極端子は主電源スイッチ 5 を通じて負荷側回路 300 に接続されている。副電源スイッチ 8 および突入電流制限抵抗器 4 は直列接続されて本発明で言う突入電流制限回路を構成し、この突入電流制限回路は主電源スイッチ 2 と並列に接続されている。突入電流制限抵抗器 4 の電圧降下 V は判定回路 100 に入力され、判定回路 100 は、入力された突入電流制限抵抗器 4 の電圧降下に基づいて判定を行う。判定の詳細は、後述する。

10

【 0 0 2 3 】

負荷側回路 300 に給電するには、まず、主電源スイッチ 5 と副電源スイッチ 8 とをオンし、突入電流制限抵抗器 4 を通じて平滑コンデンサ 6 を所定レベルまで充電した後、主電源スイッチ 2 をオンする。これにより、回路に大きな突入電流が流れるのを防止することができる。

20

【 0 0 2 4 】

なお、図 1 では、副電源スイッチ 8 および突入電流制限抵抗器 4 はバッテリー 1 の正極端子側に配置されているが、バッテリー 1 の負極端子側に配置してもよい。また、副電源スイッチ 8 は、図 1 に示す MOS トランジスタの他、IGBT やバイポーラトランジスタ更には電磁リレーなどでもよい。更に、判定回路 100 は、後述するように、オペアンプを用いたアナログ回路により構成できる他、デジタル回路やマイコン回路などにて処理することもできる。

(判定動作の説明)

判定回路 100 の判定動作を以下に説明する。

【 0 0 2 5 】

主電源スイッチ 5 がオンし、主電源スイッチ 2 がオフし、副電源スイッチ 8 がオフしている状態において、突入電流制限抵抗器 4 の電圧降下 V が所定のしきい値電圧 V_{th} より大きいかどうかを判定し、大きければ副電源スイッチ 8 の漏れ電流が異常に大きいと判定する。この副電源スイッチ 8 の漏れ電流の異常増大は副電源スイッチ 8 の遮断不良故障につながる事が多いので、判定結果に基づいて副電源スイッチ 8 の交換要求の表示などの対策を取ることができる。

30

(判定回路 100 の具体的な構成例とその動作)

判定回路 100 の具体例を図 2 を参照して説明する。ただし、上述した突入電流制限回路は、副電源スイッチ 8 と突入電流制限抵抗器 4 とを直列接続して構成されている。図 2 において、X は副電源スイッチ 8 と突入電流制限抵抗器 4 との接続点、Y は副電源スイッチ 8 とバッテリー 1 と主電源スイッチ 2 との接続点、Z は突入電流制限抵抗器 4 と主電源スイッチ 2 との接続点である。

40

【 0 0 2 6 】

判定回路 100 は、反転電圧増幅回路 25 とコンパレータ 29 とからなり、反転電圧増幅回路 25 は、入力抵抗 26、帰還抵抗 27 およびオペアンプ 28 からなるオペアンプ式反転電圧増幅回路により構成されている。

【 0 0 2 7 】

副電源スイッチ 8 と突入電流制限抵抗器 4 との接続点 X の電位 (信号電位) V_x は入力抵抗 26 を通じてオペアンプ 28 の - 入力端に入力され、オペアンプ 28 の + 入力端は接続点 Z に接続されている。コンパレータ 29 の - 入力端にはオペアンプ 28 が出力する信

50

号電圧 V_s が入力され、コンパレータ 29 の + 入力端にはしきい値電圧 V_{th} が入力される。反転電圧増幅回路 25 の電圧増幅率は、入力抵抗 26 と帰還抵抗 27 との抵抗比により規定される。

【0028】

図 2 に示す判定回路 100 の判定動作を説明する。以下、簡単のために、接続点 Z の電位を 0 V と仮定するものとする。主電源スイッチ 2 をオンし、主電源スイッチ 5 および副電源スイッチ 8 をオフした状態にて、接続点 X の電位 V_x を入力抵抗 26 を通じてオペアンプ 28 の - 入力端に読み込む。接続点 Z の電位を 0 V と仮定しているため、接続点 X の電位は相対的に負となり、オペアンプ 28 の信号電圧 V_s は + となる。

【0029】

コンパレータ 29 はこの信号電圧 V_s としきい値電圧 V_{th} とを比較して信号電圧 V_s がしきい値電圧 V_{th} より大きい場合に副電源スイッチ 8 の漏れ電流が異常に大きいことを示すローレベル電位（たとえば 0 V）を出力し、そうでない場合にハイレベル電位（正電位）を出力する。なお、図 2 では、しきい値電圧 V_{th} は、制御電源 24 の電圧を抵抗 30、31 からなる分圧回路により分圧して構成している。

【0030】

図 2 の回路において注目すべきことは、まず接続点 X の電位 V_x が、接続点 Z の電位すなわちオペアンプ 28 の非反転増幅入力端子（+ 入力端子）の電位よりも相対的に負電位となっており、反転電圧増幅回路 25 およびコンパレータ 29 の電源電圧範囲よりも負側に逸脱していることである。しかし、この実施例では、オペアンプ 28 を用いた反転電圧増幅回路 25 を用いているので、上記したように負電位である接続点 X の電位 V_x を問題なく電圧増幅することができる。つまり、判定回路 100 の信号電位 V_x が負電位（接続点 Z を 0 V とする時）であるにもかかわらず、オペアンプ 28 の - 入力端の電位は仮想接地されているとみなすことができ、かつ、反転電圧増幅回路 25 の出力電圧 V_s は正側に振れるため、反転電圧増幅回路 25 およびコンパレータ 29 に制御電源 24 から 0 ~ 所定の正電位 V_d の範囲の電源電圧を印加すればよい。つまり、単一の制御電源 24 の負側の出力端子を接続点 Z に接続し、正側の出力端子を反転電圧増幅回路 25 およびコンパレータ 29 の正側電源端子 280、282 に接続して電源電圧 V_d を印加するという簡単な制御電源の構成を採用することができる。

【0031】

更に詳しく説明すると、制御電源 24 は、オペアンプ 28 の正側電源端子 280 に所定の + 電位を印加し、オペアンプ 28 の負側電源端子 281 に 0 V を印加しているため、オペアンプ 28 は特別の回路構成を採用しない限り正電位の信号電圧しか出力できない。同様に、コンパレータ 29 の正側電源端子 282 に所定の + 電位を印加し、コンパレータ 29 の負側電源端子 283 に 0 V を印加しているため、コンパレータ 29 の入力端には正電位の信号電圧しか入力できない。そこで、この実施例では、オペアンプ 28 を反転電圧増幅回路として用いることにより、オペアンプ 28 の出力レベルを正電位（接続点 Z を 0 V とした場合）に維持することにより、信号電圧 V_s が反転電圧増幅回路 25 の動作可能出力電圧範囲およびコンパレータ 29 の動作可能入力電圧範囲に維持している。これにより、単一の制御電源 24 を用いるにもかかわらず、この制御電源 24 の出力電圧範囲より負に振れている信号電位 V_x を問題なく増幅、比較処理することができる。

【0032】

更に、図 2 の回路では、制御電源 24 は、判定回路 100 の電源をなすとともに、過電圧判定回路 200 の電源も構成している。この過電圧判定回路 200 は、トランス型降圧 DC - DC コンバータ回路 9（モータ駆動用インバータ回路としてもよい）に印加される直流電源電圧が所定の最大許容電圧値を超えたかどうかを判定する回路であって、抵抗 18、19 からなる分圧回路、抵抗 21、22 からなる分圧回路、及びコンパレータ 23 により構成されている。

【0033】

バッテリー 1 の電圧は、抵抗 18、19 からなる分圧回路により分圧されてコンパレータ

10

20

30

40

50

23の+入力端に入力される。制御電源24の出力電圧は抵抗21、22からなる分圧回路により分圧されてコンパレータ23の-入力端に入力される。コンパレータ23は、バッテリー1の電圧が所定しきい値電圧を超える場合にインバータ停止を指令するべくハイレベルとなる。このコンパレータ停止信号は、DC-DCコンバータ回路9(本発明で言う電気負荷)に印加される直流電圧が所定レベルを超える過電圧である場合にDC-DCコンバータ回路9の停止を指令する指令信号である。

【0034】

なお、図2におけるトランス型降圧DC-DCコンバータ回路9はトランス一次側に設けられた単相インバータ回路だけが図示されており、トランス二次側に設けられた整流回路や平滑回路やこの単相インバータ回路のスイッチング素子にPWM制御電圧を出力するPWM制御回路の図示は省略されている。もちろん、トランス型降圧DC-DCコンバータ回路9をモータ駆動用の三相インバータ回路に置換してもよい。

10

(変形態様1)

図2に示す回路の変形態様を図3を参照して説明する。この回路は、副電源スイッチ8と突入電流制限抵抗器4とからなる突入電流制限回路を主電源スイッチ2側に配置した場合における判定回路100および過電圧判定回路200を示す。図3に示す判定回路100および過電圧判定回路200は、図2に示すそれらと本質的に同じであり、効果も同じである。

【0035】

ただし、図3に示す回路構成では、NチャンネルMOSトランジスタである副電源スイッチ8がソースホロワ動作となるため、図2に示すソース接地動作可能な副電源スイッチ8の方が性能が優れている。

20

(変形態様2)

図3に示す回路の変形態様を図4を参照して説明する。

【0036】

図4に示す回路は、図3に示す回路においてコンパレータ29、23のしきい値電圧 V_{th} を発生するための分圧回路に、制御電源24ではなく専用の定電圧電源20から電源電圧を与える構成とした点をその特徴としている。なお、図3、図4において、抵抗30、21を定電圧ダイオードに変更してもよい。

(変形態様3)

30

図2に示す回路の変形態様を図5を参照して説明する。図5に示す回路は、図2に示す回路においてコンパレータ29、23のしきい値電圧 V_{th} を発生するための分圧回路に、制御電源24ではなく専用の定電圧電源20から電源電圧を与える構成とした点をその特徴としている。なお、図2、図5において、抵抗31、22を定電圧ダイオードに変更してもよい。

(変形態様4)

なお、上記各図においては、副電源スイッチ8はMOSトランジスタにより構成されたが、それに限定されないことは当然である。

(変形態様5)

図4に示す回路の変形態様を図6を参照して説明する。

40

【0037】

図6に示す回路は、図4に示す回路において反転電圧増幅回路25のオペアンプ28の一对の電源電圧端子(図2で言えば正側電源端子280及び負側電源端子281)と-入力端子との間にそれぞれダイオード10、11を接続したものである。これにより、-入力端子に入力される電圧がなんらかの要因により異常に高くなったり、異常に低くなったりするのを防止することができる。なお、図6では、図2で示したトランス型降圧DC-DCコンバータ回路9のうち単相インバータ回路9aだけが図示され、トランス型降圧DC-DCコンバータ回路9の他の回路部分は図示省略されている。

(変形態様6)

図5に示す回路の変形態様を図7を参照して説明する。

50

【0038】

図7に示す回路は、図5に示す回路において反転電圧増幅回路25のオペアンプ28の一对の電源電圧端子(図2で言えば正側電源端子280及び負側電源端子281)と-入力端子との間にそれぞれダイオード10、11を接続したものである。これにより、-入力端子に入力される電圧がなんらかの要因により異常に高くなったり、異常に低くなったりするのを防止することができる。なお、図7では、図2で示したトランス型降圧DC-DCコンバータ回路9のうち単相インバータ回路9aだけが図示され、トランス型降圧DC-DCコンバータ回路9の他の回路部分は図示省略されている。

(実施例)

図7に示す回路を变形した回路を示す図8を参照して本発明の実施形態を説明する。

10

【0039】

図8に示す回路は、図7に示す回路において反転電圧増幅回路25のオペアンプ28の一对の入力端子のうち、非反転入力端子(+入力端子)の電位を、上記0Vよりも所定のオフセット電位 V_{offset} だけ+方向にオフセットしたものである。

【0040】

具体的に説明すると、定電圧電源20が出力する電圧は、抵抗32、33により構成される抵抗分圧回路により分圧されて、オペアンプ28の非反転入力端子(+入力端子)にオフセット電位 V_{offset} を印加する。

【0041】

このようにすれば、オペアンプ28の非反転入力端子(+入力端子)の電位をオフセット電位 V_{offset} だけ持ち上げた分だけ、オペアンプ28の出力電圧範囲の下限値を0Vより所定電位だけ持ち上げることができる。これにより、0V近傍にて出力電圧精度が低下する汎用オペアンプを採用しても精度を確保することができる。

20

【0042】

なお、この変形態様と同様に、図6の回路においても抵抗32、33により構成される抵抗分圧回路によりオペアンプ28の+入力端にオフセット電位 V_{offset} を印加することができる。同様の効果を奏することはもちろんである。

(実施例の変形態様)

【0043】

図9に示す回路は、図8に示す回路において漏れ電流検出用の抵抗4と直列にダイオード50を接続したものである。このようにすれば、副電源スイッチ8に漏れ電流が発生する時に、信号電圧 V_x をダイオード50の順方向電圧降下(約0.6~0.7V)だけ負方向にオフセットすることができる。その結果、副電源スイッチ8をオンして副電源スイッチ8及び抵抗4を通じて流す電流を確保するため抵抗値 r_4 が比較的小さく設定される抵抗4を用いることにより、副電源スイッチ8の漏れ電流による抵抗4の電圧降下が小さい場合でも汎用のオペアンプ28により高精度でそれを検出することが可能となる。

30

【0044】

すなわち、副電源スイッチ8に漏れ電流 I_x が流れ、ダイオード50に順方向電圧降下 V_f が生じる場合、信号電圧 V_x は抵抗4の電圧降下 $r_4 \cdot I_x + V_f$ となって、図2の場合よりも V_f だけ負となる。これは、実質的に漏れ電流が V_f / r_4 だけ増加したことに相当し、その分だけオペアンプの出力電圧 V_s は正にアップする。したがって、オフセット電流やオフセット電圧のばらつきにより、小さい漏れ電流の検出が困難な汎用オペアンプを用いても高精度で副電源スイッチ8の漏れ電流検出が可能となるわけである。これに対して、漏れ電流が実質的に0とみなせるような状況では、ダイオード50の順方向電圧降下も略0Vと見なすことができ、オペアンプ28の出力電圧 V_s は図8と同様に小さい値となる。すなわち、このダイオード50は、漏れ電流の小電流域にて漏れ電流による信号電圧 V_x を非線形増幅する効果を有している。

40

【0045】

なお、ダイオード50は、複数直列接続して漏れ電流が流れる場合におけるその電圧ドロップ量を更に大きくしてもよく、ダイオード50としてMOSトランジスタの寄生ダイ

50

オードやツェナーダイオードやショットキーダイオードを採用しても良い。また、抵抗4とダイオード50とは図9に示す場合と逆に接続してもよい。更に、ダイオード50を、図3の回路において抵抗4と直列に設けてもよく、この場合には、ダイオード50の向きは逆方向となる。

【0046】

(実施例効果)

なお、上記した実施例及び変形態様における副電源スイッチ8の漏れ電流検出は、主電源スイッチ2をオンし主電源スイッチ5をオフした状態又は主電源スイッチ5をオンし主電源スイッチ2をオフした状態、すなわち、副電源スイッチ8側の主電源スイッチをオフし、他方の主電源スイッチをオンした状態にて行われる。この時、副電源スイッチ8の漏れ電流は、電源1、主電源スイッチ2、抵抗18、19、抵抗4(ダイオード50を用いる場合はダイオード50を含める)、副電源スイッチ8、電源1の順に流れか、もしくは、電源1、副電源スイッチ8、抵抗4(ダイオード50を用いる場合はダイオード50を含める)、抵抗18、19、主電源スイッチ5、電源1の順に流れる。つまり、過電圧を検出するための過電圧判定回路200の直流電源電圧分圧用の分圧回路の抵抗18、19が、副電源スイッチ8の漏れ電流検出時における漏れ電流通電回路の一部を兼ねており、その分だけ回路構成が簡素とすることができている。

10

【0047】

また、漏れ電流検出時には、インバータ回路9aの各スイッチング素子はオフされていることが好ましい。従って、この状態においては、実際には0Vとみなした接続点Zの電位は実際には、直流電源1の負極端子からみた場合、相当に+電位となっていることに注意されたい。

20

【図面の簡単な説明】

【0048】

【図1】参考例の突入電流制限型電源スイッチ回路を示す回路図である。

【図2】図1の判定回路の具体構成を示す回路図である。

【図3】図2の変形態様を示す回路図である。

【図4】図3の変形態様を示す回路図である。

【図5】図2の変形態様を示す回路図である。

【図6】図4の変形態様を示す回路図である。

30

【図7】図5の変形態様を示す回路図である。

【図8】実施例を示す回路図である。

【図9】図8の変形態様を示す回路図である。

【図10】従来の突入電流制限型電源スイッチ回路の一例を示す回路図である。

【符号の説明】

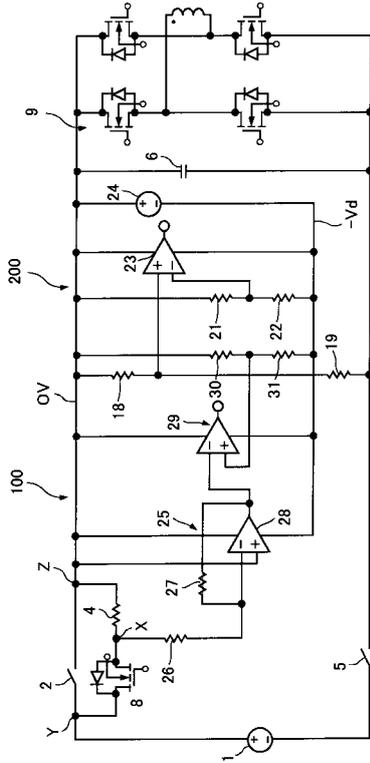
【0049】

- 1 バッテリ(直流電源)
- 2 第1主電源スイッチ(主電源スイッチ)
- 4 突入電流制限抵抗器
- 5 第2主電源スイッチ(主電源スイッチ)
- 6 平滑コンデンサ
- 8 副電源スイッチ
- 9 コンバータ回路
- 18 抵抗
- 20 定電圧電源
- 21 抵抗
- 23 コンパレータ
- 24 制御電源
- 25 反転電圧増幅回路
- 26 入力抵抗

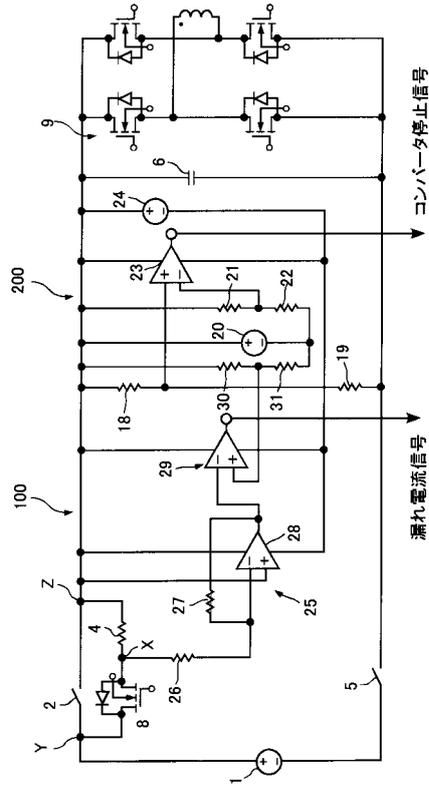
40

50

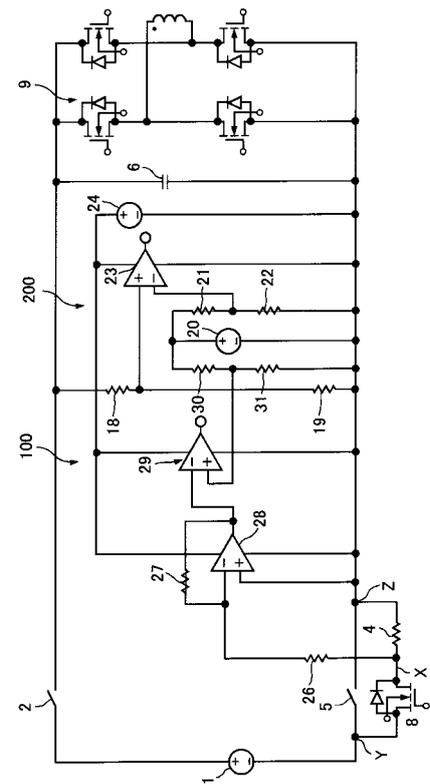
【図3】



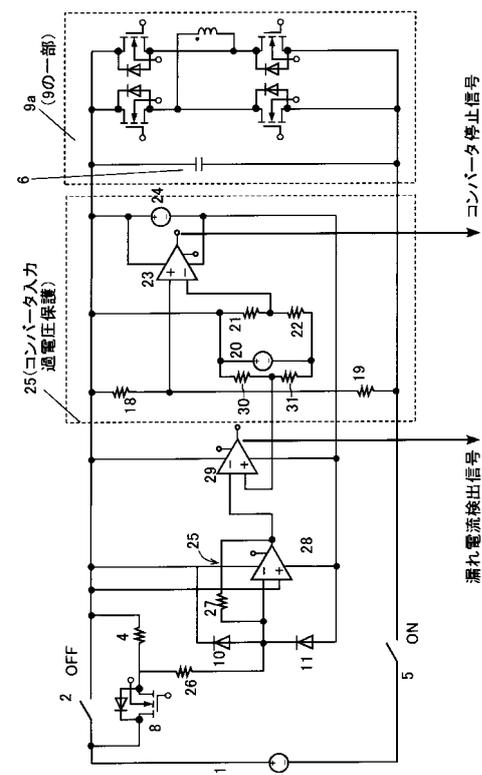
【図4】



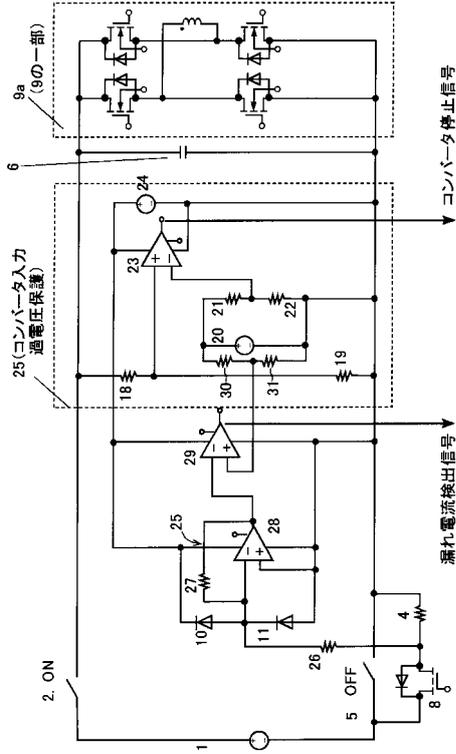
【図5】



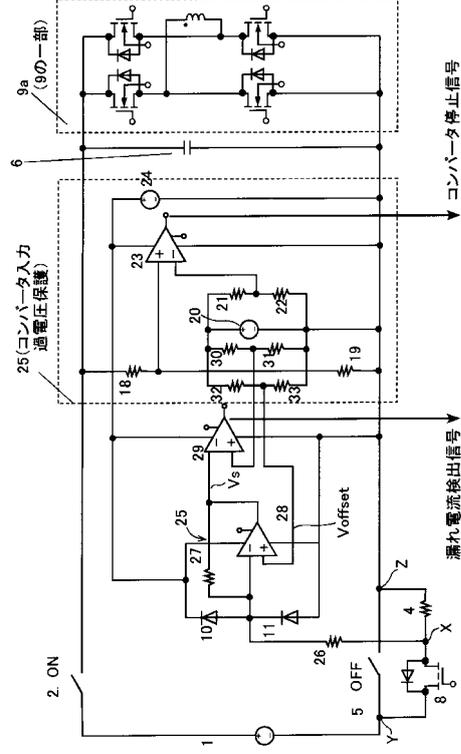
【図6】



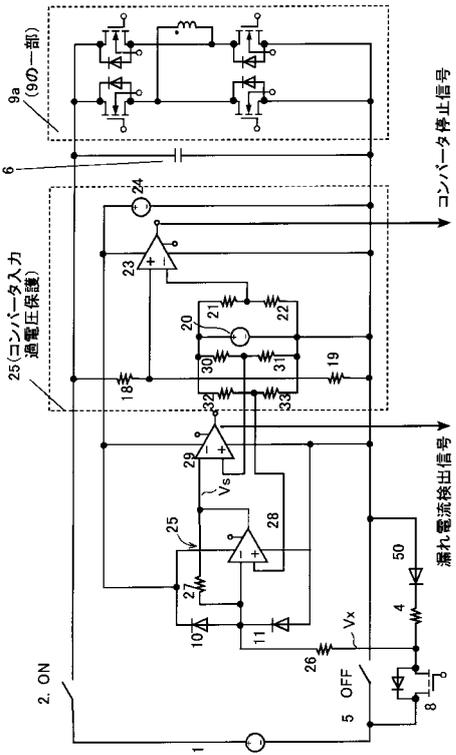
【 図 7 】



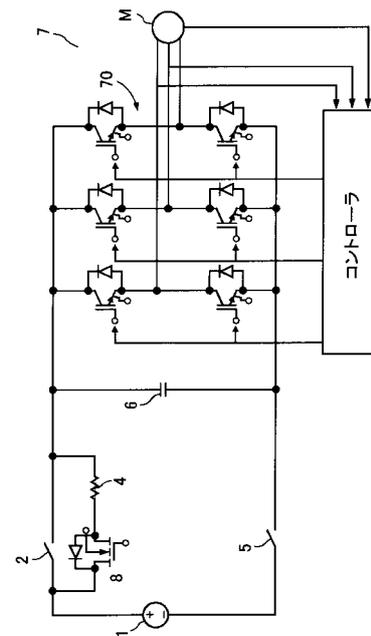
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

- (56)参考文献 特開2000-134707(JP,A)
特開平08-107601(JP,A)
特開平10-032925(JP,A)
特開2002-044940(JP,A)
特開2002-168928(JP,A)
特開2001-329884(JP,A)
特開平08-262076(JP,A)
特開平02-223382(JP,A)

(58)調査した分野(Int.Cl., DB名)

B60L	11/18
H02H	9/02
H02J	1/00
H02M	3/135