

특허청구의 범위

청구항 1

베이스 기판 위에 채널층과 금속층을 순차적으로 형성하는 단계;
 배선영역에 포토패턴을 형성하는 단계;
 상기 포토패턴을 이용해 상기 금속층을 식각하여 상기 금속 배선을 형성하는 단계;
 상기 포토패턴을 일정두께 제거하여 상기 금속 배선 위에 잔류포토패턴을 형성하는 단계;
 상기 금속 배선을 이용해 상기 금속 배선의 아래에 언더컷이 형성되도록 상기 채널층을 식각하는 단계; 및
 상기 잔류포토패턴을 이용해 상기 언더컷에 의해 돌출된 상기 금속 배선의 돌출부를 제거하는 단계를 포함하는 금속 배선의 제조 방법.

청구항 2

제1항에 있어서, 상기 채널층을 식각하는 단계는 등방성 건식 식각공정이 수행되는 것을 특징으로 하는 표시 기판의 제조 방법.

청구항 3

제1항에 있어서, 상기 잔류포토패턴을 상기 금속 배선의 에지 부분이 노출되도록 상기 금속 배선 위에 형성하는 것을 특징으로 하는 금속 배선의 제조 방법.

청구항 4

제3항에 있어서, 상기 에지 부분의 길이는 $0\mu\text{m}$ 내지 $0.5\mu\text{m}$ 인 것을 특징으로 하는 금속 배선의 제조 방법.

청구항 5

제3항에 있어서, 상기 에지 부분이 노출된 금속 배선을 이용해 상기 채널층을 식각하여 상기 금속 배선의 아래에 언더컷을 형성하는 것을 특징으로 하는 금속 배선의 제조 방법.

청구항 6

제5항에 있어서, 상기 언더컷의 길이는 $0.5\mu\text{m}$ 내지 $1\mu\text{m}$ 인 것을 특징으로 하는 금속 배선의 제조 방법.

청구항 7

제5항에 있어서, 상기 잔류포토패턴을 이용해 상기 언더컷에 의해 돌출된 상기 금속 배선의 돌출부를 제거하는 것을 특징으로 하는 금속 배선의 제조 방법.

청구항 8

제7항에 있어서, 상기 금속 배선의 돌출부는 건식 식각 공정으로 제거되는 것을 특징으로 하는 금속 배선의 제조 방법.

청구항 9

게이트 배선 및 스위칭 소자의 게이트 전극이 형성된 베이스 기판 위에 채널층 및 소스 금속층을 순차적으로 형성하는 단계;
 소스배선영역과, 상기 스위칭 소자의 소스 및 드레인 전극이 형성되는 제1 영역에 제1 포토패턴을 형성하고, 상기 스위칭 소자의 채널부가 형성되는 제2 영역에 제2 포토패턴을 형성하는 단계;
 상기 제1 및 제2 포토패턴을 이용해 상기 소스 금속층을 패터닝하여, 상기 제1 및 제2 영역에 전극 금속 패턴을 형성하고, 상기 소스배선영역에 소스 배선을 형성하는 단계;
 상기 제1 영역의 전극 금속 패턴 위에 잔류포토패턴을 형성하고, 상기 제2 영역의 전극 금속 패턴이 노출되도록

상기 제1 및 제2 포토패턴을 일정두께 제거하는 단계;

상기 전극 금속 패턴 및 소스 배선을 이용해 상기 전극 금속 패턴 및 소스 배선의 아래에 언더컷이 형성되도록 채널층을 식각하는 단계;

상기 제2 영역의 전극 금속 패턴을 식각하여 상기 소스 전극과 드레인 전극을 형성하는 단계; 및

상기 스위칭 소자의 드레인 전극과 연결된 화소 전극을 형성하는 단계를 포함하는 표시 기관의 제조 방법.

청구항 10

제9항에 있어서, 상기 제1 포토패턴의 경사각은 60도 내지 90도 인 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 11

제10항에 있어서, 상기 제2 포토패턴의 두께는 5000Å 이하인 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 12

제9항에 있어서, 상기 잔류포토패턴은 상기 전극 금속 패턴 및 소스 배선의 에지 부분이 노출되도록 상기 전극 금속 패턴과 소스 배선 위에 형성되며,

상기 언더컷의 길이는 상기 에지 부분의 길이보다 크거나 같은 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 13

제9항에 있어서, 상기 채널층을 식각하는 단계는 PE 모드 설비에서 등방성 건식 식각 공정으로 수행되는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 14

제9항에 있어서, 상기 잔류포토패턴을 이용해 상기 언더컷에 의해 돌출된 상기 전극 금속 패턴 및 소스 배선의 돌출부를 제거하는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 15

제9항에 있어서, 상기 소스 및 드레인 전극을 형성하는 단계는,

상기 소스 전극 및 드레인 전극을 이용해 상기 채널층을 선택적으로 식각하여 상기 채널부를 형성하는 단계를 포함하는 표시 기관의 제조 방법.

청구항 16

제9항에 있어서, 상기 화소 전극을 형성하는 단계는,

상기 스위칭 소자가 형성된 베이스 기관 위에 보호 절연층을 형성하는 단계;

제3 포토패턴을 이용해 상기 보호 절연층을 제거하여 상기 드레인 전극에 콘택부를 형성하는 단계;

상기 콘택부를 통해 상기 드레인 전극과 접촉되는 투명 전극층을 형성하는 단계; 및

제4 포토패턴을 이용해 상기 투명 전극층을 화소 전극으로 패터닝하는 단계를 포함하는 표시 기관의 제조 방법.

청구항 17

제9항에 있어서, 상기 베이스 기관 위에 상기 게이트 배선, 상기 게이트 전극 및 스토리지 배선을 형성하는 단계를 더 포함하는 표시 기관의 제조 방법.

청구항 18

제17항에 있어서, 상기 화소 전극을 형성하는 단계는

상기 스위칭 소자가 형성된 베이스 기관 위에 보호 절연층 형성하는 단계;

상기 스위칭 소자, 게이트 배선, 소스 배선이 형성된 영역에 제3 포토패턴을 형성하는 단계;

상기 제3 포토패턴을 이용해 상기 드레인 전극의 단부를 포함하는 상기 화소 전극이 형성되는 영역의 상기 보호 절연층을 제거하는 단계;

상기 보호 절연층이 제거된 베이스 기판 위에 투명 전극층을 형성하는 단계; 및

상기 제3 포토패턴을 제거하여 상기 투명 전극층을 상기 드레인 전극의 단부와 접촉되는 상기 화소 전극으로 패터닝하는 단계를 포함하는 표시 기판의 제조 방법.

청구항 19

제18항에 있어서, 상기 제3 포토패턴을 형성하는 단계는 상기 스토리지 배선을 커버하고 상기 제3 포토패턴보다 얇은 제4 포토패턴을 형성하는 단계를 포함하는 표시 기판의 제조 방법.

청구항 20

제19항에 있어서, 상기 투명 전극층을 형성하기 전에 상기 제4 포토패턴을 제거하는 단계를 더 포함하는 표시 기판의 제조 방법.

청구항 21

제18항에 있어서, 상기 소스 배선을 형성하는 단계에서 상기 스토리지 배선을 커버하는 커버 금속 패턴을 형성하고,

상기 보호 절연층을 제거하는 단계에서 상기 커버 금속 패턴을 제거하는 것을 특징으로 하는 표시 기판의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0011] 본 발명은 금속 배선의 제조 방법 및 표시 기판의 제조 방법에 관한 것으로, 보다 상세하게는 표시 품질을 향상시키기 위한 금속 배선의 제조 방법 및 표시 기판의 제조 방법에 관한 것이다.
- [0012] 일반적으로 액정표시장치(Liquid Crystal Display; LCD)는 표시 기판과 상기 표시 기판과 결합하여 액정층을 수용하는 대향 기판(Counter Substrate)을 포함한다. 상기 표시 기판에는 게이트 배선들 및 게이트 배선들과 교차하는 소스 배선들이 형성되며, 게이트 배선들과 소스 배선들에 연결된 스위칭 소자들과, 상기 스위칭 소자들에 연결된 화소 전극들이 형성된다. 각 스위칭 소자는 게이트 배선으로부터 연장된 게이트 전극, 게이트 전극과 절연되며 게이트 전극과 오버랩된 채널, 소스 배선으로부터 형성되어 채널과 전기적으로 연결된 소스 전극 및 소스 전극과 이격되며 채널과 전기적으로 연결된 드레인 전극을 포함한다.
- [0013] 상기 표시 기판을 제조하기 위해서는 마스크가 필요하며, 최근 공정 시간의 단축 및 극저원가 구현을 위해 상기 마스크의 개수를 줄이는 공정이 개발되고 있다. 예컨대, 5매 마스크 공정은 게이트 배선을 포함하는 게이트 금속 패턴 공정, 채널 패턴 공정, 소스 금속 패턴 공정, 콘택부 패턴 공정 및 화소 전극 패턴 공정에 각각 1매 마스크를 사용한다. 4매 마스크 공정은 상기 5매 마스크 공정에서 채널 패턴 공정 및 소스 금속 패턴 공정을 1매 마스크로 구현함으로써 총 4매 마스크를 사용한다.
- [0014] 상기 4매 마스크 공정에 의해 제조된 표시 기판은 소스 금속 패턴과 채널 패턴이 하나의 마스크로 패터닝 됨에 따라서 상기 채널 패턴이 소스 금속 패턴보다 돌출되게 형성된다. 상기 돌출된 채널 패턴은 개구율을 저하시키고, 광 누설 전류에 의한 화소 전극과의 커플링 커패시턴스를 변화시켜 물흐름(Waterfall) 노이즈 및 스위칭 소자의 동작 특성을 변화시켜 잔상 불량 등과 같은 문제점을 야기한다.

발명이 이루고자 하는 기술적 과제

- [0015] 이에 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 표시 품질을

향상시키기 위한 금속 배선의 제조 방법을 제공하는 것이다.

[0016] 본 발명의 다른 목적은 상기 금속 배선을 포함하는 표시 기판의 제조 방법을 제공하는 것이다.

발명의 구성 및 작용

[0017] 상기한 본 발명의 목적을 실현하기 위한 실시예에 따른 금속 배선의 제조 방법은 베이스 기판 위에 채널층과 금속층을 순차적으로 형성하고, 배선영역에 포토패턴을 형성하고, 상기 포토패턴을 이용해 상기 금속층을 식각하여 상기 금속 배선을 형성하고, 상기 포토패턴을 일정두께 제거하여 상기 금속 배선 위에 잔류포토패턴을 형성하고, 상기 금속 배선을 이용해 상기 금속 배선의 아래에 언더컷이 형성되도록 상기 채널층을 식각하고, 상기 잔류포토패턴을 이용해 상기 언더컷에 의해 돌출된 상기 금속 배선의 돌출부를 제거한다.

[0018] 상기한 본 발명의 다른 목적을 실현하기 위한 실시예에 따른 표시 기판의 제조 방법은 게이트 배선 및 스위칭 소자의 게이트 전극이 형성된 베이스 기판 위에 채널층 및 소스 금속층을 순차적으로 형성하고, 소스배선영역과, 상기 스위칭 소자의 소스 및 드레인 전극이 형성되는 제1 영역에 제1 포토패턴을 형성하고, 상기 스위칭 소자의 채널부가 형성되는 제2 영역에 제2 포토패턴을 형성하고, 상기 제1 및 제2 포토패턴을 이용해 상기 소스 금속층을 패터닝하여, 상기 제1 및 제2 영역에 전극 금속 패턴을 형성하고, 상기 소스배선영역에 소스 배선을 형성하고, 상기 제1 영역의 전극 금속 패턴 위에 잔류포토패턴을 형성하고 상기 제2 영역의 전극 금속 패턴이 노출되도록 상기 제1 및 제2 포토패턴을 일정두께 제거하고, 상기 잔류포토패턴을 이용해 상기 전극 금속 패턴 및 소스 배선의 아래에 언더컷이 형성되도록 채널층을 식각하고, 상기 제2 영역의 전극 금속 패턴을 식각하여 상기 소스 전극과 드레인 전극을 형성하고, 상기 스위칭 소자의 드레인 전극과 연결된 화소 전극을 형성한다.

[0019] 이러한 금속 배선의 제조 방법 및 표시 기판의 제조 방법에 의하면, 소스 배선, 소스 전극 및 드레인 전극 아래에 돌출된 채널 패턴을 제거함으로써 개구율 향상, 잔상 제거 및 화질 향상을 도모할 수 있다.

[0020] 이하, 첨부한 도면들을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

[0021] 도 1은 본 발명의 실시예에 따른 표시 기판의 평면도이다.

[0022] 도 1을 참조하면, 표시 기판은 복수의 게이트 배선(GL)들, 복수의 소스 배선(DL)들, 복수의 스위칭 소자(TFT)들, 복수의 화소 전극(PE)들 및 스토리지 배선(SIL)이 형성된다.

[0023] 상기 게이트 배선(GL)들은 제1 방향으로 연장되어 형성된다. 상기 게이트 배선(GL)들은 구리(Cu) 또는 구리 합금 등의 구리 계열 금속, 알루미늄(Al) 또는 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag) 또는 은 합금 등의 은 계열의 금속, 몰리브덴(Mo) 또는 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 탄탈륨(Ta) 또는 티타늄(Ti)을 포함하는 금속으로 형성되며, 단층 구조 또는 다층 구조로 형성된다.

[0024] 각 게이트 배선(GL)의 단부에는 게이트 신호가 인가되는 게이트 패드부(GP)가 형성된다. 상기 게이트 패드부(GP)는 상기 게이트 배선(GL)의 단부와 전기적으로 접촉되는 제1 패드 패턴(미도시)을 포함한다.

[0025] 상기 소스 배선(DL)들은 상기 제1 방향과 교차하는 제2 방향으로 연장되어 형성된다. 상기 소스 배선(DL)들은 구리(Cu) 또는 구리 합금 등의 구리 계열 금속, 알루미늄(Al) 또는 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag) 또는 은 합금 등의 은 계열의 금속, 몰리브덴(Mo) 또는 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 탄탈륨(Ta) 또는 티타늄(Ti)을 포함하는 금속으로 형성되며, 단층 구조 또는 다층 구조로 형성된다.

[0026] 각 소스 배선(DL)의 단부에는 소스 신호가 인가되는 소스 패드부(DP)가 형성된다. 상기 소스 패드부(DP)는 상기 소스 배선(DL)의 단부와 전기적으로 접촉되는 제2 패드 패턴(미도시)을 포함한다.

[0027] 상기 스위칭 소자(TFT)들은 상기 게이트 배선들과 소스 배선들에 의해 정의된 복수의 화소부들에 각각 형성된다. 각 스위칭 소자(TFT)는 해당하는 게이트 배선(GL)과 연결된 게이트 전극(GE)과, 해당하는 소스 배선(DL)과 연결된 소스 전극(SE) 및 상기 소스 전극(SE)과 이격되어 채널부(미도시)를 통해 전기적으로 연결된 드레인 전극(DE)을 포함한다.

[0028] 상기 화소 전극(PE)들은 상기 스위칭 소자(TFT)들과 전기적으로 연결된다. 즉, 각 화소 전극(PE)은 해당하는 스위칭 소자(TFT)의 드레인 전극(DE)과 전기적으로 연결된다. 상기 화소 전극(PE)은 투명 도전성 물질로 형성되며, 상기 투명 도전성 물질은 인듐(In), 주석(Sn), 아연(Zn), 알루미늄(Al) 및 갈륨(Ga) 중 선택된 하나 이상을 함유한 산화물질 또는 질산화물질이다.

- [0029] 상기 스토리지 배선(STL)은 상기 화소 전극(PE)과 오버랩 되어 형성되어 공통전압이 인가된다. 상기 스토리지 배선(STL)과 화소 전극(PE)에 의해 스토리지 캐패시터가 정의된다. 여기서는 독립 배선 방식의 스토리지 배선(STL)을 예로 하였으나, 전단 게이트 방식으로 스토리지 배선을 형성할 수도 있다. 상기 독립 배선 방식의 스토리지 배선은 독립적으로 공통전압이 인가되는 방식이며, 상기 전단 게이트 방식의 스토리지 배선은 전단의 게이트 배선과 연결되어 전단 게이트 배선에 인가되는 게이트 오프 전압을 공통전압으로 사용하는 방식이다.
- [0030] 도 2a 내지 도 2g는 본 발명의 제1 실시예에 따른 표시 기관의 제조 방법을 도시한 공정도들이다.
- [0031] 도 1 및 도 2a를 참조하면, 베이스 기관(101) 위에 게이트 금속층을 증착하고, 상기 게이트 금속층을 제1 포토레지스트 패턴(미도시)을 이용해 게이트 배선(GL), 게이트 전극(GE) 및 스토리지 배선(STL)을 형성한다. 상기 게이트 배선(GL), 게이트 전극(GE) 및 스토리지 배선(STL)이 형성된 베이스 기관(101) 위에 게이트 절연층(102)을 형성한다. 상기 게이트 절연층(102) 위에 채널층(110)을 형성한다. 상기 채널층(110)은 순차적으로 적층된 비정질 실리콘(a-Si)으로 형성된 활성층(110a)과, n+ 이온이 고농도로 도핑된 비정질 실리콘(n+ a-Si)으로 형성된 저항성 접촉층(110b)을 포함한다.
- [0032] 도 1 및 도 2b를 참조하면, 상기 채널층(110)이 형성된 베이스 기관(101) 위에 소스 금속층(미도시)을 증착하고, 상기 소스 금속층 위에 제2 포토레지스트 패턴(PR1, PR2)을 형성한다. 상기 제2 포토레지스트 패턴은 상기 소스전극영역(SEA), 드레인전극영역(DEA) 및 소스배선영역(DLA)에 제1 두께(t1)로 형성된 제1 포토패턴(PR1)과, 채널영역(CHA)에 제2 두께(t2)로 형성된 제2 포토패턴(PR2)을 포함한다. 상기 제2 포토패턴(PR2)은 슬릿 마스크 또는 하프톤 마스크를 통해서 패터닝되어 상기 제1 두께(t1) 보다 얇은 상기 제2 두께(t2)로 형성된다.
- [0033] 상기 제1 포토패턴(PR1)의 경사각(θ_1)은 60도 이상, 바람직하게는 90도를 가지며, 상기 제1 포토패턴(PR1)과 제2 포토패턴(PR2)의 단차 경사각(θ_2)은 공정 특성상 대략 60도 정도로 형성된다. 아울러, 상기 제2 두께(t2)는 필요에 따라 조절할 수 있으나, 5000Å 이하로 형성할 수 있다. 상기 제1 및 제2 포토패턴(PR1, PR2)을 이용해 상기 소스 금속층을 습식 식각하여 전극 금속 패턴(121)과 소스 배선(DL)을 형성한다.
- [0034] 도 1 및 도 2c를 참조하면, 상기 에치 백 공정을 통해 상기 제1 및 제2 포토패턴(PR1, PR2)을 일정두께 제거하여 상기 전극 금속 패턴(121) 및 소스 배선(DL) 위에 각각 제1 잔류포토패턴(PR1')을 형성한다. 상기 제1 잔류포토패턴(PR1')은 상기 전극 금속 패턴(121) 및 소스 배선(DL)의 에지 부분(a)을 각각 노출시키도록 형성되고, 상기 전극 금속 패턴(121)의 상기 채널영역(CH)을 노출시키도록 형성된다. 이때, 상기 노출된 에지 부분(a)은 대략 0.5 μm 이하가 되도록 상기 에치 백 공정의 조건을 설정한다.
- [0035] 여기서는 상기 제1 잔류포토패턴(PR1')이 상기 전극 금속 패턴(121) 및 소스 배선(DL)의 에지 부분(a)을 노출시키도록 형성하는 것을 도시하였으나, 상기 제1 잔류포토패턴(PR1')은 상기 전극 금속 패턴(121) 및 소스 배선(DL)의 에지 부분을 노출시키지 않고 에지까지 확장되어 형성될 수도 있고, 상기 에지를 약간 덮도록 형성될 수도 있다. 바람직하게 상기 에지 부분(a)의 길이는 0 μm 내지 0.5 μm 정도이다. 상기 채널층(110)을 패터닝하여 언더컷(b)을 형성할 때, 언더컷(b)의 길이가 에지 부분(a)의 길이보다 길어야 돌출된 채널층(110)을 용이하게 제거할 수 있는데, 에지 부분(a)의 길이가 0.5 μm 이상인 경우 언더컷(b)의 길이가 길어져야 하며, 이러한 공정 조건을 얻기가 어려울 수 있다.
- [0036] 일반적으로 제1 포토패턴(PR1)의 경사각(θ_1)이 45도에서 제1 포토패턴(PR1)의 길이(L) 감소량과 제1 두께(t1) 감소량의 비율을 대략 1:1로 가정할 경우, 상기 경사각(θ_1)이 45도 이상에서는 상기 제1 두께(t1)의 감소량에 비해 상기 길이(L)의 감소량이 적다. 반면, 상기 경사각(θ_1)이 45도 이하에서는 상기 제1 두께(t1)의 감소량에 비해 상기 길이(L)의 감소량이 크다. 상기 경사각(θ_1)에 대한 두께 및 길이의 감소량을 고려하여 에치 백 공정을 수행하여 상기 제2 포토레지스트 패턴(PR1, PR2)을 일부 제거한다.
- [0037] 따라서 에지 부분(a)의 길이를 0 μm 내지 0.5 μm 로 유지하기 위해서 상기 제1 포토패턴(PR1)의 경사각(θ_1)은 60도 이상, 바람직하게는 90도를 갖도록 형성할 수 있다.
- [0038] 또한 제1 포토패턴(PR1)의 경사각(θ_1)이 45도라고 가정할 때, 제1 및 제2 포토패턴 제거 시, 제1 포토패턴의 길이(L)방향 감소량은 제1 및 제2 두께 감소량과 대략 1:1일 수 있으므로, 제2 포토패턴(PR2)의 제2 두께(t2)를 적절하게 유지하면, 에지 부분(a)의 길이를 조절할 수 있다. 제2 포토패턴(PR2)의 제2 두께(t2)를 5000Å 이하로 하는 경우 에지 부분(a)의 길이를 0 μm 내지 0.5 μm 로 유지할 수 있다.
- [0039] 도 1 및 도 2d를 참조하면, 상기 전극 금속 패턴(121) 및 소스 배선(DL)을 이용해 아래에 형성된 상기 채널층

(110)을 건식 식각 공정으로 식각한다. 상기 건식 식각 공정은 등방성 모드를 적용하여 상기 전극 금속 패턴(121) 및 소스 배선(DL)의 아래에 충분한 언더컷(b)이 형성되도록 상기 채널층(110)을 식각한다.

- [0040] 일례로, PE 모드의 설비에서 SF6/C12 기체를 베이스로 하여 상기 채널층(110)을 등방성 건식 식각할 수 있다. 이때, 상기 채널층(110) 즉, 비정질 실리콘층의 식각 속도(etch rate)가 상대적으로 큰 조건으로 설정하고, 오버 에치량을 증가시키는 것이 바람직하다. 상기 오버 에치량은 상기 채널층(110)이 다 제거된 후, 하부 게이트 절연층(102)이 노출되는 시점으로부터 추가적으로 에치되는 양을 의미한다. 상기 비정질 실리콘층의 식각 속도가 상대적으로 큰 조건에서 오버 에치량을 증가시키면, 하부 게이트 절연층(102)은 잘 식각되지 않고, 측면의 비정질 실리콘층이 식각되어 언더컷이 형성된다. 한편, SF6/C12 기체에 O2 기체를 혼합하게 되면, 상기 비정질 실리콘층의 표면이 SiO_x 로 산화되므로 상기 비정질 실리콘층의 식각 속도가 감소된다. 따라서, SF6/C12 기체에서 O2 기체는 대략 20% 이하로 포함되는 것이 바람직하다.
- [0041] 구체적으로, 상기 전극 금속 패턴(121)의 아래에는 상기 전극 금속 패턴(121)의 에지로부터 대략 0.5 μm 내지 1 μm 오버 에칭된 제1 채널 패턴(111)을 형성하고, 상기 소스 배선(DL) 아래에는 상기 소스 배선(DL)의 에지로부터 대략 0.5 μm 내지 1 μm 오버 에칭된 제2 채널 패턴(113)을 형성한다. 이때, 상기 제1 및 제2 채널 패턴(111, 113)의 돌출부를 제거하기 위해서, 상기 전극 금속 패턴(121)의 아래에 형성된 언더컷(b)의 길이는 상기 에지 부분(a)의 길이 보다 크거나 같은 것이 바람직하다.
- [0042] 도 1 및 도 2e를 참조하면, 상기 언더컷(b)에 의해 상기 전극 금속 패턴(121)은 상기 제1 채널 패턴(111)에 비해 상대적으로 돌출된 제1 돌출부(131)를 가지며, 상기 소스 배선(DL)은 상기 제2 채널 패턴(113)에 비해 상대적으로 돌출된 제2 돌출부(133)를 가진다.
- [0043] 상기 제1 잔류포토파턴(PR1')을 이용해 건식 식각 공정으로 노출된 상기 채널영역(CHA)의 전극 금속 패턴(121)을 제거한다. 이에 의해 스위칭 소자(TFT)의 소스 전극(SE) 및 드레인 전극(DE)이 형성된다. 이때, 상기 제1 및 제2 돌출부(131, 133)가 제거되어 상기 소스 전극(SE), 드레인 전극 및 소스 배선(DL)은 오버 에칭된 상기 제1 및 제2 채널 패턴(111, 113)과 동일한 식각면을 갖거나 미세하게 돌출되도록 식각된다. 바람직하게는 상기 소스 전극(SE), 드레인 전극 및 소스 배선(DL)은 상기 제1 및 제2 채널 패턴(111, 113)과 동일한 식각면을 가지도록 식각한다.
- [0044] 한편, 건식 식각 공정은 공정의 특성상 채널영역의 금속 패턴(121) 제거시에 제1 및 제2 돌출부들(131, 133)만이 제거된다. 반면, 습식 식각 공정으로 진행시 제1 및 제2 돌출부(131, 133)와 제1 및 제2 채널 패턴(111, 113) 사이에 식각액이 침투하여, 제1 및 제2 돌출부들(131, 133)이 식각되므로 상기 제1 및 제2 돌출부들(131, 133)이 여전히 존재할 가능성이 있다.
- [0045] 다시 말하면, 종래 4매 마스크 공정과 비교할 때, 소스 전극, 드레인 전극 및 소스 배선의 아래에 돌출된 채널 패턴이 형성되지 않는다. 이에 의해 개구율 저하, 잔상 불량 및 화질 불량 등과 같은 종래의 문제점을 개선할 수 있다.
- [0046] 이 후, 상기 소스 전극(SE) 및 드레인 전극(DE)을 마스크로 노출된 저항성 접촉층(110a)을 제거하여 상기 스위칭 소자(TFT)의 채널부(CH)를 형성한다.
- [0047] 도 1 및 도 2f를 참조하면, 상기 채널부(CH)가 형성된 베이스 기판(101) 위에 보호 절연층(103)을 형성한다. 상기 보호 절연층(103)이 형성된 베이스 기판(101) 위에 제3 포토레지스트 패턴(미도시)을 형성한다. 상기 제3 포토레지스트 패턴을 이용해 상기 드레인 전극(DE)을 노출시키는 제1 콘택부(C1)와, 상기 게이트 배선(GL)의 단부를 노출시키는 제2 콘택부(C2) 및 상기 소스 배선(DL)의 단부를 노출시키는 제3 콘택부(C3)를 형성한다.
- [0048] 도 1 및 도 2g를 참조하면, 상기 제1 내지 제3 콘택부들(C1, C2, C3)이 형성된 베이스 기판(101) 위에 투명 전극층(미도시)을 증착한다. 상기 투명 전극층은 상기 제1 내지 제3 콘택부들(C1, C2, C3)을 통해 상기 드레인 전극(DE), 상기 게이트 배선(GL)의 단부 및 상기 소스 배선(DL)의 단부와 각각 접촉된다.
- [0049] 제4 포토레지스트 패턴(미도시)을 이용해 상기 투명 전극층을 패터닝하여 상기 드레인 전극(DE)과 전기적으로 연결된 화소 전극(PE)과, 상기 게이트 배선(GL)의 단부와 전기적으로 연결된 제1 패드 패턴(141) 및 상기 소스 배선(DL)의 단부와 전기적으로 연결된 제2 패드 패턴(142)을 형성한다.
- [0050] 도 3a 내지 도 3d는 본 발명의 제2 실시예에 따른 표시 기판의 제조 방법을 도시한 공정도들이다.
- [0051] 상기 제2 실시예에 따른 표시 기판의 제조 방법은 상기 제1 실시예에 따른 표시 기판의 제조 방법에서 제1 포토레지스트 패턴을 이용해 게이트 배선(GL), 게이트 전극(GE) 및 스토리지 배선(STL)을 형성하고, 제2 포토레지스

트 패턴을 이용해 소스 전극(SE), 드레인 전극(DE) 및 소스 배선(DL)을 형성하는 공정은 실질적으로 동일하므로 상세한 설명은 생략한다. 도 3a 내지 도 3d를 참조하여 소스 전극(SE), 드레인 전극(DE) 및 소스 배선(DL)이 형성된 베이스 기판(101) 위에 보호 절연층(103)이 형성되는 공정 이후부터 상세하게 설명하며, 동일한 구성요소에 대해서는 동일한 도면부호를 부여한다.

- [0052] 도 1 및 도 3a를 참조하면, 상기 보호 절연층(103)이 형성된 베이스 기판(101) 위에 제3 포토레지스트 패턴(PR3, PR4)을 형성한다. 상기 제3 포토레지스트 패턴은 상기 스위칭 소자(TFT)가 형성되는 스위칭소자영역(SWA)과, 게이트 배선(GL) 및 소스 배선(DL)이 형성되는 배선영역(미도시)에 제3 두께(t3)로 형성된 제3 포토패턴(PR3)과, 스토리지 배선(STL)이 형성된 스토리지영역(STA)에 제4 두께(t4)로 형성된 제4 포토패턴(PR4)을 포함한다. 상기 제4 포토패턴(PR4)은 슬릿 마스크 또는 하프톤 마스크를 통해서 패터닝되어 상기 제3 두께(t3) 보다 얇은 상기 제4 두께(t4)로 형성된다.
- [0053] 반면, 상기 제3 포토레지스트 패턴(PR3, PR4)은 상기 드레인 전극(DE)의 단부에 대응하는 제1 콘택영역(CA1)과, 상기 게이트 배선(GL)의 단부에 대응하는 제2 콘택영역(CA2) 및 상기 소스 배선(DL)의 단부에 대응하는 제3 콘택영역(CA3)에는 형성되지 않는다. 또한, 상기 스토리지영역(STA)을 제외한 화소전극영역(PEA)에는 형성되지 않는다.
- [0054] 도 1 및 도 3b를 참조하면, 상기 제3 포토레지스트 패턴(PR3, PR4)을 마스크로 제1 건식 식각 공정을 통해 상기 게이트 절연층(102) 및 보호 절연층(103)을 제거한다. 이에 의해 상기 스토리지영역(STA)을 제외한 상기 화소전극영역(PEA)은 상기 베이스 기판(101)이 노출된다. 또한, 상기 드레인 전극(DE)의 단부가 노출되고, 상기 게이트 배선(GL)의 단부가 노출되며, 상기 소스 배선(DL)의 단부가 노출된다.
- [0055] 이어, 제2 건식 식각 공정을 통해 노출된 상기 드레인 전극(DE)의 단부, 상기 게이트 배선(GL)의 단부 및 상기 소스 배선(DL)의 단부를 식각하여, 제1 콘택부(C1), 제2 콘택부(C2) 및 제3 콘택부(C3)를 형성한다.
- [0056] 도 1 및 도 3c를 참조하면, 상기 제3 포토레지스트 패턴(PA3, PR4)을 에치 백 공정을 통해 일부 제거한다. 이에 의해 제4 포토패턴(PR4)은 제거되어 상기 스토리지 배선(STL) 위에 보호 절연층(103)이 노출되고, 상기 제3 포토패턴(PR3)은 일정두께 제거되어 상기 스위칭소자영역(SWA) 및 배선영역(미도시) 위에 제2 잔류포토패턴(PR3')이 형성된다.
- [0057] 상기 제2 잔류포토패턴(PR3')이 형성된 베이스 기판(101) 위에 투명 전극층(140)을 증착한다. 상기 투명 전극층(140)은 제1 콘택부(C1)에 의해 상기 드레인 전극(DE)의 측면과 접촉되고, 상기 제2 콘택부(C2)에 의해 상기 게이트 배선(GL)의 측면과 접촉되며, 상기 제3 콘택부(C3)에 의해 상기 소스 배선(DL)의 측면과 접촉된다.
- [0058] 도 1 및 도 3d를 참조하면, 상기 제2 잔류포토패턴(PR3')을 스트립 공정을 통해 제거한다. 이에 따라서, 상기 투명 전극층(140)은 상기 드레인 전극(DE)과 전기적으로 연결된 화소 전극(PE), 상기 게이트 배선(GL)과 전기적으로 연결된 제1 패드 패턴(141) 및 상기 소스 배선(DL)과 전기적으로 연결된 제2 패드 패턴(142)으로 패터닝된다.
- [0059] 도 4a 내지 도 4f는 본 발명의 제3 실시예에 따른 표시 기판의 제조 방법을 도시한 공정도들이다.
- [0060] 상기 제3 실시예에 따른 표시 기판의 제조 방법은 상기 제1 실시예에 따른 표시 기판의 제조 방법에서 제2 포토레지스트 패턴을 이용해 소스 전극(SE), 드레인 전극(DE) 및 소스 배선(DL)을 형성하는 공정에서 스토리지 배선(STL)을 커버하는 커버 금속 패턴을 더 형성하고, 이후, 보호 절연층 및 투명 전극층을 제3 포토레지스트 패턴을 이용해 패터닝하는 공정은 상기 제2 실시예와 유사하다. 도 4a 내지 도 4f를 참조하여 상기 제3 실시예에 따른 표시 기판의 제조 방법은 간단하게 설명하고, 동일한 구성요소에 대해서는 동일한 도면부호를 부여한다.
- [0061] 도 1 및 도 4a를 참조하면, 게이트 배선(GL), 게이트 전극(GE) 및 스토리지 배선(STL)이 형성된 베이스 기판(101) 위에 게이트 절연층(102) 및 채널층(110)을 순차적으로 형성한다. 상기 채널층(110)이 형성된 베이스 기판(101)위에 소스 금속층(미도시)을 증착하고, 상기 소스 금속층 위에 제2 포토레지스트 패턴(PR1, PR2)을 형성한다. 상기 소스전극영역(SEA), 드레인전극영역(DEA), 스토리지영역(STA) 및 소스배선영역(DLA)에 제1 포토패턴(PR1)을 형성하고, 채널영역(CHA)에 제2 포토패턴(PR2)을 형성한다.
- [0062] 도 1 및 도 4b를 참조하면, 상기 에치 백 공정을 통해 상기 제1 및 제2 포토패턴(PR1, PR2)을 일정두께 제거한다. 이에 의해 상기 채널영역(CHA)의 상기 전극 금속 패턴(121)은 노출되고, 상기 전극 금속 패턴(121), 소스 배선(DL) 및 커버 전극 패턴(123) 위에 제1 잔류포토패턴(PR1')이 형성된다. 상기 제1 잔류포토패턴(PR1')은 상기 전극 금속 패턴(121), 소스 배선(DL) 및 커버 전극 패턴(123)의 에지 부분(a)을 각각 노출시킨다.

- [0007] DL : 소스 배선
- [0008] TFT : 스위칭 소자
- [0009] GE : 게이트 전극
- [0010] DE : 드레인 전극

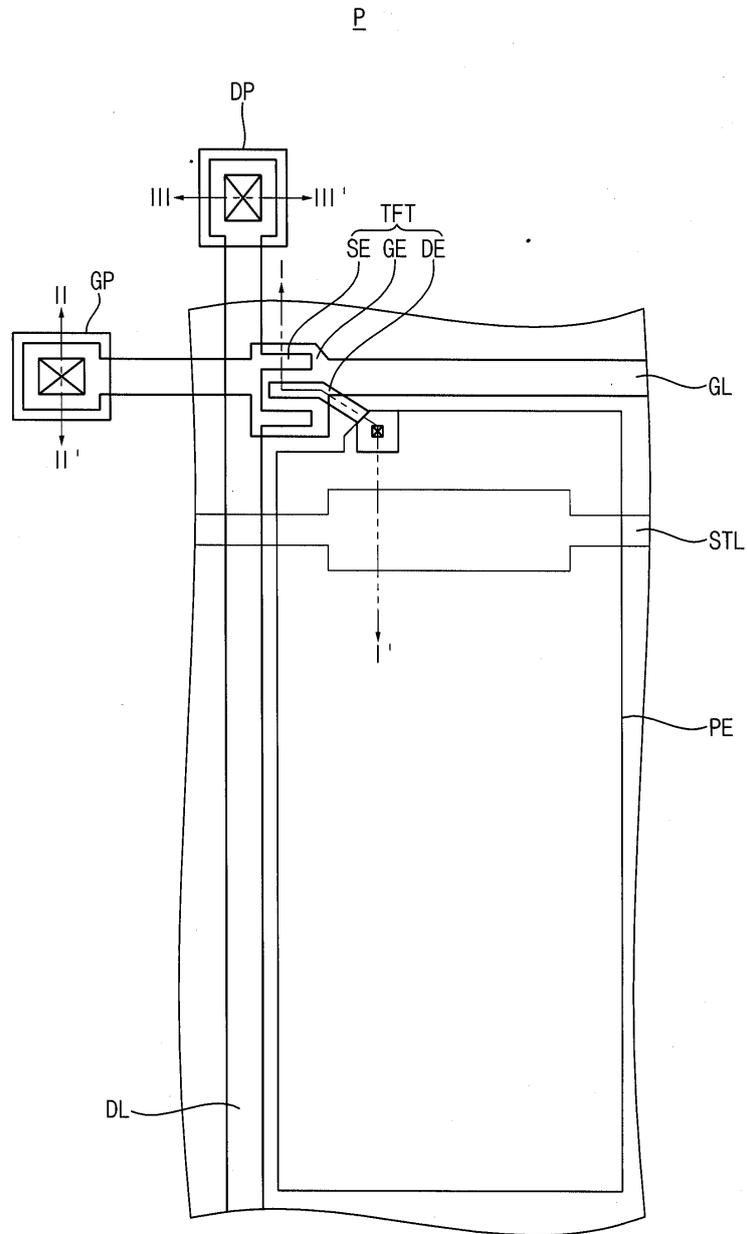
C1, C2, C3 : 제1, 제2, 제3 콘택부

STL : 스토리지 배선

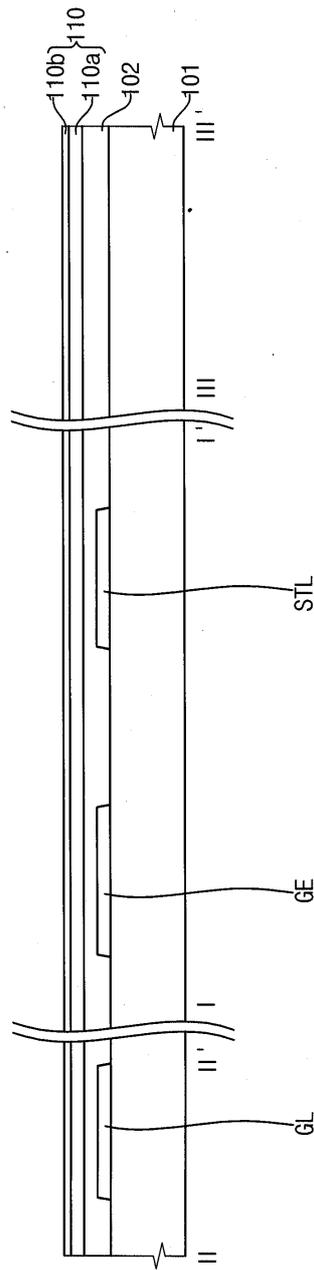
SE : 소스 전극

도면

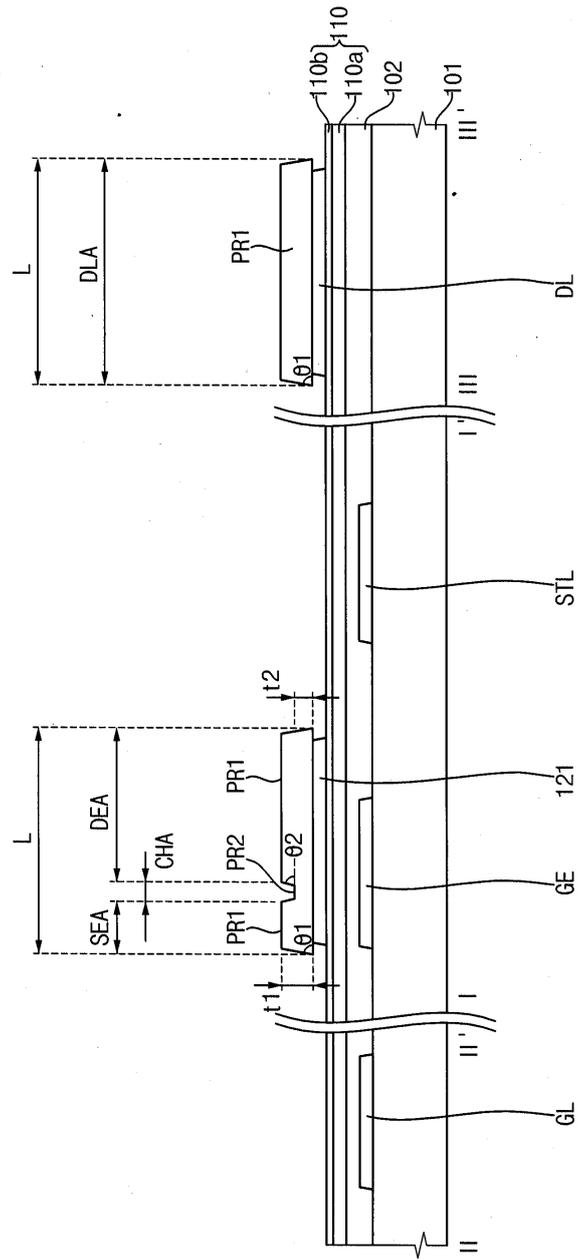
도면1



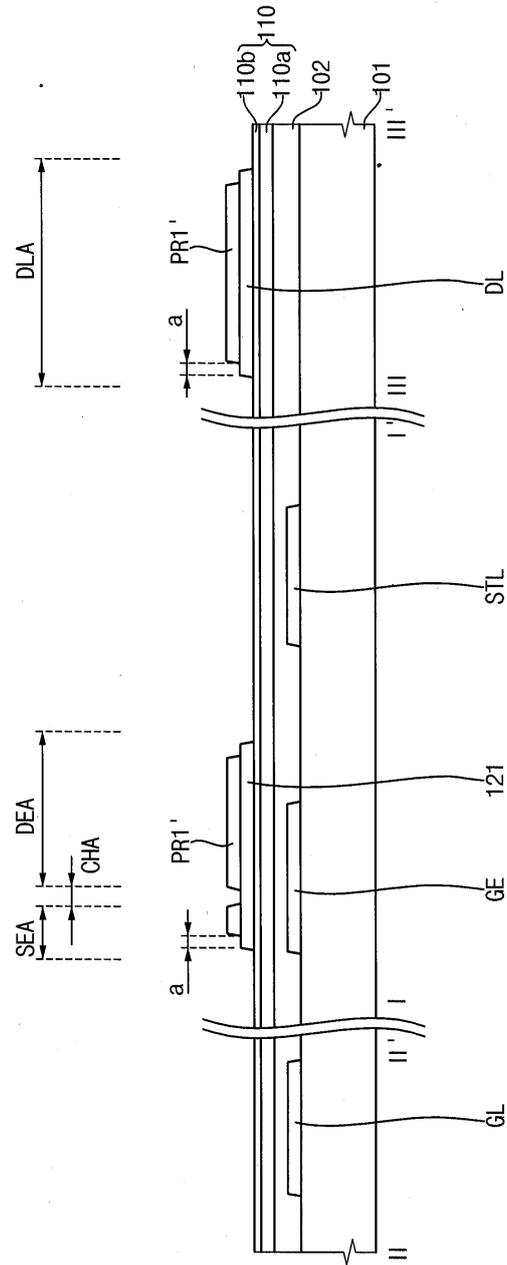
도면2a



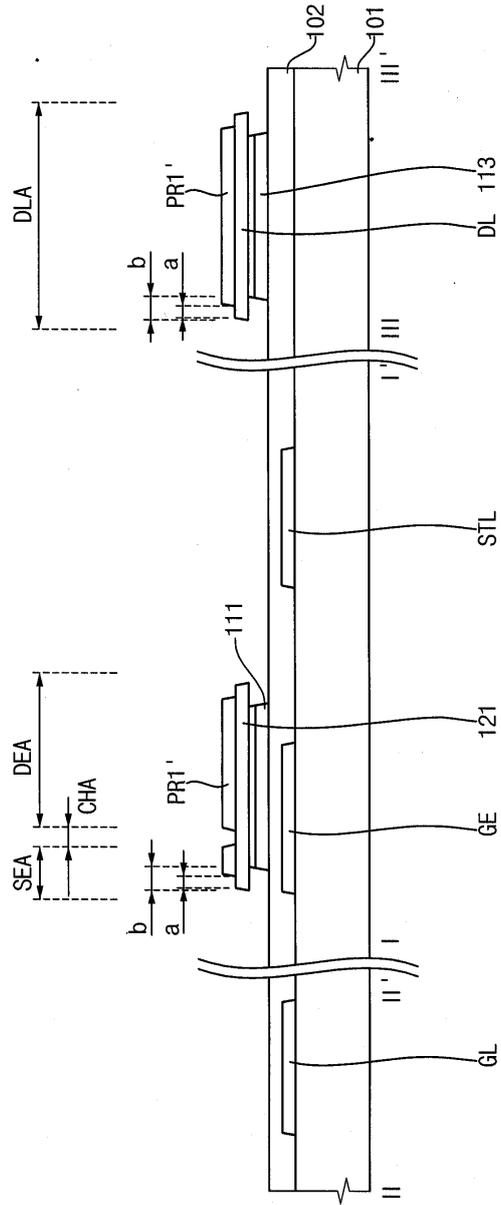
도면2b



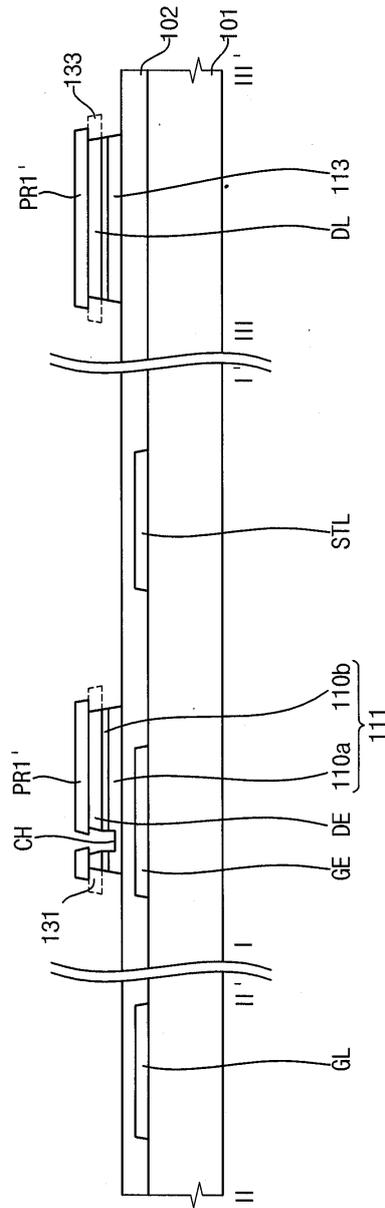
도면2c



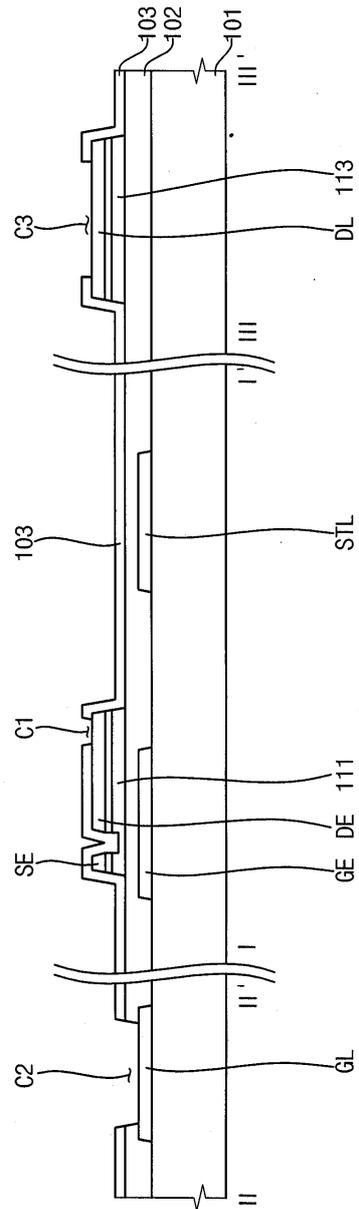
도면2d



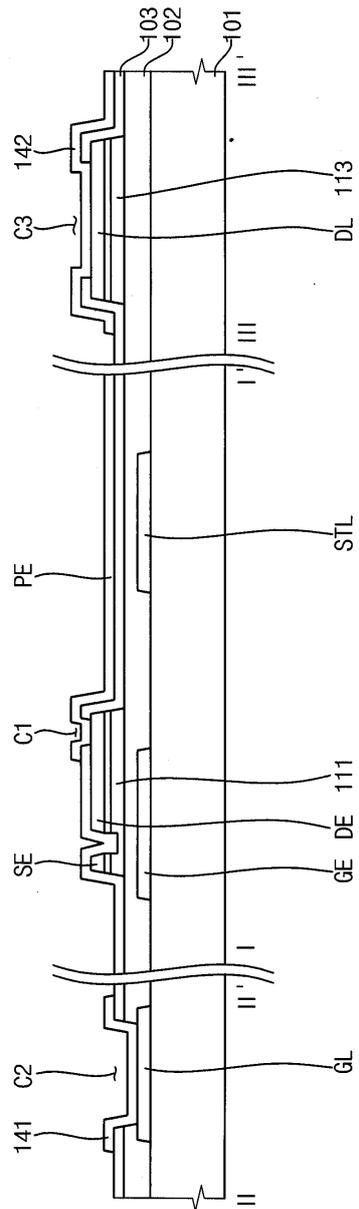
도면2e



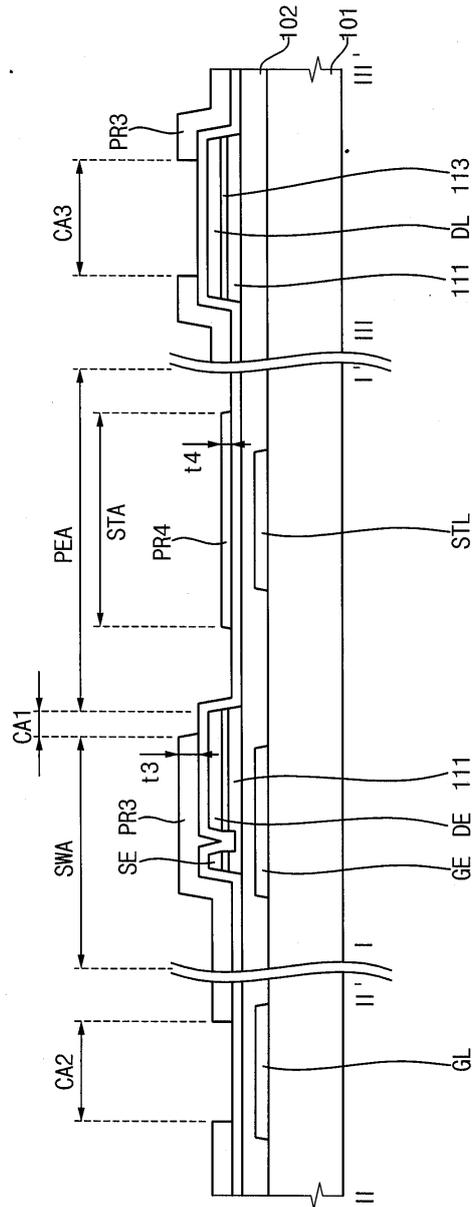
도면2f



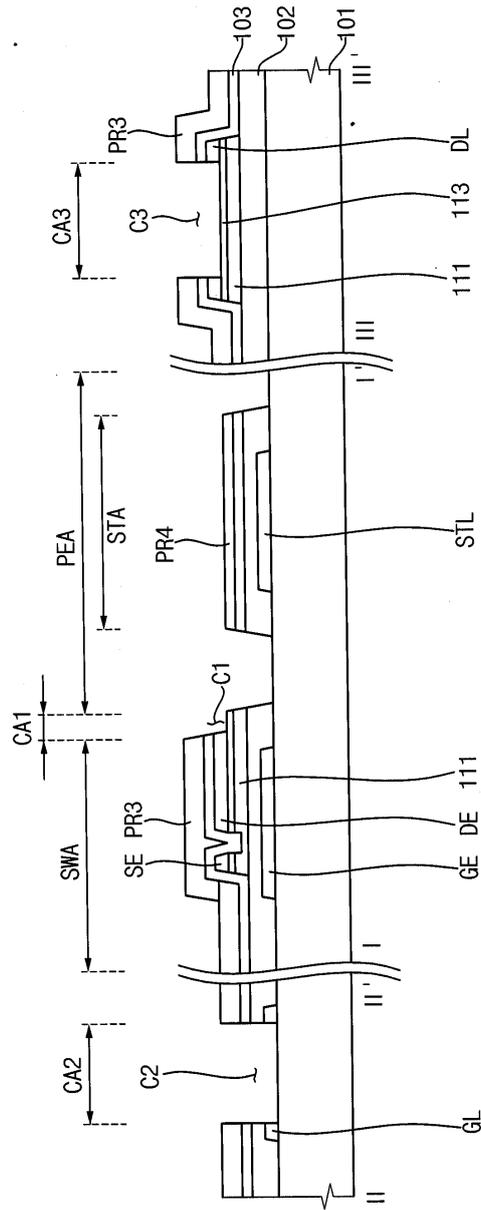
도면2g



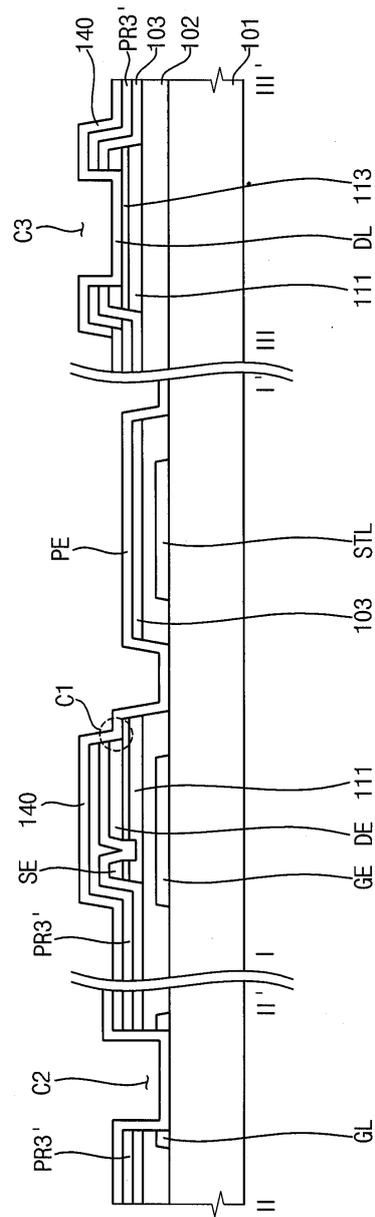
도면3a



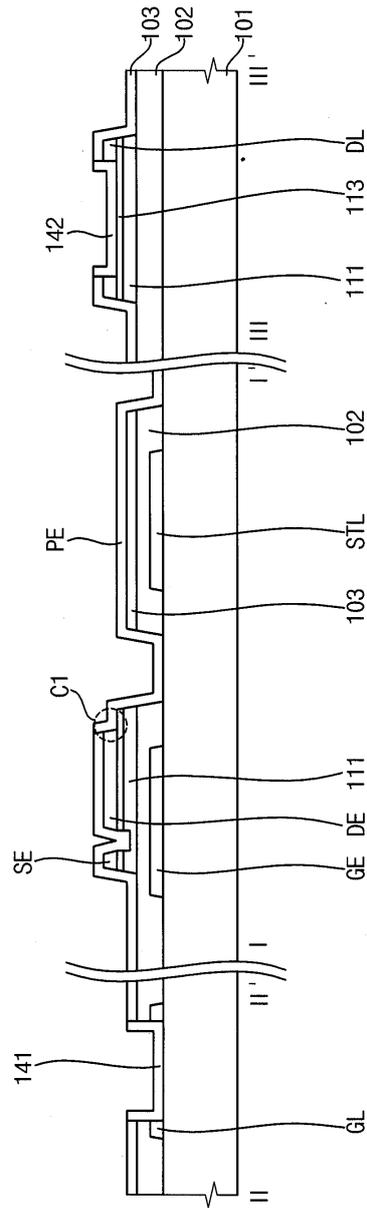
도면3b



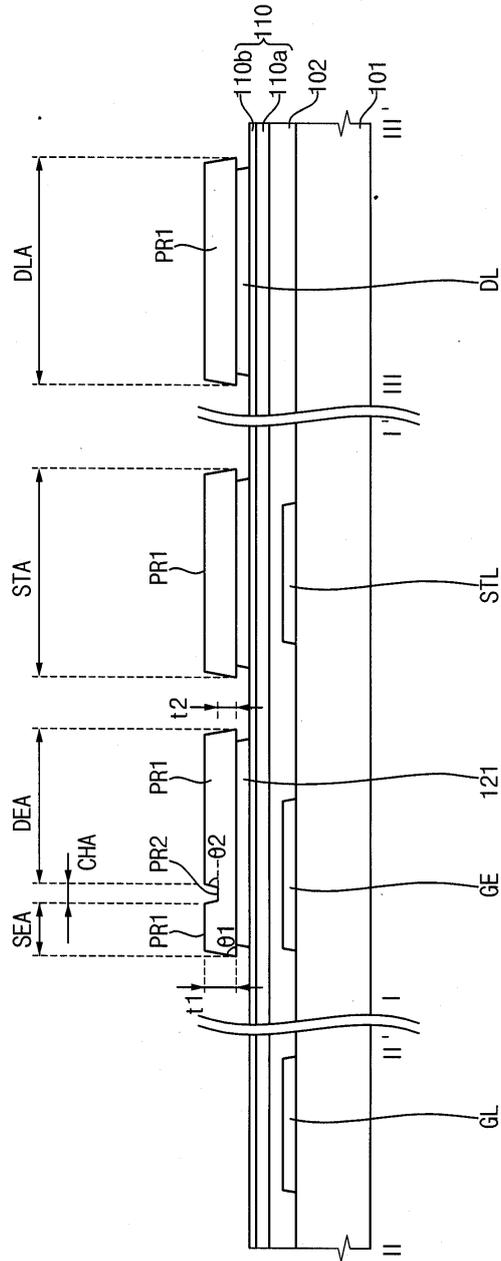
도면3c



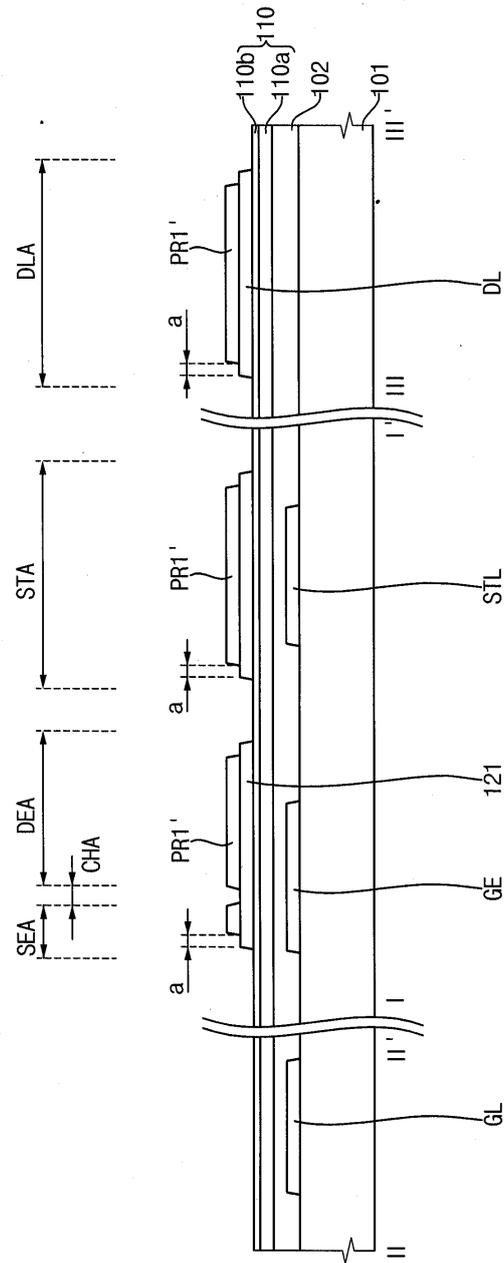
도면3d



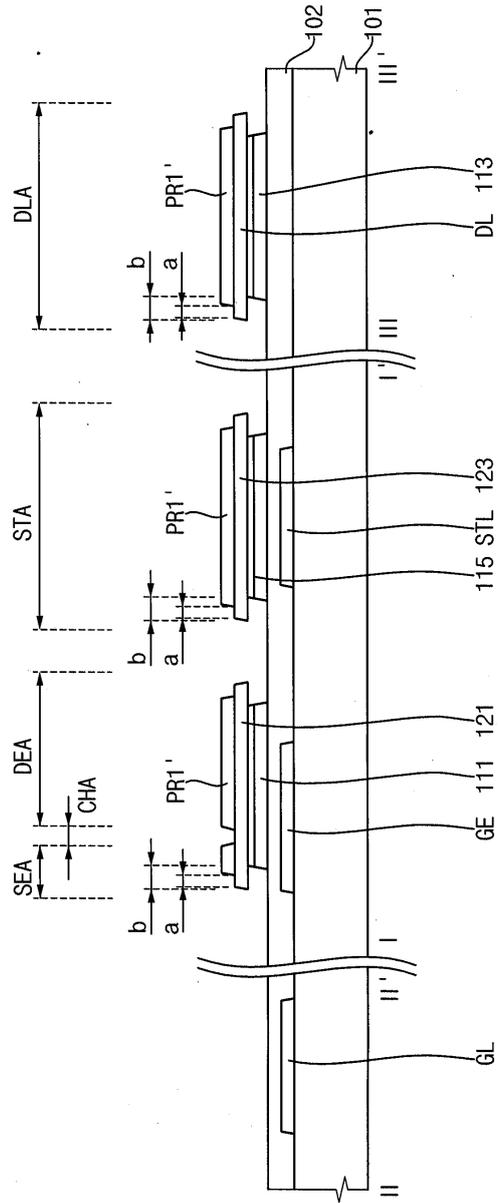
도면4a



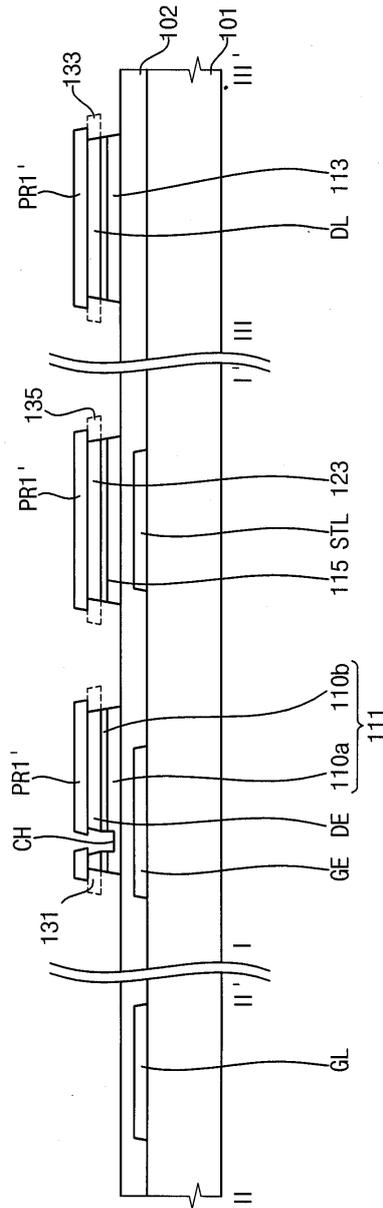
도면4b



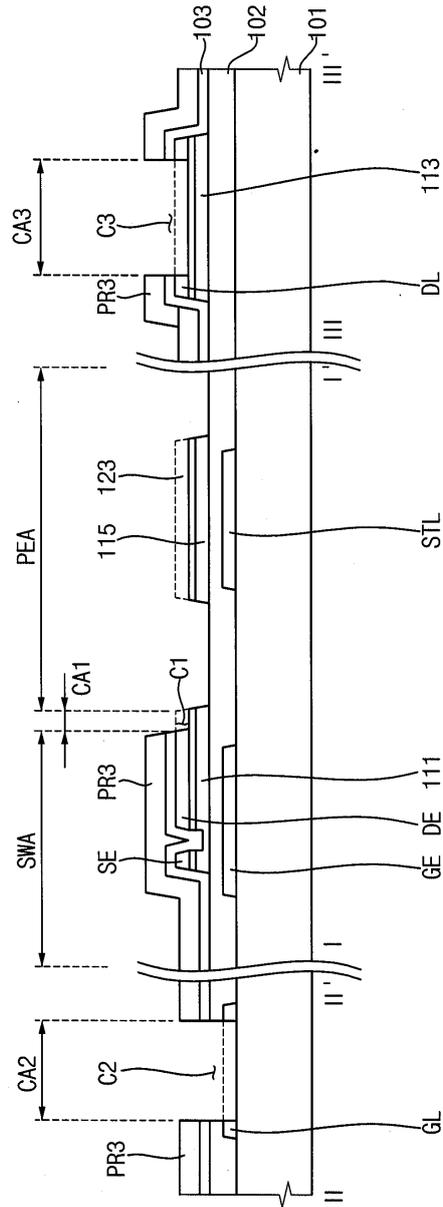
도면4c



도면4d



도면4e



도면4f

