

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4752612号
(P4752612)

(45) 発行日 平成23年8月17日(2011.8.17)

(24) 登録日 平成23年6月3日(2011.6.3)

(51) Int.Cl.		F I		
HO 1 L 21/56	(2006.01)	HO 1 L 21/56		E
HO 1 L 23/12	(2006.01)	HO 1 L 23/12		F
HO 5 K 3/28	(2006.01)	HO 1 L 23/12		D
		HO 1 L 23/12	5 O 1 Z	
		HO 5 K 3/28		B

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2006-139815 (P2006-139815)	(73) 特許権者	000006231
(22) 出願日	平成18年5月19日(2006.5.19)		株式会社村田製作所
(65) 公開番号	特開2007-311596 (P2007-311596A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成19年11月29日(2007.11.29)	(74) 代理人	100096910
審査請求日	平成20年10月15日(2008.10.15)		弁理士 小原 肇
		(72) 発明者	近川 修
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		(72) 発明者	池田 哲也
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		審査官	市川 裕司

最終頁に続く

(54) 【発明の名称】 突起電極付き回路基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

所定の回路パターンを有する回路基板と、上記回路基板の第1主面に設けられ、上記第1主面から垂直方向に延びた突起電極と、を有する突起電極付き回路基板を作製する第1工程と、

上記突起電極の先端面に撥液性皮膜を形成する第2工程と、

上記回路基板の上記第1主面に、上記撥液性皮膜に対して濡れ性の低い液状樹脂を塗布する第3工程と、

を有し、

上記第1工程では、未焼成セラミック素体の第1主面に、上記未焼成セラミック素体の焼成温度では実質的に焼結しない基材に上記未焼成セラミック素体の焼成温度で焼結する金属材料によって形成された未焼成突起電極用パターンを有する拘束層を付与して、未焼成複合積層体を作製し、然る後、上記拘束層の上記基材は、実質的に焼結せず、上記未焼成セラミック素体及び上記未焼成突起電極用パターンの上記金属材料が焼結し得る温度下で、上記未焼成複合積層体を焼成することによって、上記突起電極付き回路基板を作製する

ことを特徴とする突起電極付き回路基板の製造方法。

【請求項2】

上記回路基板の上記第1主面の周縁部に複数の上記突起電極が配列されていることを特徴とする請求項1に記載の突起電極付き回路基板の製造方法。

【請求項 3】

上記突起電極の高さを t_0 とした時、上記突起電極の先端面からの高さ t_1 (但し、 $t_1 < t_0$) までの範囲において、上記突起電極の側面周面にも撥液性皮膜を形成することを特徴とする請求項 1 または請求項 2 に記載の突起電極付き回路基板の製造方法。

【請求項 4】

上記突起電極の外側の側面にも上記撥液性皮膜を形成することを特徴とする請求項 1 ~ 請求項 3 のいずれか 1 項に記載の突起電極付き回路基板の製造方法。

【請求項 5】

上記複数の突起電極のうち、隣接する突起電極間で互いに対向する側面にも撥液性皮膜を形成することを特徴とする請求項 2 ~ 請求項 4 のいずれか 1 項に記載の突起電極付き回路基板の製造方法。

10

【請求項 6】

上記第 2 工程の後段で上記第 3 工程の前段において、上記複数の突起電極に囲まれた領域に表面実装部品を搭載する工程を有することを特徴とする請求項 2 ~ 請求項 5 のいずれか 1 項に記載の突起電極付き回路基板の製造方法。

【請求項 7】

上記未焼成セラミック素体は、複数の未焼成セラミック層を積層してなる未焼成セラミック多層素体であり、その表層及び内層に上記未焼成セラミック素体の焼成温度で焼結する金属材料によって上記回路パターンとなる未焼成の回路パターンが形成されていることを特徴とする請求項 1 ~ 請求項 6 のいずれか 1 項に記載の突起電極付き回路基板の製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、突起電極付き回路基板の製造方法に関し、更に詳しくは、マザーボード等の実装基板との接続信頼性を高めることができる突起電極付き回路基板の製造方法に関する。

【背景技術】

【0002】

従来の突起電極付き回路基板としては、例えば特許文献 1 に記載された回路基板がある。この回路基板は対向する実装基板との接続構造に特徴がある。この接続構造は、互いに対向する実装基板、回路基板それぞれの表面電極を電気的に接続する構造で、柱状の接続部材とその周囲の半田とから構成されている。柱状の接続部材の周囲に形成された半田は、リフロー加熱時に表面張力によって断面形状が鼓状に形成されている。このような接続構造により、熱応力に起因する接続構造におけるクラックを抑制し、接続信頼性を高めている。

30

【0003】

回路基板には複数の接続部材が形成され、それぞれの内側にはワイヤーボンド等の手法により半導体素子等の表面実装部品が搭載されている。そして、この回路基板はマザーボード等の実装基板と上述の接続構造によって接続されて、半導体モジュール基板を構成している。

40

この半導体モジュール基板では表面実装部品が露出した構造であるが、表面実装部品を外部環境から保護するために表面実装部品は例えば図 8 の (a) に示すように樹脂によって封止されていることが好ましい。この場合、半導体モジュール基板は、同図に示すように、回路基板 1 と、回路基板 1 の表面の周縁部に配列された複数の接続部材 (突起電極) 2 と、これらの突起電極 2 の内側に搭載され、ボンディングワイヤー 3 A によって回路基板 1 と電気的に接続された表面実装部品 3 と、表面実装部品 3 を封止する樹脂部 4 と、を備えている。ここで、樹脂部 4 は、液状樹脂を回路基板 1 に塗布し、熱硬化することによって形成される。

【特許文献 1】特開 2004 - 014648

50

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、液状樹脂を回路基板1に塗布して表面実装部品3を封止する際に、図8の(b)に拡大して示すように、液状樹脂が表面張力によって突起電極2の外周面に沿って這い上がり、尚かつ、突起電極2の先端面の外周から盛り上がって外周縁部を覆うように濡れ広がる、いわゆるブリードが生じる。この結果、突起電極2の先端面の盛り上がり部4Aが突起電極2の先端面における半田濡れ性を悪化させ、最悪の場合には突起電極2とマザーボード(図示せず)の表面電極とを十分に半田接合することができず、接続不良を起こす可能性がある。

10

【0005】

また、半導体モジュール基板をマザーボードに接続できたとしても、突起電極2の先端面の外周縁部が盛り上がり部4Aによって覆われているため、有効な電極面積が縮小し、半田との接合面積が小さくなって、接合強度が弱く、落下等の衝撃を受けた場合に半導体モジュール基板がマザーボードから落下する可能性が高くなる。そこで、突起電極2を樹脂部4の最小限の高さよりも十分に高くすれば、このような弊害を防止することができるが、この場合には製品としての低背化の妨げになる。また、樹脂部4の盛り上がり部4Aを研磨することも考えられるが、完全に盛り上がり部4Aを除去できるとは限らない。

【0006】

本発明は、上記課題を解決するためになされたもので、複数の突起電極の先端面における樹脂部の盛り上がりをなくし、突起電極の先端面全面を半田等との接合材料との接合に利用して実装基板との接合強度を高めることができる突起電極付き回路基板の製造方法を提供することを目的としている。

20

【課題を解決するための手段】

【0007】

本発明の請求項1に記載の突起電極付き回路基板の製造方法は、所定の回路パターンを有する回路基板と、上記回路基板の第1主面に設けられ、上記第1主面から垂直方向に延びた突起電極と、を有する突起電極付き回路基板を作製する第1工程と、上記突起電極の先端面に撥液性皮膜を形成する第2工程と、上記回路基板の上記第1主面に、上記撥液性皮膜に対して濡れ性の低い液状樹脂を塗布する第3工程と、を有し、上記第1工程では、未焼成セラミック素体の第1主面に、上記未焼成セラミック素体の焼成温度では実質的に焼結しない基材に上記未焼成セラミック素体の焼成温度で焼結する金属材料によって形成された未焼成突起電極用パターンを有する拘束層を付与して、未焼成複合積層体を作製し、然る後、上記拘束層の上記基材は、実質的に焼結せず、上記未焼成セラミック素体及び上記未焼成突起電極用パターンの上記金属材料が焼結し得る温度下で、上記未焼成複合積層体を焼成することによって、上記突起電極付き回路基板を作製することを特徴とするものである。

30

【0008】

また、本発明の請求項2に記載の突起電極付き回路基板の製造方法は、請求項1に記載の発明において、上記回路基板の上記第1主面の周縁部に複数の上記突起電極が配列されていることを特徴とするものである。

40

【0009】

また、本発明の請求項3に記載の突起電極付き回路基板の製造方法は、請求項1または請求項2に記載の発明において、上記突起電極の高さを t_0 とした時、上記突起電極の先端面からの高さ t_1 (但し、 $t_1 < t_0$)までの範囲において、上記突起電極の側面周面にも撥液性皮膜を形成することを特徴とするものである。

【0010】

また、本発明の請求項4に記載の突起電極付き回路基板の製造方法は、請求項1～請求項3のいずれか1項に記載の発明において、上記突起電極の外側の側面にも上記撥液性皮膜を形成することを特徴とするものである。

50

【 0 0 1 1 】

また、本発明の請求項 5 に記載の突起電極付き回路基板の製造方法は、請求項 2 ~ 請求項 4 のいずれか 1 項に記載の発明において、上記複数の突起電極のうち、隣接する突起電極間で互いに対向する側面にも撥液性皮膜を形成することを特徴とするものである。

【 0 0 1 2 】

また、本発明の請求項 6 に記載の突起電極付き回路基板の製造方法は、請求項 2 ~ 請求項 5 のいずれか 1 項に記載の発明において、上記第 2 工程の後段で上記第 3 工程の前段において、上記複数の突起電極に囲まれた領域に表面実装部品を搭載する工程を有することを特徴とするものである。

【 0 0 1 4 】

また、本発明の請求項 7 に記載の突起電極付き回路基板の製造方法は、請求項 1 ~ 請求項 6 のいずれか 1 項に記載の発明において、上記未焼成セラミック素体は、複数の未焼成セラミック層を積層してなる未焼成セラミック多層素体であり、その表層及び内層に上記未焼成セラミック素体の焼成温度で焼結する金属材料によって上記回路パターンとなる未焼成の回路パターンが形成されていることを特徴とするものである。

【 発明の効果 】

【 0 0 2 0 】

本発明によれば、複数の突起電極の先端面における樹脂部の盛り上がりもなくし、突起電極の先端面全面を半田等との接合材料との接合に利用して実装基板との接合強度を高めることができる突起電極付き回路基板の製造方法を提供することができる。

【 発明を実施するための最良の形態 】

【 0 0 2 1 】

以下、図 1 ~ 図 8 に示す実施形態に基づいて本発明を説明する。

【 0 0 2 2 】

第 1 の実施形態

まず、図 1 及び図 2 を参照しながら本実施形態の突起電極付き回路基板について説明する。

【 0 0 2 3 】

本実施形態の突起電極付き回路基板 10 は、図 1 の (a) の断面図に示すように、回路基板 11 と、回路基板 11 の第 1 主面 (下面) の周縁部に沿って配列され、下面から垂直方向に延びた複数の突起電極 12 と、を備えている。回路基板 11 の下面には第 1 表面実装部品 13 が複数の突起電極 12 の内側に配置して搭載され、第 1 表面実装部品 13 は樹脂部 14 によって封止されている。そして、同図の (a) 及び (b) の斜視図に示すように、樹脂部 14 の表面では複数の突起電極 12 それぞれの先端面全面が露出し、マザーボード 20 の表面電極 20 A との半田接合に供される。また、回路基板 11 の第 2 主面 (上面) には第 2、第 3 表面実装部品 15、16 が搭載されている。この突起電極付き回路基板 10 は、同図の (a) に示すように複数の突起電極 12 が半田 S を介してマザーボード 20 の表面電極 20 A に電氣的に接続され、第 1、第 2、第 3 表面実装部品 13、15、16 がそれぞれの機能を発現するように構成されている。

【 0 0 2 4 】

また、回路基板 11 は、図 1 の (a) に示すように、複数のセラミック層 11 A が積層して形成されたセラミック積層体と、積層体に所定のパターンで形成された回路パターン 11 B と、を備えている。回路パターン 11 B は、同図に示すように、セラミック積層体内で上下のセラミック層 11 A の界面に形成された面内導体 11 C と、上下の面内導体 11 C、11 C を電氣的に接続するように所定のパターンでセラミック層 11 A を貫通するビアホール導体 11 D と、セラミック積層体の上下両面にそれぞれ所定のパターンで形成された第 1、第 2 表面電極 11 E、11 F と、を有している。

【 0 0 2 5 】

第 1 表面実装部品 13 は、例えばシリコン半導体素子、ガリウム砒素半導体素子等の能動素子によって構成され、図 1 の (a) に示すように Au、Al、Cu 等のボンディング

10

20

30

40

50

ワイヤー 13A を介して第 1 表面電極 11E に接続されている。第 1 表面実装部品 13 は、目的に応じて、コンデンサ、インダクタ、抵抗等の受動素子によって構成されたものでも良く、また、能動素子と受動素子の双方を混在させて構成されたものであっても良い。また、第 2 表面実装部品 15 は、第 1 表面実装部品 13 と同様に能動素子によって構成され、半田ボールを介して第 2 表面電極 11F に電氣的に接続されている。第 3 表面実装部品 16 は、受動素子によって構成され、半田や導電性樹脂を介して第 2 表面電極 11F に接続されている。第 2、第 3 表面実装部品 15、16 は、目的に即して双方とも能動素子で構成されたものであっても良く、双方とも受動素子で構成されたものであっても良い。

【0026】

樹脂部 14 は、例えば耐熱性、耐湿性に優れたエポキシ樹脂、フェノール樹脂、シアネート樹脂等の液状の熱硬化性樹脂を塗布して形成されている。この樹脂部 14 は、図 1 の (a)、(b) に示すように実質的に突起電極 12 の高さと同じの高さに形成され、しかも突起電極 12 の先端面の周縁部まで濡れ広がることなく、突起電極 12 の先端面全面を露出させている。従って、突起電極付き回路基板 10 は、同図に示すように突起電極 12 の先端面全面がマザーボード 20 の表面電極 20A との半田接合に利用されている。

【0027】

樹脂部 4 が突起電極 12 の先端面の外周縁部まで盛り上がることはないのは、回路基板 11 に液状樹脂を塗布する前の段階で、図 2 の (a) の要部断面図に示すように突起電極 12 の先端面全面に液状樹脂との濡れ性が低く液状樹脂をはじく薬剤、例えばフッ素系燐酸エステルアンモニウム塩等の撥液性薬剤を含有する水溶液が塗布、乾燥されて撥液性皮膜 18 が形成されているからである。そのため、液状樹脂を突起電極 12 の先端面と実質的に同一の高さまで回路基板 11 に塗布しても、液状樹脂が撥液性皮膜 18 によってはじかれて、図 2 の (a) に示すように突起電極 12 の先端面の撥液性皮膜 18 まで這い上がることがなく、突起電極 12 の先端面全面が露出した状態になる。この撥液性皮膜 18 は、そのまま残しても、半田との導電性に劣るわけではないので、突起電極 12 とマザーボード 20 の表面電極 20A との半田接合性を損なうことがない。

【0028】

また、撥液性皮膜 18 は、図 2 の (b) に示すように突起電極 12 の先端面から高さ t1 まで形成されていても良い。これにより、樹脂部 14 の下面とマザーボード 20 の表面との間に高さ t1 の隙間を形成することができ、マザーボード 20 が熱変形しても、マザーボード 20 と樹脂部 14 との接触を防止し、突起電極 12 と表面電極 20A との半田接合部におけるクラックを防止し、接続信頼性を更に高めることができる。

【0029】

而して、回路基板 11 は、例えばセラミック材料によって形成することができる。セラミック材料としては、例えば低温焼結セラミック (LTCC: Low Temperature Co-fired Ceramic) 材料を使用することができる。低温焼結セラミック材料とは、1050 以下の温度で焼結可能であって、比抵抗の小さな Ag や Cu 等と同時焼成が可能なセラミック材料である。低温焼結セラミック材料としては、具体的には、アルミナやジルコニア、マグネシア、フォルステライト等のセラミック粉末にホウ珪酸系ガラスを混合してなるガラス複合系 LTCC 材料、ZnO - MgO - Al₂O₃ - SiO₂ 系の結晶化ガラスを用いた結晶化ガラス系 LTCC 材料、BaO - Al₂O₃ - SiO₂ 系セラミック粉末や Al₂O₃ - CaO - SiO₂ - MgO - B₂O₃ 系セラミック粉末等を用いた非ガラス系 LTCC 材料等が挙げられる。

【0030】

回路パターン 11B 及び突起電極 12 は、それぞれ導電性金属によって形成することができる。導電性金属としては、Ag、Ag-Pt 合金、Cu、Pt、Pd、W、Mo 及び Au の少なくとも一種を主成分とする金属を用いることができる。これらの導電性金属のうち、Ag、Ag-Pt 合金、Ag-Pd 合金及び Cu は、比抵抗が小さいため、好ましく用いることができる。また、回路基板 11 の材料として低温焼結セラミック材料を用いる場合には、Ni または Au 等の低抵抗で 1000 以下の低融点をもつ金属を用いるこ

10

20

30

40

50

とができる。回路基板 11 は、配線パターン 11B 及び突起電極 12 と 1000 以下の低温で共焼成することができる。尚、回路基板 11 の金属材料と突起電極 12 の金属材料は、同じものであることが好ましいが、回路パターン 11B を Cu、突起電極 12 を Ag のように異なる金属材料を使用しても良い。

【0031】

次いで、本発明の突起電極付き回路基板の製造方法の一実施形態について図 3、図 4 の各断面図を参照しながら説明する。本実施形態では無収縮工法を用いて突起電極付き回路基板 10 を作製する。無収縮工法とは、セラミック基板の焼成前後でセラミック基板の平面方向の寸法が実質的に変化しない工法のことを云う。この無収縮工法では後述する収縮抑制用セラミックグリーンシートを用いる。

10

【0032】

1. 突起電極付き回路基板の作製

1) 未焼成セラミック素体(回路基板用グリーンシート)の作製

まず、低温焼結セラミック粉末として例えばアルミナ粉末及びホウ珪酸ガラスからなる混合粉末を調製する。この混合粉末を有機ビヒクル中に分散させてスラリーを調製し、これをキャスト法によってシート状に成形することによって、図 3 の (a) に示す回路基板用セラミックグリーンシート 111A を、例えば 20 μm の厚みで所定枚数を作製する。次いで、例えばレーザー光や金型を用いて回路基板用セラミックグリーンシート 111A に所定のパターンでビアホールを形成した後、このビアホールに導電性ペーストを充填して未焼成ビアホール導体 111D を形成する。導電性ペーストとしては、例えば Ag を主成分とするものを用いる。その後、例えばスクリーン印刷法によってビアホール導体で使用したものと同一の導電性ペーストを回路基板用セラミックグリーンシート 111A 上に所定のパターンで印刷して未焼成面内導体 111C を形成する。また、同様にして他の一枚の回路基板用セラミックグリーンシート 111A に未焼成ビアホール導体 111E 及び未焼成表面電極 111E を形成し、更に他の一枚の回路基板用セラミックグリーンシート 111A に未焼成ビアホール導体 111E 及び未焼成表面電極 111F を形成する。

20

【0033】

2) 収縮抑制用セラミックグリーンシート(拘束層)の作製

収縮抑制用セラミックグリーンシートは、基材として低温焼結セラミックの焼成温度では焼結しない難焼結性セラミックを主成分として含んでいる。難焼結性セラミック粉末として例えばアルミナ粉末を準備し、このアルミナ粉末を有機ビヒクル中に分散させてスラリーを調製し、これをキャスト法によってシート状に成形することによって、図 3 の (a) に示す収縮抑制用セラミックグリーンシート 100 を所定枚数作製する。この収縮抑制用セラミックグリーンシート 100 の焼結温度は 1500 ~ 1600 で、低温焼結セラミックからなる回路基板用セラミックグリーンシート 111A の焼結温度(例えば、900)より格段に高い焼結温度を有するため、回路基板用セラミックグリーンシート 111A の焼成温度では実質的には焼結しない。この収縮抑制用セラミックグリーンシート 100 にレーザー光や金型を用いて所定のパターンで突起電極用の孔(例えば、0.5 mm x 0.5 mm)を形成した後、この孔内に Ag を主成分とする導電性ペーストを充填して未焼成突起電極 112 を形成する。この収縮抑制用セラミックグリーンシート 100 を例えば図 3 に示すように 3 枚作製する。また、未焼成突起電極 112 を含まない、抑制収縮用セラミックグリーンシート 100A も例えば同図に示すように 3 枚作製する。難焼結性セラミック粉末としては、例えば、アルミナその他、ジルコニア、マグネシア等のセラミック粉末を用いることもできる。収縮抑制用セラミックグリーンシート 100 としては、回路基板用セラミックグリーンシート 111A に含まれるセラミック成分と共通のものを含むことが好ましい。

30

40

【0034】

3) 未焼成セラミック素体の作製

図 3 の (b) に示すように、未焼成突起電極 112 を含まない収縮抑制用セラミックグ

50

リーンシート100Aを3枚積層し、この上に未焼成表面電極111Eを有する回路基板用セラミックグリーンシート111Aをその未焼成表面電極111Eを下向きにして積層し、更にこの上に未焼成面内導体111C及び未焼成ビアホール導体111Dを有する回路基板用セラミックグリーンシート111Aを積層し、更にその上に未焼成表面電極111Fを有する回路基板用セラミックグリーンシート111Aをその未焼成表面電極111Fを上向きにして積層する。次いで、これらの上に未焼成突起電極112を有する収縮抑制用セラミックグリーンシート100を3枚積層した後、積層方向(上下方向)から200~1500kg/cm²の圧力で各層をプレスして圧着しこれらの層が一体化された、図3の(b)に示す、回路パターン111Bを有する未焼成複合積層体200を得ることができる。

10

【0035】

4) 未焼成セラミック素体の焼成

未焼成複合積層体200を例えば900以下の所定温度で焼成すると、収縮抑制用セラミックグリーンシート100、100Aは実質的に焼結せず、実質的に面方向に収縮することがないため、回路基板用セラミックグリーンシート111A、未焼成面内導体111C等の未焼成回路パターン111Bが焼結して一体化しても、収縮抑制用セラミックグリーンシート100、100Aの働きで、実質的に面方向に収縮することなく、高さ方向にのみ収縮して高精度な回路パターン11B及び突起電極12を有する、図3の(c)に示す突起電極付き回路基板10を作製することができる。この焼成で、収縮抑制用セラミックグリーンシート100、100Aは、有機ビヒクルが焼失してアルミナ粉末の集合体になる。アルミナ粉末の集合体はブラスト処理等により簡単に除去することができ、アルミナ粉末を除去することにより複数の突起電極(0.5mm×0.5mm×0.5mm)が周縁部に形成された回路基板11を得ることができる。尚、図3では複数の突起電極付き回路基板10を同時に作製された集合基板として示してある。

20

【0036】

5) メッキ処理

突起電極付き回路基板10を作製した後、第1、第2表面電極11E、11F及び突起電極12に例えば金メッキ等のメッキ処理を施し、半田等の接合部材との濡れ性を高める。

【0037】

2. 第1表面実装部品の搭載

回路基板11上に第1表面実装部品13を実装する場合には、図4の断面図の(a)に示すように突起電極12及び第1表面電極11Eを上向きにし、同図の(b)に示すように第1表面電極11Eが形成されていない部分にディスペンサー30によって熱硬化性接着剤119を塗布した後、同図の(c)に示すようにマウンターを用いて第1表面実装部品13としてペアチップを搭載して熱硬化性接着剤119を介して固定し、熱処理する。次いで、同図の(d)に示すようにワイヤーボンダー40を用いて第1表面実装部品13の端子電極(図示せず)と第1表面電極11Eとをボンディングワイヤー13Aによって電氣的に接続する。この際、突起電極付き回路基板10の低背化を図るために、例えば突起電極12の先端面より0.05mm低くなるようにボンディングワイヤー13Aを設ける。

30

40

【0038】

3. 突起電極への撥液性皮膜及び樹脂部の形成

第1表面実装部品13を実装した後、図4の(e)に示すように撥液性薬剤118を含有する水溶液をスタンパー50に塗布し、スタンパー50の撥液性薬剤118を突起電極12の先端面に転写した後、オープン(図示せず)中で例えば60の温度で10分間乾燥させて突起電極12の先端面に撥液性皮膜18(図2の(b)参照)を形成する。その後、同図の(f)に示すようにディスペンサー60を用いて、図中の矢印方向に移動させながら液状樹脂114として例えばエポキシ樹脂を塗布して第1表面実装部品13を封止する。

50

【0039】

この際、突起電極12の先端面に撥液性皮膜18が形成されているため、液状樹脂114を実質的に突起電極12と同一高さだけ塗布して液状樹脂114が突起電極12の先端面に達しても撥液性皮膜18において液状樹脂114の表面張力が大きくなって撥液性皮膜18に濡れ広がるブリード現象を生じることがない。そして、液状樹脂114を熱処理等によって硬化させると、突起電極12の先端面全面が樹脂部14の表面から露出したままで突起電極12と実質的に同一の高さでボンディングワイヤー13Aの高さより0.05mm高い、最小限の高さの樹脂部14が形成され、然る後、この集合基板を分割することによって、図1の(a)、(b)に示す突起電極付き回路基板10を得ることができる。

10

【0040】

以上説明したように本実施形態によれば、所定の回路パターン11Bを有する回路基板11と、回路基板11の下面の周縁部に配列され、下面から垂直方向に伸びた複数の突起電極12と、を有する突起電極付き回路基板10を作製する第1工程と、突起電極12の先端面に撥液性皮膜18を形成する第2工程と、回路基板11の下面に、撥液性皮膜18に対して濡れ性の低い液状樹脂を塗布する第3工程と、を有するため、突起電極付き回路基板10の下面の樹脂部14を複数の突起電極12と実質的に同じ高さに形成しても、複数の突起電極12の先端面まで樹脂部14が盛り上がることなく、突起電極12の先端面全面を半田接合面として無駄なく利用してマザーボード20の表面電極20Aに対する接続信頼性を従来よりも格段に高めることができる。

20

【0041】

また、本実施形態では、突起電極12の高さを t_0 とした時、突起電極12の先端面から高さ t_1 (但し、 $t_1 < t_0$)までの範囲において、突起電極12の側面周面にも撥液性皮膜18を形成することにより、樹脂部14とマザーボード20との間に高さ t_1 だけ隙間を余分に形成することができ、高温環境下でマザーボード20が湾曲してもマザーボード20と樹脂部14との接触を防止し、もって突起電極12と表面電極20Aとの半田接合部にクラックを生じることがなく、接続信頼性を更に高めることができる。

【0042】

第2の実施形態

本実施形態の突起電極付き回路基板10Aについて図5及び図6の(a)~(c)を参照しながら第1の実施形態と同一または相当部分には同一符号を附して説明する。本実施形態の突起電極付き回路基板10Aは、例えば図5の断面図に示すように、回路基板11、複数の突起電極12、第1、第2、第3表面実装部品13、15、16及び樹脂部14を備え、突起電極12の回路基板11の四辺に沿う側面が側面電極として形成されて、半田接合により半田フィレットFが形成されている以外は、実質的に第1の実施形態と同様に構成されている。

30

【0043】

本実施形態の突起電極付き回路基板の製造方法は、突起電極12の撥液性皮膜の形成領域を第1の実施形態の場合より拡張した以外は、第1の実施形態に準じて実施される。そこで、撥液性皮膜を形成する段階から説明する。即ち、図6の(a)の斜視図に示すように突起電極付き回路基板10Aの集合基板の突起電極12を上向きにし、各突起電極12の先端面に第1の実施形態と同一の撥液性薬剤を含有する水溶液をそれぞれ塗布し、更に本実施形態では各突起電極12の回路基板11の四辺に沿う側面にも撥液性薬剤を含有する水溶液をそれぞれ塗布する。その後、この集合基板に熱処理を施すことにより、各突起電極12の該当部位に撥液性皮膜18、18Aを形成することができる。

40

【0044】

次いで、図6の(b)の平面図、(c)の要部斜視図に示すように、複数の突起電極12の内側に液状樹脂114を塗布すると、各突起電極12の先端面及び該当側面に撥液性皮膜18、18Aが形成されているため、突起電極12の該当側面において液状樹脂が撥液性皮膜18Aではじかれる。これにより、液状樹脂が複数の突起電極12内に堰き止

50

められ、液状樹脂がその表面張力によって隣接する突起電極 1 2、1 2 の隙間で外方へ膨らむ側面を形成する。また、複数の突起電極 1 2 の先端部では第 1 の実施形態と同様に各突起電極 1 2 の先端面へ濡れ広がることなく、それぞれの先端面を露出した状態で複数の突起電極 1 2 の内側に液状樹脂が満たされる。このまま熱処理すると複数の突起電極 1 2 で囲まれた領域内に樹脂部 1 4 が形成され、隣接する突起電極付き回路基板 1 0 A の間に樹脂部のない溝が形成される。尚、図 6 の (b)、(c) では、集合基板のうち、一つの突起電極付き回路基板 1 0 A のみを示してある。

【 0 0 4 5 】

その後、集合基板を所定の切断線（図 6 の (a) における破線）に従って切断することにより、本実施形態の突起電極付き回路基板 1 0 A を得ることができる。この際、個々の回路基板 1 1 の間には溝が形成されているため、集合基板を切断線に沿って簡単に切断することができる。尚、液状樹脂 1 1 4 が熱硬化してもその形態は変わらないため、図 6 の (b)、(c) では硬化前後の液状樹脂 1 1 4 及び樹脂部 1 4 を一緒に示してある。

【 0 0 4 6 】

上述のようにして得られた突起電極付き回路基板 1 0 A は、各突起電極 1 2 の回路基板 1 1 の四辺に沿う側面が樹脂部 1 4 の湾曲側面の間で露出しているため、それぞれの突起電極 1 2 の該当側面を先端面と同様に半田接合面として利用することができる。従って、この突起電極付き回路基板 1 0 A をマザーボード 2 0 に実装すると、図 5 に示すように各突起電極 1 2 の該当側面に半田が這い上がって半田フィレット F が形成されて、半田との接合面積が大きくなってマザーボード 2 0 との接続信頼性が更に向上する。また、各突起電極 1 2 の先端面から高さ t 1 だけ残余の側面において撥液性皮膜 1 8 A の形成領域を拡張すると、突起電極 1 2 の残余の側面でも半田フィレット F 1 が形成され、更に接続信頼性を向上させることができる。しかも、半田フィレット F が形成されているため、接合部の外観検査を行うことができる。

【 0 0 4 7 】

以上説明したように本実施形態によれば、複数の突起電極 1 2 の外側の側面（該当側面）にも撥液性皮膜 1 8 A を形成したため、その後形成される樹脂部 1 4 の側面は、隣接する突起電極 1 2、1 2 それぞれの外側の垂直辺、つまり隣接する突起電極 1 2 の外面間を結ぶ仮想面から外方へ湾曲して形成され、各突起電極 1 2 の撥液性皮膜 1 8 A が施された側面が露出したままであり、これらの側面を側面電極として利用して半田接合することができ、接合強度が高くなって接続信頼性が第 1 の実施形態の場合よりも更に高くなる。更に、半田接合部が半田フィレット F として形成されるため、半田接合部の外観検査を行うことができる。

【 0 0 4 8 】

第 3 の実施形態

本実施形態の突起電極付き回路基板 1 0 B について図 7 の (a) ~ (c) を参照しながら第 1 の実施形態と同一または相当部分には同一符号を附して説明する。本実施形態の突起電極付き回路基板 1 0 B は、第 1、第 2 の実施形態と樹脂部 1 4 の形態が異なる以外は、実質的に第 1、第 2 の実施形態と同様に構成されている。そこで、第 1、第 2 の相違点を中心に説明する。

【 0 0 4 9 】

本実施形態の突起電極付き回路基板の製造方法は、突起電極 1 2 の撥液性皮膜の形成領域を第 2 の実施形態の場合よりも更に拡張した以外は、第 2 の実施形態に準じて実施される。そこで、撥液性皮膜を形成する段階から説明する。即ち、本実施形態では、図 7 の (a) の斜視図に示すように突起電極付き回路基板 1 0 B の突起電極 1 2 を上向きにし、各突起電極 1 2 の先端面に第 1 の実施形態と同一の撥液性薬剤を含有する水溶液を塗布し、更に各突起電極 1 2 の回路基板 1 1 の四辺に沿う側面、及び隣接する突起電極 1 2 の対向する側面にも撥液性薬剤を含有する水溶液をそれぞれ塗布する。その後、熱処理してこれらの突起電極 1 2 の先端面及び該当側面それぞれに撥液性皮膜 1 8、1 8 A を形成する。この結果、同図からも明らかなように、四隅にある突起電極 1 2 にはその全側面に撥液性皮

膜 18A が形成される。

【0050】

次いで、図7の(b)の平面図、(c)の要部斜視図に示すように複数の突起電極12の内側に液状樹脂114を塗布すると、液状樹脂114は各突起電極12の内側の側面のみを濡らし、その他の側面(該当側面)では撥液性皮膜18Aによってはじかれて表面張力が大きくなる。この結果、液状樹脂114は複数の突起電極12の内側の側面内に堰き止められて隣接する突起電極12、12の隙間に流れ出すことなく、隣接する突起電極12それぞれの内側の垂直辺、つまり隣接する突起電極12の内面を結ぶ仮想面から外方へ膨らむ側面を形成すると共に、第1の実施形態と同様に各突起電極12の先端面へ濡れ広がることなく、複数の突起電極12の内側に液状樹脂が満たされる。この状態で熱処理を施すと複数の突起電極12で囲まれた領域に樹脂部14が形成され、隣接する突起電極付き回路基板10Bの間に樹脂部のない溝が形成される。その後、集合基板を切断することにより個々の突起電極付き回路基板10Bを得ることができる。

10

【0051】

上述のようにして得られた突起電極付き回路基板10Bは、四隅の突起電極12の4つの側面が樹脂部14から露出すると共にその他の突起電極12の3つの側面が樹脂部14から露出しているため、露出した側面が全て側面電極となり、これらの側面で半田フィレットが形成されて、半田との接合強度が第2の実施形態の場合より更に大きくなってマザーボード20との接続信頼性を更に高めることができる。

【0052】

以上説明したように本実施形態によれば、複数の突起電極12それぞれの先端面に撥液性皮膜18を形成すると共に複数の突起電極12のうち、互いに隣接する突起電極12、12の対向する側面にも撥液性皮膜18Aを形成したため、その後形成される樹脂部14の側面は、隣り合う突起電極12、12の内側の垂直辺から外方へ膨らむように湾曲して形成されて、各突起電極12の該当側面が露出したままであり、これらの該当側面を側面電極として半田との接合に利用することができ、接続信頼性を第2の実施形態の場合よりも更に向上させることができる。

20

【0053】

尚、本発明は、上記各実施形態に何等制限されるものではなく、必要に応じて各構成要素を適宜設計変更することができる。例えば、突起電極付き回路基板の第2主面(突起電極とは反対側に面)に少なくとも一つの表面実装部品を搭載した場合、回路基板の第2主面上の表面実装部品を樹脂によって封止しても良く、また、樹脂に代えて金属ケースを被せて表面実装部品を保護しても良い。要は、複数の突起電極の少なくとも先端面に撥液性皮膜を形成した後、複数の突起電極の先端面以外を樹脂部で封止した構造の突起電極付き回路基板であれば、本発明に包含される。

30

【産業上の利用可能性】

【0054】

本発明は、種々の電子機器等に使用される突起電極付き回路基板に対して好適に利用することができる。

【図面の簡単な説明】

40

【0055】

【図1】(a)、(b)はそれぞれ本発明の突起電極付き回路基板の一実施形態を示す図で、(a)はマザーボードに実装した状態を示す断面図、(b)はマザーボードに実装する前の突起電極を上向きにした斜視図である。

【図2】(a)は図1に示す突起電極付き回路基板の実装前の突起電極の要部を示す断面図、(b)は他の突起電極の要部を示す断面図である。

【図3】(a)~(c)はそれぞれ本発明の突起電極付き回路基板の製造方法の一実施形態で、図1の(a)に示す回路基板を製造する方法の要部を示す概略図である。

【図4】(a)~(f)はそれぞれ図1に示す突起電極付き回路基板の製造方法で図3の工程に続く要部を示す概略図である。

50

【図5】図1の(c)に示す突起電極を備えた回路基板をマザーボードに実装した状態を示す断面図である。

【図6】本発明の突起電極付き回路基板の製造方法の他の実施形態の要部を示す概略図である。

【図7】本発明の突起電極付き回路基板の製造方法の更に他の実施形態の要部を示す概略図である。

【図8】従来の突起電極付き回路基板の一例を示す断面図である。

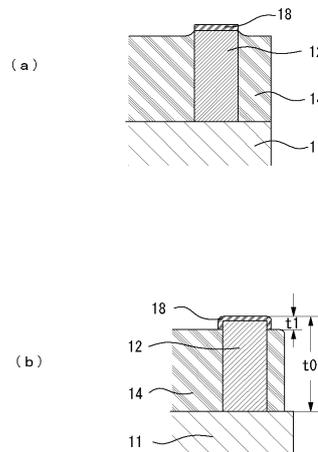
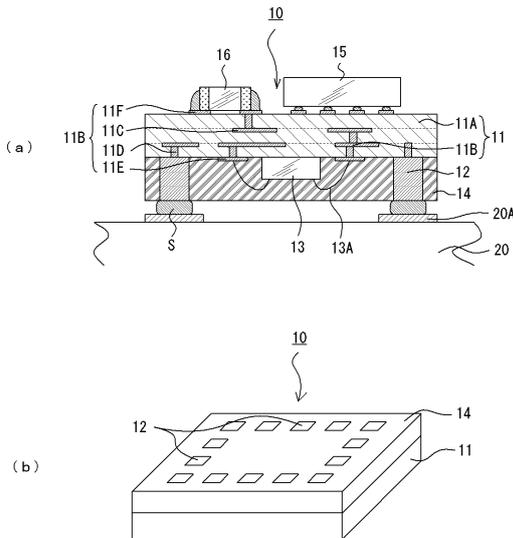
【符号の説明】

【0056】

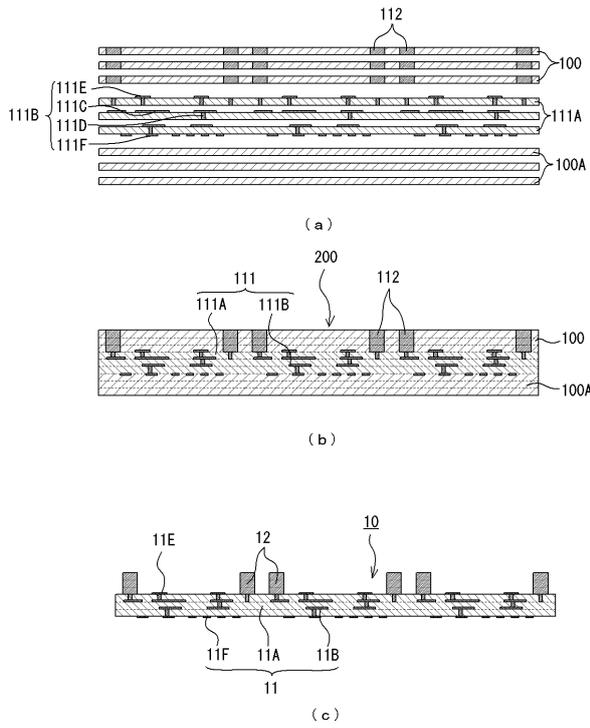
- 10、10A、109B 突起電極付き回路基板 10
- 11 回路基板
- 11B 回路パターン
- 12 突起電極
- 13 第1表面実装部品(表面実装部品)
- 14 樹脂部
- 18、18A 撥液性皮膜
- 100、100A 収縮抑制用セラミックグリーンシート(拘束層)
- 111 未焼成セラミック素体
- 111A 回路基板用セラミックグリーンシート(未焼成セラミック層)
- 114 液状樹脂 20
- 111B 未焼成回路パターン
- 200 未焼成複合積層体

【図1】

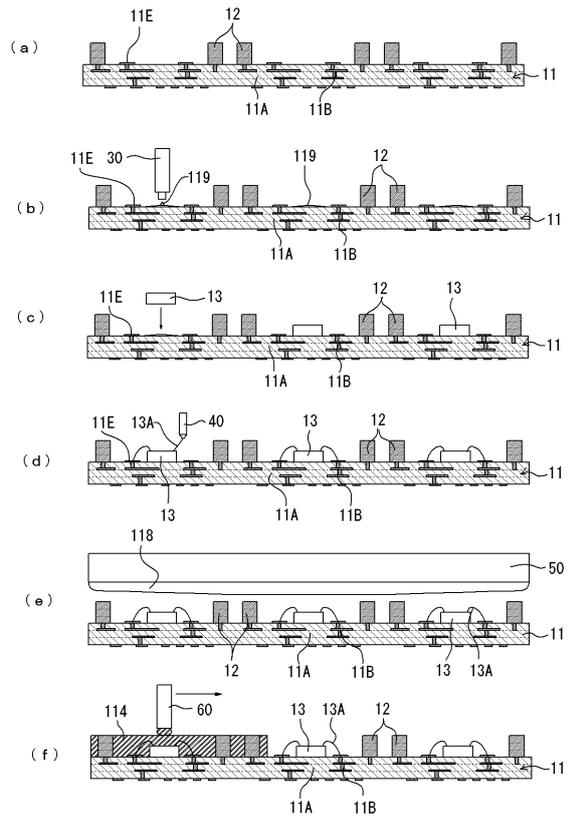
【図2】



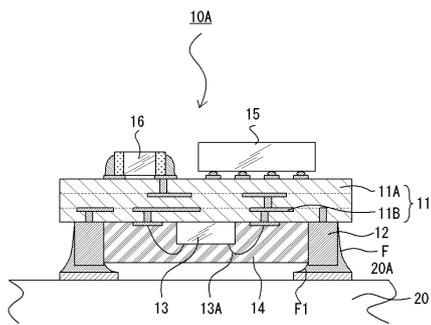
【 図 3 】



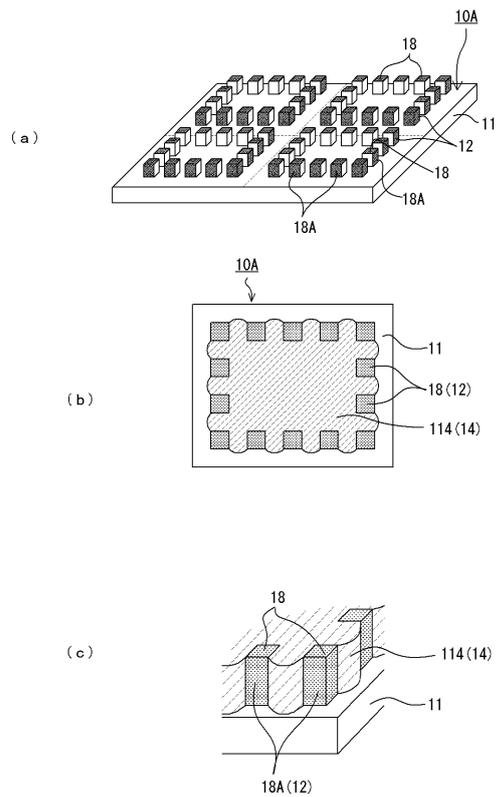
【 図 4 】



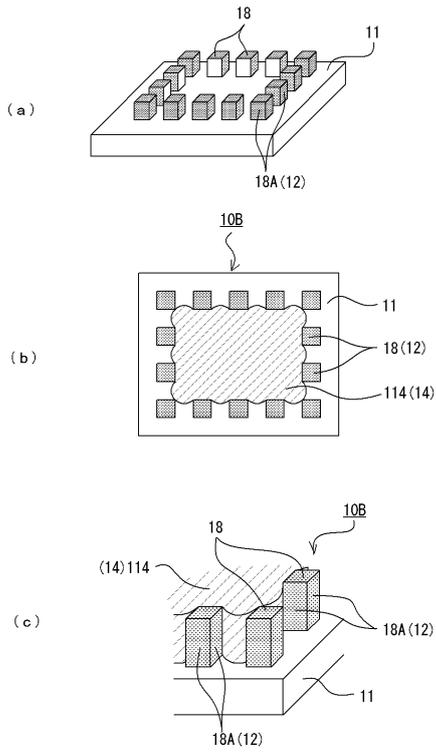
【 図 5 】



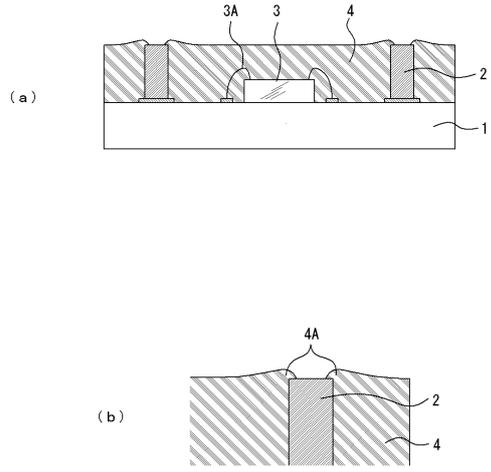
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(56)参考文献 特開平10-326798(JP,A)
特開2004-056014(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/56

H01L 23/12

H05K 3/28