

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.  
H04N 7/50 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200510131086.2

[45] 授权公告日 2009年6月17日

[11] 授权公告号 CN 100502515C

[22] 申请日 2005.12.5

[21] 申请号 200510131086.2

[30] 优先权

[32] 2004.12.6 [33] US [31] 11/005,066

[73] 专利权人 美国博通公司

地址 美国加州

[72] 发明人 罗伊·奈特

[56] 参考文献

US2002/0041626A1 2002.4.11

US2003/0219072A1 2003.11.27

US6574273B1 2003.6.3

EP1351516A2 2003.10.8

WO01/99892A1 2001.12.27

审查员 蒋路帆

[74] 专利代理机构 深圳市顺天达专利商标代理有限公司  
代理人 蔡晓红

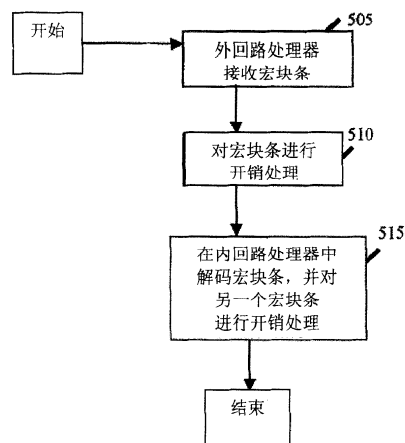
权利要求书1页 说明书9页 附图7页

[54] 发明名称

一种解码数据结构的方法及视频解码器

[57] 摘要

本发明涉及在视频解码器内支持外回路与内回路分离的双处理器结构的系统、方法和设备。在一个实施例中，公开了一种用于对数据结构进行解码的视频解码器。该视频解码器包括外回路处理器和内回路处理器。外回路处理器对数据结构进行开销处理。内回路处理器对数据结构进行解码。



1、一种用于解码数据结构的视频解码器，其特征在于：所述视频解码器包括：

外回路处理器，用于对数据结构进行开销处理；以及

内回路处理器，用于对数据结构进行解码；其中，

所述数据结构包括宏块条；所述进行开销处理包括为数据结构生成参照列表；所述参照列表包括参照图像的列表，从所述参照图像可以预测数据结构。

2、根据权利要求1所述的视频解码器，其特征在于：还包括：

第一队列，用于将必要信息从外回路处理器提供给内回路处理器，所述必要信息包括指示数据结构位置的指针。

3、一种解码数据结构的方法，其特征在于：所述方法包括：

在第一处理器中对数据结构进行行开销处理；以及

在第二处理器中对数据结构进行解码；其中，

所述数据结构包括宏块条；所述进行开销处理包括为数据结构生成参照列表；所述参照列表包括参照图像的列表，从所述参照图像可以预测数据结构。

4、根据权利要求3所述的方法，其特征在于：还包括：

将必要信息从第一处理器提供给第二处理器，所述必要信息包括指示数据结构位置的指针。

## 一种解码数据结构的方法及视频解码器

### 技术领域

本发明涉及支持视频解码器内的外回路和内回路去耦的双处理器结构。

### 背景技术

MPEG-2 和 H.264 均采用宏块来组成宏块条以形成图像。宏块条包括一组符号。这些符号使用可变长度编码方式进行编码。在 H.264 中，使用内容自适应编码方式为符号编码。宏块条的可变长度编码可独立解码。

对宏块条进行解码包括在解码符号之前的开销 (overhead)。在 H.264 中，使用了许多宏块条，例如每个宏块行两个。另外，宏块条使用参照列表，这些参照列表在对宏块条解码之前就已建立。例如，参照列表可包括图像的列表，宏块条中的宏块即取决于这些图像。在 H.264 中，可从多达 16 个参考图像中预测宏块条。

通过现有技术的系统与将在本说明书后续部分结合附图描述的本发明的技术方案相比较，对本技术领域的技术人员来说，常规和传统方法的更多限制和缺点将会变得更明显。

### 发明内容

本发明涉及在视频解码器中支持外回路(outer loop)和内回路(inner loop)分离(decoupling)的双处理器结构的系统、方法和装置。

在一个实施例中，提供一种用于解码数据结构的视频解码器。该视频解码器包括外回路处理器和内回路处理器。外回路处理器对数据结构进行开销处理(overhead processing)。内回路处理器对数据结构进行解码。

在另一个实施例中，提供了一种解码数据结构的方法。该方法包括在第一处理器中对数据结构进行开销处理，在第二处理器中对数据结构进行解码。

根据本发明的一个方面，提供一种用于解码数据结构的视频解码器，所述视频解码器包括：

外回路处理器(outer loop processor)，用于对数据结构进行开销处理(overhead processing)；以及

内回路处理器(inner loop processor)，用于对数据结构进行解码。

优选地，所述数据结构包括宏块条。

优选地，进行行开销处理包括为数据结构生成参照列表。

优选地，所述参照列表包括参照图像的列表，从所述参照图像可以预测数据结构。

优选地，所述视频解码器还包括：

第一队列，用于将必要信息(element)从外回路处理器提供给内回路处理器，该必要信息包括指示数据结构位置的指针(pointer)。

优选地，所述必要信息还包括：

标识信道内容的标识符(indicator)。

优选地，所述视频解码器还包括：

第二队列，用于将必要信息从内回路处理器提供给外回路处理器。

优选地，当所述内回路处理器对数据结构进行解码时，所述外回路处理器对另一个数据结构进行开销处理。

优选地，所述数据结构包括宏块条，还包括：

解码图像缓冲器结构，用于当外回路处理器对图像中的每一个宏块条进行开销处理时，存储图像标识符(indicator)并输出图像标识符中的一个特定的标识符；以及

媒介结构，当内回路处理器对由该特定的一个图像标识符所标识的图像中的每个宏块条进行解码时，媒介结构用于存储该特定的一个图像标识符并输出该特定的一个图像标识符。

根据本发明的一个方面，提供一种解码数据结构的方法，所述方法包括：

在第一处理器中对数据结构进行开销处理；以及

在第二处理器中对数据结构进行解码。

优选地，所述数据结构包括宏块条。

优选地，进行开销处理包括为数据结构生成参照列表。

优选地，所述参照列表包括参照图像的列表，从所述参照图像可以预测数据结构。

优选地，该方法还包括：

将必要信息从第一处理器提供给第二处理器，所述必要信息包括指示数据结构位置的指针。

优选地，所述必要信息还包括：

标示信道内容的标识符。

优选地，该方法还包括：

将必要信息从第二处理器提供给第一处理器。

优选地，当第二处理器对所述数据结构进行解码时，第一处理器对另一个数据结构进行开销处理。

优选地，该数据结构包括宏块条，还包括：

将图像标识符存储在解码图像缓冲结构中；

当外回路处理器对图像中的每个宏块条进行开销处理时，从解码图像缓冲器结构中输出一个特定的图像标识符；

将该特定的一个图像标识符存储在媒介结构中；以及

当内回路处理器对由该特定的一个图像标识符所标识的图像中的每个宏块条进行解码时，将该特定的一个图像标识符从媒介结构中输出。

以下将参考附图并通过实施例，对本发明做进一步详细说明。附图中相同的附图标记代表同一个零部件。

## 附图说明

图 1 是帧的示意框图；

图 2A 是空间编码宏块的示意框图；

图 2B 是时间编码宏块的示意框图；

图 2C 是宏块内的子块示意框图；

图 3 是根据本发明实施例的典型的视频解码器系统的示意框图；

图 4 是根据本发明实施例的在外回路处理器和内回路处理器之间的接口的示意框图；

图 5 是根据本发明实施例的解码数据结构的流程图。

图 6 是根据本发明实施例的解码图像缓冲器结构和媒介结构的方块图；

图 7 是根据本发明实施例的提供标识符的流程图。

### 具体实施方式

图 1 示出了帧 100 的框图。视频摄像机在称为帧持续时间的时间段内从其视场范围内捕获帧 100。连续的帧 100 组成了视频序列。帧 100 包括像素  $100(x,y)$  的二维栅格。

对于彩色视频，每个色彩分量都与像素的二维栅格有关。例如，视频可包括亮度、红色度和蓝色度分量。因此，亮度、红色度和蓝色度分量分别与像素  $100Y(x,y)$ 、 $100Cr(x,y)$  以及  $100Cb(x,y)$  的二维栅格有关。当来自帧的二维像素  $100Y(x,y)$ 、 $100Cr(x,y)$  和  $100Cb(x,y)$  的栅格覆盖在显示器 100 上时，显示的结果是在被捕获帧的持续期间、视场内的图像。

通常，与红色度和蓝色度特性相比，人眼对视频的亮度特性感觉更敏锐。因此，与红色度  $100Cr(x,y)$  和蓝色度  $100Cb(x,y)$  的栅格相比，在亮度像素  $100Y(x,y)$  的栅格中，包含有更多的像素。在 MPEG 4:2:0 标准中，在每个方向上，红色度  $100Cr(x,y)$  和蓝色度像素  $100Cb(x,y)$  的栅格中的像素是亮度像素  $100Y(x,y)$  的栅格中像素的一半。

在每个偶数列  $100Y(x,2y)$ ，红色度  $100Cr(x,y)$  和蓝色度  $100Cb(x,y)$  像素被亮度像素覆盖(overlayed)，有一半的像素在每个偶数行  $100Y(2x,y)$  的下面。换句话说，红色度和蓝色度像素  $100Cr(x,y)$  和  $100Cb(x,y)$  被亮度像素  $100Y(2x+1/2,2y)$  覆盖。

如果视频摄像机是隔行扫描的，视频摄像机在帧持续的一半期间(场持续时间)捕获偶数行  $100Y(2x,y)$ 、 $100Cr(2x,y)$  和  $100Cb(2x,y)$ ，在帧持续的另一半期间捕获奇数行  $100Y(2x+1,y)$ 、 $100Cr(2x+1,y)$  和  $100Cb(2x+1,y)$ 。偶数行

100Y(2x,y)、100Cr(2x,y)和100Cb(2x,y)形成顶场110T,奇数行100Y(2x+1,y)、100Cr(2x+1,y)和100Cb(2x+1,y)形成底场110B。顶场110T和底场110B也是亮度100YT(x,y)、红色度100CrT(x,y)和蓝色度100CbT(x,y)像素的二维栅格。

帧100Y(x,y)的亮度像素,或者顶/底场100YT/B(x,y)可被划分为16x16像素100Y(16x->16x+15,16y->16y+15)的区块115Y(x,y)。每个亮度像素115Y(x,y)区块都对应着红色度像素115Cr(x,y)和蓝色度像素115Cb(x,y)的8x8区块,该区块包括将被亮度像素115Y(x,y)的区块覆盖(overlayed)的红色度和蓝色度像素。亮度像素115Y(x,y)区块、以及对应的红色度像素115Cr(x,y)和蓝色度像素115Cb(x,y)区块的集称为宏块120。宏块120可组合成宏块条125。

ITU-H.264标准(H.264)(也称为MPEG-4第十部分,高级视频编码)以帧为基础编码视频图像,以宏块为基础编码视频帧。H.264规定采用空间预测、时间预测、DCT转换、交织编码以及无损熵编码对宏块120进行压缩。

### 空间预测

参照图2A,图中示出了空间编码宏块120的方块图。空间预测,也称为帧内预测,包括根据相邻像素来预测帧像素。宏块120的像素可按16x16模式、8x8模式或者4x4模式预测。

在16x16和8x8模式,分别以宏块120A和120B为例,宏块的像素可根据左边像素125L、角像素125C以及上边像素125T的组合而预测。宏块120A与预测像素P之间的差异称为预测误差E。该预测误差E将与该预测像素的识别符(identification)及预测模式一起计算并编码,如下文所述。

在4x4模式,宏块120A被划分成4x4分区130。根据左分区130L、角分区130C、右边分区130R以及右上分区130TR的组合预测宏块120A的4x4分区130。宏块120A与预测像素P之间的差异称为预测误差E。预测误差E将与该预测像素的识别符及预测模式一起计算并编码,如下文所述。宏块120被编码为预测误差E的组合,其中预测误差E代表其分区130。

### 时间预测

参照图2B,图中示出了时间编码宏块120的方块图。时间编码宏块120可被划分为16x8、8x16、8x8、4x8、8x4、4x4分区130。宏块120的每个分

区 130，对像素 P 的类似区块来说，好比是其它帧或场的像素。宏块 120 被编码为预测误差 E 的组合，其中预测误差 E 代表其分区 130。

像素的类似区块被看作是预测像素 P。分区 130 与预测像素 P 之间的差异称为预测误差 E。同预测像素 P 的识别(identification)一起，计算并编码预测误差 E。由运动矢量 MV 来识别(identification)预测像素 P。运动矢量 MV 描述了分区 130 和预测像素 P 之间的空间位移。运动矢量 MV 本身，可从邻近的分区中预测。

也可从一个以上的场/帧中的像素 P 的区块中预测分区。在二维编码中，可从像素的两个加权区块 P0 和 P1 中预测分区 130。因此预测误差 E 被计算为预测区块  $w_0p_0+w_1p_1$  的加权平均值与分区 130 之间的差值。预测误差 E、预测区块 P0、P1 的识别码都被编码。预测区块 P0、P1 由运动矢量 MV 确定。

加权值  $w_0$ 、 $w_1$  也可被明确地编码，或者隐含在包含预测模块 P0 和 P1 的场/帧的识别码中。加权值  $w_0$ 、 $w_1$  可由包含预测区块 P0 和 P1 的帧/场与包含分区 130 的帧/场之间的差异所隐含。其中 T0 是包含 P0 的帧/场与包含分区的帧/场之间的帧/场持续时间段的数量。T1 是 P1 的帧/场持续时间段的数量，

$$w_0 = 1 - T_0 / (T_0 + T_1)$$

$$w_1 = 1 - T_1 / (T_0 + T_1)$$

对于高清晰度的电视图像来说，每一帧 100 有上万个宏块 120。宏块 120 本身可被潜在地划分成 16 个 4x4 的分区 130，每个分区与可能不同的运动矢量组相关联。因此，在不进行数据压缩的情况下对每个运动矢量进行编码需要大量的数据和带宽。

为了减少用于运动矢量编码的数据量，运动矢量本身也要预测。参照图 2C，图中示出了典型分区 130 的方块图。可根据分区 130 的相邻分区，左方 A、左上角 D、上方 B、和右上角 C，来预测运动矢量。例如，A、B、C 和 D 的运动矢量的中间值可被计算为预测值。用于分区 130 的运动矢量可被编码为其本身与预测值之间的差值(mvDelta)。因此分区 130 的运动矢量可以由预测值、中间值(A、B、C、D)和差值 mvDelta 的识别码(indication)来表示。其中 mvDelta 很小，可显著节省存储器和带宽。



但是，当分区 130 在宏块 120 的左上角情况下，分区 A 在左侧的相邻宏块 120A 内，分区 D 在左上侧的相邻宏块 120D 内，而分区 B 和 C 位于宏块 120B 内。当分区 130 在宏块 120 的右上角情况下，左上角 d 和上方 b 的相邻分区位于上方的相邻区宏块 120B 内，而右上角的相邻分区 c 位于右上角的相邻宏块 120C 内。

构成图像的宏块 120 被集成成宏块条 150。宏块条 150 包括一组符号。这些符号使用可变长度编码方式进行编码。在 H.264 中，使用内容自适应编码方式为符号编码。宏块条的可变长度编码可独立解码。

对宏块条进行解码包括在解码符号之前的开销 (overhead)。例如在 H.264 中，使用了许多宏块条，例如每个宏块行两个。可从多达 16 个参考图像中预测宏块条中的宏块 120。

现参照图 3，图中示出了根据本发明的实施例用于解码视频数据的典型视频解码器系统的框图。视频解码器系统 300 包括外回路处理器 305、内回路处理器 310、内容自适应二进制算法编码 (CABAC) 解码器 320 以及符号译码器 325。

编码缓冲器 303 用于接收被编码的视频位元流。部分位元流被提供给外回路处理器 305。另外，采用 CAVLC 编码的位元流部分也被直接提供给符号译码器 325。采用 CABAC 编码的符号部分也被提供给 CABAC 解码器 320。CABAC 解码器 320 将 CABAC 符号转换为所谓的 BIN 并将 BIN 写入二进制文件(bin)缓冲器，二进制文件缓冲器将 BIN 提供给符号译码器 325。

外回路处理器 305 与外回路符号译码器 306 相连，从而译码位元流符号。由于解码宏块条包括解码符号之前的开销(overhead)，在 H.264 中，使用了许多宏块条，例如每个宏块行两个。例如，可从多达 16 个参考图像中预测宏块条中的宏块 120。因此，外回路处理器 305 分析宏块条并执行开销(overhead)功能。开销功能可包括，例如但不限于，为每个宏块条生成并保持参考列表、构建直接模式表、构建隐式(implicit)加权预测表、存储器管理以及报头分析。根据本发明的一些实施例，外回路处理器 305 将宏块条构建成内宏块条结构，其中，内回路处理器 310 可为其中的每个宏块解码预测错误，而不必参照所构

建的宏块条结构外部的任何数据。宏块条结构可包括相关的参考列表、直接模式表以及隐式加权预测表。

内回路处理器 310 管理反向变换器 330、动态补偿器 335、像素重组器 340、空间预测器 345 以及解块器 350，用于从宏块条结构中复原像素数据。

参照图 4，图中示出了外回路处理器 305 和内回路处理器 310 之间的典型接口的方块图。所述接口包括第一队列 405 和第二队列 410。外回路处理器 305 将必要信息放置在至内回路处理器 310 的队列中。所述必要信息可包括指示存储器内的宏块条结构的指针。根据本发明的一些实施例，所述必要信息还可包括，例如，标识符(如指示视频数据是 H.264 格式或 MPEG-2 格式)和信道内容。作为对从第一队列 405 接收到的必要信息做出的响应，内回路处理器 310 对宏块条结构进行解码。内回路处理器 310 将必要信息放置在第二队列 410 中。当内回路处理器 310 已经完成图像中全部宏块条的解码时，所述必要信息包括标识图像的标识符。

参照图 5，图中示出了根据本发明实施例的解码视频数据的流程图。在步骤 505，外回路处理器 305 接收宏块条。在步骤 510，外回路处理器 305 对宏块条进行开销处理。开销处理可包括，例如，为宏块条生成参考列表、构建直接模式表、构建隐式加权预测表、存储器管理以及报头分析。根据本发明的一些方面，外回路处理器 305 为宏块条生成宏块条结构，其中，可从宏块条结构中为宏块条生成预测错误，而不必参照其它数据。在步骤 515，内回路处理器 310 解码宏块条，而外回路处理器 305 为另一个宏块条进行开销处理。可为任意多个宏块条重复步骤 515。

H.264 规范规定了一种称为解码图像缓冲器的结构。解码图像缓冲器结构提供了按显示顺序排列的解码图像的列表。当完成图像的解码时，解码图像缓冲器结构被更新，并输出标识符，标识下一个要显示的图像。根据 H.264 规范，该输出标识符被从解码图像缓冲器列表中清除。H.264 规范要求，在开始解码下一个图像之前进行清除。

为了使外回路处理器 305 能够处理在包含内回路处理器 310 所处理的宏块条的图像之前的图像中的宏块条，采用媒介结构存储该输出的标识符。

现在参照图 6，图中示出了根据本发明实施例的典型数据结构的方块图。解码图像缓冲器结构 605 提供了按显示顺序排列的被解码图像列表。当完成图像解码时，外回路处理器 305 更新解码图像缓冲器结构。解码图像缓冲器 605 输出标识符 605X，以指示下一个要显示的图像。根据 H.264 规范，输出标识符 605X 被从解码图像缓冲器列表中清除。

输出的标识符 605X 存储在媒介结构 610 中。媒介结构 610 存储输出的标识符 605X 直至内回路处理器 310 完成对标识符 605X 所标识的图像中的每个宏块条的处理。如上所述，当内回路处理器 310 完成图像中全部宏块条的解码时，内回路处理器 310 通过队列 410 通知外回路处理器 305。作为对接收到前述通知的响应，外回路处理器 305 从媒介结构 610 中输出标识符 605X。

媒介结构 610 按照标识符从解码图像缓冲器 605 中输出顺序存储标识符，从而保持标识符的显示顺序。

参照图 7，图中示出了根据本发明实施例的提供标识符的流程图，其中标识符按照显示顺序标识图像。在步骤 705，外回路处理器 305 完成对图像中的每个宏块条的开销功能。在步骤 710，外回路处理器 305 更新解码图像缓冲器结构 605，促使解码图像缓冲器结构 605 输出标识符 605X，标识符 605X 按照显示顺序标识下一个将要显示的图像。在步骤 715，媒介结构 610 缓冲标识符 605X。在步骤 720，外回路处理器 305 通过队列 410 接收通知，该通知表示内回路处理器已经完成对标识符 605X 所标识的图像中的全部宏块条的处理。作为响应，外回路处理器 305 在步骤 725 促使媒介结构 610 输出标识符 605X。

虽然参照一些实施例描述了本发明，但是本领域的技术人员将会理解，可以做出各种变化或等同替换，而不脱离本发明的范围。另外，可做出许多修改来适应本发明技术条件中的特殊情形或材料，而不脱离本发明的范围。因此，本发明并不限于所揭露的特定实施例，而包括所有落入附加的权利要求范围内的实施例。

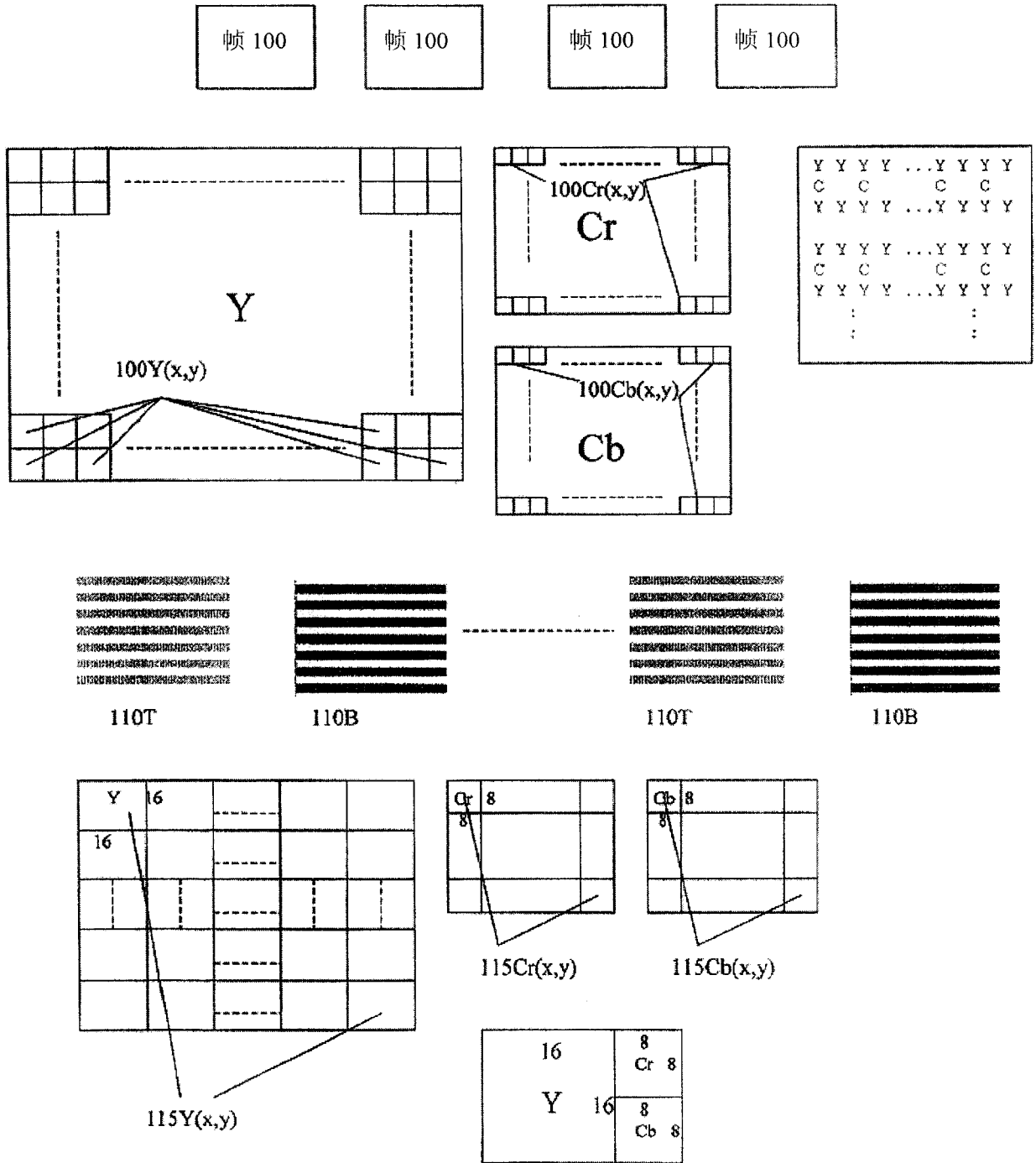


图 1

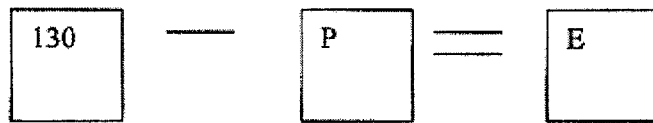
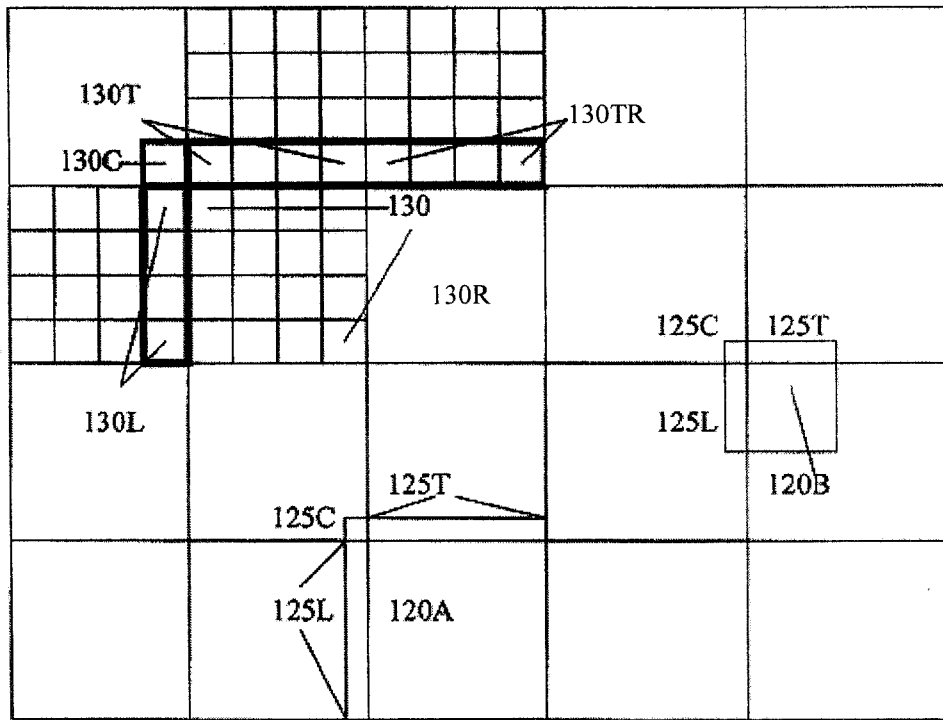


图 2A

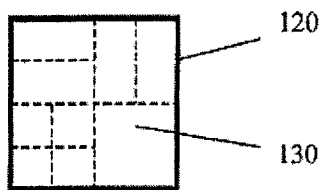
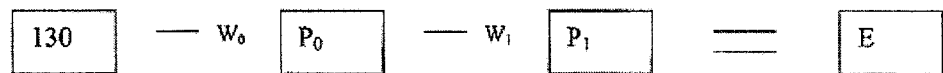
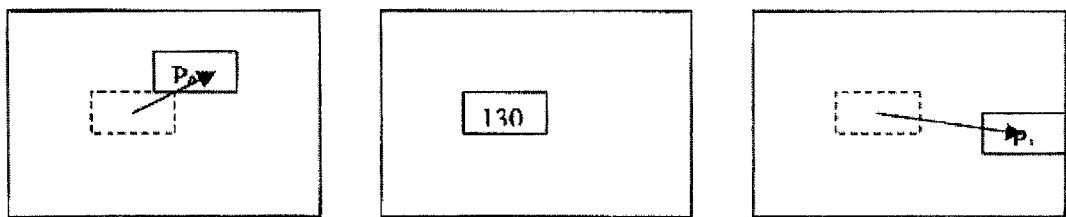


图 2B

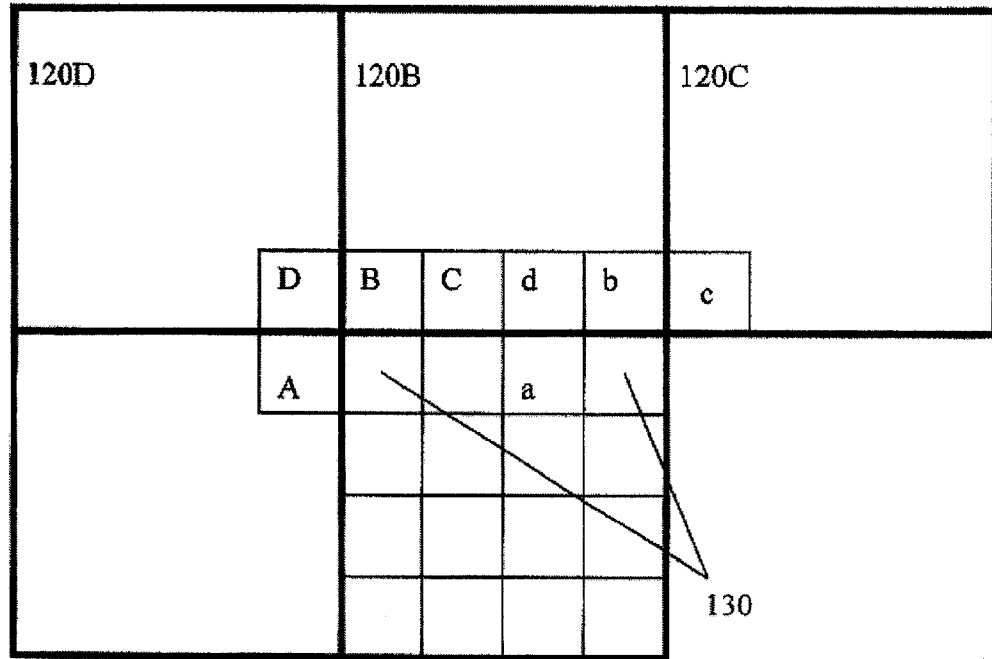


图 2C

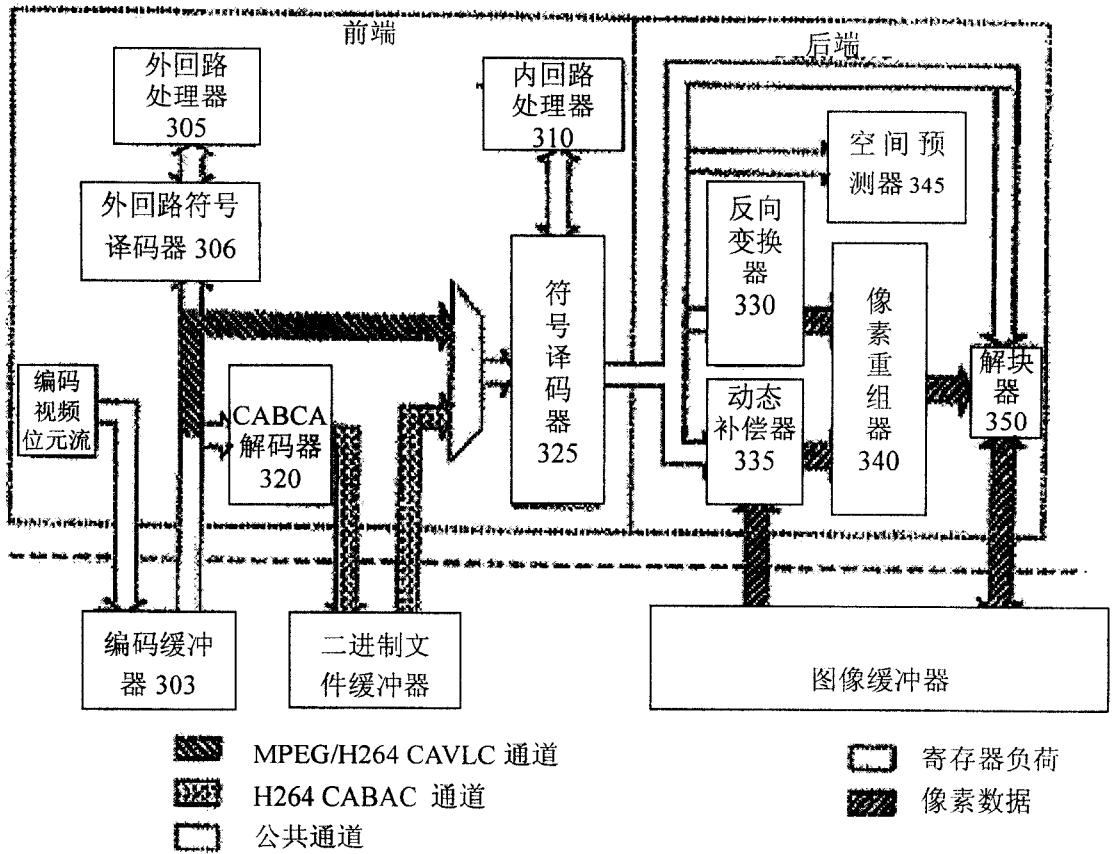


图 3

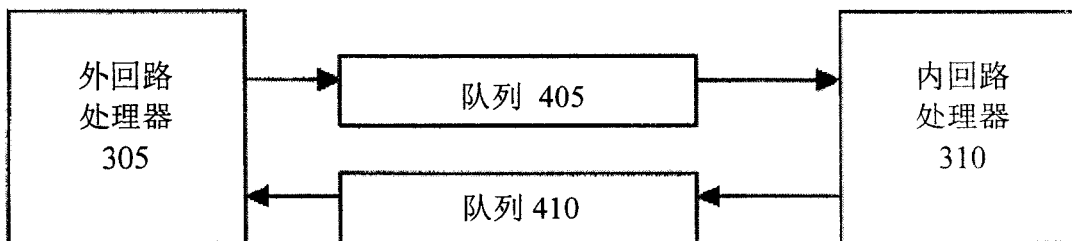


图 4

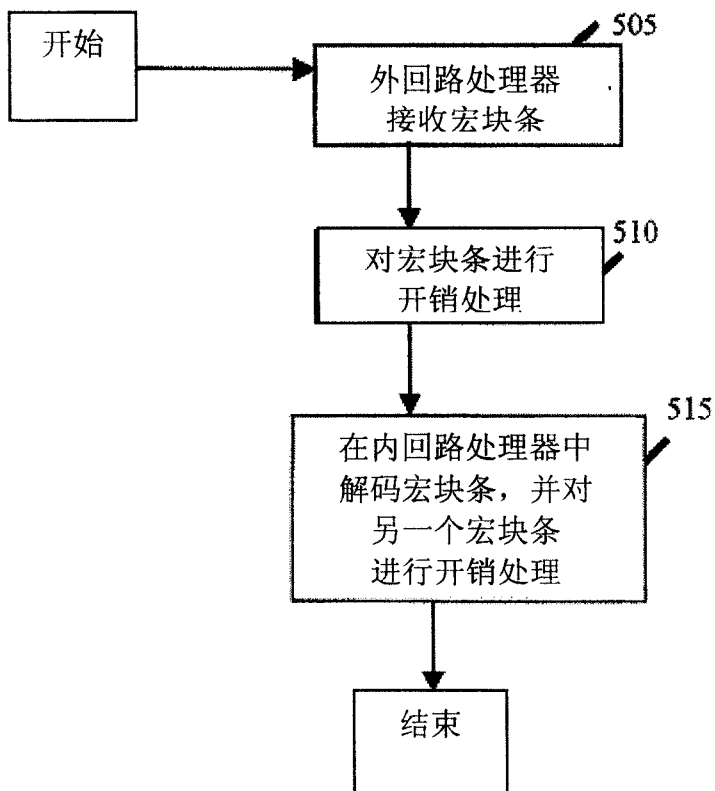


图 5



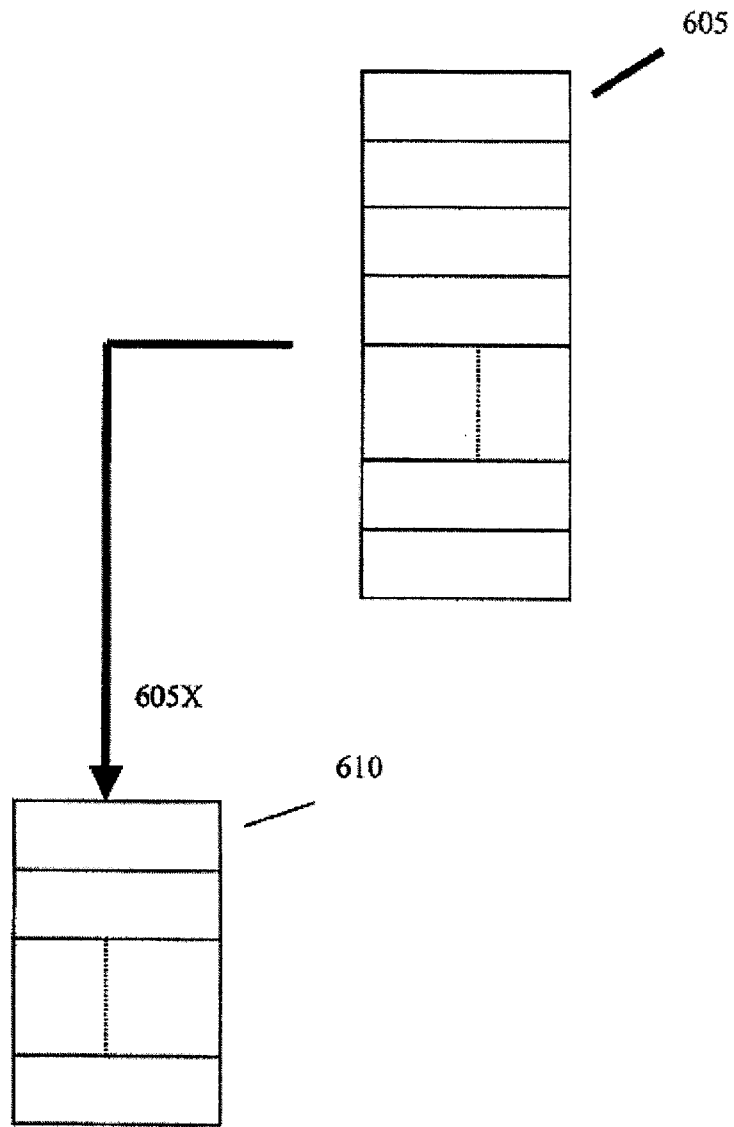


图 6

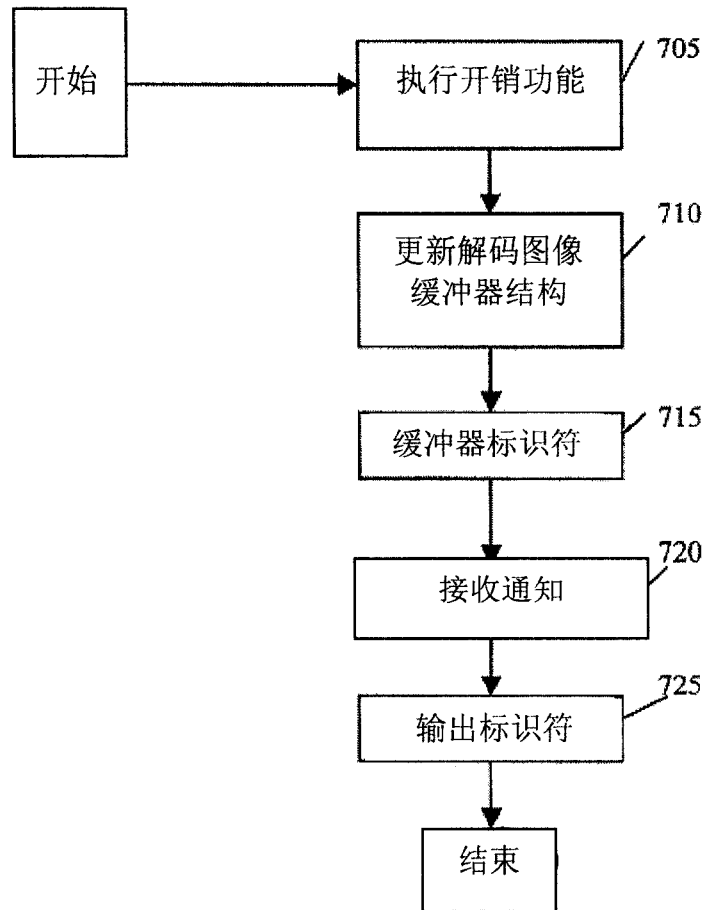


图 7