



[12] 发明专利说明书

专利号 ZL 200410005507.2

[45] 授权公告日 2007 年 7 月 11 日

[11] 授权公告号 CN 1326106C

[22] 申请日 2000.11.1

[21] 申请号 200410005507.2

分案原申请号 00802610.6

[30] 优先权

[32] 1999.11.9 [33] JP [31] 317637/99

[32] 2000.5.30 [33] JP [31] 160080/00

[73] 专利权人 松下电器产业株式会社

地址 日本国大阪府门真市

[72] 发明人 木子茂雄 庄司秀彦 桥口淳平

[56] 参考文献

JP10301530A 1998.11.13

US5828353A 1998.10.27

JP3183211A 1991.8.9

JP1185099A 1999.3.30

JP10268831A 1998.10.9

US4866349A 1989.9.12

电路上册 邱关源, 第 304.313 页, 第 332.343 页, 高等教育出版社 1998

审查员 王超

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 张鑫

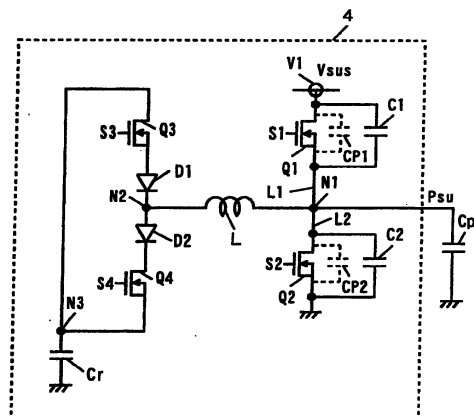
权利要求书 3 页 说明书 19 页 附图 14 页

[54] 发明名称

等离子体显示装置

[57] 摘要

驱动电容性负载(C_p)的驱动电路中,通过晶体管(Q3)、二极管(D1)及再生线圈(L)流动的电流流向配线(L1、L2),利用配线(L1、L2)的电感成分与晶体管(Q1、Q2)的各漏极-源极之间的电容产生 LC 谐振。在晶体管(Q1、Q2)的漏极-源极之间并联连接电容器(C1、C2)以增加漏极-源极之间的总电容量,使谐振频率下降,以抑制会对其他电子设备产生影响的频带的不需要的电磁波辐射。



1. 一种等离子体显示装置，其特征在于，具备：
经由再生线圈向等离子体显示板的电容性负载提供电荷的回收电容器；
连接至第1电压源的第1开关元件；
连接在所述第1开关元件和所述再生线圈之间的第1配线部分；
与所述第1开关元件并联连接、连接所述第1电压源和所述第1配线部分的第1电容性元件；
连接至第2电压源的第2开关元件；
连接在所述第2开关元件和所述再生线圈之间的第2配线部分；
与所述第2开关元件并联连接、连接所述第2电压源和所述第2配线部分的第2电容性元件。
2. 一种等离子体显示装置，其特征在于，具备：
经由再生线圈向等离子体显示板的电容性负载提供电荷的回收电容器；
连接至第1电压源的第1开关元件；
连接在所述第1开关元件和所述再生线圈之间的第1配线部分；
与所述第1开关元件并联连接、连接所述第1电压源和所述第1配线部分、用以降低所述第1开关元件的寄生电容与所述第1配线部分的电感成分的LC谐振的谐振频率的第1降频电路；
连接至第2电压源的第2开关元件；
连接在所述第2开关元件和所述再生线圈之间的第2配线部分；
与所述第2开关元件并联连接、连接所述第2电压源和所述第2配线部分、用以降低所述第2开关元件的寄生电容与所述第2配线部分的电感成分的LC谐振的谐振频率的第2降频电路。
3. 一种等离子体显示装置，其特征在于，具备：
经由再生线圈向等离子体显示板的电容性负载提供电荷的回收电容器；
连接至第1电压源的第1晶体管；
连接在所述第1晶体管和所述再生线圈之间的第1配线部分；
并联连接于所述第1晶体管的源极和栅极之间的第1电容性元件；
连接至第2电压源的第2晶体管；
连接在所述第2晶体管和所述再生线圈之间的第2配线部分；
并联连接于所述第2晶体管的源极和栅极之间的第2电容性元件。
4. 一种等离子体显示装置，其特征在于，具备：

经由再生线圈向等离子体显示板的电容性负载提供电荷的回收电容器；
连接至第1电压源的第1开关元件；
连接在所述第1开关元件和所述再生线圈之间的第1配线部分；
与所述第1开关元件并联连接、连接所述第1电压源和所述第1配线部分的第1电容性元件；
连接至第2电压源的第2开关元件；
连接在所述第2开关元件和所述再生线圈之间的第2配线部分；
与所述第2开关元件并联连接、连接所述第2电压源和所述第2配线部分的第2电容性元件，

由于所述电容性负载和所述再生线圈的LC谐振造成所述第1配线部分的电位上升之后，开启所述第1开关元件，将所述第1电压源的电位施加到所述电容性负载上。

5. 一种等离子体显示装置，其特征在于，具备：
经由再生线圈向等离子体显示板的电容性负载提供电荷的回收电容器；
连接至第1电压源的第1开关元件；
连接在所述第1开关元件和所述再生线圈之间的第1配线部分；
与所述第1开关元件并联连接、连接所述第1电压源和所述第1配线部分的第1电容性元件；
连接至第2电压源的第2开关元件；
连接在所述第2开关元件和所述再生线圈之间的第2配线部分；
与所述第2开关元件并联连接、连接所述第2电压源和所述第2配线部分的第2电容性元件，

由于所述电容性负载和所述再生线圈的LC谐振造成所述电容性负载的电荷回收到所述回收电容器，使得所述第2配线部分的电位下降之后，开启所述第2开关元件，将所述第2电压源的电位施加到所述电容性负载上。

6. 一种等离子体显示装置，其特征在于，具备：
经由再生线圈向等离子体显示板的电容性负载提供电荷的回收电容器；
连接至第1电压源的第1开关元件；
连接在所述第1开关元件和所述再生线圈之间的第1配线部分；
与所述第1开关元件并联连接、连接所述第1电压源和所述第1配线部分的第1电容性元件；
连接在所述第2开关元件和所述再生线圈之间的第2配线部分；
与所述第2开关元件并联连接、连接所述第2电压源和所述第2配线部分的第2电容性元件，

所述第1电容性元件具有所述第1开关元件的寄生电容约5~10倍的电容。

7. 一种等离子体显示装置，其特征在于，具备：

经由再生线圈向等离子体显示板的电容性负载提供电荷的回收电容器；

连接至第1电压源的第1开关元件；

连接在所述第1开关元件和所述再生线圈之间的第1配线部分；

与所述第1开关元件并联连接、连接所述第1电压源和所述第1配线部分的第1电容性元件；

连接在所述第2开关元件和所述再生线圈之间的第2配线部分；

与所述第2开关元件并联连接、连接所述第2电压源和所述第2配线部分的第2电容性元件，

所述第2电容性元件具有所述第2开关元件的寄生电容约5~10倍的电容。

等离子体显示装置

本申请是申请日为 2000 年 11 月 1 日、申请号为 00802610.6、题为“驱动电路及显示装置”的分案申请。

技术领域

本发明涉及利用驱动脉冲驱动电容性负载用的驱动电路及使用该驱动电路的显示装置。

背景技术

驱动电容性负载的已有的驱动电路已知有例如驱动等离子体显示板的维持电极的维持驱动装置。

图 13 是表示已有的维持驱动装置的结构电路图。如图 13 所示，维持驱动装置 400 包含回收电容器 C11、再生线圈 L11、开关 SW11、SW12、SW21、SW22 以及二极管 D11、D12。

开关 SW11 连接于电源端子 V4 与节点 N11 之间，开关 SW12 连接于节点 N11 与接地端子之间。电源端子 V4 上施加电压 V_{sus} 。节点 N11 与例如 480 个维持电极连接，在图 13 中，表示出相当于多个维持电极与接地端子之间的总电容量的面板电容器 C_p 。

回收电容器 C11 连接于节点 N13 与接地端子之间。节点 N13 与 N12 之间串联连接开关 SW21 和二极管 D11，节点 N12 与 N13 之间串联连接二极管 D12 和开关 SW22。再生线圈 L11 连接于节点 N12 与节点 N11 之间。

图 14 是表示图 13 的维持驱动装置 400 在维持时间的动作的时序图。图 14 表示图 13 的节点 N11 的电压以及开关 SW21、SW11、SW22、SW12 的动作。

首先，在 T_a 期间，开关 SW21 导通，开关 SW12 截止。这时开关 SW11、SW22 截止。借助于此，利用再生线圈 L11 和面板电容器 C_p 产生的 LC 谐振，使节点 N11 的电压慢慢上升。接着，在 T_b 期间，开关 SW21 截止，开关 SW11 导通。以此使节点 N11 的电压迅速上升，在 T_c 期间，节点 N11 的电压固定于 V_{sus} 。

接着，在 T_d 期间，开关 SW11 截止，开关 SW22 导通。借助于此，利用再生线圈 L11 和面板电容器 C_p 产生的 LC 谐振，使节点 N11 的电压缓慢下降。其后，在 T_e 期间，开关 SW22 截止，开关 SW12 导通，。借助于此，使节点 N11 的电压急剧下降，

固定于接地电位。在维持时间反复进行上述动作，以此在多个维持电极上施加周期性的维持脉冲 P_{su} 。

如上所述，维持脉冲 P_{su} 的上升部分和下降部分由开关 SW21 或开关 SW22 导通的 T_a 、 T_d 期间的 LC 谐振部分和开关 SW11 或开关 SW12 导通的 T_b 、 T_e 期间的边缘部分构成。

上述开关 SW11、SW12、SW21、SW22 通常由作为开关元件的 FET（场效应晶体管）构成，各 FET 在漏极与源极之间有寄生电容，连接于各 FET 的配线有电感成分。因此，在开关 SW11 等从截止改变为导通时，由于漏极-源极之间的电容和配线的电感成分导致 LC 谐振发生，该 LC 谐振导致发生不需要的电磁波辐射。

又，上述各二极管 D11、D12 也在阳极与阴极之间存在寄生电容，连接各二极管的配线也具有电感成分。因此开关 SW11 等从截止变成导通时，阳极与阴极之间的电容与配线的电感成分导致 LC 谐振发生，该 LC 谐振导致发生不需要的电磁波辐射。

还有，各 FET 的漏极-源极之间的电容量和各二极管的阳极-阴极之间的电容量与各配线的电感成分小，所以 LC 谐振的频率高，产生的电磁波频率也高。另一方面，根据电器产品管理法规定的辐射标准，对 30MHz 以上的高频电磁波规定了限制值。这样的高频电磁波辐射有可能对其他电子设备产生不良的电磁影响，所以希望能够抑制这种不需要的电磁波辐射。

发明内容

本发明的目的在于，提供能够抑制不必要的高频电磁波辐射的驱动电路及使用这种驱动电路的显示装置。

作为本发明的一种驱动电路是输出驱动脉冲，驱动电容性负载用的驱动电路，具备：连接于将驱动脉冲提供给电容性负载用的脉冲供给线路上的电路、连接于线路上的配线部分、以及降低电路寄生电容与配线部分电感成分的 LC 谐振的谐振频率的降频电路。

在这种驱动电路中，由于使得将驱动脉冲提供给电容性负载用的脉冲供给线路上连接的电路的寄生电容量与配线部分电感成分的 LC 谐振的谐振频率降低，所以能够抑制不必要的高频电磁波辐射。

电路最好是包含将驱动脉冲施加于电容性负载用的开关电路。

在这种情况下，由于使得将驱动脉冲施加于电容性负载用的开关电路的寄生电容量与配线部分电感成分的 LC 谐振的谐振频率降低，所以能够降低 LC 谐振产生的电磁波频率，能够抑制不必要的高频电磁波辐射。

最好是电容性负载包含具有多个电极的放电单元，开关电路包含在使放电单元

点亮的维持时间里将维持脉冲施加于电容性负载用的维持脉冲用开关电路。

在这种情况下，由于在使放电单元点亮的维持时间里将维持脉冲施加于电容性负载用的维持脉冲用开关电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率被降低，所以能够在维持时间里降低 LC 谐振产生的电磁波频率，能够抑制不必要的高频电磁波辐射。

最好是电容性负载包含具有多个电极的放电单元，开关电路包含在对放电单元的电极的壁电荷进行调整的初始化期间对电容性负载施加初始化脉冲用的初始化脉冲用开关电路。

在这种情况下，在对放电单元的电极的壁电荷进行调整的初始化期间，对电容性电荷施加初始化脉冲用的初始化脉冲用开关电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率被降低，所以即使是施加初始化脉冲的驱动电路，也能够在维持时间里降低 LC 谐振产生的电磁波频率，能够抑制不必要的高频电磁波辐射。

开关电路最好是包含场效应晶体管。

在这种情况下，能够降低由场效应晶体管的漏极-源极间的电容引起的 LC 谐振的谐振频率。

电路最好是包含用于防止在其他电气元件上施加过电压的保护电路。

在这种情况下，用于防止在其他电气元件上施加过电压的保护电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率被降低，所以能够降低 LC 谐振产生的电磁波频率，能够抑制不必要的高频电磁波辐射。

保护电路最好是包含二极管。

在这种情况下，可以降低由二极管的阳极与阴极之间的电容引起的 LC 谐振的谐振频率。

降频电路最好是能够把 LC 谐振的谐振频率降低到 30MHz 以下。

在这种情况下，由于把 LC 谐振的谐振频率降低到小于 30MHz，所以能够抑制频率在 30MHz 以上的电磁波辐射。

降频电路最好是包含并联连接于电气元件上的电容性元件。

在这种情况下，对电路的寄生电容并联附加了电容性元件的电容，LC 谐振路径的电容量变大，能够降低 LC 谐振的谐振频率。

驱动电路最好是还包含提供规定电压的电压源，开关电路的一端连接于电压源，开关电路的另一端连接于配线部分。

在这种情况下，电源提供的电压通过开关电路和配线部分施加于电容性负载，可以利用该电压驱动电容性负载，所以能够在施加驱动脉冲时降低 LC 谐振的谐振频率，能够进一步抑制不必要的高频电磁波辐射。

最好是压源包含提供使驱动脉冲上升用的第1电压的第1电压源和提供使驱动脉冲下降的、比第1电压低的第2电压的第2电压源，开关电路包含一端连接于第1电压源的第1开关元件和一端连接于第2电压源的第2开关元件，配线部分包含一端连接于第1开关元件的另一端的第1配线部分、和一端连接于第2开关元件的另一端，另一端连接于第1配线部分的另一端的第2配线部分，降频电路包含与第1开关元件并联连接的第1电容性元件和与第2开关元件并联连接的第2电容性元件。

在这种情况下，可以通过第1开关元件及第1配线部分提供第1电压使驱动脉冲上升，通过第2开关元件及第2配线部分提供第2电压使驱动脉冲下降。又，可以利用第1及第2电容性元件使LC谐振电路的电容量变大，降低各开关元件及配线部分引起的LC谐振的谐振频率。其结果是，可以使驱动脉冲上升及下降，同时可以降低LC谐振的谐振频率，可以进一步抑制不必要的高频电磁波辐射。

最好是驱动电路还包含一端连接于电容性负载的电感元件和从电容性负载回收电荷的回收用电容性元件，开关电路包含一端连接于电感元件的另一端的单向导通元件和一端与单向导通元件的另一端连接的开关元件，配线部分的一端与开关元件的另一端连接，配线部分的另一端与回收用电容性元件的一端连接，降频电路包含与开关元件并联连接的电容性元件。

在这种情况下，电感元件与电容性负载的LC谐振能够使驱动脉冲上升或下降，同时能够利用回收用电容性元件从电容性负载回收电荷，因此能够减少驱动电路的功率消耗。又，利用电容性元件使LC谐振路径的电容加大，可以降低开关元件及配线部分引起的LC谐振的谐振频率，因此能够抑制不必要的高频电磁波辐射。

最好是驱动电路还包含一端连接于电容性负载的电感元件和从电容性负载回收电荷的回收用电容性元件，开关电路包含一端连接于回收用电容性元件的一端的开关元件和一端与开关元件的另一端连接的单向导通元件，配线部分的一端与单向导通元件的另一端连接，配线部分的另一端与电感元件的另一端连接，降频电路包含与单向导通元件并联连接的电容性元件。

在这种情况下，电感元件与电容性负载的LC谐振能够使驱动脉冲上升或下降，同时能够利用回收用电容性元件从电容性负载回收电荷，因此能够减少驱动电路的功率消耗。又，利用电容性元件使LC谐振路径的电容加大，可以降低单向导通元件及配线部分引起的LC谐振的谐振频率，因此能够抑制不必要的高频电磁波辐射。

最好是驱动电路还包含提供规定电压的电压源、一端连接于电容性负载的电感元件、从电容性负载回收电荷的回收用电容性元件和连接回收用电容性元件与电感元件用的连接电路，保护电路保护一端连接于电压源，另一端与连接电路的电感元

件一侧的一端连接的单向导通元件，降频电路包含与单向导通元件并联连接的电容性元件。

在这种情况下，利用单向导通元件可以防止电源向连接电路提供过电压。又，电感元件与电容性负载的 LC 谐振能够使驱动脉冲上升或下降，同时能够利用回收用电容性元件从电容性负载回收电荷，因此能够减少驱动电路的功率消耗。又，利用电容性元件使 LC 谐振路径的电容加大，可以降低单向导通元件及配线部分引起的 LC 谐振的谐振频率，因此能够抑制不必要的高频电磁波辐射。

作为本发明的另一种的显示装置，包含：具备由多个电极构成的多个电容性负载的显示面板和输出驱动脉冲，驱动显示面板的电容性负载的驱动电路，驱动电路具备：连接于将驱动脉冲提供给电容性负载用的脉冲供给线路上的电路、连接于电路上的配线部分、以及降低电路寄生电容与配线部分的电感成分的 LC 谐振的谐振频率的降频电路。

在这种显示装置中，由于使得将驱动脉冲提供给电容性负载用的脉冲供给线路上连接的电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率降低，所以即使是对显示面板的多个电容性负载进行驱动，也能够抑制驱动电路产生的不必要的高频电磁波辐射，能够抑制显示装置发生的不必要的高频电磁波辐射。

电路最好是包含将驱动脉冲施加于电容性负载用的开关电路。

在这种情况下，由于使得将驱动脉冲施加于电容性负载用的开关电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率降低，所以能够降低 LC 谐振产生的电磁波频率，能够抑制显示装置发生的不必要的高频电磁波辐射。

最好是电容性负载包含由多个电极构成的放电单元，开关电路包含在使放电单元点亮的维持时间里将维持脉冲施加于电容性负载用的维持脉冲用开关电路。

在这种情况下，由于在使放电单元点亮的维持时间里将维持脉冲施加于电容性负载用的维持脉冲用开关电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率被降低，所以能够在维持时间里降低 LC 谐振产生的电磁波频率，能够抑制显示装置发生的不必要的高频电磁波辐射。

最好是电容性负载包含由多个电极构成的放电单元，开关电路包含在对放电单元的电极的壁电荷进行调整的初始化期间对电容性负载施加初始化脉冲用的初始化脉冲用开关电路。

在这种情况下，在对放电单元的电极的壁电荷进行调整的初始化期间，对电容性负载施加初始化脉冲用的初始化脉冲用开关电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率被降低，所以即使是用施加初始化脉冲的驱动电路，也能够能够在维持时间里降低 LC 谐振产生的电磁波频率，能够抑制显示装置发生的不必要的高频电磁波辐射。

电路最好是包含用于防止在其他电气元件上施加过电压的保护电路。

在这种情况下，用于防止在其他电气元件上施加过电压的保护电路的寄生电容量与配线部分的电感成分的 LC 谐振的谐振频率被降低，所以能够降低 LC 谐振产生的电磁波频率，能够抑制显示装置发生的不需要的高频电磁波辐射。

降频电路最好能够把 LC 谐振的谐振频率降低到 30MHz 以下。

在这种情况下，由于把 LC 谐振的谐振频率降低到小于 30MHz，所以能够抑制显示装置发生的频率在 30MHz 以上的电磁波辐射。

附图说明

图 1 是使用本发明第 1 实施例的维持驱动装置的等离子体显示装置的结构方框图。

图 2 是表示图 1 所示的 PDP 中的扫描电极及维持电压的驱动电压的一个例子的时序图。

图 3 是表示本发明第 1 实施例的图 1 所示的维持驱动装置的结构电路图。

图 4 是表示在 FET 的漏极-源极之间连接电容器的情况下和不连接电容器的情况下漏极-源极之间的电压与电容量的关系图。

图 5 是图 1 所示的等离子体显示装置发射出的电磁波辐射的电平与频率的关系图。

图 6 是表示本发明第 2 实施例的维持驱动装置的结构电路图。

图 7 是用于说明图 6 所示的维持驱动装置在维持期间的动作的时序图。

图 8 是表示本发明第 3 实施例的维持驱动装置的结构电路图。

图 9 是表示本发明第 4 实施例的维持驱动装置的结构电路图。

图 10 是用于说明图 9 所示的维持驱动装置在维持期间的动作的时序图。

图 11 是表示本发明第 5 实施例的维持驱动装置的结构电路图。

图 12 是表示本发明第 6 实施例的扫描驱动装置的结构电路图。

图 13 是已有的维持驱动装置的结构电路图。

图 14 是表示图 13 所示的维持驱动装置在维持期间的动作的时序图。

具体实施方式

作为本发明的驱动电路的一个例子，下面对使用于等离子体显示装置的维持驱动装置进行说明。本发明的驱动电路只要是驱动电容性负载的驱动电路，同样也可以适用于其他装置。例如可以适用于等离子体显示板、液晶显示器、电致发光显示器等显示装置的驱动电路。又，在将本发明的驱动电路使用于等离子体显示板的情况下，可以使用于 AC 型或 DC 型等任何一种等离子体显示板的驱动电路，对地址电

极、维持电极、以及扫描电极中的任何一种电极的驱动电路都适用，但是使用于维持电极和扫描电极的驱动装置更加合适。

图1是使用本发明第1实施例的维持驱动装置的等离子体显示装置的结构方框图。图1的等离子体显示装置包含PDP（等离子体显示板）1、数据驱动装置2、扫描驱动装置3、多个扫描驱动装置IC（电路）3a以及维持驱动装置4。

PDP1包含多个地址电极（数据电极）11、多个扫描电极12、以及多个维持电极13。多个地址电极11排列于画面的垂直方向上，多个扫描电极12和多个维持电极13排列于画面的水平方向上。又，多个维持电极13连接在一起。地址电极11、扫描电极12、以及维持电极13的各交点上形成放电单元，各放电单元构成画面上的像素。

数据驱动装置2连接于PDP1的多个地址电极11上。多个扫描驱动装置IC3a连接于扫描驱动装置3。各扫描驱动装置IC3a上连接着PDP1的多个扫描电极12。维持驱动装置4连接于PDP1的多个维持电极13上。

数据驱动装置2在写入期间根据图像数据将写入脉冲加在PDP1的相应的地址电极11上。多个扫描驱动装置IC3a由扫描驱动装置3驱动，在写入期间，一边使移位脉冲SH在垂直扫描方向上位移，一边依序在PDP1的多个扫描电极12上加上写入脉冲。以此在相应的放电单元进行地址（address）放电。

又，多个扫描驱动装置IC3a在维持期间将周期性维持脉冲施加于PDP1的多个扫描电极12上。而维持驱动装置4在维持期间同时在PDP1的多个维持电极13加上与扫描电极12的维持脉冲有 180° 相位偏差的维持脉冲。以此在相应的放电单元进行维持放电。

图2是表示图1的PDP中的扫描电极12及维持电极13的驱动电压的一个例子的时序图。

在初始化和写入期间，同时在多个扫描电极12加以初始化脉冲（set up脉冲）Pset。然后在多个扫描电极12上依序施加写入脉冲Pw。以此在PDP1的相应的放电单元引起地址放电。

接着，在维持期间对多个扫描电极12周期性施加维持脉冲Psc，在多个维持电极13周期性施加维持脉冲Psu。维持脉冲Psu的相位与维持脉冲Psc的相位偏差 180° 。以此接着地址放电继续产生维持放电。

下面对图1所示的维持驱动装置4进行说明。图3是表示图1所示的维持驱动装置4的结构的电路图。

图3的维持驱动装置4包含作为开关元件的n沟道型的FET（场效应晶体管，下称“晶体管”）Q1~Q4、电容器C1、C2、回收电容器Cr、再生线圈L以及二极管D1、D2。

晶体管 Q1 一端连接于电源端子 V1, 另一端通过配线 L1 连接于节点 N1, 栅极输入控制信号 S1。晶体管 Q1 在漏极-源极之间有作为寄生电容的 CP1, 晶体管 Q1 在漏极-源极之间并联连接电容器 C1。电源端子 V1 上施加电压 V_{sus} 。

晶体管 Q2 一端通过配线 L2 连接于节点 N1, 另一端连接于接地端子, 栅极上输入控制信号 S2。晶体管 Q2 在漏极-源极之间有作为寄生电容的 CP2, 晶体管 Q2 在漏极-源极之间并联连接电容器 C2。

节点 N1 连接于例如 480 个维持电极 13, 在图 3 中表示出相当于多个维持电极 13 与接地端子之间的总电容量的面板电容器 C_p 。

回收电容器 C_r 连接于节点 N3 与接地端子之间。晶体管 Q3 及二极管 D1 串联连接于节点 N3 与节点 N2 之间。二极管 D2 及晶体管 Q4 串联连接于节点 N2 与节点 N3 之间。晶体管 Q3 的栅极输入控制信号 S3, 晶体管 Q4 的栅极输入控制信号 S4。再生线圈 L 连接于节点 N2 与节点 N1 之间。

在本实施例中, 晶体管 Q1、Q2 相当于电路、开关电路及维持脉冲用开关电路, 配线 L1、L2 相当于配线部分, 电容器 C1、C2 相当于降频电路, 电源端子 V1 及接地端子相当于电压源。又, 晶体管 Q1 相当于第 1 开关元件, 晶体管 Q2 相当于第 2 开关元件, 配线 L1 相当于第 1 配线部分, 配线 L2 相当于第 2 配线部分, 电容器 C1 相当于第 1 电容性元件, 电容器 C2 相当于第 2 电容性元件, 电源端子 V1 相当于第 1 电压源, 接地端子相当于第 2 电压源。

下面对如上所述构成的维持驱动装置 4 在维持期间的动作加以说明。

首先, 控制信号 S2 为低电平, 晶体管 Q2 截止, 控制信号 S3 为高电平, 晶体管 Q3 导通。这时, 控制信号 S1 处于低电平, 晶体管 Q1 截止, 控制信号 S4 处于低电平, 晶体管 Q4 截止。因此回收电容器 C_r 通过晶体管 Q3 和二极管 D1 连接于再生线圈 L, 再生线圈 L 和面板电容器 C_p 产生的 LC 谐振使节点 N1 的电压平滑上升。这时回收电容器 C_r 的电荷通过晶体管 Q3、二极管 D1 和再生线圈 L 向面板电容器 C_p 放出。

又, 这时通过晶体管 Q3、二极管 D1 和再生线圈 L 流动的电流不仅流入面板电容器 C_p , 而且通过配线 L1 流过晶体管 Q1 的漏极-源极之间的电容 CP1 及电容器 C1, 同时通过配线 L2 流往晶体管 Q2 的漏极-源极之间的电容 CP2 及电容器 C2。因此配线 L1、L2 的各电感成分与晶体管 Q1、Q2 的各漏极-源极之间的电容 CP1、CP2 及电容器 C1、C2 产生 LC 谐振。

但是, 在本实施例中对该 LC 谐振的作出贡献的电容量是漏极-源极之间的电容 CP1、CP2 及电容器 C1、C2 各个相加的电容量, 因此其谐振频率比只有漏极-源极之间的电容 CP1、CP2 的谐振的频率低。具体地说, 为了使 LC 谐振的频率小于 30MHz, 将各电容器 C1、C2 的电容量设定为各晶体管 Q1、Q2 的漏极-源极之间的电容 CP1、

CP2 的电容量的例如 5~10 倍左右。

在这里，作为一个例子，对在 FET 的漏极-源极之间并联连接 2000pF 的电容器 的情况下漏极-源极之间的电容量与漏极-源极之间的电压的关系加以说明。图 4 是在 FET 并联连接和不连接 2000pF 的电容器 的情况下漏极-源极之间的电容量 C_{ds} (pF) 与漏极-源极之间的电压 V_{ds} (V) 的关系图。图 4 中，FET 的漏极-源极之间不连接 电容器的情况用虚线表示，并联连接 2000pF 的电容器 的情况用实线表示。

如图 4 所示，一旦在 FET 的漏极-源极之间并联连接 2000pF 的电容器，与不连接 的情况相比，漏极-源极之间的电容量 C_{ds} 增加。在本实施例的情况下，图 3 所示 的晶体管 Q1、Q2 的漏极-源极之间的电压 V_{ds} 约为 200V，因此将 2000pF 的电容 器并联连接于各晶体管 Q1、Q2 的漏极-源极之间，以此使各晶体管 Q1、Q2 的漏极- 源极之间的电容量 C_{ds} 比没有连接电容器的情况增加约 10 倍左右。

如上所述，在晶体管 Q1、Q2 的漏极-源极之间并联连接电容器 C1、C2，以使晶 体管 Q3 从截止变成导通时发生的、配线 L1、L2 的电感成分与晶体管 Q1、Q2 的漏 极-源极之间的电容 CP1、CP2 及电容器 C1、C2 产生的 LC 谐振的谐振频率小于 30MHz， 可以抑制 30MHz 以上的不需要的电磁波辐射。

接着，控制信号 S1 变成高电平，晶体管 Q1 导通，控制信号 S3 变成低电平，晶 体管 Q3 截止。因此，节点 N1 连接于电源端子 V1，节点 N1 的电压急剧上升，固定 于电压 V_{sus} 。

这时，从电源端子 V1 通过晶体管 Q1 流动的电流不仅流入面板电容器 C_p ，而且 也通过配线 L1、L2 流入晶体管 Q2 的漏极-源极之间的电容 CP2 及电容器 C2。因此， 配线 L1、L2 的电感成分与晶体管 Q2 的漏极-源极之间的电容 CP2 及电容器 C2 产生 LC 谐振。

在这种情况下，也与上面所述相同，对该 LC 谐振有贡献的电容是漏极-源极之 间的电容 CP2 与电容器 C2 相加的电容量，因此晶体管 Q1 从截止变成导通时发生的、 配线 L1、L2 的电感成分与晶体管 Q2 的漏极-源极之间的电容 CP2 及电容器 C2 产生 的 LC 谐振的谐振频率小于 30MHz，可以抑制 30MHz 以上的不需要的电磁波辐射。

接着，控制信号 S1 变成低电平，晶体管 Q1 截止，控制信号 S4 变成高电平，晶 体管 Q4 导通。因此回收电容器 C_r 通过二极管 D2 及晶体管 Q4 连接于回收电感 L， 回收电感 L 及面板电容器 C_p 引起的 LC 谐振使节点 N1 的电压缓慢下降。这时存储 于面板电容器 C_p 的电荷通过再生线圈 L、二极管 D2、以及晶体管 Q4 存储于回收电 容器 C_r ，电荷被回收。

又，这时，从面板电容器 C_p 流出的电流不仅通过再生线圈 L、二极管 D2、及晶 体管 Q4 流入回收电容器 C_r ，而且也通过配线 L1、L2 流入晶体管 Q1、Q2 的漏极- 源极之间的电容 CP1、CP2 及电容器 C1、C2。因此，配线 L1、L2 的电感成分与晶

晶体管 Q1、Q2 的漏极-源极之间的电容 CP1、CP2 及电容器 C1、C2 产生 LC 谐振。

在这种情况下，也与上面所述相同，对该 LC 谐振有贡献的电容是漏极-源极之间的电容 CP1、CP2 与电容器 C1、C2 相加的电容量，因此晶体管 Q4 从截止变成导通时发生的、配线 L1、L2 的电感成分与晶体管 Q1、Q2 的漏极-源极之间的电容 CP1、CP2 及电容器 C1、C2 产生的 LC 谐振的谐振频率小于 30MHz，可以抑制 30MHz 以上的不需要的电磁波辐射。

接着，控制信号 S2 变成高电平，晶体管 Q2 导通，控制信号 S4 变成低电平，晶体管 Q4 截止。因此节点 N1 连接于接地端子，节点 N1 的电压急剧下降。固定于接地电位。

这时，通过晶体管 Q2 流向接地端子的电流不仅从面板电容器 Cp 流入，而且也通过配线 L1、L2 从晶体管 Q1 的漏极-源极之间的电容 CP1 及电容器 C1 流入。因此，配线 L1、L2 的电感成分与晶体管 Q1 的漏极-源极之间的电容 CP1 及电容器 C1 产生 LC 谐振。

在这种情况下，也与上面所述相同，对该 LC 谐振有贡献的电容是漏极-源极之间的电容 CP1 与电容器 C1 相加的电容量，因此晶体管 Q2 从截止变成导通时发生的、配线 L1、L2 的电感成分与晶体管 Q1 的漏极-源极之间的电容 CP1 及电容器 C1 产生的 LC 谐振的谐振频率也小于 30MHz，可以抑制 30MHz 以上的不需要的电磁波辐射。

在维持期间反复进行上述动作，以此在多个维持电极 13 周期性施加与图 14 所示的已有的维持脉冲 P_{su} 相同波形的维持脉冲 P_{su}，同时抑制 30MHz 以上的不需要的电磁波辐射。

下面对如上所述在晶体管 Q1、Q2 上并联连接电容器 C1、C2 的情况下的电磁波辐射电平降低效果进行说明。图 5 是图 1 所示的等离子体显示装置发射出的电磁波辐射的电平与频率的关系图。在图 5，实线表示将电容器 C1、C2 并联连接于晶体管 Q1、Q2 的漏极-源极之间的情况，虚线表示没有连接电容器 C1、C2 的情况。

如图 5 所示，在没有连接电容器 C1、C2 的情况下，电磁波的辐射电平在比 30MHz 高的频率 f0 达到峰值，30MHz 以上的区域的电磁波辐射电平较高。而在将电容器 C1、C2 并联连接于晶体管 Q1、Q2 的漏极-源极之间的情况下，谐振频率从 f0 下降到 f1，在比 30MHz 低的频率 f1 达到峰值。因此，30MHz 以上区域的电磁波辐射电平十分低，可以充分抑制 30MHz 以上的不需要的电磁波辐射。

如上所述，在本实施例中，由于在晶体管 Q1、Q2 的漏极-源极之间并联连接电容器 C1、C2，可以使晶体管 Q1~Q4 从截止变成导通时发生的 LC 谐振的谐振频率向小于 30MHz 的低频率方向移动。因此可以抑制 30MHz 以上的高频电磁波辐射。

下面对图 1 所示的作为维持驱动装置 4 使用的其他维持驱动装置加以说明。图

6 是表示本发明第 2 实施例的维持驱动装置的结构电路图。

图 6 所示的维持驱动装置 4a 与图 3 所示的维持驱动装置 4 的差异在于,省略电容器 C1、C2,附加与晶体管 Q3、Q4 并联连接的容器 C3、C4。其他方面与图 3 所示的维持驱动装置 4 相同,相同的部分标以相同的符号,下面省略其详细说明。

如图 6 所示,电容器 C3 并联连接于晶体管 Q3 的漏极-源极之间,电容器 C4 并联连接于晶体管 Q4 的漏极-源极之间。晶体管 Q3 的一端通过配线 L3 连接于节点 N3,晶体管 Q4 的一端通过配线 L4 连接于节点 N3。而且,配线 L3 及配线 L4 是指晶体管 Q3 及晶体管 Q4 的漏极-源极之间的全部配线。晶体管 Q3 在漏极-源极之间有寄生电容即电容 CP3,晶体管 Q4 在漏极-源极之间有寄生电容即电容 CP4。二极管 D1 在阳极-阴极之间有寄生电容即电容 CP5,二极管 D2 在阳极-阴极之间有寄生电容即电容 CP6。

在本实施例中,晶体管 Q3、Q4 相当于电路、开关电路及维持脉冲用开关电路,配线 L3、L4 相当于配线部分,电容器 C3、C4 相当于降频电路,再生线圈 L 相当于电感元件,回收电容器 Cr 相当于回收用的电容性元件,二极管 D1、D2 相当于单向导通元件,晶体管 Q3、Q4 相当于开关元件。

下面对如上所述构成的维持驱动装置 4a 在维持期间的动作加以说明。图 7 是用于说明图 6 所示的维持驱动装置 4a 在维持期间的动作的时序图。在图 7 中,表示出晶体管 Q1~Q4 输入的控制信号 S1~S4 及节点 N1~N3 的各电压。图 6 所示的维持驱动装置 4a 的基本动作与图 3 所示的维持驱动装置 4 相同,因此下面只对 LC 谐振发生机制等不同点进行详细说明。

首先,晶体管 Q4 的漏极-源极之间的电容 CP4 及配线 L4 的电感成分引起的 LC 谐振是在晶体管 Q4 处于截止状态,而且晶体管 Q4 的漏极-源极之间发生急剧的电压变化的情况下发生的。具体地说,漏极-源极之间的电容 CP4 及配线 L4 的电感成分引起的 LC 谐振是在图 7 所示的时刻 t1、t2 发生的。

在时刻 t1,控制信号 S3 变成高电平,晶体管 Q3 导通,在节点 N2 的电位从 0V 上升到节点 N3 的电位约 $V_{sus}/2$ 是瞬间发生 LC 谐振。这时,高频电流通过二极管 D2 的阳极-阴极之间的电容 CP6、晶体管 Q4 的漏极-源极之间的电容 CP4 及配线 L4,从节点 N2 流向节点 N3。因此晶体管 Q4 的漏极-源极之间的电容 CP4 及配线 L4 的电感成分引起高频 LC 谐振,产生高频电磁波辐射。

又,在时刻 t2,节点 N1 的电位由于再生线圈 L 及平板电容 C_p 引起 LC 谐振而开始从峰值电压下降,一旦流入再生线圈 L 的电流方向逆转,从节点 N1 流向节点 N2,二极管 D1 就不导通,因此电流路径被截断,节点 N2 的电位急剧向节点 N1 的电位上升。这时,二极管 D1 的阳极-阴极之间的电容 CP5 等连接于节点 N2 的杂散电容及再生线圈 L 产生 LC 谐振,在节点 N2 的电位一边阻尼振荡 (ringing) 一边

上升的瞬间发生高频 LC 谐振。

这时, 二极管 D2 导通, 高频电流通过晶体管 Q4 的漏极-源极之间的电容 CP4 与配线 L4 从节点 N2 流向节点 N3。因此, 晶体管 Q4 的漏极-源极之间的电容 CP4 及配线 L4 的电感成分产生高频 LC 谐振, 发生高频电磁波辐射。

但是在本实施例中, 由于电容器 C4 并联连接于晶体管 Q4, 对晶体管 Q4 的漏极-源极之间的电容 CP4 及配线 L4 的电感成分产生的 LC 谐振有贡献的电容是晶体管 Q4 的漏极-源极之间的电容 CP4 与电容器 C4 的电容量的相加, 所以其谐振频率比只是由漏极-源极之间的电容 CP4 引起的谐振的谐振频率低。具体地说, 设定电容器 C4 的电容量, 使该 LC 谐振的谐振频率小于 30MHz, 抑制 30MHz 以上的不需要的电磁波辐射。

接着, 晶体管 Q3 的漏极-源极之间的电容 CP3 及配线 L3 的电感成分产生的 LC 谐振在晶体管 Q3 处于截止状态, 并且晶体管 Q3 的漏极-源极之间电压发生急剧变化的情况下发生。具体地说, 在图 7 所示的时刻 t3、t4, 漏极-源极之间的电容 CP3 及配线 L3 的电感成分产生 LC 谐振。

在时刻 t3, 维持脉冲 P_{su} 上升时的电力再生时期结束, 控制信号 S1 变成高电平, 晶体管 Q1 导通, 从电源端子 V1 的电压 V_{sus} 被施加于节点 N2 的状态出发, 控制信号 S4 变成高电平, 晶体管 Q4 导通, 节点 N2 的电位从 V_{sus} 下降到节点 N3 的电位约 $V_{sus}/2$ 的瞬间发生 LC 谐振。

这时, 高频电流通过配线 L3、晶体管 Q3 的漏极-源极之间的电容 CP3 及二极管 D1 的阳极-阴极之间的电容 CP5, 从节点 N3 流向节点 N2。因此, 晶体管 Q3 的漏极-源极之间的电容 CP3 及配线 L3 的电感成分引起高频 LC 谐振, 产生高频电磁波辐射。

又, 在时刻 t4, 维持脉冲 P_{su} 下降时的电力再生时期结束, 流往再生线圈 L 的电流的方向逆转, 从节点 N2 流往节点 N1, 二极管 D2 变成不导通, 因此电流路径中断, 节点 N2 的电位急剧向节点 N1 的电位下降。这时, 二极管 D2 的阳极-阴极之间的电容 CP6 等连接于节点 N2 的杂散电容及再生线圈 L 产生 LC 谐振, 在节点 N2 的电位一边阻尼振荡 (ringing) 一边下降的瞬间发生高频 LC 谐振。

这时, 二极管 D1 导通, 高频电流通过配线 L3 及晶体管 Q3 的漏极-源极之间的电容 CP3 从节点 N3 流向节点 N2。因此, 晶体管 Q3 的漏极-源极之间的电容 CP3 及配线 L3 的电感成分产生高频 LC 谐振, 发生高频电磁波辐射。

但是, 在本实施例中, 对由电容器 C3 并联连接于晶体管 Q3, 晶体管 Q3 的漏极-源极之间的电容 CP3 及配线 L3 的电感成分产生的 LC 谐振有贡献的电容是晶体管 Q3 的漏极-源极之间的电容 CP3 与电容器 C3 的电容量的和, 因此其谐振频率比只有漏极-源极之间的电容 CP3 引起谐振时的谐振频率低。具体地说, 设定电容器 C3

的电容量,使该 LC 谐振的谐振频率小于 30MHz,抑制 30MHz 以上的不需要的电磁波辐射。

如上所述,本实施例也是电容器 C3、C4 并联连接于晶体管 Q3、Q4 的漏极-源极之间,因此可以使配线 L3、L4 的电感成分与晶体管 Q3、Q4 的漏极-源极之间的电容 CP3、CP4 产生的 LC 谐振的谐振频率移动到小于 30MHz 的低频,因此能够抑制 30MHz 以上的高频电磁波辐射。

图 8 是表示本发明第 3 实施例的维持驱动装置的结构电路图。图 8 所示的维持驱动装置 4b 与图 3 所示的维持驱动装置 4 的不同点在于,省略电容器 C1、C2,附加并联连接于二极管 D1、D2 的电容器 C5、C6,其他方面与图 3 所示的维持驱动装置 4 相同,因此相同的部分标以相同的符号,下面省略其详细说明。

如图 8 所示,电容器 C5 并联连接于二极管 D1 的阳极-阴极之间,电容器 C6 并联连接于二极管 D2 的阳极-阴极之间。二极管 D1 的阴极通过配线 L5 连接于节点 N2,二极管 D2 的阳极通过配线 L6 连接于节点 N2。二极管 D1 的阳极-阴极之间有寄生电容即电容 CP5,二极管 D2 的阳极-阴极之间有寄生电容即电容 CP6。还有,晶体管 Q3、Q4 也与第 2 实施例一样在具有寄生电容 CP3、CP4。

在本实施例中,二极管 D1、D2 相当于电路、开关电路及维持脉冲用开关电路,配线 L5、L6 相当于配线部分,电容器 C5、C6 相当于降频电路,再生线圈 L 相当于电感元件,回收电容器 Cr 相当于回收用的电容性元件,二极管 D1、D2 相当于单向导通元件,晶体管 Q3、Q4 相当于开关元件。

下面对如上所述构成的维持驱动装置 4b 在维持期间的动作加以说明。图 8 所示的维持驱动装置 4b 的基本动作与图 3 和图 6 所示的维持驱动装置 4、4a 相同,因此下面只对 LC 谐振的发生机制等不同点进行详细说明。

首先,二极管 D1 的阳极-阴极之间的电容 CP5 及配线 L5 的电感成分引起的 LC 谐振是在二极管 D1 处于截止状态,而且二极管 D1 的阳极-阴极之间发生急剧的电压变化的情况下发生的。具体地说,阳极-阴极之间的电容 CP5 及配线 L5 的电感成分引起的 LC 谐振是在图 7 所示的时刻 t2、t3 发生的。

在时刻 t2,控制信号 S3 变成高电平,晶体管 Q3 导通,节点 N2 的电位与节点 N3 的电位约 $V_{sus}/2$ 相同,节点 N1 的电位由于再生线圈 L 及平板电容 Cp 产生的 LC 谐振而从峰值电压开始下降,一旦流入再生线圈 L 的电流方向逆转,从节点 N1 流向节点 N2,二极管 D1 就不导通,因此电流路径被截断,节点 N2 的电位急剧向节点 N1 的电位上升。这时,二极管 D1 的阳极-阴极之间的电容 CP5 等连接于节点 N2 的杂散电容及再生线圈 L 产生 LC 谐振,在节点 N2 的电位一边阻尼振荡一边上升的瞬间发生高频 LC 谐振。

这时,二极管 D1 处于逆偏置的状态而截止,而晶体管 Q3 导通,因此高频电流通

过配线 L5 及二极管 D1 的阳极-阴极之间的电容 CP5 与从节点 N2 流向节点 N3。因此,二极管 D1 的阳极-阴极之间的电容 CP5 及配线 L5 的电感成分产生高频 LC 谐振,发生高频电磁波辐射。

又,在时刻 t3,维持脉冲 P_{su} 上升时的电力再生时期结束,控制信号 S1 变成高电平,晶体管 Q1 导通,从电源端子 V1 的电压 V_{sus} 被施加于节点 N2 的状态出发,控制信号 S4 变成高电平,晶体管 Q4 导通,节点 N2 的电位从 V_{sus} 下降到节点 N3 的电位约 $V_{sus}/2$ 的瞬间发生 LC 谐振。

这时,高频电流通过晶体管 Q3 的漏极-源极之间的电容 CP3、二极管 D1 的阳极-阴极之间的电容 CP5 及配线 L5 从节点 N3 流向节点 N2。因此,二极管 D1 的阳极-阴极之间的电容 CP5 及配线 L5 的电感成分引起高频 LC 谐振,产生高频电磁波辐射。

但是,在本实施例中,对由电容器 C5 并联连接于二极管 D1,二极管 D1 的阳极-阴极之间的电容 CP5 及配线 L5 的电感成分产生的 LC 谐振有贡献的电容是二极管 D1 的阳极-阴极之间的电容 CP5 与电容器 C5 的电容量的和,因此其谐振频率比只有阳极-阴极之间的电容 CP5 引起谐振时的谐振频率低。具体地说,设定电容器 C5 的电容量,使该 LC 谐振的谐振频率小于 30MHz,抑制 30MHz 以上的不需要的电磁波辐射。

接着,二极管 D2 的阳极-阴极之间的电容 CP6 及配线 L6 的电感成分产生的 LC 谐振是在二极管 D2 处于截止状态,而且二极管 D2 的阳极-阴极之间发生急剧的电压变化的情况下发生的。具体地说,漏极-源极之间的电容 CP6 及配线 L6 的电感成分引起的 LC 谐振是在图 7 所示的时刻 t1、t4 发生的。

在时刻 t1,控制信号 S3 变成高电平,晶体管 Q3 导通,在节点 N2 的电位从 0V 上升到节点 N3 的电位约 $V_{sus}/2$ 的瞬间发生 LC 谐振。这时,高频电流通过配线 L6、二极管 D2 的阳极-阴极之间的电容 CP6 及晶体管 Q4 的漏极-源极之间的电容 CP4,从节点 N2 流向节点 N3。因此二极管 D2 的阳极-阴极之间的电容 CP6 及配线 L6 的电感成分产生 LC 谐振,产生高频电磁波辐射。

又,在时刻 t4,维持脉冲 P_{su} 下降时的电力再生时期结束,流往再生线圈 L 的电流的方向逆转,从节点 N2 流往节点 N1,二极管 D2 变成不导通,因此电流路径中断,节点 N2 的电位急剧向节点 N1 的电位下降。这时,二极管 D2 的阳极-阴极之间的电容 CP6 等连接于节点 N2 的杂散电容及再生线圈 L 产生 LC 谐振,在节点 N2 的电位一边阻尼振荡 (ringing) 一边下降的瞬间发生高频 LC 谐振。

这时,二极管 D2 处于逆偏置的状态而截止,而晶体管 Q4 导通,因此高频电流通过二极管 D2 的阳极-阴极之间的电容 CP6 及配线 L6 从节点 N3 流向节点 N2。因此,二极管 D2 的阳极-阴极之间的电容 CP6 及配线 L6 的电感成分产生高频 LC 谐振,发

生高频电磁波辐射。。

但是在本实施例中，由于电容器 C6 并联连接于二极管 D2，对二极管 D2 的阳极-阴极之间的电容 CP6 及配线 L6 的电感成分产生的 LC 谐振有贡献的电容是二极管 D2 的阳极-阴极之间的电容 CP6 与电容器 C6 的电容量的和，所以其谐振频率比只是由阳极-阴极之间的电容 CP6 引起的谐振的谐振频率低。具体地说，设定电容器 C6 的电容量，使该 LC 谐振的谐振频率小于 30MHz，抑制 30MHz 以上的不需要的电磁波辐射。

如上所述，本实施例也是电容器 C5、C6 并联连接于二极管 D1、D2 的阳极-阴极之间，因此可以使配线 L5、L6 的电感成分与二极管 D1、D2 的阳极-阴极之间的电容 CP5、CP6 产生的 LC 谐振的谐振频率移动到小于 30MHz 的低频。因此能够抑制 30MHz 以上的高频电磁波辐射。

图 9 是表示本发明第 4 实施例的维持驱动装置的结构电路图。

图 9 所示的维持驱动装置 4c 与图 3 所示的维持驱动装置 4 的不同点在于，省略电容器 C1、C2，在电源端子 V1 与节点 N2 之间附加二极管 D3 及电容器 C7，在节点 N2 与接地端子之间附加二极管 D4 及电容器 C8，其他方面与图 3 所示的维持驱动装置 4 相同，因此相同的部分标以相同的符号，下面省略其详细说明。

如图 9 所示，二极管 D3 阴极连接于电源端子 V1，阳极通过配线 L7 连接于节点 N2。二极管 D3 的阳极-阴极之间有寄生电容即电容 CP7，二极管 D3 的阳极-阴极之间并联连接电容器 C7。

又，二极管 D4 的阴极配线 L8 连接于节点 N2，阳极连接于接地端子。二极管 D4 的阳极-阴极之间有寄生电容即电容 CP8，二极管 D4 的阳极-阴极之间并联连接电容器 C8。

二极管 D3、D4 是为限流目的而附加的，在晶体管 Q3、Q4 耐压低的情况下，保护晶体管 Q3、Q4，使其免受其耐压以上的电压的损害。因此二极管 D3 通常处于截止状态，只有在节点 N2 的电位高于 V_{sus} 时导通，二极管 D4 通常处于截止状态，只有在节点 N2 的电位低于 0 伏特时导通，因此节点 N2 的电位被限制于 $0V \sim V_{sus}$ 之间的范围内。

在本实施例中，二极管 D3、D4 相当于电路及保护电路，配线 L7、L8 相当于配线部分，电容器 C7、C8 相当于降频电路，电源端子 V1 及接地端子相当于电压源，再生线圈 L 相当于电感元件，回收电容器 Cr 相当于回收用的电容性元件，晶体管 Q3、Q4 及二极管 D1、D2 相当于连接电路，二极管 D3、D4 相当于单向导通元件，电容器 C7、C8 相当于电容性元件。

下面对如上所述构成的维持驱动装置 4c 在维持期间的动作加以说明。图 10 是用于说明图 9 所示的维持驱动装置 4c 在维持期间的动作的时序图。在图 10 中，表

示出输入晶体管 Q1~Q4 的控制信号 S1~S4 及各节点 N1~N3 的电压。还有，图 9 所示的维持驱动装置 4c 的基本动作与图 3 和图 6 所示的维持驱动装置 4、4a 相同，因此下面只对 LC 谐振的发生机制等不同点进行详细说明。

首先，二极管 D3 的阳极-阴极之间的电容 CP7 及配线 L7 的电感成分引起的 LC 谐振是在二极管 D3 处于截止状态，而且二极管 D3 的阳极-阴极之间发生急剧的电压变化的情况下发生的。在这里，二极管 D3 的阴极一侧的电位利用电源端子 V1 固定于 Vsus，因此，在节点 N2 的电位发生变化的所有的时间，二极管 D3 的阴极-阳极之间的电压发生变化。

具体地说，如图 10 所示，晶体管 Q3 导通，节点 N2 的电位从 0V 向约 Vsus/2 上升的瞬间即时刻 t1、上升时的电力再生期间结束，节点 N2 的电位向 Vsus 上升的瞬间即时刻 t2、晶体管 Q4 导通，节点 N2 的电位从 Vsus 向约 Vsus/2 下降的瞬间即时刻 t3、下降时的电力再生期间结束，节点 N2 的电位向 0V 下降的瞬间即时刻 t4 各时刻，二极管 D3 的阴极-阳极之间的电压发生变化。这时，高频电流流入阴极-阳极之间的电容器 CP7，二极管 D3 的阴极-阳极之间的电容器 CP7 及配线 L7 的电感成分产生高频 LC 谐振，辐射高频电磁波。

但是在本实施例中，由于电容器 C7 并联连接于二极管 D3，对二极管 D3 的阳极-阴极之间的电容 CP7 及配线 L7 的电感成分产生的 LC 谐振有贡献的电容是二极管 D3 的阳极-阴极之间的电容 CP7 与电容器 C7 的电容量的和，所以其谐振频率比只是由阳极-阴极之间的电容 CP7 引起的谐振的谐振频率低。具体地说，设定电容器 C7 的电容量，使该 LC 谐振的谐振频率小于 30MHz，抑制 30MHz 以上的不需要的电磁波辐射。

其次，二极管 D4 的阳极-阴极之间的电容 CP8 及配线 L8 的电感成分引起的 LC 谐振是在二极管 D4 处于截止状态，而且二极管 D4 的阳极-阴极之间发生急剧的电压变化的情况下发生的。在这里，二极管 D4 的阳极侧的电位利用接地端子固定于 0 伏特，所有在节点 N2 的电位发生变化的所有的时间，二极管 D3 的阳极-阴极之间的电压发生变化。

因此，与二极管 D3 相同，在上述的 t1~t4 的各时刻二极管 D4 的阳极-阴极之间的电压发生变化。这时，高频电流流入阳极-阴极之间的电容 CP8，二极管 D4 的阳极-阴极之间的电容 CP8 及配线 L8 的电感成分引起高频 LC 谐振，辐射高频电磁波。

但是在本实施例中，由于电容器 C8 并联连接于二极管 D4，对二极管 D4 的阳极-阴极之间的电容 CP8 及配线 L8 的电感成分产生的 LC 谐振有贡献的电容是二极管 D4 的阳极-阴极之间的电容 CP8 与电容器 C8 的电容量的和，所以其谐振频率比只是由阳极-阴极之间的电容 CP8 引起的谐振的谐振频率低。具体地说，设定电容器

C8 的电容量, 使该 LC 谐振的谐振频率小于 30MHz, 抑制 30MHz 以上的不需要的电磁波辐射。

如上所述, 本实施例也是电容器 C7、C8 并联连接于二极管 D3、D4 的阳极-阴极之间, 因此可以使配线 L7、L8 的电感成分与二极管 D3、D4 的阳极-阴极之间的电容 CP7、CP8 产生的 LC 谐振的谐振频率移动到小于 30MHz 的低频。因此能够抑制 30MHz 以上的高频电磁波辐射。

图 11 是表示本发明第 5 实施例的维持驱动装置的结构电路图。

图 11 所示的维持驱动装置 4d 与图 3 所示的维持驱动装置 4 的不同点在于, 与图 8 及图 9 所示的维持驱动装置 4b、4c 一样附加二极管 D3、D4 以及电容器 C5、C6, 其他方面与图 3 所示的维持驱动装置 4 相同, 因此相同的部分标以相同的符号, 下面省略其详细说明。

本实施例与第 1、3、4 实施例一样, 电容器 C1、C2、C5~C8 并联连接于晶体管 Q1、Q2 及二极管 D1~D4, 因此可以得到第 1、3、4 各实施例的效果, 可以使各 LC 谐振的谐振频率移动到小于 30MHz 的低频, 能够进一步抑制 30MHz 以上的高频电磁波辐射。还有, 各实施例的组合不受上述实施例的特别限制, 可以有各种组合, 同样可以得到组合的各实施例的效果。

还有在上述各说明中, 将维持驱动装置作为驱动电路的一个例子加以说明, 但是对于扫描驱动装置, 也和上面所述一样可以适用本发明, 在那样的情况下也能够得到相同的效果。下面叙述例如将本发明适用于图 1 所示的扫描驱动装置 3 的情况。

图 12 是表示本发明第 6 实施例的扫描驱动装置的结构电路图。

图 12 所示的扫描驱动装置 3 与图 3 所示的维持驱动装置 4 的不同点在于, 为了在初始化期间产生初始化脉冲 Pset, 附加由晶体管 Q31~Q36、电容器 C31~C34、电阻 R31、R32 电源 Vc1、Vc2 以及电源端子 V31 构成的初始化电路, 同时还附加用于保护的二极管 D3~D5, 其他方面与图 3 所示的维持驱动装置 4 相同, 因此相同的部分标以相同的符号, 下面省略其详细说明。

如图 12 所示, 晶体管 Q31 的一端连接于电源端子 V31, 另一端通过配线 L31 连接于节点 N1, 其栅极连接于节点 N31。晶体管 Q31 的漏极-源极之间有寄生电容即电容 CP31, 晶体管 Q31 的漏极-源极之间并联连接电容器 C31。电容器 C31 连接于电源端子 V31 与节点 N31 之间。电源端子 V31 上施加初始 (set-up) 电压 Vset。

晶体管 Q33 的一端通过电源 Vc1 连接于节点 N1, 另一端连接于电阻 R31 的一端, 其栅极输入控制信号 S31。电阻 R31 的另一端连接于节点 N31。晶体管 Q35 的一端连接于节点 N31, 另一端连接于节点 N1, 其栅极输入控制信号 S31。

晶体管 Q32 的一端连接于接地端子, 另一端通过配线 L32 连接于节点 N1, 其栅

极连接于节点 N32。晶体管 Q32 在漏极-源极之间有作为寄生电容的 CP32，晶体管 Q32 在漏极-源极之间并联连接电容器 C32。电容器 C34 连接于节点 N1 与节点 N32 之间。

晶体管 Q34 一端通过电源 V_{c2} 连接于接地端子，另一端连接于电阻 R32 的一端，其栅极上输入控制信号 S32。电阻 R32 的另一端连接于节点 N32。晶体管 Q36 的一端连接于节点 N32，另一端连接于接地端子，其栅极上输入控制信号 S32。又，二极管 D5 与晶体管 Q1 间的连接点和节点 N2 之间、节点 N2 和接地端子之间、以及电源端子 V1 和晶体管 Q1 之间，连接用于保护的二极管 D3~D5。

在本实施例中，晶体管 Q31、Q32 相当于电路、开关电路及初始化脉冲用开关电路，配线 L31、L32 相当于配线部分，电容器 C31、C32 相当于降频电路，电源端子 V31 及接地端子相当于电压源。又，晶体管 Q31 相当于第 1 开关元件，晶体管 Q32 相当于第 2 开关元件，配线 L31 相当于第 1 配线部分，配线 L32 相当于第 2 配线部分，电容器 C31 相当于第 1 电容性元件，电容器 C32 相当于第 2 电容性元件，电源端子 V31 相当于第 1 电压源，接地端子相当于第 2 电压源。

下面对如上所述构成的初始化电路的动作加以说明。扫描驱动装置 3 在维持期间的动作与图 10 所示相同。

首先，在初始化脉冲 Pset 的电位为 0 伏特时晶体管 Q31、Q32 均处于截止状态。亦即控制信号 S31、S32 均为高电平，晶体管 Q35、Q36 导通，晶体管 Q31、Q32 的栅极-源极之间的电压为 0 伏特，晶体管 Q31、Q32 均处于截止状态。

接着，一旦控制信号 S31 为低电平，晶体管 Q35 截止，晶体管 Q31 的栅极与节点 N1 脱离。这时，晶体管 Q33 导通，电流就以由电容 C33 与电阻 R31 决定的时间常数从电源端子 V31 流入晶体管 Q31 的栅极，晶体管 Q31 的栅极电位开始上升。

在这一状态，一旦节点 N31 的电压达到晶体管 Q31 能够导通的电平，晶体管 Q31 就导通，晶体管 Q31 的源极电位即节点 N1 的电位就开始慢慢上升。节点 N1 的电位一上升，电压 V_{c1} 的电位也随着其上升而升高，晶体管 Q33 继续处于导通状态。其结果是，节点 N1 的电位达到饱和，等于电源端子 V31 的初始电压 V_{set} 。

接着，一旦使控制信号 S31 回到高电平，晶体管 Q35 就导通，晶体管 Q31 的栅极电位一下子就变成与源极电位相等，晶体管 Q31 截止。如果在该动作之后立即使控制信号为低电平。则晶体管 Q36 截止，同时晶体管 Q34 导通，晶体管 Q32 的栅极电位以由电阻 R32 及电容 C32 决定的时间常数开始上升。

在这种状态下，晶体管 Q32 的栅极电位一旦上升到规定的电位，晶体管 Q32 开始导通，因此在节点 N1 积累的电荷通过晶体管 Q32 缓慢放电，节点 N1 的电压最后下降到 0 伏特。

如图 2 所示，在初始化期间利用上述动作以斜坡波形从 0 伏特上升到电压 V_{set} ，

又以斜坡波形从 V_{set} 下降到 0 伏特，输出三角波形的初始化脉冲 P_{set} 。

这样，晶体管 Q31、Q32 在初始化期间使用于发生初始化脉冲 P_{set} ，并且晶体管 Q31、Q32 连接于面板电容器 C_p 的充电和放电的电流流过的电流供给路径的节点 N1，在初始化期间以外的期间，被置于经常截止的状态。因此，晶体管 Q31、Q32 的漏极-源极之间的电容 CP31、CP32 作为负载连接于节点 N1。

在这里，晶体管 Q31、Q32 的一端的电位为固定电位、即电压 V_{set} 或接地电位，因此一旦节点 N1 的电位发生变化，高频电流就流入漏极-源极之间的电容 CP31、CP32。特别是在维持脉冲 P_{sc} 上升时的电力再生期间起到被箝位于 V_{sus} 的瞬间、即时刻 t_2 刚过时，以及在维持脉冲 P_{sc} 下降时的电力再生期间起到被箝位于接地电位的瞬间、即时刻 t_4 刚过时，流过高频电流。因此晶体管 Q31、Q32 的漏极-源极之间的电容 CP31、CP32 及配线 L31、L32 产生的高频 LC 谐振，辐射高频电磁波。

但是在本实施例中，由于电容器 C31、C32 并联连接于晶体管 Q31、Q32，对晶体管 Q31、Q32 的漏极-源极之间的电容 CP31、CP32 及配线 L31、L32 的电感成分产生的 LC 谐振有贡献的电容是晶体管 Q31、Q32 的漏极-源极之间的电容 CP31、CP32 及电容器 C31、C32 分别相加的电容量，所以其谐振频率比只是由漏极-源极之间的电容 CP31、CP32 引起的谐振的谐振频率低。具体地说，设定电容器 C31、C32 的电容量，使这些 LC 谐振的谐振频率小于 30MHz，抑制 30MHz 以上的不需要的电磁波辐射。

如上所述，本实施例也是电容器 C31、C32 并联连接于晶体管 Q31、Q32 的漏极-源极之间，因此可以使配线 L31、L32 的电感成分与晶体管 Q31、Q32 的漏极-源极之间的电容 CP31、CP32 产生的 LC 谐振的谐振频率移动到小于 30MHz 的低频。因此能够抑制 30MHz 以上的高频电磁波辐射。

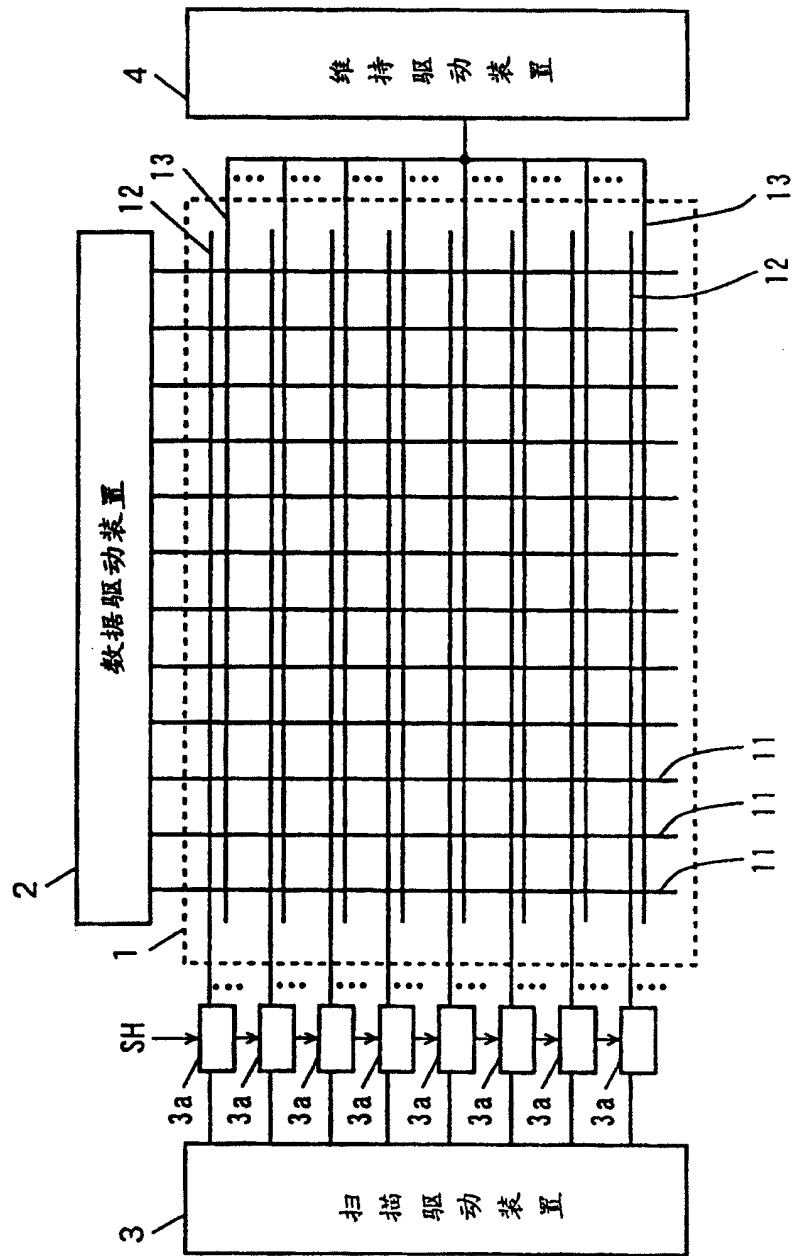


图 1

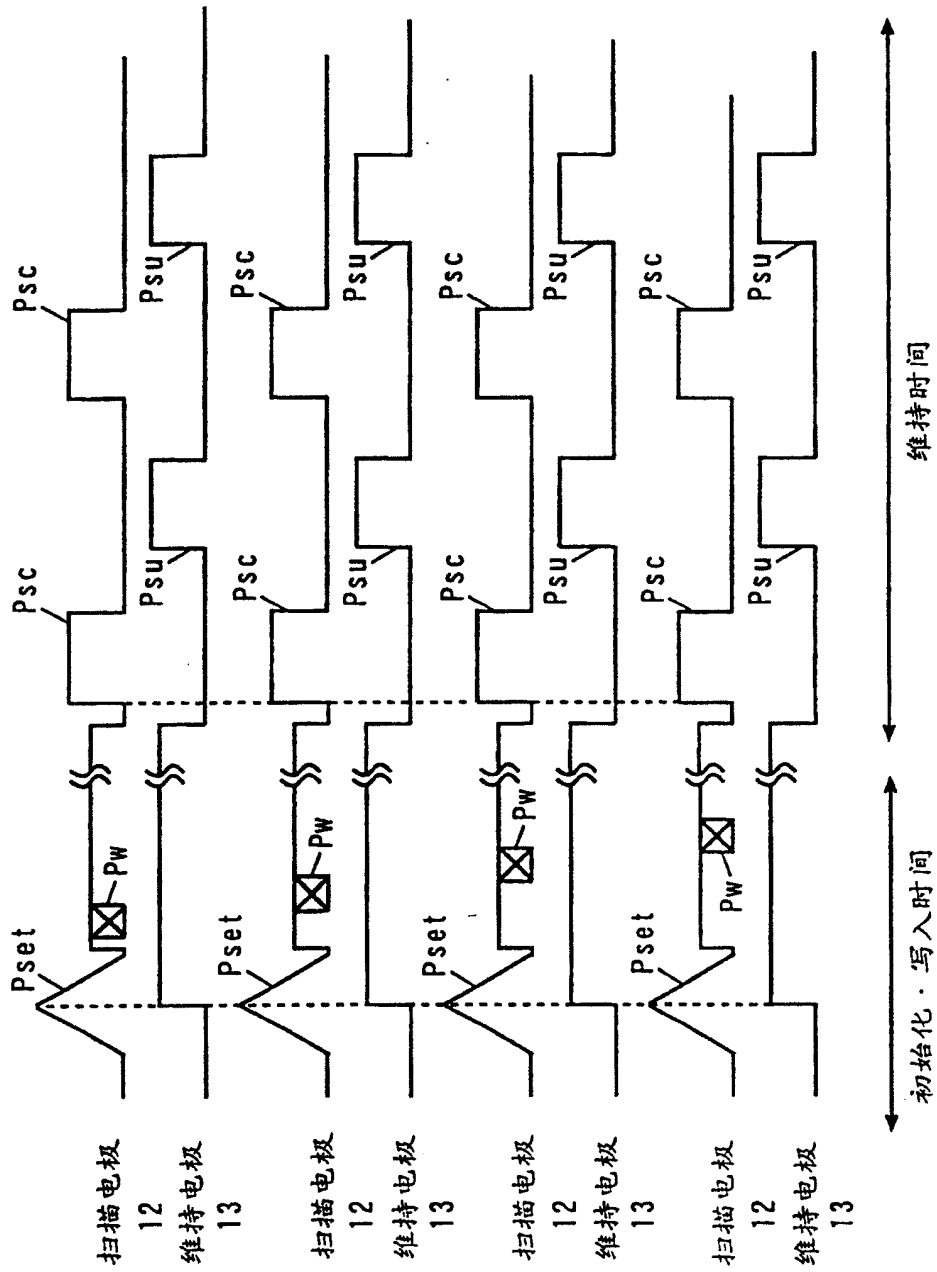


图 2

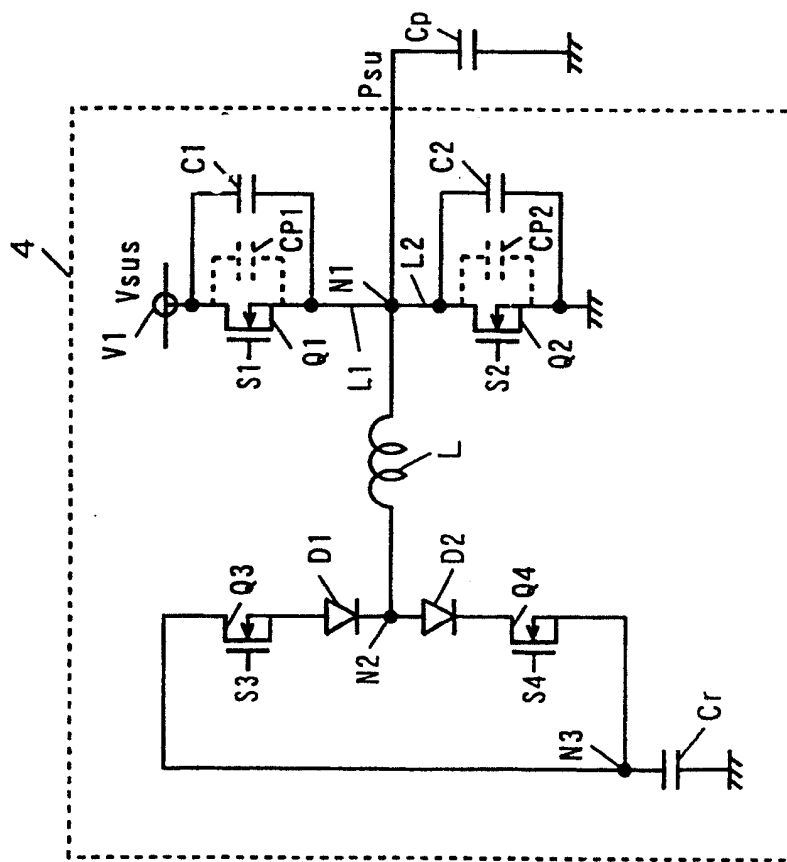


图 3

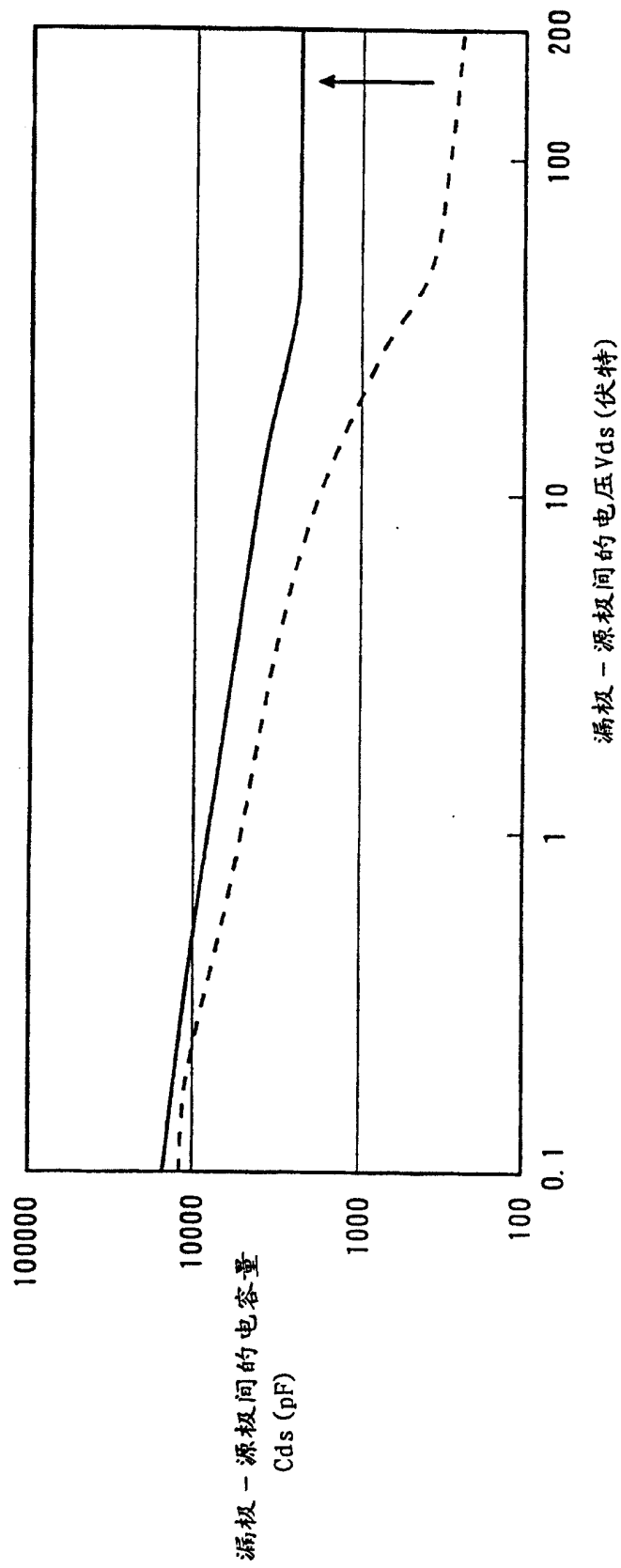
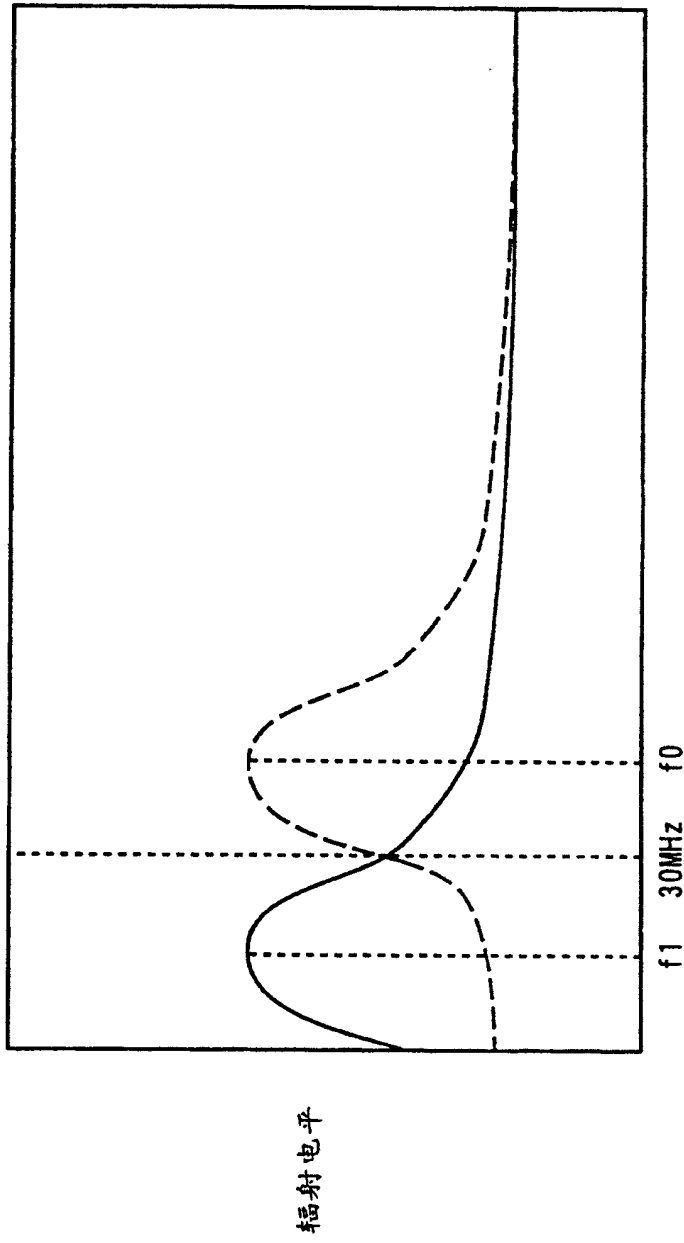
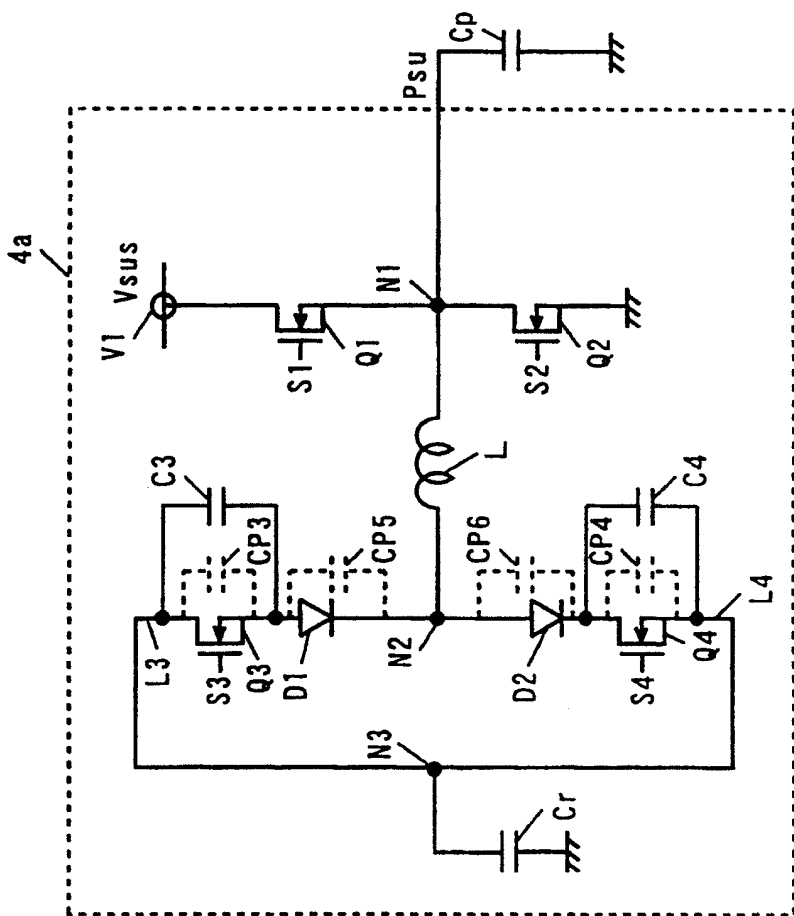


图 4



频率

图 5



6

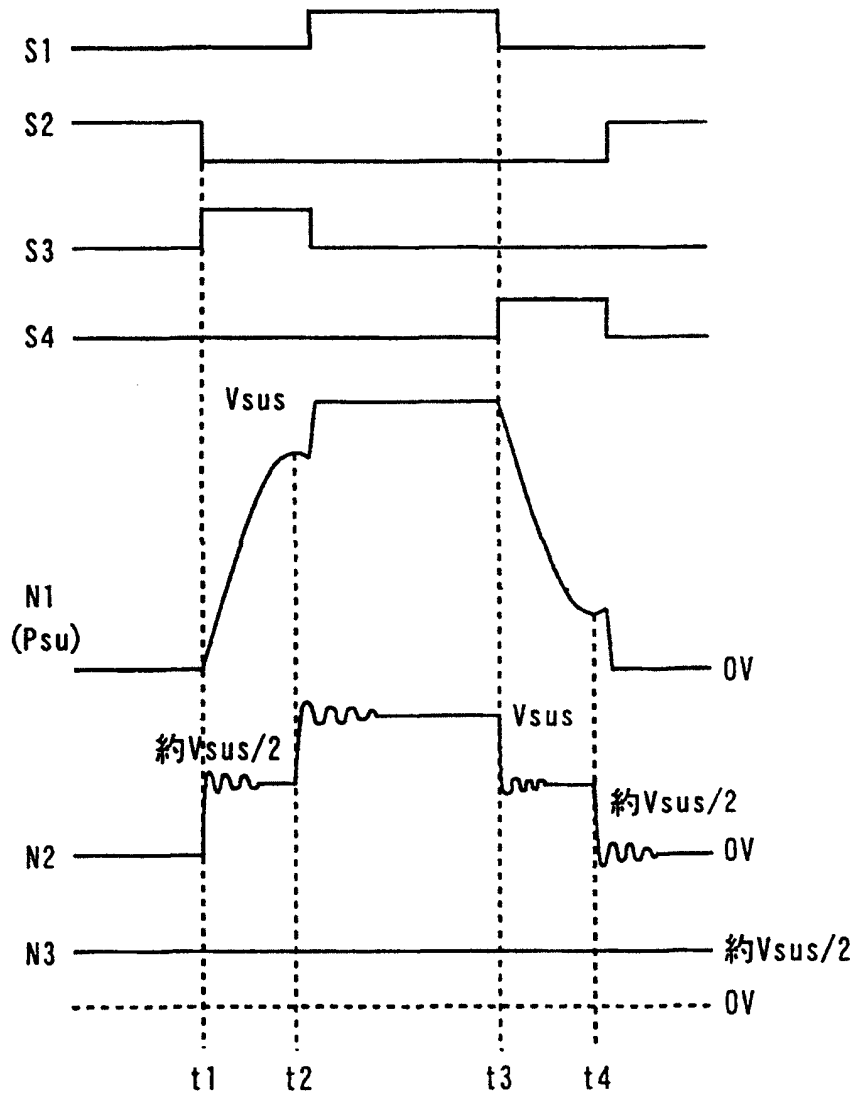


图 7

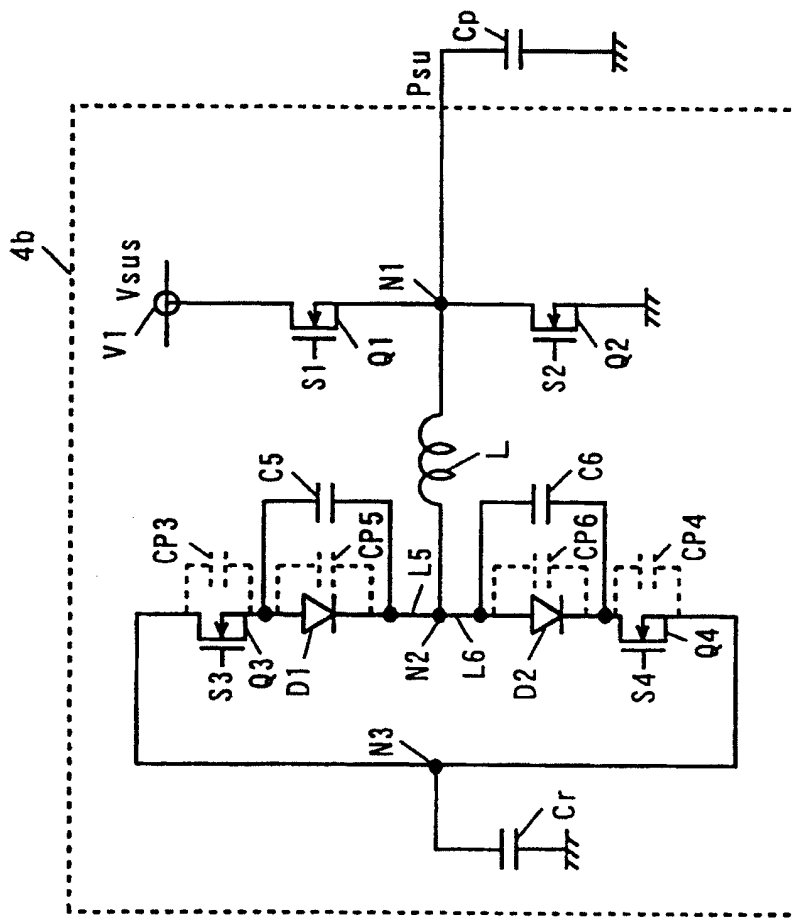


图 8

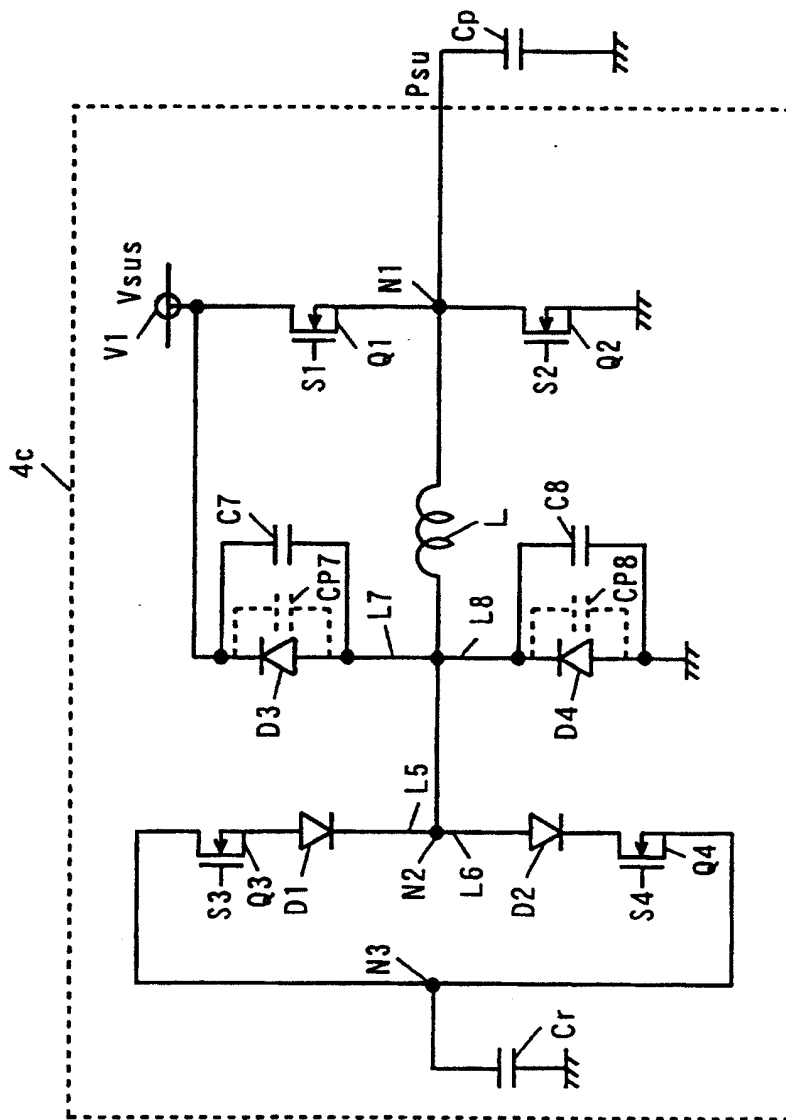


图 9

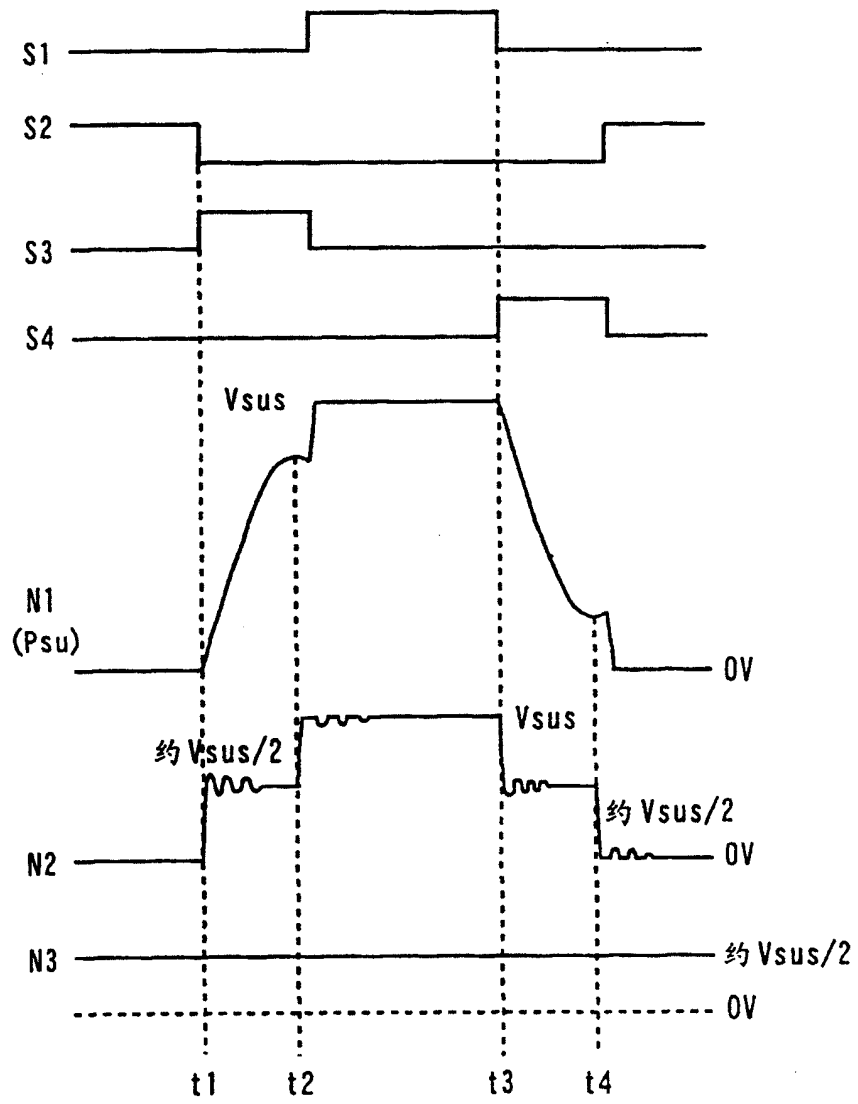


图 10

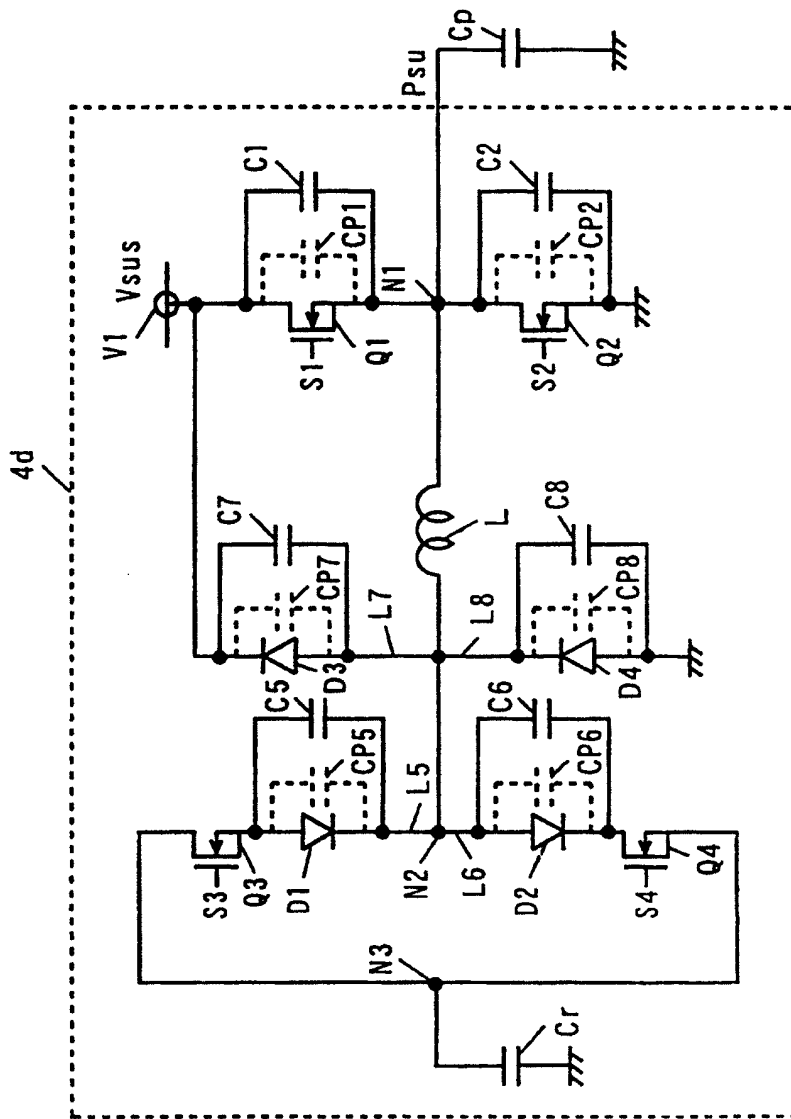


图 11

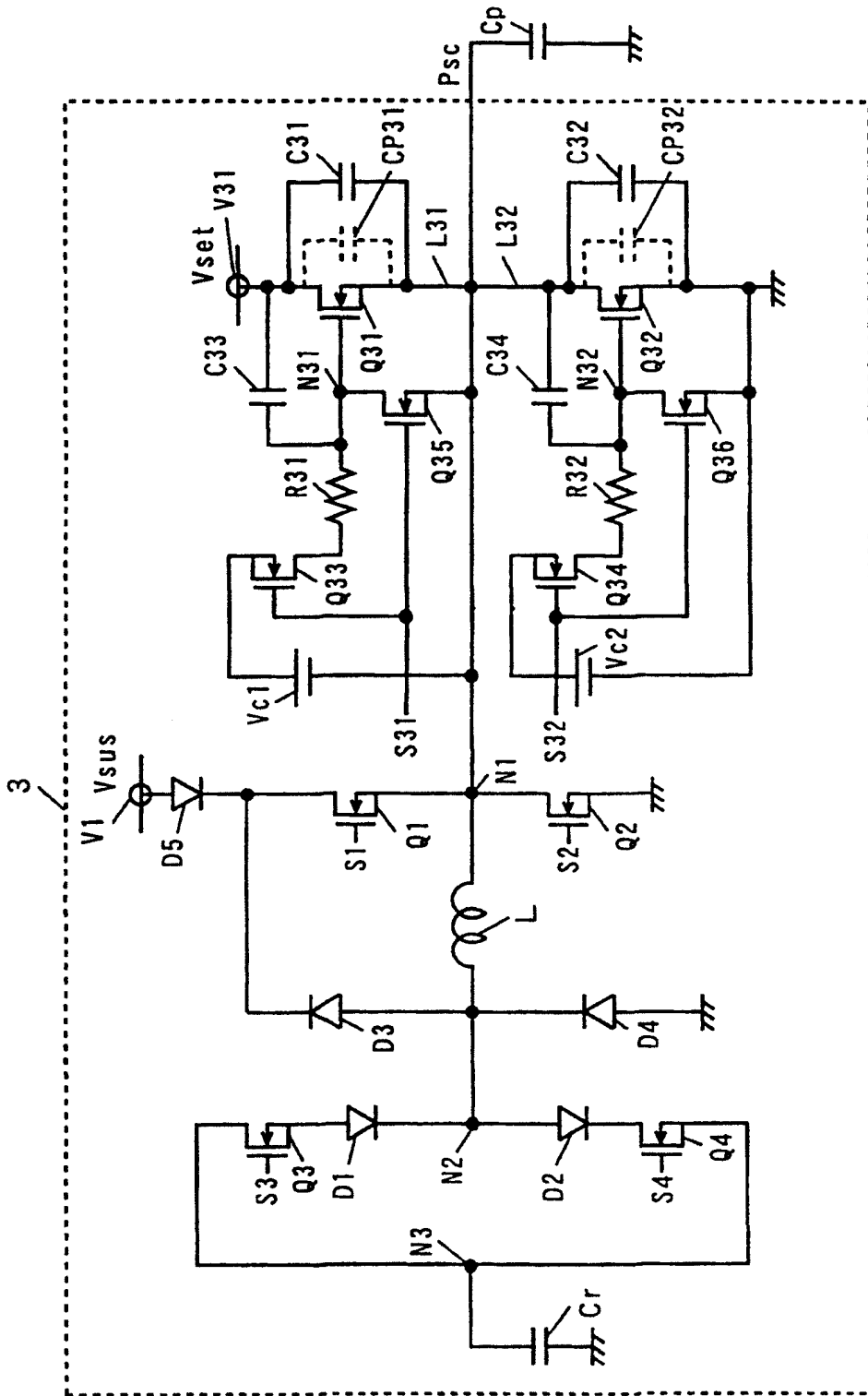


图 12

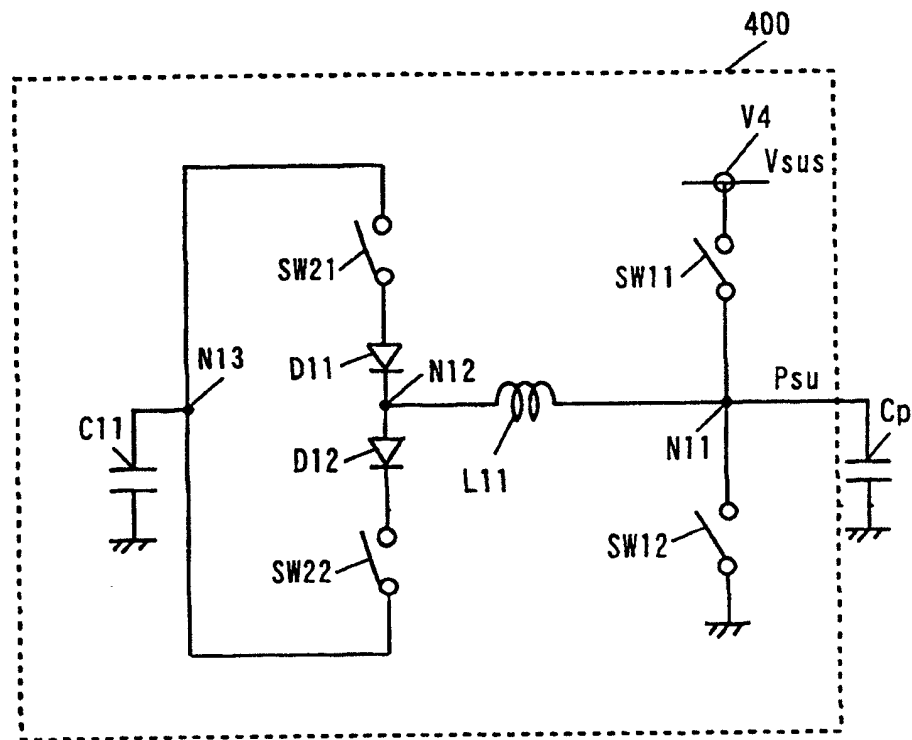


图 13

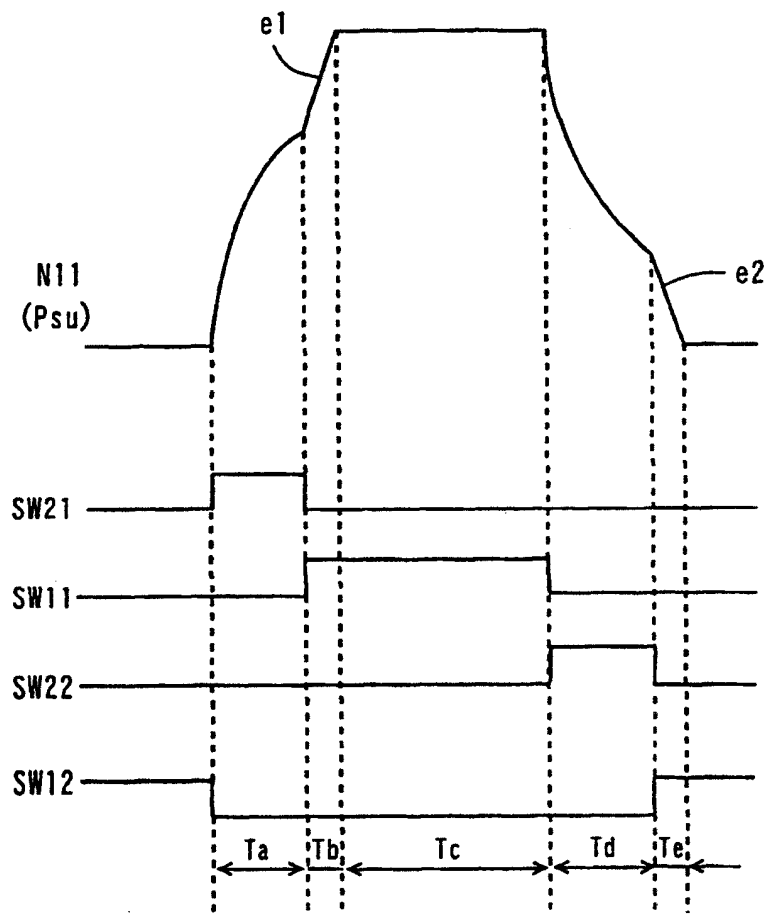


图 14