



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2020 118 108.6**

(22) Anmeldetag: **09.07.2020**

(43) Offenlegungstag: **13.01.2022**

(51) Int Cl.: **H02M 1/42 (2007.01)**

H02M 3/158 (2006.01)

(71) Anmelder:
**Phoenix Contact GmbH & Co. KG, 32825
Blomberg, DE**

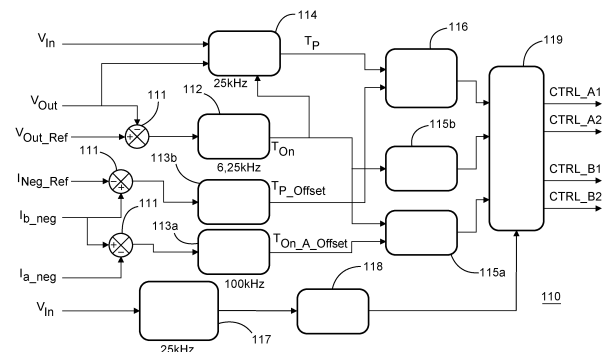
(72) Erfinder:
**Sasse, Jürgen, 33129 Delbrück, DE; Schulte,
Thorsten, 33154 Salzkotten, DE**

(74) Vertreter:
Harnasch, Rüdiger, Dr., 32825 Blomberg, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Aufwärtswandler für eine Stromversorgung eines elektrischen Verbrauchers sowie Stromversorgung und Verfahren zur Aufwärtswandlung der Eingangsspannung in einer Stromversorgung eines elektrischen Verbrauchers**

(57) Zusammenfassung: Gegenstand der Erfindung ist ein Aufwärtswandler für eine Stromversorgungseinheit mit zwei Hochsetzstellerstufen (HSa, HSb), wobei pro Hochsetzstellerstufe eine Induktivität (L1a, L1b) vorgesehen ist, wobei die Induktivität jeweils an einen Pol der Wechselspannungsquelle (AC_{in}) geschaltet ist und an einen Knotenpunkt (P1a, P1b) zwischen zwei Halbleiterschaltern (S1a, S2a; S1b, S2b). Gemäß der Erfindung ist der erste Halbleiterschalter (S1a, S1b) in Reihe mit einem Messwiderstand (R1a, R1b) geschaltet. Der Aufwärtswandler weist eine Signalerzeugungseinheit (110) zur Erzeugung von Ansteuersignalen für die beiden Halbleiterschalter pro Hochsetzstellerstufe auf, wobei zur Aufwärtswandlung der Eingangsspannung bei positiver Eingangsspannung (V_{in}) der erste Halbleiterschalter (S1a) geschlossen wird und der zweite Halbleiterschalter (S2a) geöffnet wird, um einen Strom durch die Induktivität (L1a) zu treiben zur Aufmagnetisierung der Induktivität (L1a). Zur Abmagnetisierung wird der erste Halbleiterschalter (S1a) geöffnet und der zweite Halbleiterschalter (S2a) geschlossen und der Siebkondensator (C1) entsprechend aufgeladen. Mit einem Mittel wird der Strom durch den Messwiderstand (R1) erfasst. Erfindungsgemäß weist die Signalerzeugungseinheit (110) eine Ansteuerereinheit (113a, 113b) auf, die die Hochsetzstellerstufen mit einer gewählten Phasenverschiebung gegeneinander versetzt ansteuert, und die Periodendauer der Ansteuersignale in der einen Hochsetzstellerstufe ...



Beschreibung

[0001] Die vorliegende Erfindung betrifft einen Aufwärtswandler für eine Stromversorgung zur Versorgung eines elektrischen Verbrauchers. Die Erfindung betrifft weiterhin eine Stromversorgung, die einen Aufwärtswandler gemäß der Erfindung aufweist. Dabei kann der Aufwärtswandler insbesondere als Leistungsfaktor-Vorregler in einem Schaltnetzgerät eingesetzt werden. Die Erfindung betrifft weiterhin ein Verfahren zur Aufwärtswandlung der Eingangsspannung in einer Stromversorgung eines elektrischen Verbrauchers.

[0002] Stromversorgungen sind für vielfältige Bereiche und Einsatzzwecke erforderlich. Da der Begriff Stromversorgung vielfältig verwendet wird, wird im Folgenden der Begriff Stromrichter verwendet. Sie haben die Aufgabe, den Stromfluss zwischen Stromquelle und Last zu steuern oder von einer Stromart in eine andere umzuformen. Sie gehören zum Teilgebiet der Leistungselektronik innerhalb der Elektrotechnik. Es gibt folgende Arten von Stromrichtern: Gleichrichter, Wechselrichter, Gleichstrom-Umrichter und Wechselstrom-Umrichter. Zu diesen verschiedenen Stromrichtern gehören auch die Netzgeräte, die auch als Netzteile bezeichnet werden. Sie haben die Aufgabe, elektronische Betriebsmittel mit einer Gleichspannung zu versorgen. Man unterscheidet lineare Netzgeräte und Schaltnetzgeräte. Die Schaltnetzgeräte gehören gleichzeitig zu den geregelten Netzgeräten.

[0003] Die **Fig. 1** zeigt den prinzipiellen Aufbau eines Schaltnetzgerätes. Es besteht aus den Komponenten Gleichrichtung 10, Gleichstromsteller 20, Leistungsübertragungsstufe 30, Glättung 40, Regelstufe 50, Potenzialtrennung 60 und Steuerung 70. Am Eingang des Schaltnetzgerätes steht die Netzspannung aus dem öffentlichen Stromversorgungsnetz an. Als Beispiel wird die Wechselspannung mit dem Effektivwert von 230 V und einer Netzfrequenz von 50 Hz genannt. In der Gleichrichterstufe 10 können die folgenden drei Komponenten vorhanden sein, Netzfilter 1, Gleichrichter 2 und Siebkondensator 3. Am Ausgang der Gleichrichterstufe 10 steht eine hohe Gleichspannung an, die z.B. den Spannungswert 400 V betrifft. Diese Gleichspannung wird durch den Gleichstromsteller 20 in ein Rechtecksignal zerhackt. Darin befindet sich ein Leistungstransistor, z.B. bipolarer Transistor 4, MOSFET-Transistor, entsprechend Metal Oxide Semiconductor Field Effect Transistor, Thyristor oder IGBT, entsprechend Insulated Gate Bipolar Transistor, der durch Schaltvorgänge das Rechtecksignal erzeugt. Durch Verändern des Tastgrades des Rechtecksignals lassen sich verschiedene Spannungen und Ströme und damit auch verschiedene Leistungen einstellen. Für die Ansteuerung der Leistungsschalter werden hauptsächlich die Techniken Pulsweiten-

Modulation (PWM) und Pulsfolge-Modulation (PFM) eingesetzt.

[0004] Für Netzgeräte, die für Leistungsbereiche von 75 W und mehr ausgelegt sind, ist es Vorschrift, dass sie mit der PFC-Technik, entsprechend Power Factor Correction ausgestattet werden, um Rückwirkungen auf das Stromversorgungsnetz durch Erzeugen von Oberschwingungen zu vermeiden. Dies wird auch in der europäischen Norm EN61000-3-2 definiert. Dafür wird häufig eine aktive PFC-Schaltung eingesetzt. Diese besteht aus einer Art zusätzliches Schaltnetzteil, das dem eigentlichen vorgeschaltet ist, und dafür sorgt, dass der aufgenommene Strom der sinusförmigen Netzspannung entspricht. Der Strom folgt dadurch einem Verlauf, wie ihn ein Widerstand an der aktuellen Netzspannung hervorrufen würde. Somit wird bei einer nicht genau sinusförmigen Netzspannung, wie sie in Stromnetzen häufig vorkommt, der tatsächliche Verlauf - nicht der idealisierte - der Netzspannung nachgefahren. Der Leistungsfaktor bleibt dabei nahe bei Eins und es entstehen weniger Oberschwingungen. Diese könnten sich sonst „Aufschaukeln“ und zur Überlastung des Stromnetzes führen. Der Leistungsfaktor gibt dabei das Verhältnis von Wirkleistung zu Scheinleistung an. Ist die Phasenverschiebung zwischen Strom und Spannung Null, sind Wirkleistung und Scheinleistung gleich und der Leistungsfaktor bleibt bei Eins. Wenn zwischen Spannung und Strom merkliche Phasenunterschiede bestehen, fließt Leistung zurück zum Elektrizitätswerk und der Leistungsfaktor sinkt unter Eins. Aktive PFC-Schaltungen bestehen in der Regel aus einem Gleichrichter mit direkt nachgeschaltetem Aufwärtswandler, der einen Kondensator 3 mit großer Kapazität auf eine Spannung oberhalb der Scheitelspannung der Netzwechselspannung, z.B. 400 V auflädt. Aus diesem wird dann der eigentliche Verbraucher (Schaltnetzteil oder z. B. elektronisches Vorschaltgerät von Leuchtstofflampen) versorgt. Ein Aufwärtswandler wird auch als Hochsetzsteller bezeichnet. Es handelt sich um einen Sperrwandler, bei dem eine Spule einen Strom durch die Last treibt, wenn der Schalttransistor sperrt.

[0005] Die **Fig. 2** zeigt das Prinzipschaltbild eines Aufwärtswandlers, der in einer solchen aktiven PFC-Schaltung eingesetzt werden kann. Durch den Betrieb von Hochsetzstellerschaltungen im sogenannten Boundary Conduction Mode, wird ein verlustarmes Schalten, von üblicherweise eingesetzten MOSFET Halbleiterschaltern S, erreicht. Hierbei wird der Hochsetzsteller 100 in der Nähe der Lückgrenze des Drosselstroms I_L so betrieben, dass sowohl stromloses Einschalten, sogenanntes „Zero Current Switching“ (ZCS) als auch spannungsloses Einschalten, sogenanntes „Zero Voltage Switching“ (ZVS) des Schalters S ermöglicht wird. Die Drossel L1 des Hochsetzstellers 100 sowie die Ausgangskapazität

des Halbleiterschalters C_{Osc} bilden dabei einen Serienresonanzschwingkreis. Dieser Schwingkreis wird innerhalb der halben Periodendauer seiner Eigenfrequenz umgeladen, so dass bei Vorzeichenwechsel des Drosselstroms I_L die Ausgangskapazität C_{Osc} auf den doppelten Wert der Hochsetzsteller-Eingangsspannung V_{in} , abzüglich der Hochsetzsteller-Ausgangsspannung V_{out} umgeladen wird. Dadurch wird bei erneutem Einschalten des Halbleiterschalters S die Schaltspannung sowie der Einschaltstrom und somit die Schaltverluste reduziert. Solche Schaltverluste entstehen, wenn der Halbleiterschalter S stromdurchflossen ist. Nach dem Ohm'schen Gesetz gilt, $P = U \cdot I$. Die Verlustleistung P , die in dem Halbleiterschalter S in Wärme umgesetzt wird, ist damit davon abhängig wie hoch die Spannung ist, die anliegt.

[0006] In der **Fig. 3** sind Spannungs- und Stromverlauf über eine vollständige Schaltperiode des Halbleiterschalter S dargestellt. Der Stromverlauf I_L ist Dreieck-förmig. Während der Einschaltphase t_{On} , steigt der Strom durch die Drosselspule $L1$ linear an. Während der Ausschaltphase t_{Off} , fällt der Strom durch die Drosselspule $L1$ linear ab. In der Phase t_{Res} , die der halben Periodendauer der Resonanzfrequenz des Schwingkreises bestehend aus Drosselspule $L1$ und Kapazität des Halbleiterschalters S entspricht, ändert sich sogar die Stromrichtung. Dabei setzen sich die zeitlichen Zusammenhänge wie folgt zusammen:

$$t_{On} = \frac{P_{in} * 2 * L}{V_{in}^2}$$

$$t_{Off} = \frac{V_{in}}{V_{out} - V_{in}} * t_{On}$$

$$t_{Res} = \pi * \sqrt{L * C_{Osc}}$$

Dabei bedeuten P_{in} die Eingangsleistung und L die Induktivität der Drosselspule $L1$. Um ein möglichst verlustfreies Schalten des Halbleiterschalters zu gewährleisten, darf die Periodendauer T_s eines Schaltzyklus nicht kürzer sein als:

$$T_{smin} = t_{On} + t_{Off} + t_{Res}$$

So ist es dann gewährleistet, dass die Transistorkapazität des Halbleiterschalters S für ein verlustfreies Schalten entladen werden kann.

[0007] In besonders verlustoptimierten Anwendungen kommt an Stelle eines konventionellen Aufwärtswandlers gem. **Fig. 2** eine Halbbrücken-PFC-Schaltung mit mindestens zwei aktiven Halbleiterschaltern $S1$, $S2$ zum Einsatz. Diese ist in **Fig. 4** dargestellt. Dabei wird die Diode D aus **Fig. 2** durch einen weiteren Halbleiterschalter $S2$ ersetzt.

[0008] Die zeitlichen Zusammenhänge, die für die Schaltung gem. **Fig. 2** gelten, sind in dem US-Patent US 8,766,605 B2 in Bezug auf den Einsatz einer Halbbrücken-PFC-Schaltung erläutert. Dabei wird mit dem Begriff Halbbrücken-PFC-Schaltung ausgedrückt, dass sowohl die positive, wie auch die negative Halbwelle durch denselben Halbleiterschalter-Zweig aufwärtsgewandelt wird. Dies macht allerdings eine Polwenderschaltung erforderlich, die den Stromkreis schließt.

[0009] In der **Fig. 5** wird die zeitliche Abfolge der Ansteuersignale der Halbleiterschalter $S1$ und $S2$ für eine positive Eingangsspannung V_{in} dargestellt. Die Ansteuersignale werden dabei über das Setzen von Stromschwellen I_h und I_l erzeugt. Der Strom muss dafür messtechnisch erfasst werden und mit vorgegebenen Werten verglichen werden.

[0010] Die Bedingung für das Abschalten von $S1$ und das Einschalten von $S2$ ist in diesem Fall das Überschreiten der Stromschwelle I_h des Drosselstroms I_L . Dabei wird die Stromschwelle I_h für den jeweiligen Arbeitspunkt von einem Stromregler vorgegeben. Die Bedingung für das Abschalten von $S2$ und das Einschalten von $S1$ ist in diesem Fall das Unterschreiten der Stromschwelle I_l des Drosselstroms I_L . Die Stromschwelle I_l ist statisch vorgegeben und deren Lage sorgt für einen vollständiges Umladen von der Kapazität C_{Osc} des Halbleiterschalter $S1$.

[0011] Dabei bleibt im Gegensatz zur Schaltung in **Fig. 2**, bei der die Diode D den Umladevorgang bestimmt, der Schalter $S2$ solange eingeschaltet, bis ein vollständiges Umladen der Kapazität C_{Osc} auf 0 V erfolgt ist. Danach wird Halbleiterschalter $S1$ ein- und Halbleiterschalter $S2$ zeitgleich abgeschaltet, so dass der Strom I_L von $S2$ auf $S1$ kommutieren kann und die Stromrichtung des Stromes I_L wieder wechselt. Es beginnt ein neuer Zyklus mit dem Aufmagnetisieren der Drosselspule.

[0012] Einzelheiten zu diesem Ansteuerverfahren sind in den folgenden Dokumenten US 20070109822 A1 und US 8026704 B2 näher beschrieben.

[0013] Ein alternatives Verfahren zur Generierung der Ansteuersignale für die Halbleiterschalter $S1$ und $S2$ ist aus der Doktorarbeit „Current Mode Control structure: Current-Mode Control: Modeling and Digital Application“, von Jian Li, April 14, 2009, Blacksburg, Virginia Polytechnic Institute and State University bekannt. Dabei werden zur Generierung der Schaltzeiten t_{onS1} und t_{onS2} der Halbleiterschalter $S1$ und $S2$ Komparatoren eingesetzt, die den durch den Strom I_L verursachten Spannungsabfall in einem Messwiderstand mit Spannungsschwellwerten vergleichen.

[0014] Aus dem Dokument „LED Application Design Using BCM Power Factor Correction (PFC) Controller for 100W Lightning System“; AN-9731, 02011 Fairchild Semiconductor Corporation Rev. 1.0.0, 3/24/11 ist ein Schaltungsdesign für eine PFC-Schaltung, die im sogenannten „Boundary Conduction Mode“ (BCM) betrieben wird, bekannt.

[0015] Bei Anwendung einer Hochsetzstellerschaltung zur Power Factor Correction (PFC), wird bei größer benötigten Leistungen eine zweistufige Variante eingesetzt. Solche Aufwärtswandler sind für höhere Leistungsklassen ab ca. 1 kW Leistung interessant. Diese so genannte „Interleaved“-PFC--Schaltung lässt sich auch als Bridgeless-Topologie ausführen, wie in der Patentschrift US 8 363 434 B2 dargestellt ist. Dabei gibt es zwei Hochsetzstellerstufen, die für die Aufladung des Siebkondensators sorgen. Ein Problem sind dabei die „Ripple-Ströme“, die durch die Schaltvorgänge in beiden Hochsetzstellerstufen entstehen. Sie würden sich verstärken, wenn man die beiden Hochsetzstellerstufen im Gleichtaktbetrieb arbeiten ließe.

[0016] Es ist deshalb Aufgabe der Erfindung, einen Aufwärtswandler für Stromversorgungen bereitzustellen, der es ermöglicht die beiden Hochsetzstellerstufen so zu betreiben, dass die entstehenden Ripple-Ströme, die zusammen aus dem Netz aufgenommen werden, möglichst gering ausfallen. Zusätzlich sollen beide Hochsetzstellerstufen möglichst verlustarm schalten. Ebenfalls soll eine möglichst günstige Strommessung mit Hilfe nur eines Messwiderstandes im Strompfad pro Hochsetzstellerstufe mit geringer Zusatzbeschaltung für die Erfassung des Stroms ausreichen.

[0017] Diese Aufgabe wird durch einen Aufwärtswandler gemäß Anspruch 1, eine Stromversorgung eines elektrischen Verbrauchers gemäß Anspruch 14 und ein Verfahren zur Aufwärtswandlung der Eingangsspannung in einer Stromversorgung gemäß Anspruch 16 gelöst.

[0018] Die abhängigen Ansprüche beinhalten vorteilhafte Weiterbildungen und Verbesserungen der Erfindung entsprechend der nachfolgenden Beschreibung.

[0019] Um dieses Problem zu lösen wird erfindungsgemäß vorgeschlagen einerseits den Schaltzyklus der wenigstens einen zweiten Stufe zur ersten Stufe um eine gewählte Phasenverschiebung gegeneinander versetzt anzusteuern. Gleichzeitig wird die Aufmagnetisierungszeit in der ersten Stufe während einer Halbwelle der Eingangsspannung konstant gehalten, und die Abmagnetisierungszeit angepasst, um den gewünschten sinusförmigen Stromverlauf in der Induktivität zu erreichen. In der wenigstens einen zweiten Stufe wird dagegen die Periodendauer kon-

stant gehalten und die Aufmagnetisierungszeit angepasst. So ist es möglich ein verlustarmes Schalten in den wenigstens zwei Hochsetzstellerstufen zu erreichen und eine Kompensation der Rippleströme aus den wenigstens zwei Hochsetzstellerstufen, die zusammen aus dem Netz aufgenommen werden.

[0020] In einer generellen Ausführungsform betrifft die Erfindung einen Aufwärtswandler für eine Stromversorgung eines elektrischen Verbrauchers, der mit wenigstens zwei Hochsetzstellerstufen ausgestattet ist. Dabei weist der Aufwärtswandler eine brückenlose Gleichrichterschaltung, und einen Siebkondensator auf. Pro Hochsetzstellerstufe ist eine Induktivität vorgesehen, wobei die Induktivität jeweils an einen Pol der Wechselspannungsquelle geschaltet ist und an einen Knotenpunkt zwischen zwei Halbleiterschaltern. Dabei ist der erste Halbleiterschalter pro Hochsetzstellerstufe in Reihe mit einem Messwiderstand geschaltet. Der Aufwärtswandler ist mit einer Signalerzeugungseinheit ausgestattet, die Ansteuersignale für die beiden Halbleiterschalter pro Hochsetzstellerstufe erzeugt, wobei zur Aufwärtswandlung der Eingangsspannung bei positiver Eingangsspannung pro Hochsetzstellerstufe der erste Halbleiterschalter geschlossen wird und der zweite Halbleiterschalter geöffnet wird, um einen Strom durch die Induktivität zu treiben zur Aufmagnetisierung der Induktivität. Zur Abmagnetisierung der Induktivität in den Hochsetzstellerstufen wird jeweils der erste Halbleiterschalter geöffnet und der zweite Halbleiterschalter geschlossen und dabei der Siebkondensator entsprechend geladen. In einer bevorzugten Ausprägung ist pro Hochsetzstellerstufe der erste Halbleiterschalter in Reihe mit einem Messwiderstand geschaltet zur Messung des Stroms, der durch den ersten Halbleiterschalter fließt. Die Signalerzeugungseinheit weist ein Mittel zur Erfassung des Stroms durch den jeweiligen Messwiderstand der jeweiligen Hochsetzstellerstufe auf. Die Erfassung des Stroms durch den Messwiderstand geschieht in einer vorteilhaften Ausgestaltung in vorteilhafter Weise zum Ende der Phase zur Abmagnetisierung der Induktivität. Die Erfindung bietet den Vorteil, dass ein möglichst verlustloses Schalten der Halbleiterschalter möglich wird. Besonders störend für ein verlustloses Schalten ist nämlich die Kapazität des Halbleiterschalters in den Hochsetzstellerstufen. Sie bewirkt eine Spannung während des Schaltvorgangs, die zusammen mit dem verbleibenden Stromfluss in dem Halbleiterschalter zu einer Verlustleistung führt. Um verlustlos zu schalten, ist die möglichst vollständige Entladung der Kapazität des Halbleiterschalters erforderlich. Dafür ist eine Strommessung erforderlich. Ein besonderer Vorteil der erfindungsgemäßen Schaltung liegt darin, dass ein einfacher Messwiderstand für die Strommessung ausreicht. Eine besonders vorteilhafte Maßnahme besteht darin, dass die Signalerzeugungseinheit eine Ansteuereinheit aufweist, die dafür ausgelegt

ist die Hochsetzstellerstufen mit einer gewählten Phasenverschiebung gegeneinander versetzt anzu-steuern. Bei zwei Hochsetzstellerstufen ist z.B. eine Phasenverschiebung von 180° optimal. Damit wird erreicht, dass die Ripple-Ströme (auch Brummstrom genannt), die von beiden Stufen in den Regelzyklen, aus dem Netz aufgenommen werden, sich möglichst gut kompensieren, so dass nur noch eine geringe Restwelligkeit in der resultierenden Stromaufnahme übrig bleibt. Gleichzeitig ist die Ansteuereinheit dafür ausgelegt die Periodendauer der Ansteuersignale in der einen Hochsetzstellerstufe zu regeln und in der wenigstens einen anderen Hochsetzstellerstufe konstant zu halten, und die Aufmagnetisierungszeit in der wenigstens einen anderen Hochsetzstellerstufe zu regeln und in der ersten Hochsetzstellerstufe konstant zu halten. Dies hat den Vorteil, dass die gewünschte Phasenverschiebung zwischen den Ansteuersignalen für die Minimierung der Ripple-Ströme erhalten bleibt und das verlustlose Schalten in den wenigstens zwei Hochsetzstellerstufen ermöglicht wird.

[0021] Eine erweiterte Ausgestaltung der Erfindung besteht darin, dass zur Aufwärtswandlung der Eingangswchelspannung bei negativer Eingangsspannung pro Hochsetzstellerstufe der erste Halbleiterschalter geöffnet wird und der zweite Halbleiterschalter geschlossen wird um einen Strom durch die Induktivität zu treiben zur Aufmagnetisierung der Induktivität, und zur Abmagnetisierung der Induktivität der erste Halbleiterschalter geschlossen wird und der zweite Halbleiterschalter geöffnet wird. In der Abmagnetisierungsphase wird der Siebkondensator entsprechend geladen. Die Erfassung des Stroms durch den Messwiderstand geschieht für diese Ausgestaltung in vorteilhafter Weise zum Ende der Phase zur Abmagnetisierung der Induktivität. Diese Variante der Erfindung ermöglicht verlustloses Schalten der Halbleiterschalter durch Anpassen der Ansteuersignale der Halbleiterschalter auch bei Anliegen der negativen Halbwelle der Eingangswchelspannung. So ermöglicht die Erfindung hohe Leistungswerte bei Verzicht auf eine Vollbrückengleichrichtung, die zu einem pulsierenden Netzstrom mit einem hohen Oberschwingungsgehalt führt.

[0022] Für das möglichst verlustlose Schalten ist es weiterhin vorteilhaft, wenn die Ansteuereinheit eine Berechnungseinheit aufweist, die die Regelzykluszeit für die Phasen für Aufmagnetisierung und Abmagnetisierung pro Regelzyklus in Abhängigkeit von der Eingangsspannung und Ausgangsspannung vorausberechnet. Ein Regelzyklus besteht dabei aus den Phasen für Aufmagnetisierung und Abmagnetisierung. Dabei weist die Signalerzeugungseinheit weiterhin eine Regelungsstufe auf, die basierend auf der Differenz zwischen dem gemessenen Stromwert durch den Messwiderstand und einem Strom-

Referenzwert einen Korrekturwert für die Regelzykluszeit berechnet. So können verschiedene Faktoren, die für eine genauere Berechnung der Regelzykluszeit erforderlich wären unberücksichtigt gelassen werden. Manche Faktoren, wie Bauteilstreuungen, sind unvermeidlich und könnten nur durch großen Aufwand erfasst werden. Außerdem könnten einige Faktoren alterungsbedingt sein, was noch mehr Aufwand für deren Berücksichtigung bedeutet.

[0023] Es ist besonders vorteilhaft für das verlustlose Schalten, wenn der Korrekturwert in einer ersten Zeitgebereinheit der Signalerzeugungseinheit für den nachfolgenden Regelzyklus zur Anwendung kommt, so dass die Zeitgebereinheit die Regelzykluszeit entsprechend verkürzt oder verlängert. Mit der ersten Zeitgebereinheit wird die Dauer des Regelzyklus bestimmt.

[0024] Es ist weiterhin vorteilhaft, dass die Signalerzeugungseinheit eine weitere Regelungsstufe aufweist, die aus der Differenz zwischen vorgegebener Ausgangsspannung und gemessener Ausgangsspannung eine Aufmagnetisierungszeit berechnet, die in der wenigstens einen ersten Hochsetzstellerstufe zur Anwendung kommt. Dies entspricht einem Spannungsregler, der eine Regelgröße ausgibt, um die Ausgangsspannung konstant zu halten.

[0025] Für einen Aufwärtswandler mit zwei Hochsetzstellerstufen besteht eine vorteilhafte Maßnahme darin, dass die Berechnungseinheit weiterhin so ausgelegt ist basierend auf der Differenz zwischen dem gemessenen Stromwert durch den Messwiderstand in der ersten Hochsetzstellerstufe und dem gemessenen Stromwert durch den Messwiderstand in der zweiten Hochsetzstellerstufe einen Korrekturwert für die Aufmagnetisierungszeit zu berechnen, der in der zweiten Hochsetzstellerstufe zur Anwendung kommt. Mit dem ersten Zeitgeber wird die Regelzykluszeit für die erste und zweite Hochsetzstellerstufe eingestellt. Um die 180° Phasenverschiebung zwischen beiden Hochsetzstellerstufen zu erreichen, wird bei Erreichen des halben Wertes des eingestellten Zeitgebers das Ansteuersignal für die zweite Stufe zurückgesetzt und das Ansteuersignal für die erste Stufe erst zum Ende des programmierten Zeitgeber-Wertes. Würde man es dabei belassen, wäre die Phasenverschiebung zwar vorhanden, aber so wäre nicht gewährleistet, dass der Drosselstrom in der zweiten Hochsetzstellerstufe den gleichen unteren Schwellenwert hält wie der Strom in der ersten Hochsetzstellerstufe. Dann wäre für diese Hochsetzstellerstufe kein verlustfreies Schalten gleicher Güte möglich. Da das Regelverfahren der ersten Hochsetzstellerstufe Einfluss nimmt auf die Periodendauer des Schalzyklus (d.h. auf die Abmagnetisierungszeit) und darüber die 180° Phasenverschiebung gesteuert wird, ist es deshalb vorteilhaft, das Regelverfahren für die zweite Hoch-

setzstellerstufe so abzuwandeln, dass die Aufmagnetisierungszeit geregelt wird und die Regelzykluszeit konstant gehalten wird. So kann der gleiche untere Schwellwert für den Strom gehalten werden, wie in der ersten Hochsetzstellerstufe und gleichzeitig die gewünschte Phasendifferenz eingehalten werden.

[0026] Zur Erzeugung der Ansteuersignale für die Halbleiterschalter ist es vorteilhaft, wenn die Signalerzeugungseinheit eine zweite Zeitgebereinheit aufweist, an die die berechnete Aufmagnetisierungszeit weitergeleitet wird, in der die berechnete Aufmagnetisierungszeit für eine Anzahl nachfolgender Regelzyklen für die erste Hochsetzstellerstufe zur Anwendung kommt. Die Ansteuersignale werden in Form von PWM-Signalen erzeugt. Durch die getrennten Zeitgebereinheiten kann das Tastverhältnis der PWM-Signale variabel eingestellt werden.

[0027] Diesbezüglich ist es weiterhin vorteilhaft, wenn die Signalerzeugungseinheit eine dritte Zeitgebereinheit aufweist, an die die korrigierte Aufmagnetisierungszeit weitergeleitet wird, in der die korrigierte Aufmagnetisierungszeit für den nachfolgenden Regelzyklus für die zweite Hochsetzstellerstufe zur Anwendung kommt.

[0028] Dabei besteht eine vorteilhafte Variante darin, dass die Anzahl der Regelzyklen, für die die berechnete Aufmagnetisierungszeit zur Anwendung kommt, für eine Halbwelle der Eingangsspannung gültig ist. Die Aufmagnetisierungszeit wird dabei in vorteilhafter Weise in den Regelzyklen über eine Halbwelle der Eingangsspannung konstant gehalten, während die Abmagnetisierungszeit angepasst wird. Dies sorgt dafür, dass der Strom durch die Induktivität ebenfalls sinusförmig wird, wenn die Eingangsspannung sinusförmig ist.

[0029] Dafür ist es weiterhin vorteilhaft, dass die Signalerzeugungseinheit mit einer Eingangsspannungs-Erfassungseinheit ausgestattet ist, die zur Ermittlung der Phasenlage der Eingangsspannung eingerichtet ist, und die Information über die Phasenlage, insbesondere ob die positive Halbwelle oder negative Halbwelle der Eingangsspannung anliegt, an eine Konfigurationseinheit der Signalerzeugungseinheit liefert. Die Arbeitsweise des erfindungsgemäßen Aufwärtswandlers ist für die positive und negative Halbwelle der Eingangsspannung unterschiedlich. Deshalb ist die Erfassung der Polarität der Eingangsspannung vorteilhaft.

[0030] Diesbezüglich besteht eine weitere vorteilhafte Variante darin, dass die Konfigurationseinheit eingerichtet ist eine Anzahl der Komponenten der Signalerzeugungseinheit zu konfigurieren für den Betrieb bei positiver Eingangsspannung oder bei

negativer Eingangsspannung, je nachdem was die Information über die Polarität der Eingangsspannung angibt. Es ist üblich die verschiedenen Komponenten über Registerinträge zu konfigurieren, was von der Konfigurationseinheit vorgenommen werden kann.

[0031] Zur Erfassung des Stroms bei der Entladung der Kapazität des Halbleiterschalters ist es vorteilhaft den Messwiderstand in der wenigstens ersten und zweiten Hochsetzstellerstufe jeweils zwischen den ersten Halbleiterschalter und der Rückleitung zur Eingangsspannungsquelle, an die die Induktivität nicht angeschlossen ist, zu schalten.

[0032] Typischerweise wird in Aufwärtswandlern als Induktivität eine Drosselspule eingesetzt. Diese kann durch Anzahl der Windungen und Strecken oder Stauchen und geometrische Gestaltung genau angepasst werden.

[0033] In einer weiteren Ausprägung besteht die Erfindung in einer Stromversorgung eines elektrischen Verbrauchers, die einen erfindungsgemäßen Aufwärtswandler aufweist. Der erfindungsgemäße Aufwärtswandler kann dabei besonders vorteilhaft als Aufwärtswandler zur Leistungsfaktor-Vorregelung in der Stromversorgung dienen.

[0034] Solche Leistungsfaktor-Vorregelungsstufen lassen sich besonders vorteilhaft in Schaltnetzgeräten einsetzen.

[0035] In einer weiteren Ausprägung betrifft die Erfindung ein Verfahren zur Aufwärtswandlung der Eingangsspannung in einer Stromversorgung eines elektrischen Verbrauchers, die einen mehrstufigen Aufwärtswandler mit wenigstens zwei Hochsetzstellerstufen aufweist. Es ist eine Gleichrichterschaltung und ein Siebkondensator vorgesehen. Dabei wird pro Hochsetzstellerstufe eine Induktivität vorgesehen, wobei die Induktivität jeweils an einen Pol der Wechselspannungsquelle geschaltet ist und an einen Knotenpunkt zwischen zwei Halbleiterschaltern. Weiterhin wird dabei der erste Halbleiterschalter pro Hochsetzstellerstufe in Reihe mit einem Messwiderstand geschaltet. Von einer Signalerzeugungseinheit werden Ansteuersignale für die beiden Halbleiterschalter pro Hochsetzstellerstufe erzeugt, wobei zur Aufwärtswandlung der Eingangsspannung bei positiver Eingangsspannung pro Hochsetzstellerstufe der erste Halbleiterschalter geschlossen wird und der zweite Halbleiterschalter geöffnet wird, um einen Strom durch die Induktivität zu treiben zur Aufmagnetisierung der Induktivität. Zur Abmagnetisierung der Induktivität wird der erste Halbleiterschalter geöffnet und der zweite Halbleiterschalter geschlossen und der Siebkondensator entsprechend geladen. Der Strom durch den jeweiligen Messwiderstand wird von der Signalerzeugungseinheit erfasst.

Das Verfahren kennzeichnet sich dadurch aus, dass die Signalerzeugungseinheit eine Ansteuereinheit aufweist, von der die Hochsetzstellerstufen mit einer gewählten Phasenverschiebung gegeneinander versetzt angesteuert werden, wobei die Periodendauer der Ansteuersignale in der einen Hochsetzstellerstufe von der Ansteuereinheit geregelt wird und in der wenigstens einen anderen Hochsetzstellerstufe konstant gehalten wird, und die Aufmagnetisierungszeit in der wenigstens einen anderen Hochsetzstellerstufe geregelt wird und in der ersten Hochsetzstellerstufe konstant gehalten wird.

[0036] Diesbezüglich besteht ein besonderer Vorteil darin, dass bei diesem Verfahren der Strom durch den Messwiderstand zu vorgegebenen Zeiten gemessen wird, die durch die vorausberechnete Regelzykluszeit und um den Korrekturwert korrigiert, vorgegeben werden. Für die Erfindung reicht es aus den Strom nur zu diesen Zeitpunkten zu messen, was mit kostengünstigen AD-Wandlern möglich ist.

[0037] Mehrere Ausführungsbeispiele der Erfindung werden nachfolgend anhand der in den Zeichnungen dargestellten Figuren näher erläutert. Es zeigen:

Fig. 1 ein Prinzipschaltbild eines Schaltnetzgerätes;

Fig. 2 ein Prinzipschaltbild einer Halbbrücken-PFC-Schaltung mit einem Halbleiterschalter;

Fig. 3 den Stromverlauf durch die Induktivität der Halbbrücken-PFC-Schaltung gem. **Fig. 2** und den durch die Drain-Source-Kapazität des Halbleiterschalters S bedingten Spannungsverlauf am Halbleiterschalter S bei Ansteuerung des Halbleiterschalters S bei Erreichen von Stromschwellen im Stromverlauf;

Fig. 4 ein Prinzipschaltbild einer Halbbrücken-PFC-Schaltung mit zwei Halbleiterschaltern;

Fig. 5 den Stromverlauf durch die Induktivität der Halbbrücken-PFC-Schaltung gem. **Fig. 4** und den durch die Drain-Source-Kapazität des Halbleiterschalters S1 bedingten Spannungsverlauf am Halbleiterschalter S1 bei Ansteuerung der Halbleiterschalter S1 und S2 bei Erreichen von Stromschwellen im Stromverlauf;

Fig. 6 ein Prinzipschaltbild einer zweistufigen Halbbrücken-PFC-Schaltung mit jeweils zwei Halbleiterschaltern pro Hochsetzstellerstufe und Polwende-Schaltung;

Fig. 7 ein Prinzipschaltbild einer zweistufigen Halbbrücken-PFC-Schaltung mit jeweils zwei Halbleiterschaltern, wobei die Polwende-Schaltung mit Dioden realisiert wird;

Fig. 8 ein Blockschaltbild einer Signalerzeugungseinheit der Halbbrücken-PFC-Schaltung;

Fig. 9 die Art der Ansteuersignalerzeugung der Halbbrücken-PFC-Schaltung gem. **Fig. 7** bei positiver Halbwelle der Eingangsspannung; und

Fig. 10 die Art der Ansteuersignalerzeugung der Halbbrücken-PFC-Schaltung gem. **Fig. 7** bei negativer Halbwelle der Eingangsspannung.

[0038] Die vorliegende Beschreibung veranschaulicht die Prinzipien der erfindungsgemäßen Offenbarung. Es versteht sich somit, dass Fachleute in der Lage sein werden, verschiedene Ausführungen zu konzipieren, die zwar hier nicht explizit beschrieben werden, die aber Prinzipien der erfindungsgemäßen Offenbarung verkörpern und in ihrem Umfang ebenfalls geschützt sein sollen.

[0039] Wie beschrieben, gibt es den Ansatz eine PFC-Schaltung im Boundary Conduction Mode (BCM) zu betreiben. Dabei wird die Zeit t_{on} zum wiederholten Aufmagnetisieren der Induktivität L, über eine Sinushalbwelle der Netzwechselfspannung konstant gehalten. Diese Zeit ist proportional zur momentanen Leistungsabgabe des Schaltnetzgerätes und wird von einem Spannungsregler vorgegeben, der die Ausgangsspannung der Schaltung, also z.B. 400 V, konstant halten soll.

[0040] Zusätzlich muss noch die Zeit zum Abmagnetisieren der Induktivität L eingestellt werden. Dies geschieht nach der Lösung gemäß einer parallelen Patentanmeldung der Anmelderin P-2020-0136-DE dadurch, dass der Zeitpunkt an dem der zweite Stromschalter abschalten soll, vorausberechnet wird und die Zeit zum Abmagnetisieren entsprechend eingestellt wird.

[0041] Dabei berechnet sich die Abmagnetisierungszeit (Off-Zeit), in der der erste Stromschalter S1 geöffnet und der zweite S2 geschlossen ist, wie folgt aus der Zeit t_{on} zum Aufmagnetisieren:

$$t_{off} = \frac{V_{in}}{V_{out} - V_{in}} * t_{on}.$$

Da die Berechnung durch Bauteil-Toleranzen und andere Faktoren, wie Verzögerungen bei der Generierung der Ansteuersignale in Treiberstufen, etc. abweichen kann, wird geprüft werden, ob mit der berechneten Off-Zeit auch der gewünschte Stromwert in der Induktivität L erreicht wurde. Dazu wird die erforderliche Information des Stroms aus dem Pfad des ersten Halbleiterschalters S1 gewonnen. Dazu ist in dem Strompfad ein Strommesswiderstand (Shunt) geschaltet, mit dem eine Messspannung erzeugt wird, die proportional zum Strom durch den Halbleiterschalter S1 ist. Dieser Messwert wird als Istwert einem Regler zugeführt, der einen Korrektur-

wert ausgibt, der die Berechnung der Abmagnetisierungszeit beeinflusst.

[0042] Bei einer mehrstufigen aktiven PFC-Schaltung muss diese Lösung angepasst werden. Denn es gibt, wie eingangs erläutert, die Problematik, dass sich die Ripple-Ströme verstärken würden, wenn die Hochsetzstellerstufen mit den gleichen Ansteuersignalen ohne Phasenunterschied geschaltet werden.

[0043] Die Fig. 6 zeigt ein Prinzipschaltbild einer erfindungsgemäßen zweistufigen Halbbrücken-PFC-Schaltung mit Polwendeschaltung. Die sinusförmige Netzspannung mit 230 V Effektivwert und 50 Hz Netzfrequenz steht am Eingang AC_{in} an. In dieser Schaltung sind zwei Hochsetzstellerstufen HSa und HSb enthalten. Pro Hochsetzstellerstufe ist eine Drosselspule und zwei Halbleiterschalter und ein Messwiderstand vorgesehen. Die erste Hochsetzstellerstufe HSa besteht aus Drosselspule L1a, erstem Halbleiterschalter S1a und zweitem Halbleiterschalter S2a und Messwiderstand R1a. Die zweite Hochsetzstellerstufe HSb besteht aus Drosselspule L1b, erstem Halbleiterschalter S1b und zweitem Halbleiterschalter S2b und Messwiderstand R1b. Die Drosselspulen L1a und L1b weisen im Beispiel jeweils eine Induktivität von 64 μ H auf. Die Messwiderstände R1a und R1b weisen im Beispiel jeweils einen Widerstandswert von 20 m Ω auf. Die Leitung, in die die Drosselspule L1a geschaltet ist, geht an einen Knotenpunkt P1a, der einerseits mit dem Drain-Ausgang des zweiten Halbleiterschalters S2a in Verbindung steht. Andererseits steht der Knotenpunkt P1a mit dem Source-Eingang des ersten Halbleiterschalters S1a in Verbindung. Beide Halbleiterschalter S1a und S2a sind als Feldeffekttransistoren des Typs nMOSFET ausgeführt. Sie dienen dazu das Eingangssignal gleichzurichten und zu zerhacken. Dazu werden sie mit einer relativ hohen Frequenz geschaltet, z.B. 100 kHz. Das Ansteuersignal CTRLA1 wird an das Gate des Feldeffekttransistors S1a angelegt. Das Ansteuersignal CTRLA2 wird an das Gate des Feldeffekttransistors S2a angelegt.

[0044] Die Leitung, in die die Drosselspule L1b geschaltet ist, geht an einen Knotenpunkt P1b, der einerseits mit dem Drain-Ausgang des zweiten Halbleiterschalters S2b in Verbindung steht. Andererseits steht der Knotenpunkt P1b mit dem Source-Eingang des ersten Halbleiterschalters S1b in Verbindung. Auch diese Halbleiterschalter S1b und S2b sind als Feldeffekttransistoren des Typs nMOSFET ausgeführt. Stattdessen könnten für alle oder gewählte Halbleiterschalter andere Halbleiterschalter, wie bipolare Transistoren, Thyristoren oder IGBT's eingesetzt werden. Das Ansteuersignal CTRLB1 wird an das Gate des Feldeffekttransistors S1b angelegt. Das Ansteuersignal CTRLB2 wird an das Gate des Feldeffekttransistors S2b angelegt. Das genaue

Timing dieser Ansteuersignale wird in einer Digital-schaltung berechnet, die in Fig. 6 nicht gezeigt ist, die aber nachfolgend noch genauer erläutert wird.

[0045] Am Ausgang der Halbbrücken-PFC-Schaltung 100 ist ein Siebkondensator C1 angeschlossen, der während der Durchschaltphase der Halbleiterschalter S1a und S1b aufgeladen wird und dem nachfolgenden Gleichstromsteller des Schaltnetzgerätes eine hohe Spannung von z.B. 400 V zur Verfügung stellt. Der Siebkondensator C1 hat z.B. eine Kapazität von 600 μ F. Der Strom, der bei geöffnetem Halbleiterschalter S1a und S1b in umgekehrter Richtung zum Entladen der Transistorkapazität von Halbleiterschalter S2a und S2b fließt, fließt durch den Messwiderstand R1a und R1b, der im unteren Schaltzweig der Reihenschaltung der beiden Halbleiterschalter S1a, S2a und S1b, S2b vorgesehen ist. Mit diesem Stromfluss wird also die Transistorkapazität des jeweils in einer Hochsetzstellerstufe HSa, HSb enthaltenen unteren Halbleiterschalters S2a, S2b entladen, was für ein möglichst verlustloses Schalten nötig ist. Um dies zu erzielen, ist zunächst die messtechnische Erfassung des Stromflusses erforderlich. Deshalb wird der Spannungsabfall über den Messwiderstand R1a erfasst. Dies wird so gemacht, dass die Spannungen an den Knotenpunkten P3a und P4a zu Eingängen einer Signalanpassungsschaltung MEa geführt wird. In der Signalanpassungsschaltung werden die Messsignale verstärkt, gefiltert und es wird über einen Spannungsteiler die Differenzspannung gebildet, die dann an einen A/D-Eingang der Digital-schaltung 110 geführt wird. Genauso wird der Spannungsabfall über den Messwiderstand R1b der zweiten Hochsetzstellerstufe HSb erfasst. Eine Polwendeschaltung besteht aus den beiden Halbleiterschaltern S3 und S4. Es handelt sich z.B. ebenfalls um nMOS-Feldeffekttransistoren. Der Knotenpunkt P2, an den beide Transistoren geschaltet sind, ist mit der Rückleitung zur Eingangswechselspannungsquelle AC_{in} verbunden. Beide Halbleiterschalter S3 und S4 dienen der Umpolung der Schaltung. Für die positive Halbwelle der Eingangsspannung wird S4 gesperrt und S3 leitend geschaltet. Für die negative Halbwelle der Eingangsspannung wird S3 gesperrt und S4 leitend geschaltet. Die Schaltsignale CTRL3 und CTRL4 werden daher mit der 50 Hz Netzfrequenz erzeugt. Die anliegende Eingangswechselspannung wird ebenfalls erfasst. Zur Signalanpassung dient die Signalanpassungsschaltung ME1. Das Differenzsignal wird einem weiteren A/D-Eingang der Signalerzeugungseinheit 110 zugeführt. Die aufwärts gewandelte Ausgangsspannung V_{out} wird auch erfasst. Zur Signalanpassung dient die Signalanpassungsschaltung ME2. Die messtechnisch angepasste Ausgangsspannung V_{out} wird einem weiteren A/D-Eingang der Signalerzeugungseinheit 110 zugeführt.

[0046] Die Fig. 7 zeigt eine andere Variante dieser Halbbrücken-PFC-Schaltung, bei der die beiden Halbleiterschalter S3 und S4 durch Dioden D1 und D2 ersetzt sind. Bei diesen besteht der Vorteil, dass sie keine dedizierten Schaltsignale benötigen. Die Dioden sind selbstsperrend und zeigen das gewünschte Polwende-Verhalten auch ohne Ansteuersignale. Die anderen Komponenten in Fig. 7, die die gleichen Bezugszahlen haben wie in Fig. 6, bezeichnen die gleichen Komponenten.

[0047] Mit der Schaltung gem. Fig. 7 wird ein Ansatz für eine einstufige aktive PFC-Schaltung weiterentwickelt, der bereits in der parallelen Patentanmeldung P-2020-0136 DE der Anmelderin vorgestellt wurde.

[0048] Dabei wird die Zeit T_{on} , die zum Zerhacken der Eingangsspannung mit ca. 100 kHz angesetzt wird, über eine Sinushalbwelle der Netzspannung konstant gehalten. Diese Zeit entspricht der Zeit zum jeweiligen Aufmagnetisieren der Induktivität L pro Regelvorgang. Wie beschrieben, enthält die PFC-Schaltung einen Stromregelkreis der die Aufgabe hat, den Augenblickswert des Eingangsstromes $I_L(t)$ (Drosselstrom) proportional zum Augenblickswert der Eingangsspannung $V_{in}(t)$ zu halten. Das geschieht durch Variation der Regelzykluszeit. So kann dann der Leistungsfaktor nahe bei Eins gehalten werden. Diese Zeit ist proportional zur Leistung und wird von einem Spannungsregler vorgegeben, der die Ausgangsspannung der Schaltung z.B. auf 400 V konstant halten soll.

[0049] Um die Zeit zum Abmagnetisieren der Drosselspule L einzustellen, wird bei der parallelen Patentanmeldung der Anmelderin der Zeitpunkt, an dem der erste Halbleiterschalter S1a, S1b abschalten soll, vorausberechnet und diese Berechnung mit Hilfe eines zusätzlichen Stromregelvorgangs korrigiert. Diese Vorausberechnung und Korrektur kann basierend auf der positiven Eingangsspannung (positive Halbwelle) oder der negativen Eingangsspannung (negative Halbwelle) durchgeführt werden, denn die notwendige Information, um die Stromschwellen ausregeln zu können, ist in beiden Fällen enthalten.

[0050] Allerdings bezieht sich die Lösung in der parallelen Patentanmeldung nur auf einen Aufwärtswandler mit einer Hochsetzstellerstufe.

[0051] Bei dem einstufigen Aufwärtswandler wird die Aufmagnetisierungszeit und die Abmagnetisierungszeit in der integrierten Schaltung 110 vorausberechnet. Die Regelzykluszeit der Hochsetzstellerstufe wird dabei nur noch angepasst, um die untere Stromschwelle des Stromspitzenwertes zu erreichen. Die vorausberechneten Werte können deshalb für beide Hochsetzstellerstufen benutzt werden.

[0052] Um den Ripple-Strom zu minimieren, ist es erforderlich die Hochsetzstellerstufen zeitlich versetzt arbeiten zu lassen. Bei einer zweistufigen Aufwärtswandler-Schaltung ist es am besten den Schaltzyklus der zweiten Stufe um 180° phasenversetzt zur ersten Hochsetzstellerstufe HSa zu betreiben. Dafür wird ein Master-Timer genutzt, der die Regelzykluszeiten für beide Stufen vorgibt. Dies kann so erfolgen, dass bei Erreichen des halben Timer-Wertes das Schaltsignal CTRL_B1 für das Einschalten des ersten Halbleiterschalters S1b der zweiten Stufe HSb zurückgesetzt wird und für die erste Hochsetzstellerstufe HSb das Schaltsignal CTRL_A1 erst zum Ende des Master-Timer-Wertes. Würde man es dabei belassen, wäre die Phasenverschiebung von 180° zwischen den Schaltzyklen vorhanden, aber es wäre nicht gewährleistet, dass der Drosselstrom in der Hochsetzstellerstufe HSb den gleichen unteren Schwellenwert hält wie der Drosselstrom in der Hochsetzstellerstufe HSa. Da das Regelverfahren der ersten Hochsetzstellerstufe HSa Einfluss nimmt auf die Periodendauer des Schaltzyklus (bzw. Abmagnetisierungszeit) und darüber die 180° Phasenverschiebung in der Ansteuerung der Halbleiterschalter gesteuert wird, wird deshalb erfindungsgemäß das Regelverfahren für die zweite Hochsetzstellerstufe HSb abgewandelt.

[0053] Die Signalerfassung und die Art der Regelung der zweiten Stufe sind identisch zur ersten Hochsetzstellerstufe HSa. In der zweiten Hochsetzstellerstufe HSb wird zur Ausregelung des gleichen unteren Schwellenwertes des Drosselpulsenstroms aber nicht Einfluss auf die Periodendauer genommen, sondern auf die Aufmagnetisierungszeit dieser Stufe. So wird also die Ausgangsgröße des Reglers für die Hochsetzstellerstufe HSb zu der vorausberechneten Aufmagnetisierungszeit für diese Stufe hinzuaddiert oder subtrahiert, je nachdem welches Vorzeichen die Regelgröße des Reglers hat. Der untere Schwellenwert kann so ebenfalls erreicht werden ohne Anpassung der Regelzykluszeit.

[0054] Fig. 8 zeigt ein Blockschaltbild der Signalerzeugungseinheit 110 mit dem die Ansteuersignale CTRL_A1, CTRL_A2 und CTRL_B1, CTRL_B2 für die Halbleiterschalter der Hochsetzstellerstufen HSa, HSb erzeugt werden. Es handelt sich um einen integrierten Schaltkreis mit dem diese Art der Regelung umgesetzt wird. Der integrierte Schaltkreis kann in Form eines DSP (digital signal processor), FPGA (field programmable gate array), oder ASIC (application specific integrated circuit) oder mit Hilfe eines Standard Mikrocontrollers und entsprechender Software realisiert werden. Dabei gilt die dargestellte Variante für den Fall dass die positive Eingangsspannung (Halbwelle) der Eingangsspannung anliegt. Die Regler-Architektur ist aber für den Betrieb bei beiden Halbwellen der Eingangsspannung

spannung ausgelegt. Dafür ist allerdings eine Umkonfiguration von Komponenten der Regler-Architektur erforderlich.

[0055] Mit dem Regler werden die Ansteuersignale CTRL_A1 und CTRL_A2 für die Halbleiterschalter S1a und S2a der ersten Hochsetzstellerstufe HSa und CTRL_B1 und CTRL_B2 für die Halbleiterschalter S1b und S2b der zweiten Hochsetzstellerstufe HSb 100 erzeugt. Das Blockschaltbild enthält die folgenden Komponenten: Mit der Bezugszahl 111 sind drei Subtraktionsstufen bezeichnet. In der ersten Subtraktionsstufe 111 wird die Ausgangsspannung V_{out} von der Referenzspannung V_{Out_Ref} abgezogen. Die Ausgangsspannung soll möglichst konstant gehalten werden auf den Wert von 400 V. Es wird damit in der ersten Subtraktionsstufe 111 die Abweichung von dem Sollwert bestimmt. Je nach Belastung des Schaltnetzgerätes kann die Zwischenkreisspannung von 400 V variieren und es muss nachgeregelt werden. In der zweiten Subtraktionsstufe 111 wird von dem festgelegten Stromschwellen-Referenzwert I_{Neg_Ref} der aktuell gemessene Strom I_{b_neg} durch den Messwiderstand R1b abgezogen. Die Messung des Stroms findet dabei immer zu den vorausberechneten und korrigierten Zeitpunkten statt. Es müssen keine weiteren Strommesswerte erfasst werden. Somit wird in dieser Subtraktionsstufe 111 die jeweilige Abweichung I_{err} von dem Sollwert I_{ref} bestimmt. Das ist die wesentliche Information für die nachfolgende Regelungsstufe 113b, in der die Korrektur T_{P_Offset} für die vorausberechnete Periodendauer T_P des jeweiligen Regelzyklus berechnet wird. Dafür kann z.B. ein PI-Regler oder PID-Regler benutzt werden. Je nach Anforderung, wie schnell die Differenz ausgeregelt werden soll, kann auch ein anderer Regler eingesetzt werden. Die Regelungsstufe 113b gibt den Korrekturwert T_{P_Offset} an die nachgeschaltete Master-Zeitgebereinheit 116 aus. Der Master-Zeitgebereinheit 116 wird zusätzlich auch die Information über die berechnete Regelzykluszeit T_P geliefert. Diese wird in der Berechnungseinheit 114 berechnet, der dafür auch die berechnete Aufmagnetisierungszeit T_{on} an zugeführt wird. Diese Information T_{on} wird von der Regelungsstufe 112 geliefert. Diese Zeit T_{on} wird für die positive Halbwelle konstant gehalten. Es handelt sich deshalb um eine Regelstufe, die den Stellwert nur relativ langsam nachregelt. Es hat sich gezeigt, dass dafür sogar ein 10 Hz PI-Regler ausreicht. Die Aufmagnetisierungszeit T_{on} kann mit Hilfe der Formel

$$t_{on} = \frac{P_{in} * 2 * L}{V_{in}^2}$$

berechnet werden, die bereits eingangs erläutert wurde. Diese Formel gilt immer dann, wenn der Stromverlauf durch die Drosselspule L an der Lückgrenze betrieben wird. Diese Regelungsstufe 112 arbeitet mit der Eingangsinformation über die Diffe-

renz zwischen gewünschter Zwischenkreisspannung von z.B. 400 V und der tatsächlich gemessenen Zwischenkreisspannung. Die Differenz wird von der Subtraktionsstufe 111a geliefert.

[0056] Die Berechnungseinheit 114 berechnet die Regelzykluszeit nach der Formel

$$T_P = \frac{V_{in}}{V_{out} - V_{in}} * T_{on} + T_{on}$$

die sich aus der Zeit für die Gesamtlänge von Aufmagnetisierungszeit T_{on} und der Abmagnetisierungszeit T_{off} zusammensetzt. Der erste Teil der Formel entspricht dabei der Formel für die Berechnung der Abmagnetisierungszeit, die eingangs erwähnt wurde.

[0057] Die Master-Zeitgebereinheit 116 entspricht einer programmierbaren ZeitgeberEinheit, die jeweils nach Ablauf der eingestellten Zeiten ein Ereignis (Event) ausgibt. Man könnte das Ereignis auch in Form eines generierten Signales ausgeben. In der Digitaltechnik kann das Ereignis auch in Form eines Software-Ereignisses ausgegeben werden, durch das ähnlich wie bei einem per Software generierten Interrupt eine bestimmte Programmroutine aufgerufen wird. In der Master-Zeitgebereinheit 116 wird ein Timer gesetzt, mit dem die Regelzykluszeit für die Schaltvorgänge in beiden Hochsetzstellerstufen HSa und HSb gebildet wird. Gleichzeitig wird mit diesem Timer auch der Versatz von 180° Phasendifferenz zwischen den Ansteuerungen der Halbleiterschalter in den beiden Hochsetzstellerstufe HSa und HSb gesteuert.

[0058] Von der Regelungsstufe 113a wird eine Regelgröße berechnet, die der Korrektur T_{On_Offset} der Aufmagnetisierungszeit T_{on} entspricht. Auch diese Korrektur wird pro Regelzyklus neu berechnet, also mit einer Frequenz von ca. 100 kHz.

[0059] In der Zeitgebereinheit 115b wird ein Timer gesetzt, der die Aufmagnetisierungszeit T_{on} für die Hochsetzstellerstufe HSb bestimmt. Dieser Timer wird ebenfalls pro Regelzyklus, also mit ca. 100 kHz neu gesetzt. In der Zeitgebereinheit 115a wird ein Timer gesetzt, der die Aufmagnetisierungszeit für die Hochsetzstellerstufe HSa bestimmt. Dieser Timer wird pro Regelzyklus, also mit ca. 100 kHz neu gesetzt. Die Einstellung dieses Timers unterscheidet sich von der Einstellung des Timers in der Zeitgebereinheit 115b, denn es wird statt der Regelzykluszeit die Aufmagnetisierungszeit angepasst um die untere Stromschwelle auszuregeln. Dafür wird die Differenz gebildet zwischen Aufmagnetisierungszeit T_{on} und Korrekturwert T_{On_Offset} in einer weiteren Subtraktionsstufe 111.

[0060] Die eigentliche Signalerzeugung für die Ansteuersignale CTRL_A1, CTRL_A2 und CTRL_B1, CTRL_B2 geschieht in der PWM-Signalerzeugungseinheit 119.

[0061] Mit der Zustandsmaschine 117 wird der Zustand der Eingangsspannung erfasst. Diese wird mit einem Zeitraster von 25 kHz abgetastet. Die Zustandsmaschine 117 ermittelt, ob die positive Halbwelle vorliegt oder die negative Halbwelle der Eingangsspannung. Der ermittelte Zustand wird an eine Konfigurationseinheit 118 weitergeleitet, die in Abhängigkeit des Zustandes entsprechende Register-Einstellungen für die verschiedenen Blöcke des integrierten Schaltkreises 110 vornimmt. Zumindest die PWM-Signalerzeugungseinheit 119 muss umkonfiguriert werden, denn bei negativer Eingangsspannung sind die Funktionen der Halbleiterschalter S1 und S2 vertauscht.

[0062] Die Fig. 9 zeigt den Stromregelvorgang bei positiver Eingangsspannung, also bei der positiven Halbwelle der Eingangsspannung. Die Ansteuersignale für die Halbleiterschalter der beiden Hochsetzstellerstufen HSa werden mit Hilfe der drei verschiedenen Zeitgeber-Einheiten 116, 115a und 115b gebildet. Für diese ist der Verlauf der Timer-Stände jeweils für drei Regelzyklen angegeben. Zusätzlich ist das Timing der Ansteuersignale für die Halbleiterschalter in den Hochsetzstellerstufe HSa und HSb angegeben. Bei den Timer-Diagrammen ist entlang der Ordinate der Verlauf des Timerwertes aufgetragen. Entlang der Abszisse ist die Zeit t aufgetragen. Die Timerwerte laufen durch Inkrementierung linear hoch bis zu einem eingestellten Maximalwert, an dem sie wieder zurückgesetzt werden.

[0063] Die Master-Zeitgebereinheit 116 wird pro Regelzyklus auf den Maximalwert $T_P + T_{P_Offset}$ gesetzt. Wenn die Hälfte dieses Wertes erreicht ist, wird die Abmagnetisierungszeit für die erste Hochsetzstellerstufe HSa beendet. Wenn der Maximalwert erreicht ist, wird die Abmagnetisierungszeit für die zweite Hochsetzstellerstufe HSb beendet. So arbeiten beide Hochsetzstellerstufen um 180° versetzt.

[0064] Die Zeitgebereinheit 115a bestimmt die Zeiten der Schaltvorgänge zum Aufmagnetisieren der Drosselspule L1a in der Hochsetzstellerstufe HSa während der positiven Halbwelle der Eingangsspannung AC_{in} . Das Ansteuersignal mit dem der Halbleiterschalter S2a für die Aufmagnetisierungsphase geschaltet wird, ist in Fig. 9 auch mit CTRL_A2 bezeichnet. Dafür wird der Halbleiterschalter S2a geöffnet und der Halbleiterschalter S1a geschlossen. Der Timer der Zeitgebereinheit 115a wird gestartet, nachdem die Master-Zeitgebereinheit 116 die Abmagnetisierungszeit für die Hochsetzstel-

lerstufe HSa beendet hat. Zusätzlich wird noch eine kurze Wartezeit $delay2$ abgewartet. Diese dient dazu sicherzustellen, dass die Umschaltvorgänge in den Halbleiterschaltern abgeschlossen sind bevor die nächste Aufmagnetisierungsphase beginnt. Das Ansteuersignal CTRL_A2 wird mit Erreichen des Timerwertes $CMP1=delay$ gestartet und bei Erreichen des programmierten Timerwertes $CMP3= T_{on} + T_{On_Offset}$ beendet. Die $delay$ -Werte sind dabei der Einfachheit halber fest eingestellt. Falls nötig, könnten sie aber auch variabel eingestellt werden. Der Korrekturwert $T_{On_A_Offset}$ hängt von dem gemessenen Stromwert durch den Messwiderstand R1 ab, der pro Regelzyklus neu erfasst wird. Die Messung des Stroms durch den Messwiderstand R1 erfolgt zum Zeitpunkt $CMP4 = T_P + T_{P_Offset} - ADC_preTime$ allerdings bezogen auf den Zählerstand des Timers der Zeitgebereinheit 115a. Die Messung des Stroms durch den Messwiderstand R2 erfolgt zum Zeitpunkt $CMP4=T_P+T_{P_Offset}-ADC_preTime$ allerdings bezogen auf den Zählerstand des Timers der Zeitgebereinheit 115b. Dabei wird der jeweilige AD-Wandler an den vorausberechneten und korrigierten Zeitpunkten zur Messwerterfassung getriggert. Durch die Zeit $ADC_preTime$ wird sichergestellt, dass nicht während eines Umschaltvorgangs der Strom gemessen wird. Dadurch sind die Erfassungszeitpunkte gegeneinander versetzt. Die Messwerte dienen als Istwerte für die Berechnungen für den nächsten Regelzyklus.

[0065] Der berechnete Timerwert $CMP3= T_{on}+T_{On_Offset}$ berücksichtigt auch die Zeit $delay$. Zwischen Abschalten der Aufmagnetisierungsphase und Starten der Abmagnetisierungsphase wird die Zeit $delay1$ abgewartet. Die Abmagnetisierungsphase dient zum Abmagnetisieren der Drosselspule L1a sowie zum Entladen der Transistorkapazität von Halbleiterschalter S2a mit dem vorausberechneten Wert. Die Abmagnetisierungsphase ist auch variabel, weil die Dauer der Regelzykluszeit vorgegeben ist und die Aufmagnetisierungszeit variabel ist. Die Abmagnetisierungsphase wird durch Erzeugen des Ansteuersignals CTRL_A1 bestimmt.

[0066] Die Zeitgebereinheit 115b bestimmt die Zeiten der Schaltvorgänge zum Aufmagnetisieren der Drosselspule L1b in der Hochsetzstellerstufe HSb. Die Hochsetzstellerstufe HSb wird so betrieben, wie in der parallelen Patentanmeldung erläutert. Die Aufmagnetisierungszeit wird vorausberechnet und bleibt während der Zeit, wo die positive Halbwelle der Eingangsspannung anliegt konstant. Die untere Stromschwelle wird durch Variation der Abmagnetisierungszeit ausgeregelt. Die Aufmagnetisierungsphase wird mit Erreichen des Timerwertes $CMP1=delay$ gestartet. Hier wird das Ansteuersignal CTRL_B2 gestartet. Mit Erreichen des vorausberechneten Wertes $CMP3= T_{on}$ wird die Aufmagneti-

sierungsphase beendet. Sodann wird die Wartezeit delay3 abgewartet, bevor die Abmagnetisierungsphase mit Einschalten des Ansteuersignales CTRL_B1 gestartet wird. Diese Abmagnetisierungsphase wird variabel beendet indem die Master-Zeitgebereinheit 116 die Regelzykluszeit variabel beendet. Zum Einsatz kommt dabei der Korrekturwert, um den die nach dem vorhergehenden Regelvorgang vorausberechnete Zeit T_P pro Regelzyklus korrigiert wird. Nach Abschaltung des Ansteuersignales CTRL_B1 wird die Wartezeit delay4 abgewartet, bevor der Timer der Zeitgebereinheit 115b zurückgesetzt wird. Für die Bestimmung der Aufmagnetisierungsphase wird das Ansteuersignal CTRL_B2 wie dargestellt erzeugt.

[0067] Fig. 10 zeigt die entsprechenden Regelvorgänge bei negativer Eingangsspannung zum Ende der Stromflanke. Gleiche Bezugszahlen bezeichnen wieder die gleichen Komponenten wie zuvor erläutert. Es wird aber angemerkt, dass die Halbleiterschalter in den Hochsetzstellerstufen HSa und HSb jeweils die Rollen tauschen. Die Zeitgebereinheit 115a bestimmt die Zeiten der Schaltvorgänge zum Abmagnetisieren der Drosselspule L1a in der Hochsetzstellerstufe HSa während der negativen Halbwelle der Eingangs-Wechselspannung AC_{in} . Die Master-Zeitgebereinheit 116 bestimmt das Ende der Phase zum Aufmagnetisieren um den 180° Phasenversatz zu erhalten. Die Zeitgebereinheit 115b bestimmt die Zeiten der Schaltvorgänge zum Aufmagnetisieren der Drosselspule L1b in der Hochsetzstellerstufe HSb während der negativen Halbwelle der Eingangs-Wechselspannung AC_{in} . Die Zeit zum Abmagnetisieren wird von der Master-Zeitgebereinheit 116 bestimmt.

[0068] Die Offenbarung ist nicht auf die hier beschriebenen Ausführungsbeispiele beschränkt. Es gibt Raum für verschiedene Anpassungen und Modifikationen, die der Fachmann aufgrund seines Fachwissens als auch zu der Offenbarung zugehörend in Betracht ziehen würde.

Bezugszeichenliste

		30	Leistungsübertragungsstufe
		40	Glättungsstufe
		50	Regelstufe
		60	Potenzialtrennung
		70	Steuerung
		100	Aufwärtswandler
		110	Signalerzeugungseinheit
		111	Subtraktionsstufen
		112	Spannungsregelungsstufe
		113a	1. Stromregelungsstufe
		113b	2. Stromregelungsstufe
		114	Berechnungseinheit
		115a	1. Zeitgebereinheit
		115b	2. Zeitgebereinheit
		116	Master-Zeitgebereinheit
		117	Eingangswechselspannungs-Erfassungseinheit
		118	Konfigurationseinheit
		119	PWM-Signalerzeugungseinheit
		C1	Siebkondensator
		CTRL_A1, CTRL_A2	Ansteuersignale Hochsetzstellerstufe A
		CTRL_B1, CTRL_B2	Ansteuersignale Hochsetzstellerstufe B
		D	Diode
		D1, D2	Gleichrichter-Diode
		DSP	digitaler Signalprozessor
		delay, delay1, delay2, delay3, delay4	Wartezeiten
		C_{osc}	Transistorkapazität
		HSa, HSb	Hochsetzstellerstufen
		I_b	gemessener Strom
		I_{a_sense}, I_{b_sense}	Leitungen zur Strommessung
1	Netzfilter		
2	Gleichrichter		
3	Siebkondensator		
4	Schaltstufe		
5	Übertrager		
6	Regler		
7	Optokoppler		
10	Gleichrichtungsstufe		
20	Gleichstromsteller		

I_L	Spulenstrom
L1a, L1b	Drosselspulen
ME1, ME2, MEa, MEb	Signalanpassungseinheit
P1a, P1b, P2, P3a, P3b	Knotenpunkte
R1a, R1b	Messwiderstand
S1a, S2a, S1b, S2b	Halbleiterschalter
SNG	Schaltnetzgerät
t_{On} , T_{On}	Aufmagnetisierungszeit
t_{Off}	Abmagnetisierungszeit
t_{Res}	Resonanzschwingungszeit
$T_{On_A_Offset}$	Korrekturwert Aufmagnetisierungszeit
T_{P_Offset}	Korrekturwert Abmagnetisierungszeit
T_P	Regelzykluszeit
V_{in}	Eingangsspannung
V_{out}	Ausgangsspannung
V_{out_ref}	Ausgangsspannungsreferenzwert

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 8766605 B2 [0008]
- US 20070109822 A1 [0012]
- US 8026704 B2 [0012]
- US 8363434 B2 [0015]

Zitierte Nicht-Patentliteratur

- „„Current Mode Control structure: Current-Mode Control: Modeling and Digital Application“, von Jian Li, April 14, 2009, Blacksburg, Virginia Polytechnic Institute and State University [0013]
- „LED Application Design Using BCM Power Factor Correction (PFC) Controller for 100W Lightning System“; AN-9731, 02011 Fairchild Semiconductor Corporation Rev. 1.0.0, 3/24/11 [0014]

Patentansprüche

1. Aufwärtswandler für eine Stromversorgung eines elektrischen Verbrauchers mit wenigstens zwei Hochsetzstellerstufen (HSa, HSb), aufweisend eine brückenlose Gleichrichterschaltung (D1, D2; S3, S4) und einen Siebkondensator (C1), wobei pro Hochsetzstellerstufe eine Induktivität (L1a, L1b) vorgesehen ist, wobei die Induktivität (L1a, L1b) jeweils an einen Pol der Wechselspannungsquelle (V_{in}) geschaltet ist und an einen Knotenpunkt (P3a, P3b) zwischen zwei Halbleiterschaltern (S1a, S2a; S1b, S2b), wobei der erste Halbleiterschalter (S1a, S1b) pro Hochsetzstellerstufe (HSa, HSb) in Reihe mit einem Messwiderstand (R1a, R1b) geschaltet ist, mit einer Signalerzeugungseinheit (110), die Ansteuersignale für die beiden Halbleiterschalter (S1a, S2a; S1b, S2b) pro Hochsetzstellerstufe (HSa, HSb) erzeugt, wobei zur Aufwärtswandlung der Eingangsspannung bei positiver Eingangsspannung (V_{in}) pro Hochsetzstellerstufe (HSa, HSb) der erste Halbleiterschalter (S1a, S1b) geschlossen wird und der zweite Halbleiterschalter (S1a, S1b) geöffnet wird, um einen Strom durch die Induktivität (L1a) zu treiben zur Aufmagnetisierung der Induktivität (L1a), wobei zur Abmagnetisierung der Induktivität (L1a) der erste Halbleiterschalter (S1a, S1b) geöffnet wird und der zweite Halbleiterschalter (S2a, S2b) geschlossen wird und der Siebkondensator (C1) entsprechend geladen wird, wobei die Signalerzeugungseinheit (110) Mittel aufweist zur Erfassung des Stroms durch den jeweiligen Messwiderstand (R1a, R1b), **dadurch gekennzeichnet**, dass die Signalerzeugungseinheit (110) eine Ansteuereinheit (113a, 113b) aufweist, die die Hochsetzstellerstufen (HSa, HSb) mit einer gewählten Phasenverschiebung gegeneinander versetzt ansteuern, wobei die Ansteuereinheit (113b) ausgelegt die Periodendauer der Ansteuersignale in der einen Hochsetzstellerstufe (HSb) zu regeln und in der wenigstens einen anderen Hochsetzstellerstufe (HSa) konstant zu halten, und die Aufmagnetisierungszeit in der wenigstens einen anderen Hochsetzstellerstufe (HSa) zu regeln und in der ersten Hochsetzstellerstufe (HSb) konstant zu halten.

2. Aufwärtswandler nach Anspruch 1, wobei zur Aufwärtswandlung der Eingangsspannung bei negativer Eingangsspannung (V_{in}) pro Hochsetzstellerstufe (HSa, HSb) der erste Halbleiterschalter (S1a, S1b) geöffnet wird und der zweite Halbleiterschalter (S2a, S2b) geschlossen wird um einen Strom durch die Induktivität (L1a, L1b) zu treiben zur Aufmagnetisierung der Induktivität (L1a, L1b), wobei zur Abmagnetisierung der Induktivität (L1a, L1b) der erste Halbleiterschalter (S1a, S1b) geschlossen wird und der zweite Halbleiterschalter (S2a, S2b) geöffnet wird und der Siebkondensator (C1) entsprechend geladen wird, und die Signalerzeugungseinheit (110) Mittel aufweist zur Erfas-

sung des Stroms durch den Messwiderstand (R1a, R1b) zum Ende der Phase zur Abmagnetisierung der Induktivität (L1a, L1b).

3. Aufwärtswandler nach Anspruch 1 oder 2, wobei die Signalerzeugungseinheit (110) eine Berechnungseinheit (114) aufweist, die die Regelzykluszeit (T_P) für die Phasen für Aufmagnetisierung und Abmagnetisierung pro Regelzyklus in Abhängigkeit von der Eingangsspannung (V_{in}) und Ausgangsspannung (V_{out}) vorausberechnet, und die Signalerzeugungseinheit (110) weiterhin eine Regelungsstufe (113b) aufweist, die basierend auf der Differenz zwischen dem gemessenen Stromwert (I_b) durch den Messwiderstand (R1b) in der ersten Hochsetzstellerstufe (HSb) und einem Strom-Referenzwert (I_{ref}) einen Korrekturwert (T_{P_Offset}) für die Regelzykluszeit (T_P) berechnet.

4. Aufwärtswandler nach Anspruch 3, wobei der Korrekturwert (T_{P_Offset}) in einer ersten Zeitgebereinheit (116) der Signalerzeugungseinheit (110) für den nachfolgenden Regelzyklus zur Anwendung kommt, so dass die erste Zeitgebereinheit (116) die Regelzykluszeit (T_P) entsprechend verkürzt oder verlängert.

5. Aufwärtswandler nach Anspruch 4, wobei die Signalerzeugungseinheit (110) eine weitere Regelungsstufe (112) aufweist, die aus der Differenz zwischen vorgegebener Ausgangsspannung (V_{Out_ref}) und gemessener Ausgangsspannung (V_{Out}) eine Aufmagnetisierungszeit (T_{On}) berechnet, die in der wenigstens ersten und zweiten Hochsetzstellerstufe (HSa, HSb) zur Anwendung kommt.

6. Aufwärtswandler nach einem der Ansprüche 3 bis 5, wobei die Signalerzeugungseinheit (110) eine weitere Regelungsstufe (113a) aufweist, die basierend auf der Differenz zwischen dem gemessenen Stromwert (I_b) durch den Messwiderstand (R1b) in der ersten Hochsetzstellerstufe (HSb) und dem gemessenen Stromwert (I_a) durch den Messwiderstand (R1a) in der zweiten Hochsetzstellerstufe (HSa) einen Korrekturwert ($T_{On_A_Offset}$) für die Aufmagnetisierungszeit (T_{On}) berechnet, die in der zweiten Hochsetzstellerstufe (HSa) zur Anwendung kommt.

7. Aufwärtswandler nach einem der Ansprüche 4 bis 6, wobei die Signalerzeugungseinheit (110) eine zweite Zeitgebereinheit (115b) aufweist, an die die berechnete Aufmagnetisierungszeit (T_{On}) weitergeleitet wird, in der die Aufmagnetisierungszeit (T_{On}) für eine Anzahl nachfolgender Regelzyklen für die erste Hochsetzstellerstufe (HSb) zur Anwendung kommt.

8. Aufwärtswandler nach Anspruch 7, wobei die Signalerzeugungseinheit (110) eine dritte Zeitgeber-

einheit (115a) aufweist, an die die korrigierte Aufmagnetisierungszeit ($T_{\text{On_A_offset}}$) weitergeleitet wird, in der die korrigierte Aufmagnetisierungszeit ($T_{\text{On_A_Offset}}$) für den nachfolgenden Regelzyklus für die zweite Hochsetzstellerstufe (HSa) zur Anwendung kommt.

9. Aufwärtswandler nach Anspruch 7 oder 8, wobei die Anzahl der Regelzyklen, für die die berechnete Aufmagnetisierungszeit (T_{On}) für die erste Hochsetzstellerstufe (HSb) zur Anwendung kommt, für eine Halbwelle der Eingangsspannung gültig ist.

10. Aufwärtswandler nach einem der vorhergehenden Ansprüche, wobei die Signalerzeugungseinheit (110) mit einer Eingangsspannungs-Erfassungseinheit (117) ausgestattet ist, die zur Ermittlung der Phasenlage der Eingangsspannung eingerichtet ist, und die Information über die Phasenlage, insbesondere ob die positive Halbwelle oder negative Halbwelle der Eingangsspannung anliegt, an eine Konfigurationseinheit (118) der Signalerzeugungseinheit (110) liefert.

11. Aufwärtswandler nach Anspruch 10, wobei die Konfigurationseinheit (118) eingerichtet ist eine Anzahl der Komponenten der Signalerzeugungseinheit (110) zu konfigurieren für den Betrieb bei positiver Eingangsspannung oder bei negativer Eingangsspannung, je nachdem was die Information über die Phasenlage der Eingangsspannung angibt.

12. Aufwärtswandler nach einem der vorstehenden Ansprüche, wobei der Messwiderstand (R1a, R1b) in der wenigstens ersten und zweiten Hochsetzstellerstufe (HSa, HSb) jeweils zwischen den ersten Halbleiterschalter (S1a, S1b) und der Rückleitung zur Eingangsspannungsquelle (AC_{in}), an die die Induktivität (L1, L2) nicht angeschlossen ist, geschaltet ist.

13. Aufwärtswandler nach einem der vorstehenden Ansprüche, wobei die wenigstens erste und zweite Hochsetzstellerstufe (HSa, HSb) als Induktivität eine Drosselpule (L1a, L1b) aufweist.

14. Stromversorgung eines elektrischen Verbrauchers, **dadurch gekennzeichnet**, dass die Stromversorgung (SNG) einen Aufwärtswandler (100) nach einem der vorstehenden Ansprüche aufweist, wobei der Aufwärtswandler (100) zur Leistungsfaktor-Vorregelung in der Stromversorgung dient.

15. Stromversorgung nach Anspruch 14, wobei die Stromversorgung (SNG) als Schaltnetzgerät ausgelegt ist.

16. Verfahren zur Aufwärtswandlung der Eingangsspannung in einer Stromversorgung eines elektrischen Verbrauchers, die einen mehrstufigen Aufwärtswandler (100) mit wenigstens zwei Hochsetzstellerstufen (HSa, HSb) aufweist, mit einer Gleichrichterschaltung (D1, D2; S3, S4) und einem Siebkondensator (C1), wobei pro Hochsetzstellerstufe (HSa, HSb) eine Induktivität (L1a, L1b) vorgesehen ist, wobei die Induktivität (L1a, L1b) jeweils an einen Pol der Wechselspannungsquelle (AC_{in}) geschaltet ist und an einen Knotenpunkt (P3a, P3b) zwischen zwei Halbleiterschaltern (S1a, S2a; S1b, S2b), wobei der erste Halbleiterschalter (S1a, S1b) pro Hochsetzstellerstufe (HSa, HSb) in Reihe mit einem Messwiderstand (R1a, R1b) geschaltet ist, mit einer Signalerzeugungseinheit (110) von der Ansteuersignale für die beiden Halbleiterschalter (S1a, S2a; S1b, S2b) pro Hochsetzstellerstufe (HSa, HSb) erzeugt werden, wobei zur Aufwärtswandlung der Eingangsspannung bei positiver Eingangsspannung (V_{in}) pro Hochsetzstellerstufe (HSa, HSb) der erste Halbleiterschalter (S1a, S1b) geschlossen wird und der zweite Halbleiterschalter (S1a, S1b) geöffnet wird, um einen Strom durch die Induktivität (L1a, L1b) zu treiben zur Aufmagnetisierung der Induktivität (L1a, L1b), wobei zur Abmagnetisierung der Induktivität (L1a, L1b) der erste Halbleiterschalter (S1a, S1b) geöffnet wird und der zweite Halbleiterschalter (S2a, S2b) geschlossen wird und der Siebkondensator (C1) entsprechend geladen wird, wobei der Strom durch den jeweiligen Messwiderstand (R1a, R1b) von der Signalerzeugungseinheit (110) erfasst wird, **dadurch gekennzeichnet**, dass die Signalerzeugungseinheit (110) eine Ansteuereinheit (113a, 113b) aufweist, von der die Hochsetzstellerstufen (HSa, HSb) mit einer gewählten Phasenverschiebung gegeneinander versetzt angesteuert werden, wobei die Periodendauer der Ansteuersignale in der einen Hochsetzstellerstufe (HSb) von der Ansteuereinheit (113b) geregelt wird und in der wenigstens einen anderen Hochsetzstellerstufe (HSa) konstant gehalten wird, und die Aufmagnetisierungszeit in der wenigstens einen anderen Hochsetzstellerstufe (HSa) geregelt wird und in der ersten Hochsetzstellerstufe (HSb) konstant gehalten wird.

Es folgen 8 Seiten Zeichnungen

Anhängende Zeichnungen

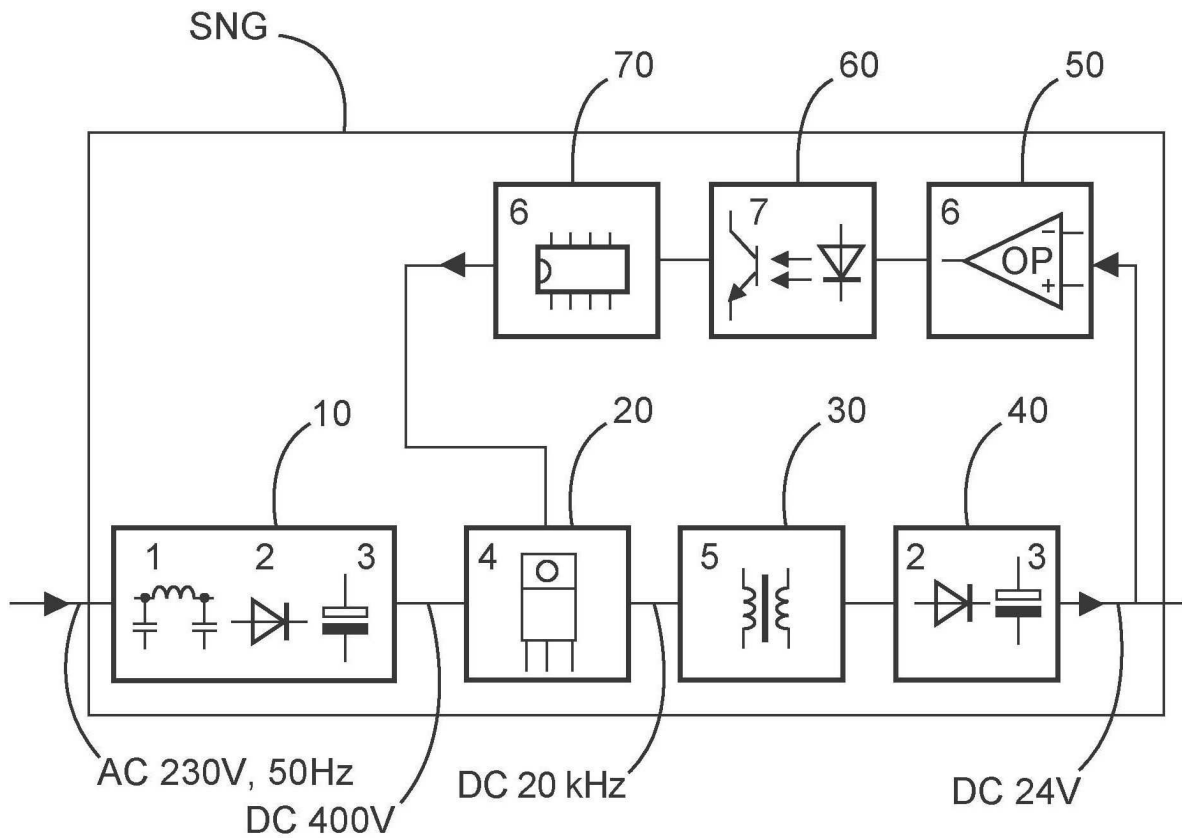


Fig. 1

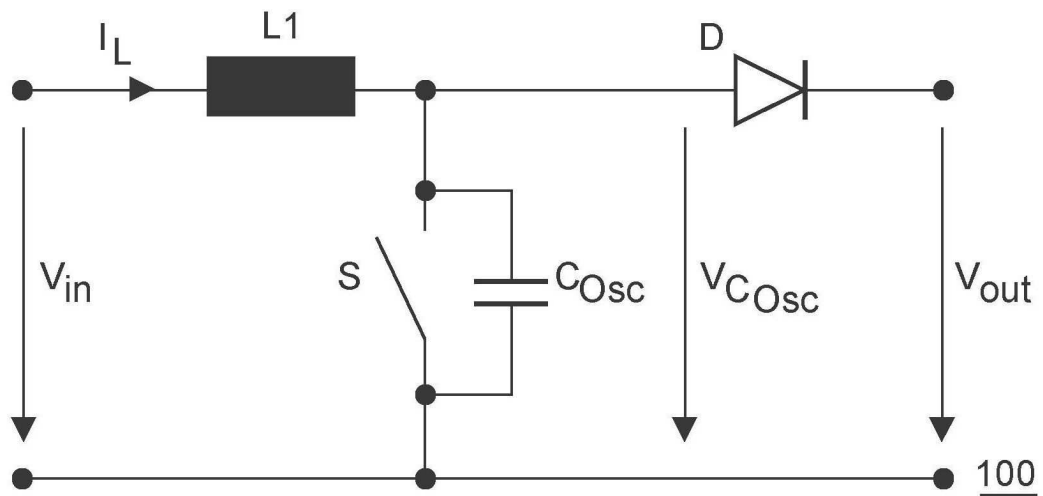


Fig. 2

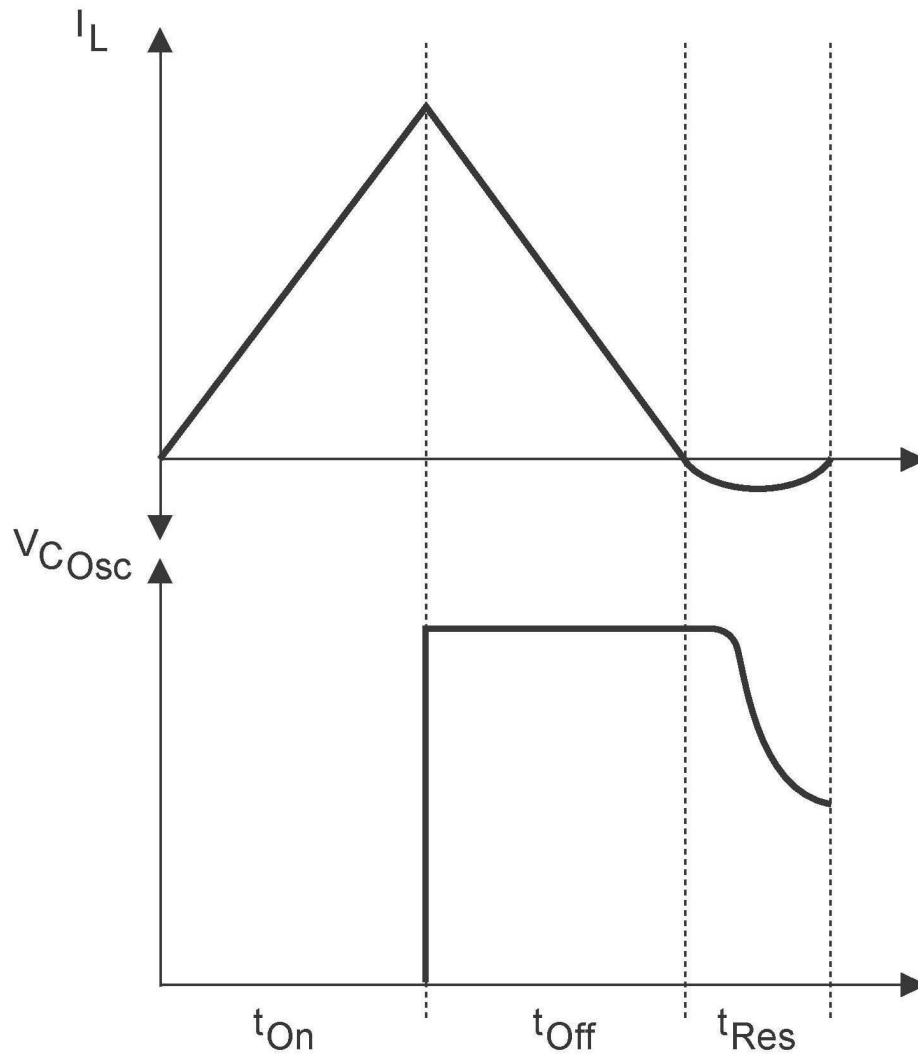


Fig. 3

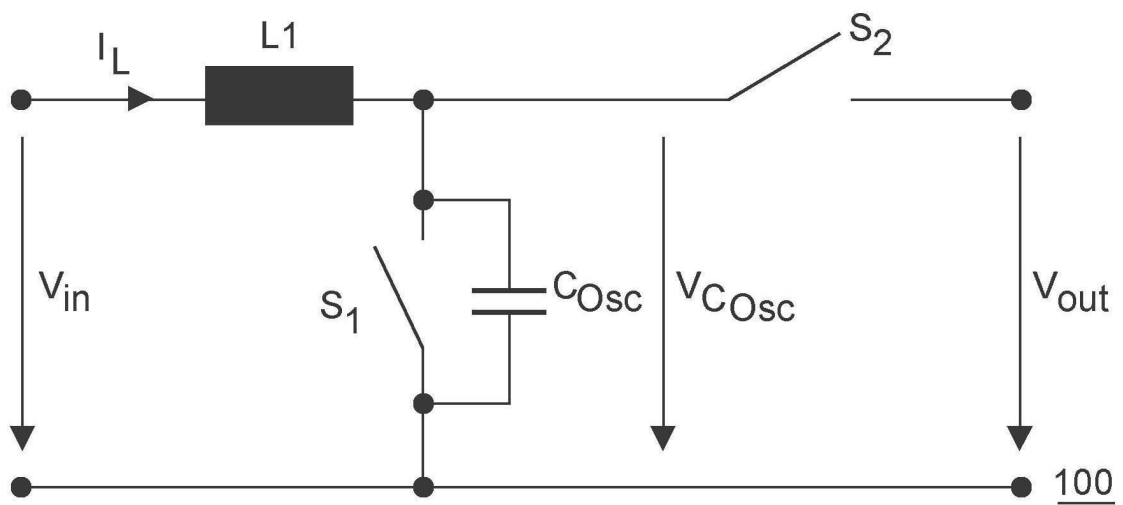


Fig. 4

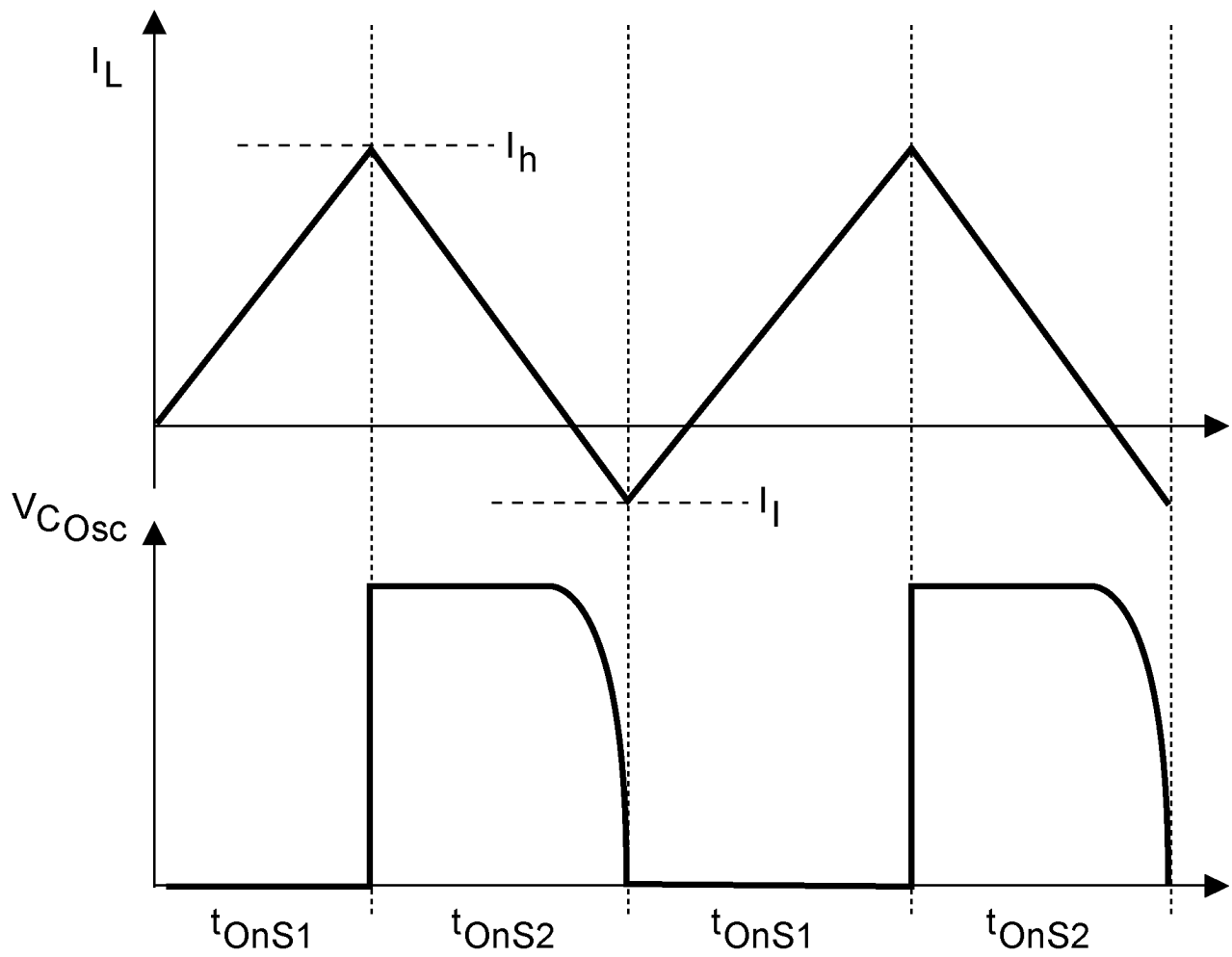


Fig. 5

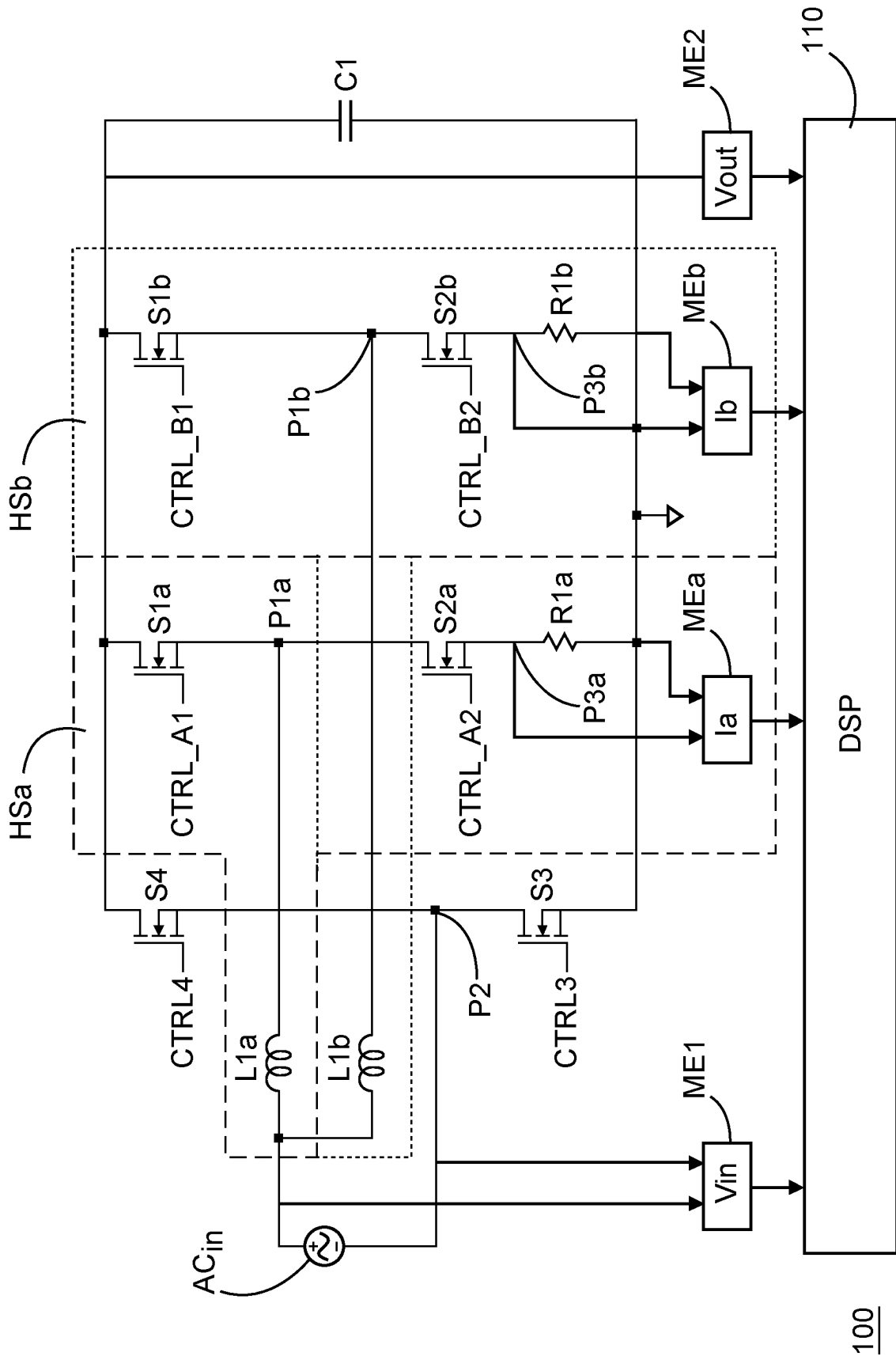


Fig. 6

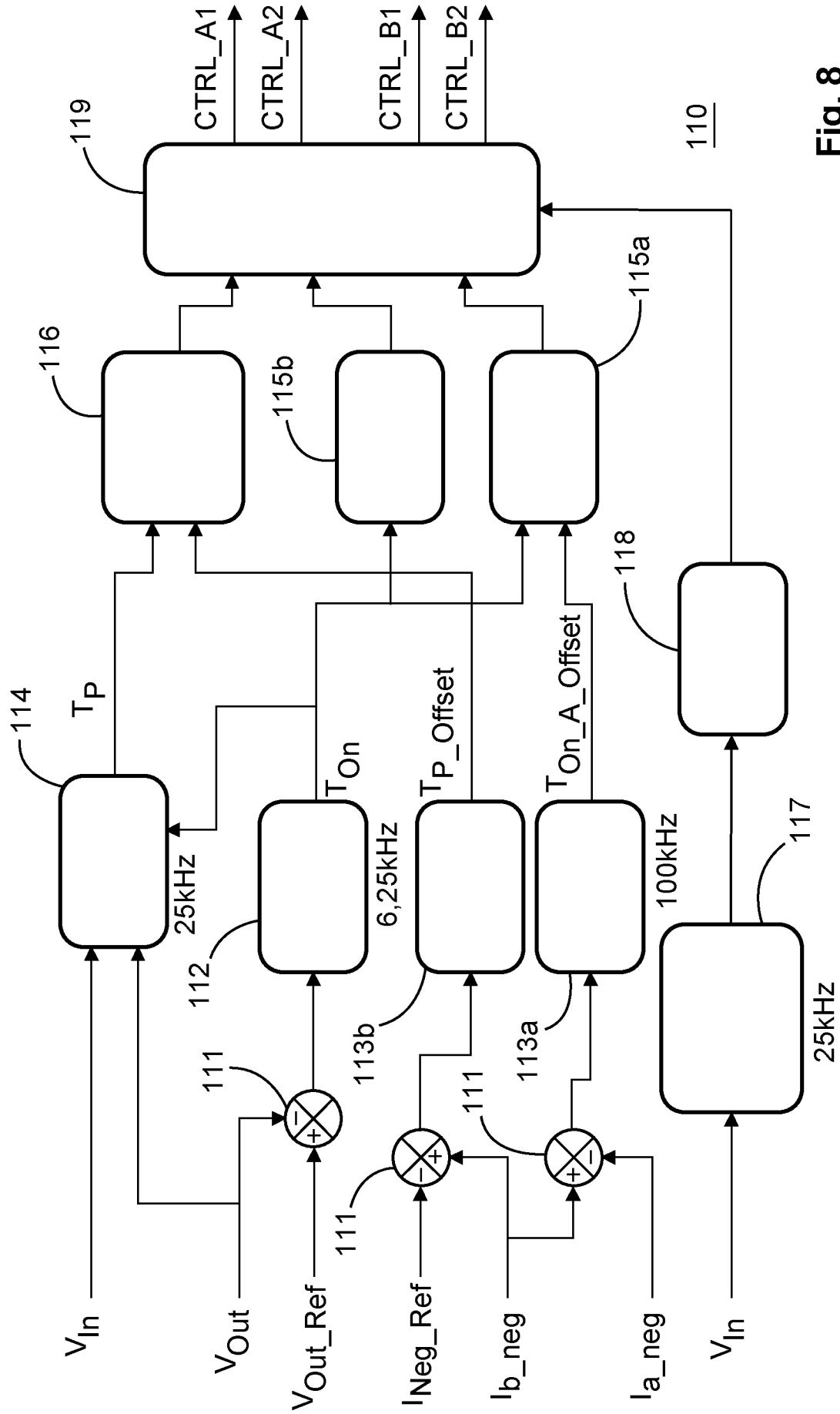


Fig. 8

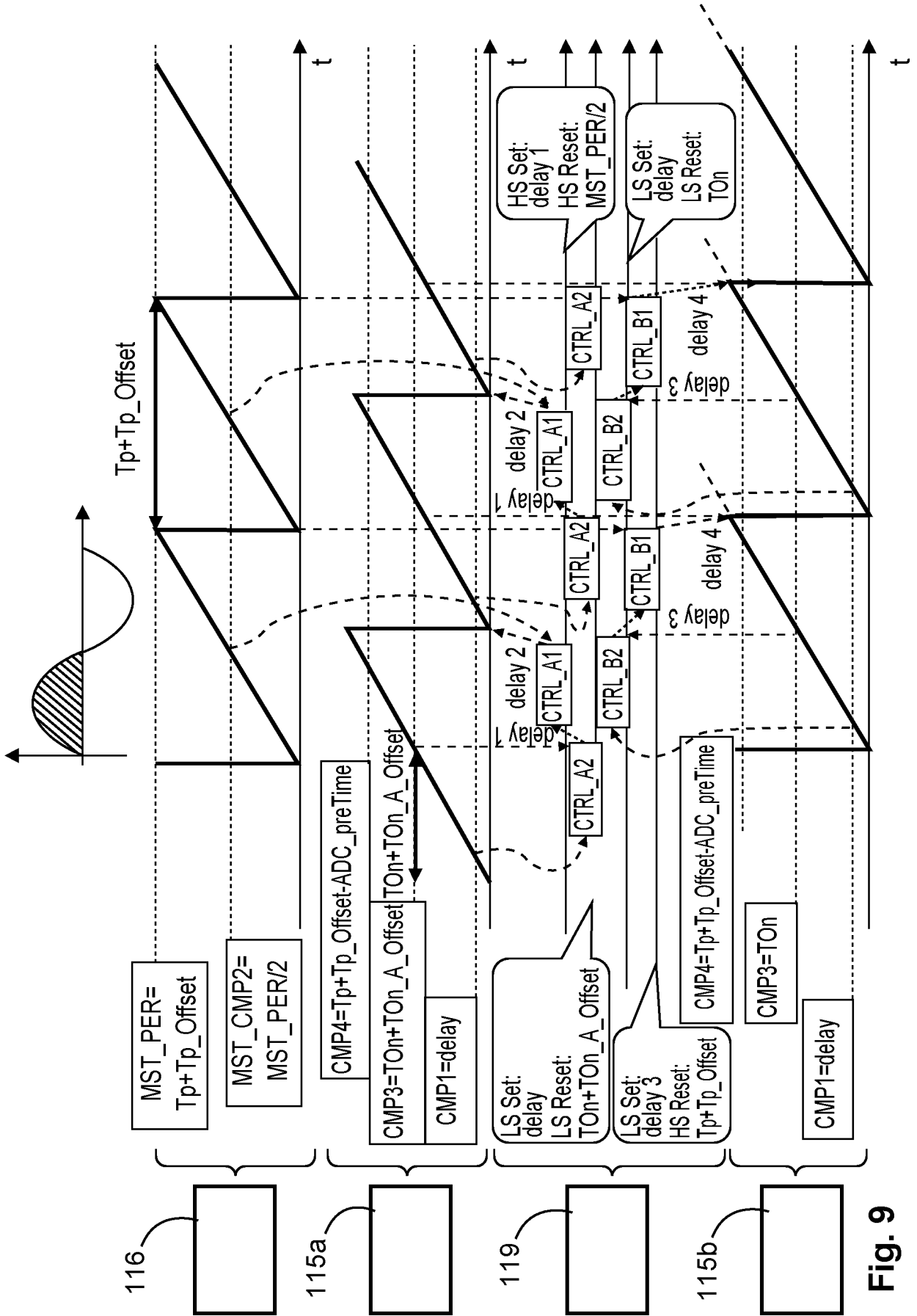


Fig. 9

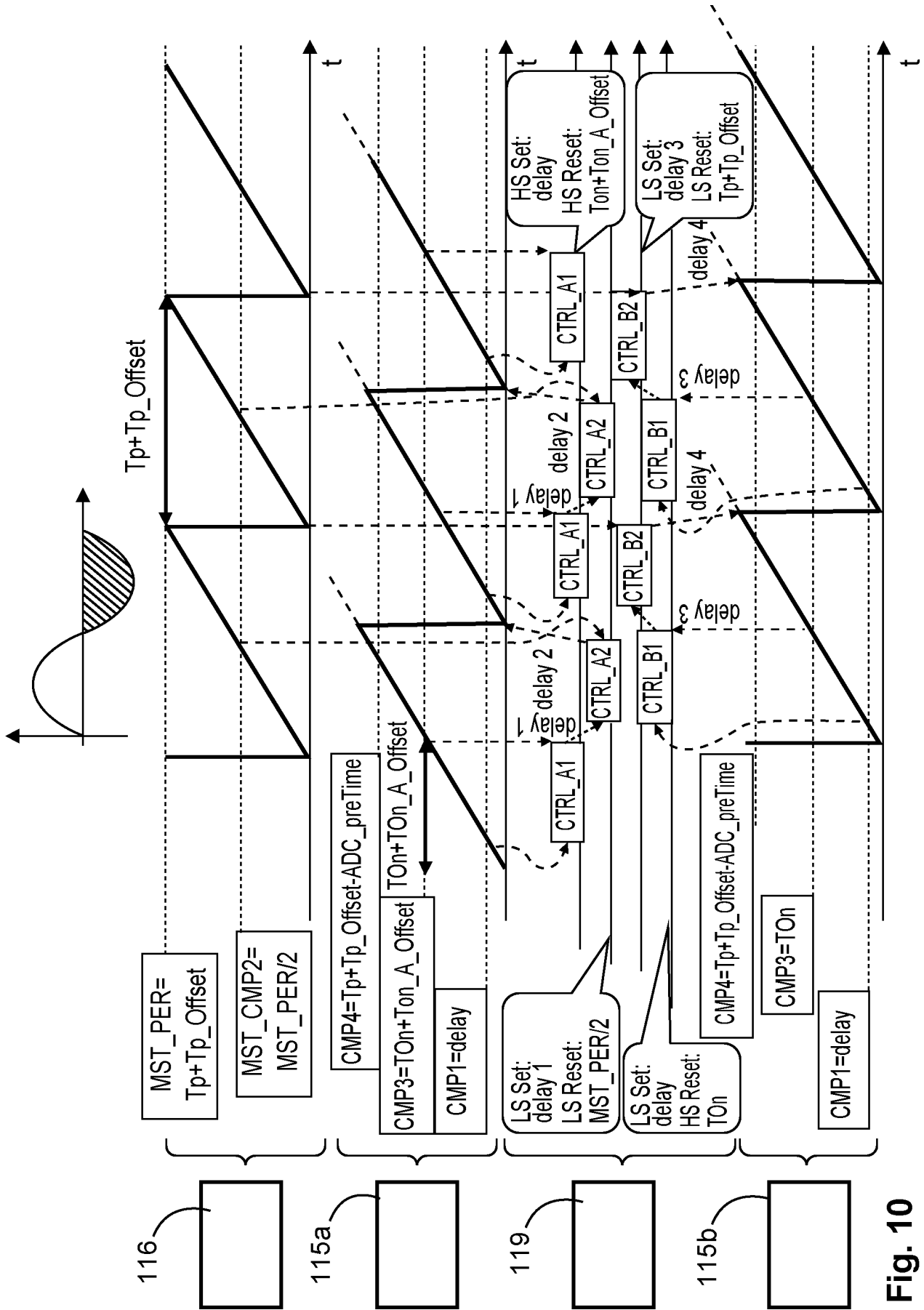


Fig. 10