(19) 中华人民共和国国家知识产权局



(12) 发明专利申请



(10) 申请公布号 CN 113594364 A (43) 申请公布日 2021.11.02

- (21) 申请号 202110903474.7
- (22)申请日 2021.08.06
- (71) 申请人 佛山湘潭大学绿色智造研究院 地址 528300 广东省佛山市顺德区北滘镇 北滘社区居民委员会环镇东路南1号 广东顺德军民融合创新创业产业园B 栋首层部分面积及B栋2层B213; B213A:B215-B219:B225-227室

申请人 湘潭大学

- (72)发明人 侯鹏飞 欧阳晓平 陈诚
- (74) 专利代理机构 佛山市海融科创知识产权代 理事务所(普通合伙) 44377

代理人 陈志超 罗尹清

(51) Int.CI.

H01L 45/00 (2006.01)

(54) 发明名称

一种多涡旋铁电畴的多逻辑态存储单元及 电力调控方法

(57) 摘要

113594364

S

本发明公开一种多涡旋铁电畴的多逻辑态 存储单元及电力调控方法,由下往上包括依次设 置的衬底、过渡层、下电极、铁电层、介电和铁电 周期性多层复合薄膜层和上电极。根据铁电层、 介电和铁电周期性多层复合薄膜层中剩余的极 化方向,以及施加垂直于衬底的力的大小,确定 多涡旋铁电畴的多逻辑态存储单元的状态。本发 明的力电调控方法利用电力施加以后多涡旋铁 电畴的多逻辑态存储单元的电导能力,确定存储 单元中的逻辑态,有效地提高铁电存储器的存储 密度,同时能够基于读取电流的大小来识别存储 v 的逻辑态,读取逻辑态的过程不会对所存储的数 据造成影响,实现了非破坏性的读取,铁电涡旋 畴纳米级尺寸有助于铁电存储器实现小型化。

G11C 11/22 (2006.01)

权利要求书2页 说明书10页 附图5页



1.一种多涡旋铁电畴的多逻辑态存储单元,其特征在于,由下往上包括依次设置的衬底、过渡层、下电极、铁电层、介电和铁电周期性多层复合薄膜层和上电极。

2.根据权利要求1所述的多涡旋铁电畴的多逻辑态存储单元,其特征在于,过渡层、下 电极、铁电层、介电和铁电周期性多层复合薄膜层为外延生长;

过渡层的厚度为1~200 nm,下电极的厚度为1~30 nm,过渡层与下电极的厚度之比为1: 1~10:1。

3.根据权利要求1所述的多涡旋铁电畴的多逻辑态存储单元,其特征在于,所述下电极 与所述铁电层的厚度为1:1~20:1。

4.根据权利要求1所述的多涡旋铁电畴的多逻辑态存储单元,其特征在于,上电极与下 电极的厚度比值为1:1~10:1。

5.根据权利要求1所述的多涡旋铁电畴的多逻辑态存储单元,其特征在于,所述介电和 铁电周期性多层复合薄膜层由n组组合膜复合而成,n大于或者等于3;每组组合膜为由下至 上设置的介电膜、铁电膜。

6.根据权利要求5所述的多涡旋铁电畴的多逻辑态存储单元,其特征在于,介电膜的厚度是1 nm~100 nm,铁电膜的厚度是 1 nm~5 nm,介电膜与铁电膜的厚度之比为1:10~20:1。

7.根据权利要求6所述的多涡旋铁电畴的多逻辑态存储单元,其特征在于,过渡层是钛酸锶、钛酸锶钡、锆钛酸锶、钕掺杂钛酸锶中的任意一种;

下电极是钌酸锶、钕掺杂钛酸锶、镧锶锰氧中的任意一种;

铁电层是钛酸铅、锆掺杂钛酸铅、钛酸钡、锶掺杂钛酸钡中的任意一种;

上电极为钌酸锶、钕掺杂钛酸锶、镧锶锰氧、金、银、铂、铜、铝、铜合金、铝合金、金合金、 铂合金、石墨烯、碳纳米管、二硫化钼、硫化锡、硫化亚锡、硒化钨中的任意一种;

介电膜是钛酸锶、锆掺杂钛酸锶、钕掺杂钛酸锶、铋掺杂钛酸锶、镧掺杂钛酸锶中的任 意一种;

铁电膜是钛酸铅、锆掺杂钛酸铅、钛酸钡、锶掺杂钛酸钡中的任意一种。

8.一种如权利要求1~7任一所述的多涡旋铁电畴的多逻辑态存储单元的电力调控方法,其特征在于,包括以下步骤:

电调控:在下电极和上电极之间施加电压,调控铁电层、介电和铁电周期性多层复合薄膜层中表现出向上或向下的剩余极化,使得所述多涡旋铁电畴的多逻辑态存储单元转变到 其他稳定的逻辑态;

力调控:在下电极和上电极之间施加电压的同时在上电极上施加垂直于衬底的力,撤去力,使得所述多涡旋铁电畴的多逻辑态存储单元转变到其他稳定的逻辑态。

9.根据权利要求8所述的多涡旋铁电畴的多逻辑态存储单元的电力调控方法,其特征 在于,还包括以下步骤:

在下电极和上电极之间的施加定电场,记录不同逻辑态时的电流大小作为参考电流; 定电场的电压为0.001 V~3.0 V。

10.根据权利要求9所述的多涡旋铁电畴的多逻辑态存储单元的电力调控方法,其特征 在于,还包括以下步骤:

在下电极3和上电极6之间的施加定电场,获取所述多涡旋铁电畴的多逻辑态存储单元 的电流,与参考电流比较,根据读取电流识别所述多涡旋铁电畴的多逻辑态存储单元的逻

辑态。

一种多涡旋铁电畴的多逻辑态存储单元及电力调控方法

技术领域

[0001] 本发明涉及信息存储领域,特别是涉及一种多涡旋铁电畴的多逻辑态存储单元及电力调控方法。

背景技术

[0002] 基于电容结构的铁电存储器利用铁电材料的自发极化特性进行数据存储,具有抗 辐射、耐疲劳、保持性好等优点,在航天器、飞机黑匣子、高铁等方面具有重要的应用。但是, 基于电容结构的铁电存储器在数据读取的过程中,经常涉及到部分存储单元中极化翻转的 现象,会破坏存储单元中已经写入的数据,为保证数据的再次可读性,还需要进行再写入的 操作。这种模式极大地增加了器件单元的体积和电路复杂程度,不利于器件的小型化、高密 度存储,也限制了存储、读取速度的提高。事实上,铁电材料除了可以利用材料自身的剩余 极化来进行数据存储以外,还可以利用铁电材料中特殊的畴结构来进行数据存储。畴就是 铁电材料中自发极化取向一致的区域,而畴结构就是铁电材料中畴的构成情况。在铁电材 料中存在一种特殊的电畴结构,这种电畴结构内部的畴并不是的自发极化一致的,而是形 成类似于涡旋的特殊结构,这类特殊的电畴结构被称为铁电涡旋畴。自铁电涡旋畴被发现 以来,如何利用铁电涡旋畴来进行数据存储就成了一个很重要的科学问题。铁电涡旋畴的 擦除和写入被认为是一种非常有用的方式,但是实际研究结果表明,铁电涡旋畴的形成是 应力、应变以及体系降低自身能量以达到稳态等多种原因引起的。到目前为止,完全的通过 擦除/写入铁电涡旋畴并保持这种状态还未实现。尽管研究人员发现在垂直铁电涡旋畴轴 向的方法施加力可以暂时的擦除铁电涡旋畴,但是在撤去力以后这种状态并不能保存,铁 电涡旋畴会恢复原状。为了促进铁电涡旋畴在信息存储方面的应用,实现外场对铁电涡旋 畴电导性能的调控是一种非常有效的方式。

[0003] 因此,现有技术还有待于改进和发展。

发明内容

[0004] 鉴于上述现有技术的不足,本发明的目的在于提供一种多涡旋铁电畴的多逻辑态存储单元及电力调控方法,通过电、力调控方法能够使基于铁电涡旋畴结构来进行信息存储的新型铁电存储器件中实现至少4个逻辑态存储,有效地提高铁电存储器的存储密度。 [0005] 本发明的技术方案如下:

一种多涡旋铁电畴的多逻辑态存储单元,其中,由下往上包括依次设置的衬底、过 渡层、下电极、铁电层、介电和铁电周期性多层复合薄膜层和上电极。

[0006] 所述的多涡旋铁电畴的多逻辑态存储单元,其中,过渡层、下电极、铁电层、介电和铁电周期性多层复合薄膜层为外延生长;

过渡层的厚度为1~200 nm,下电极的厚度为1~30 nm,过渡层与下电极的厚度之比为1:1~10:1。

[0007] 所述的多涡旋铁电畴的多逻辑态存储单元,其中,所述下电极与所述铁电层的厚

度为1:1~20:1。

[0008] 所述的多涡旋铁电畴的多逻辑态存储单元,其中,上电极与下电极的厚度比值为 1:1~10:1。

[0009] 所述的多涡旋铁电畴的多逻辑态存储单元,其中,所述介电和铁电周期性多层复合薄膜层由n组组合膜复合而成,n大于或者等于3;每组组合膜为由下至上设置的介电膜、铁电膜。

[0010] 所述的多涡旋铁电畴的多逻辑态存储单元,其中,介电膜的厚度是1 nm~100 nm, 铁电膜的厚度是 1 nm~5 nm,介电膜与铁电膜的厚度之比为1:10~20:1。

[0011] 所述的多涡旋铁电畴的多逻辑态存储单元,其中,过渡层是钛酸锶、钛酸锶钡、锆 钛酸锶、钕掺杂钛酸锶中的任意一种;

下电极是钌酸锶、钕掺杂钛酸锶、镧锶锰氧中的任意一种;

铁电层是钛酸铅、锆掺杂钛酸铅、钛酸钡、锶掺杂钛酸钡中的任意一种;

上电极为钌酸锶、钕掺杂钛酸锶、镧锶锰氧、金、银、铂、铜、铝、铜合金、铝合金、金 合金、铂合金、石墨烯、碳纳米管、二硫化钼、硫化锡、硫化亚锡、硒化钨中的任意一种;

介电膜是钛酸锶、锆掺杂钛酸锶、钕掺杂钛酸锶、铋掺杂钛酸锶、镧掺杂钛酸锶中的任意一种;

铁电膜是钛酸铅、锆掺杂钛酸铅、钛酸钡、锶掺杂钛酸钡中的任意一种。

[0012] 一种如上所述的多涡旋铁电畴的多逻辑态存储单元的电力调控方法,其中,包括以下步骤:

电调控:在下电极和上电极之间施加电压,调控铁电层、介电和铁电周期性多层复 合薄膜层中表现出向上或向下的剩余极化,使得所述多涡旋铁电畴的多逻辑态存储单元转 变到其他稳定的逻辑态;

力调控:在下电极和上电极之间施加电压的同时在上电极上施加垂直于衬底的 力,撤去力,使得所述多涡旋铁电畴的多逻辑态存储单元转变到其他稳定的逻辑态。

[0013] 所述的多涡旋铁电畴的多逻辑态存储单元的电力调控方法,其中,还包括以下步骤:

在下电极和上电极之间的施加定电场,记录不同逻辑态时的电流大小作为参考电流;

定电场的电压为0.001 V~3.0 V。

[0014] 所述的多涡旋铁电畴的多逻辑态存储单元的电力调控方法,其中,还包括以下步骤:

在下电极和上电极之间的施加定电场,获取所述多涡旋铁电畴的多逻辑态存储单 元的电流,与参考电流比较,根据读取电流识别所述多涡旋铁电畴的多逻辑态存储单元的 逻辑态。

[0015] 有益效果:本发明的多涡旋铁电畴的多逻辑态存储单元,可以应用于基于铁电涡旋畴结构来进行信息存储的新型铁电存储器件中,通过电、力调控方法能够使基于铁电涡旋畴结构来进行信息存储的新型铁电存储器件中实现至少4个逻辑态存储,有效地提高铁电存储器的存储密度。另外,还能够基于读取电流的大小来识别存储的逻辑态,读取逻辑态的过程不会对所存储的数据造成影响,实现了非破坏性的读取,铁电涡旋畴纳米级尺寸有

助于铁电存储器实现小型化。

附图说明

[0016] 图1为本发明一种多涡旋铁电畴的多逻辑态存储单元的结构示意图。

[0017] 图2为本发明一种多涡旋铁电畴的多逻辑态存储单元中介电和铁电周期性多层复合薄膜层的内部结构示意图,n=3时。

[0018] 图3为本发明一种多涡旋铁电畴的多逻辑态存储单元施加电压,铁电层、介电和铁 电周期性多层复合薄膜层整体具有剩余极化向上的模型图,其中箭头表示剩余极化p的方 向。

[0019] 图4为本发明一种多涡旋铁电畴的多逻辑态存储单元施加电压,铁电层、介电和铁电周期性多层复合薄膜层整体具有剩余极化向下的模型图,其中箭头表示剩余极化p的方向。

[0020] 图5为本发明一种多涡旋铁电畴的多逻辑态存储单元施加力的模型图,其中箭头 表示剩余极化p的方向。

[0021] 图6为本发明一种多涡旋铁电畴的多逻辑态存储单元铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃堆叠结构的原子力显微镜的压电模式测试结果。

[0022] 图7为本发明一种多涡旋铁电畴的多逻辑态存储单元施加不同力以后,测试所得的I-V测试结果。

[0023] 标号说明:1、衬底;2、过渡层;3、下电极;4、铁电层;5、介电和铁电周期性多层复合 薄膜层;6、上电极;51、介电膜;52铁电膜。

具体实施方式

[0024] 本发明提供一种多涡旋铁电畴的多逻辑态存储单元及电力调控方法,为使本发明的目的、技术方案及效果更加清楚、明确,以下对本发明进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0025] 在本发明的描述中,需要理解的是,术语"中心"、"纵向"、"横向"、"长度"、"宽度"、 "厚度"、"上"、"下"、"前"、"后"、"左"、"右"、"竖直"、"水平"、"顶"、"底"、"内"、"外"、"顺时 针"、"逆时针"等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于 描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特 定的方位构造和操作,因此不能理解为对本发明的限制。此外,术语"第一"、"第二"仅用于 描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。 由此,限定有"第一"、"第二"的特征可以明示或者隐含地包括一个或者更多个所述特征。在 本发明的描述中,"多个"的含义是两个或两个以上,除非另有明确具体的限定。

[0026] 在本发明的描述中,需要说明的是,除非另有明确的规定和限定,术语"安装"、"相 连"、"连接"应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可 以是机械连接,也可以是电连接或可以相互通讯;可以是直接相连,也可以通过中间媒介间 接相连,可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术 人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0027] 在本发明中,除非另有明确的规定和限定,第一特征在第二特征之"上"或之"下" 可以包括第一和第二特征直接接触,也可以包括第一和第二特征不是直接接触而是通过它 们之间的另外的特征接触。而且,第一特征在第二特征"之上"、"上方"和"上面"包括第一特 征在第二特征正上方和斜上方,或仅仅表示第一特征水平高度高于第二特征。第一特征在 第二特征"之下"、"下方"和"下面"包括第一特征在第二特征正下方和斜下方,或仅仅表示 第一特征水平高度小于第二特征。

[0028] 下文的公开提供了许多不同的实施方式或例子用来实现本发明的不同结构。为了 简化本发明的公开,下文中对特定例子的部件和设置进行描述。当然,它们仅仅为示例,并 且目的不在于限制本发明。此外,本发明可以在不同例子中重复参考数字和/或参考字母, 这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施方式和/或设置之间的 关系。此外,本发明提供了的各种特定的工艺和材料的例子,但是本领域普通技术人员可以 意识到其他工艺的应用和/或其他材料的使用。

[0029] 本发明的目的是提供一种多涡旋铁电畴的多逻辑态存储单元及其电力调控方法, 可以应用于基于铁电涡旋畴结构来进行信息存储的新型铁电存储器件中,通过电、力调控 方法能够使利用铁电涡旋畴结构来进行信息存储的新型铁电存储器件中实现至少4个逻辑 态存储,有效地提高铁电存储器的存储密度,同时能够基于读取电流的大小来识别存储的 逻辑态,读取逻辑态的过程不会对所存储的数据造成影响,实现了非破坏性的读取,铁电涡 旋畴纳米级尺寸有助于铁电存储器实现小型化。

[0030] 具体地,所述多涡旋铁电畴的多逻辑态存储单元,如图1所示,由下往上包括依次 设置的衬底1、过渡层2、下电极3、铁电层4、介电和铁电周期性多层复合薄膜层5和上电极6。 [0031] 所述铁电层4和所述介电和铁电周期性多层复合薄膜层5在制备完成以后,体系中 自发形成的铁电涡旋畴结构,铁电涡旋畴的中心轴线平行于铁电层4和所述介电和铁电周 期性多层复合薄膜层5。

[0032] 单纯的介电和铁电周期性多层复合薄膜层的结构内部也能够形成稳定的铁电涡旋畴状态,在施加电场作用时铁电涡旋畴也能够发生重构,但是在撤去电场以后铁电涡旋畴结构会恢复原状。而在本发明中,采用铁电层4、介电和铁电周期性多层复合薄膜层5堆叠的结构,能够减小铁电涡旋畴结构对面外极化的抑制作用,使得在电场作用以后使得整体的铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向上或者向下的剩余极化。

[0033] 所述多涡旋铁电畴的多逻辑态存储单元能够存储的逻辑态至少为4个。

[0034] 过渡层2与下电极3为外延生长,过渡层2的厚度范围为1~200 nm,下电极3的厚度 范围为1~30 nm,过渡层2与下电极3的厚度之比范围为1:1~10:1。

[0035] 过渡层2是钛酸锶、钛酸锶钡、锆钛酸锶、钕掺杂钛酸锶中的任意一种,下电极3是 钌酸锶、钕掺杂钛酸锶、镧锶锰氧中的任意一种。

[0036] 过渡层2的材料和厚度不同时,将对下电极3的晶格常数产生影响,进而影响下电极3的应变状态,因此通过控制过渡层2的材料类型和厚度可以控制下电极3的应变,提高下电极3的电导性能。将下电极3的厚度控制在过渡层2之下,可以控制下电极3的起伏,保障下电极3的平整度,提高下电极3的质量。

[0037] 铁电层4的厚度小于所述下电极3的厚度,所述下电极3与所述铁电层4的厚度之比范围为1:1~20:1。所述铁电层4的材料是钛酸铅、锆掺杂钛酸铅、钛酸钡、锶掺杂钛酸钡中的

任意一种。

[0038] 通过控制铁电层4的材料类型和厚度可以控制介电和铁电周期性多层复合薄膜层 5的应变,下电极3的厚度大于铁电层4的厚度,可以保障铁电层4的应变不被释放,保证介电 和铁电周期性多层复合薄膜层5中涡旋畴的形成。将铁电层4的厚度控制在下电极3之下,也 可以控制铁电层4的起伏,保障介电和铁电周期性多层复合薄膜层5的平整度,提高介电和 铁电周期性多层复合薄膜层5的质量。

[0039] 上电极与下电极的厚度比值范围为1:1~10:1。上电极的厚度大于下电极的厚度, 能够保证在施加力学载荷的时候,保护铁电层、介电和铁电周期性多层复合薄膜层不被破 坏。上电极为钌酸锶、钕掺杂钛酸锶、镧锶锰氧、金、银、铂、铜、铝、铜合金、铝合金、金合金、 铂合金、石墨烯、碳纳米管、二硫化钼、硫化锡、硫化亚锡、硒化钨材料中的任意一种。

[0040] 如图2所示,所述介电和铁电周期性多层复合薄膜层5由n组组合膜复合而成,可以 表示为(介电膜/铁电膜)n,每组组合膜为由下至上设置的介电膜51、铁电膜52。其中,n大于 或者等于3,图2中所示为n=3时的情况。介电膜与铁电膜的厚度之比范围为1:10~20:1,介 电膜的厚度范围是1 nm~100 nm,铁电膜的厚度范围是1 nm~5 nm。介电膜是钛酸锶、锆掺杂 钛酸锶、钕掺杂钛酸锶、铋掺杂钛酸锶、镧掺杂钛酸锶中的任意一种,铁电膜是钛酸铅、锆掺 杂钛酸铅、钛酸钡、锶掺杂钛酸钡中的任意一种。

[0041] 介电和铁电周期性多层复合薄膜层5中周期性的介电膜51、铁电膜52为外延生长, 它们与铁电层4也为外延生长。铁电层4、周期性的介电膜51、铁电膜52均为外延生长是在介 电和铁电周期性多层复合薄膜层5中形成铁电涡旋畴结构的必要条件。

[0042] 如图3所示,在所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间 施加向下的电场(图3a)时,铁电层4、介电和铁电周期性多层复合薄膜层5整体的剩余极化 方向向下(图3b)。

[0043] 如图4所示,在所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间 施加向上的电场(图4a)时,铁电层4、介电和铁电周期性多层复合薄膜层5整体的剩余极化 方向向上(图4b)。

[0044] 在下电极3和上电极6之间施加电场时,铁电层4、介电和铁电周期性多层复合薄膜 层5中的铁电涡旋畴结构不会被破坏,在铁电层4、介电膜51、铁电膜52各层中的铁电涡旋畴 仍然保持涡旋畴的形态,但是相邻的铁电涡旋畴间边缘处的极化方向发生小范围内的重 构,使得整体的铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向上或者向下的剩 余极化。由于铁电涡旋畴的核心部分并未发生改变,因此施加电场以后铁电层、介电和铁电 周期性多层复合薄膜层5中内部的应力和应变发生微小的变化,使得整体从一个稳定的状态转变到另一个稳定的状态。特别是铁电涡旋畴的尺寸极小,而相邻的铁电涡旋畴间边缘 处极化改变的区域在几个原子层的尺寸,能够极大地减小存储单元的尺寸。

[0045] 如图5所示,所述多涡旋铁电畴的多逻辑态存储单元在整体的铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向上或者向下的剩余极化时,在上电极6上方施加向下的力。利用施加力时,铁电层4、介电和铁电周期性多层复合薄膜层5中力产生的局域电场,以及铁电层4、介电和铁电周期性多层复合薄膜层5自适应外加力时发生的微弱协调应变,使得体系在撤去力以后达到另一个稳定状态。

[0046] 当施加的力的大小不同,铁电层4、介电和铁电周期性多层复合薄膜层5中表现出

的剩余极化方向不同时,体系所形成的稳定状态并不完全相同,这些稳定的状态可以分别 用来表示不同的逻辑态。设置一不会改变铁电层4、介电和铁电周期性多层复合薄膜层5中 极化体系的微弱电压(0.001 V~3.0 V),读取多涡旋铁电畴的多逻辑态存储单元的电流,与 参考电流比较,根据读取电流与参考电流,确定存储单元中的逻辑态。不同的逻辑态是分区 间的电流数值,某一范围内的读取电流对应一个逻辑态。

明书

[0047] 在铁电层4、介电和铁电周期性多层复合薄膜层5中表现出的向上的剩余极化时,存储单元可以有一个稳定的逻辑态;然后,在上电极6上施加一定大小的力,存储单元转变到另一个稳定的逻辑态。在铁电层4、介电和铁电周期性多层复合薄膜层5中表现出的向下的剩余极化时,存储单元可以有一个稳定的逻辑态;然后,在上电极6上施加一定大小的力,存储单元转变到另一个稳定的逻辑态。这样整个存储单元至少可以存储4个稳定的逻辑态。 [0048] 本发明中还提供所述多涡旋铁电畴的多逻辑态存储单元的一些具体构成组合,铁电畴工程调制的二维同质结构的存储单元的构成组合具体可以为:

(1) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbTiO₃)₃、和上电极6为Pt。

[0049] (2) 衬底1为SrTiO₃、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbTiO₃)₃、和上电极6为Pt。

[0050] (3) 衬底1为SrTiO₃、过渡层2为Ba_{0.5}Sr_{0.5}TiO₃、下电极3为SrRuO₃、铁电层4为 PbTiO₃、介电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbTiO₃)₃、和上电极6为Pt。

[0051] (4) 衬底1为Si、过渡层2为SrTiO₃、下电极3为La_{0.3}Sr_{0.7}MnO₃、铁电层4为PbTiO₃、介 电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbTiO₃)₃、和上电极6为Pt。

[0052] (5) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbZr_{0.2}Ti_{0.8}O₃、介 电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbTiO₃)₃和上电极6为Pt。

[0053] (6) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbZr_{0.2}Ti_{0.8}O₃、介 电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃和上电极6为Pt。

[0054] (7) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃和上电极6为Pt。

[0055] (8) 衬底1为Si、过渡层2为SrTiO₃、下电极3为La_{0.3}Sr_{0.7}MnO₃、铁电层4为PbTiO₃、介 电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃和上电极6为Pt。

[0056] (10) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介电和 铁电周期性多层复合薄膜层5为(SrTiO₃/PbTiO₃)₃和上电极6为Au。

[0057] (11) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介电和 铁电周期性多层复合薄膜层5为(SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃和上电极6为Au。

[0058] (12) 衬底1为SrTiO₃、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介 电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃和上电极6为Au。

[0059] (13) 衬底1为Si、过渡层2为Ba_{0.5}Sr_{0.5}TiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、 介电和铁电周期性多层复合薄膜层5为(SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃和上电极6为Pt。

[0060] (14) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介电和 铁电周期性多层复合薄膜层5为(Ba_{0.5}Sr_{0.5}TiO₃/PbTiO₃)₃和上电极6为Pt。

[0061] (15) 衬底1为Si、过渡层2为SrTiO₃、下电极3为SrRuO₃、铁电层4为PbTiO₃、介电和

铁电周期性多层复合薄膜层5为(Ba_{0.5}Sr_{0.5}TiO₃/PbTiO₃)₃和上电极6为Au。

[0062] 如图3、图4、图5所示,本发明还提供一种多涡旋铁电畴的多逻辑态存储单元的电力调控方法,基于上述多涡旋铁电畴的多逻辑态存储单元,包括以下步骤:

(1)电调控;

(2)力调控。

[0063] 在铁电层、介电和铁电周期性多层复合薄膜层中表现出的向上的剩余极化时,存储单元可以有一个稳定的逻辑态;然后,在上电极上施加一定大小的力,存储单元转变到另一个稳定的逻辑态。在铁电层、介电和铁电周期性多层复合薄膜层中表现出的向下的剩余极化时,存储单元可以有一个稳定的逻辑态;然后,在上电极上施加一定大小的力,存储单元转变到另一个稳定的逻辑态。这样整个存储单元至少可以存储4个稳定的逻辑态,如图6 所示。

[0064] 进一步地,所述电调控包括以下步骤:

在下电极3和上电极6之间施加电压,调控铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向上或向下的剩余极化,使得所述多涡旋铁电畴的多逻辑态存储单元转变 到其他稳定的逻辑态。

[0065] 具体地,对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间施加向上的电场,调控铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向上的剩余极化,使得所述多涡旋铁电畴的多逻辑态存储单元由一个稳定的逻辑态转变为另一个稳定的逻辑态A1;对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间施加向下的电场,调控铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向下的剩余极化,使得所述多涡旋铁电畴的多逻辑态存储单元由一个稳定的逻辑态转变为另一个稳定的逻辑态A2。 [0066] 进一步地,所述力调控包括以下步骤:

在下电极3和上电极6之间施加电压的同时在上电极6上施加垂直于衬底的力,撤 去力,使得所述多涡旋铁电畴的多逻辑态存储单元转变到其他稳定的逻辑态。

[0067] 具体地,当对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间施加向上的电场时且施加一定的力时,撤去力后使得所述多涡旋铁电畴的多逻辑态存储单元 由一个稳定的逻辑态转变为另一个稳定的逻辑态A3;且施加的力大小不同,还会转变成不同的稳定的逻辑态A31、A32等等。当对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和 上电极6之间施加向下的电场时且施加一定的力时,撤去力后使得所述多涡旋铁电畴的多 逻辑态存储单元由一个稳定的逻辑态转变为另一个稳定的逻辑态A4;且施加的力大小不同,还会转变成不同的稳定的逻辑态A41、A42等等。

[0068] 进一步地,所述多涡旋铁电畴的多逻辑态存储单元的电力调控方法还包括以下步骤:

在下电极3和上电极6之间的施加定电场,记录不同逻辑态时的电流大小作为参考 电流。

[0069] 具体地,设置一不会改变铁电层4、介电和铁电周期性多层复合薄膜层5中极化体系的微弱电压,在下电极3和上电极6之间的施加定电场,对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间施加向上的电场,调控铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向上的剩余极化,使得所述多涡旋铁电畴的多逻辑态存储单元由一

个稳定的逻辑态转变为另一个稳定的逻辑态A1,记录此时的电流大小作为参考电流;

对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间施加向下的 电场,调控铁电层4、介电和铁电周期性多层复合薄膜层5中表现出向下的剩余极化,使得所 述多涡旋铁电畴的多逻辑态存储单元由一个稳定的逻辑态转变为另一个稳定的逻辑态A2, 记录此时的电流大小作为参考电流;

当对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间施加向上的电场时且施加一定的力时,撤去力后使得所述多涡旋铁电畴的多逻辑态存储单元由一个稳定的逻辑态转变为另一个稳定的逻辑态A3;且施加的力大小不同,还会转变成不同的稳定的逻辑态A31、A32等等,记录不同力度时的电流大小作为参考电流;

当对所述多涡旋铁电畴的多逻辑态存储单元的下电极3和上电极6之间施加向下的电场时且施加一定的力时,撤去力后使得所述多涡旋铁电畴的多逻辑态存储单元由一个稳定的逻辑态转变为另一个稳定的逻辑态A4;且施加的力大小不同,还会转变成不同的稳定的逻辑态A41、A42等等,记录不同力度时的电流大小作为参考电流。

[0070] 这样,通过获取所述多涡旋铁电畴的多逻辑态存储单元的电流通过电流的大小识别所述多涡旋铁电畴的多逻辑态存储单元的逻辑态。

[0071] 进一步地,所述多涡旋铁电畴的多逻辑态存储单元的电力调控方法还包括以下步骤:

在下电极3和上电极6之间的施加定电场,获取所述多涡旋铁电畴的多逻辑态存储 单元的电流,与参考电流比较,根据读取电流识别所述多涡旋铁电畴的多逻辑态存储单元 的逻辑态。

[0072] 这样,根据铁电层、介电和铁电周期性多层复合薄膜层中剩余的极化方向,以及施加垂直于衬底的力的大小,确定多涡旋铁电畴的多逻辑态存储单元的状态。本发明的力电调控方法利用电力施加以后多涡旋铁电畴的多逻辑态存储单元的电导能力,确定存储单元中的逻辑态,有效地提高铁电存储器的存储密度,同时能够基于读取电流的大小来识别存储的逻辑态,读取逻辑态的过程不会对所存储的数据造成影响,实现了非破坏性的读取,铁电涡旋畴纳米级尺寸有助于铁电存储器实现小型化。

[0073] 以下通过具体实施例对本发明做进一步说明。

[0074] 实施例1

在实施例1中,所述多涡旋铁电畴的多逻辑态存储单元,衬底1为Si、过渡层2为 SrTi0₃、下电极3为SrRu0₃、铁电层4为PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层5为 (SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃、和上电极6为Pt。其实现的主要流程为:

a) 使用原子层沉积法在Si衬底上制备100 nm过渡层SrTiO₃。

[0075] b) 使用原子层沉积法在过渡层SrTiO₃制备15 nm的下电极SrRuO₃。

[0076] c) 使用原子层沉积法在下电极SrRuO₃制备5 nm的铁电层PbZr_{0.2}Ti_{0.8}O₃。

[0077] d) 使用原子层沉积法在下电极SrRu0₃上交替制备介电和铁电周期性多层复合薄 膜层,重复3次SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃薄膜,每层SrTi0₃、PbZr_{0.2}Ti_{0.8}0₃薄膜的厚度均为5 nm。 [0078] e) 使用磁控溅射法在介电和铁电周期性多层复合薄膜层制备100 nm厚的Pt电

极,并掩膜、刻蚀。

[0079] 所述铁电层PbZr_{0.2}Ti_{0.8}0₃和所述介电和铁电周期性多层复合薄膜层(SrTi0₃/

 $PbZr_{0.2}Ti_{0.8}O_3$)₃在制备完成以后,体系中自发形成的铁电涡旋畴结构,铁电涡旋畴的中心轴 线平行于铁电层PbZr_{0.2}Ti_{0.8}O_3和所述介电和铁电周期性多层复合薄膜层(SrTiO_3/PbZr_{0.2}Ti_{0.8}O_3)_3。

[0080] 在该实施例中采用了如图1所示的结构,过渡层SrTiO₃与下电极SrRuO₃为外延生长,过渡层的厚度为100 nm,下电极的厚度为15 nm,过渡层与下电极的厚度之比小于10:1。通过控制过渡层SrTiO₃的可以控制下电极SrRuO₃的应变,提高下电极SrRuO₃的电导性能。将下电极SrRuO₃的厚度控制在过渡层SrTiO₃之下,可以控制下电极SrRuO₃的起伏,保障下电极SrRuO₃的平整度,提高下电极SrRuO₃的质量。

[0081] 铁电层PbZr_{0.2}Ti_{0.8}0₃的厚度小于所述下电极SrRuO₃的厚度,所述下电极SrRuO₃与 所述铁电层PbZr_{0.2}Ti_{0.8}O₃的厚度之比大于2:1。

[0082] 在该实施例中介电和铁电周期性多层复合薄膜层采用了如图2所示的结构,由周期性的介电膜SrTi0₃/铁电膜PbZr_{0.2}Ti_{0.8}0₃复合而成,可以表示为(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)_n, 其中n等于3。

[0083] 通过控制铁电层PbZr_{0.2}Ti_{0.8}0₃的材料厚度可以控制介电和铁电周期性多层复合 薄膜层 (SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃) ₃的应变,下电极SrRu0₃的厚度大于铁电层PbZr_{0.2}Ti_{0.8}0₃的厚 度,可以保障铁电层PbZr_{0.2}Ti_{0.8}0₃的应变不被释放,保证介电和铁电周期性多层复合薄膜 层 (SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃) ₃中涡旋畴的形成。将铁电层PbZr_{0.2}Ti_{0.8}0₃的厚度控制在下电极 SrRu0₃之下,也可以控制铁电层PbZr_{0.2}Ti_{0.8}0₃的起伏,保障介电和铁电周期性多层复合薄膜 层 (SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃) ₃的平整度,提高介电和铁电周期性多层复合薄膜层 (SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃) ₃的质量。

[0084] 上电极为SrRuO₃,上电极与下电极的厚度比值大于1:1。上电极的厚度大于下电极的厚度,能够保证在施加力学载荷的时候,保护铁电层、介电和铁电周期性多层复合薄膜层不被破坏。

[0085] 介电和铁电周期性多层复合薄膜层 (SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃中周期性的介电膜 SrTiO₃、铁电膜PbZr_{0.2}Ti_{0.8}O₃相互之间呈现外延生长的关系,它们与铁电层PbZr_{0.2}Ti_{0.8}O₃也 为外延生长关系。铁电层PbZr_{0.2}Ti_{0.8}O₃、周期性的介电膜SrTiO₃、铁电膜PbZr_{0.2}Ti_{0.8}O₃之间 的外延关系是在介电和铁电周期性多层复合薄膜层 (SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃中形成铁电涡 旋畴结构的必要条件。

[0086] 在该实施例中采用了如图3a所示的电压加载方式,在下电极SrRu0₃和上电极Pt之间施加向下的电场时(施加的电压10 V);采用了如图4a所示的电压加载方式,在下电极 SrRu0₃和上电极Pt之间施加向上的电场时(施加的电压是-10 V)。图6为铁电层 PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃堆叠结构的原子力显微镜的压电模式测试结果,黑色区域是施加+10V正电压以后获得的极化向下的区域,白色区域是施加-10 V电压以后获得的极化向上的区域。该图表明在施加不同方向的电场以后,铁电层、介电和铁电周期性多层复合薄膜层堆叠的结构能够表现出向上或者向下的剩余极化。

[0087] 在下电极SrRu0₃和上电极Pt之间施加电场时,铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中的铁电涡旋畴结构不会被破坏,在铁电层 PbZr_{0.2}Ti_{0.8}0₃、介电膜SrTi0₃、铁电膜PbZr_{0.2}Ti_{0.8}0₃各层中的铁电涡旋畴仍然保持涡旋畴的

形态,但是相邻的铁电涡旋畴间边缘处的极化方向发生小范围内的重构,使得整体的铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中表现出向上或者向下的剩余极化。由于铁电涡旋畴的核心部分并未发生改变,因此施加电场以后铁电层、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中内部的应力和应变发生微小的变化,使得整体从一个稳定的状态转变到另一个稳定的状态。

[0088] 在该实施例中采用了如图5所示的力加载方式,所述多涡旋铁电畴的多逻辑态存储单元在整体的铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中表现出向上或者向下的剩余极化时,在上电极Pt上方施加向下的力(6 N~18N)。利用施加力时,铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中力产生的局域电场,以及铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃自适应外加力时发生的微弱协调应变,使得体系在撤去力以后达到另一个稳定状态。

当施加的力的大小不同,铁电层PbZr_{0.2}Ti_{0.8}03、介电和铁电周期性多层复合薄膜 [0089] 层(SrTiO₃/PbZr_{0.2}Ti_{0.8}O₃)₃中表现出的剩余极化方向不同时,体系所形成的稳定状态并不 完全相同,这些稳定的状态可以分别用来表示不同的逻辑态。设置一不会改变铁电层 PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中极化体系的 微弱电压(0.01 V~0.1 V),读取多涡旋铁电畴的多逻辑态存储单元的电流,与参考电流比 较,根据读取电流与参考电流的之比,确定存储单元中的逻辑态。如图7所示,所述多涡旋铁 电畴的多逻辑态存储单元施加不同力以后,测试所得的I-V测试结果,可以从测试结果中看 到4个以上的不同逻辑态。在图7a的测试过程中,分别施加0 N、6 N、9 N、12 N、18 N的力在 多涡旋铁电畴的多逻辑态存储单元上,每次施加力前首先施加10 V的电压使多涡旋铁电畴 的多逻辑态存储单元整体极化向下,撤去力以后分别在微弱电压0.01V、0.02V、0.03V、 0.04V、0.05V、0.06V、0.07V、0.08V、0.09V、0.1V下读取的*I-V*曲线。在图7b的测试过程中,分 别施加0 N、6 N、12 N、18 N的力在多涡旋铁电畴的多逻辑态存储单元上,每次施加力前首 先施加-10 V的电压使多涡旋铁电畴的多逻辑态存储单元整体极化向上,撤去力以后分别 在微弱电压0.01V、0.02V、0.03V、0.04V、0.05V、0.06V、0.07V、0.08V、0.09V、0.1V下读取的 *I-V*曲线。

[0090] 在铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中表现出的向上的剩余极化时,存储单元可以有一个稳定的逻辑态;然后,在上电极Pt上施加一定大小的力,存储单元转变到另一个稳定的逻辑态,见图7a。

[0091] 在铁电层PbZr_{0.2}Ti_{0.8}0₃、介电和铁电周期性多层复合薄膜层(SrTi0₃/PbZr_{0.2}Ti_{0.8}0₃)₃中表现出的向下的剩余极化时,存储单元可以有一个稳定的逻辑态;然后,在上电极6上施加一定大小的力,存储单元转变到另一个稳定的逻辑态。这样整个存储单元可以存储4个以上稳定的逻辑态,见图7b。

[0092] 应当理解的是,本发明的应用不限于上述的举例,对本领域普通技术人员来说,可以根据上述说明加以改进或变换,所有这些改进和变换都应属于本发明所附权利要求的保 护范围。







图2



图3



图4



图5



图6



图7