

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H05K 1/02 (2006.01)

H01R 12/16 (2006.01)



[12] 发明专利说明书

专利号 ZL 02820161.2

[45] 授权公告日 2007 年 3 月 14 日

[11] 授权公告号 CN 1305354C

[22] 申请日 2002.10.9 [21] 申请号 02820161.2

[30] 优先权

[32] 2001.10.10 [33] US [31] 60/328,223

[86] 国际申请 PCT/US2002/032404 2002.10.9

[87] 国际公布 WO2003/067711 英 2003.8.14

[85] 进入国家阶段日期 2004.4.12

[73] 专利权人 莫莱克斯公司

地址 美国伊利诺斯州

[72] 发明人 詹姆士·L·麦格拉思

詹姆士·P·卡帕多纳

丹尼尔·B·麦高恩

奥古斯托·P·帕内拉

[56] 参考文献

US4993972A 1991.2.19

CN 1237017 A 1999.12.1

US5659951A 1997.8.26

EP_0158876A2 1985.10.23

EP1113530A2 2001.7.4

审查员 韩冰

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

代理人 谷慧敏 钟强

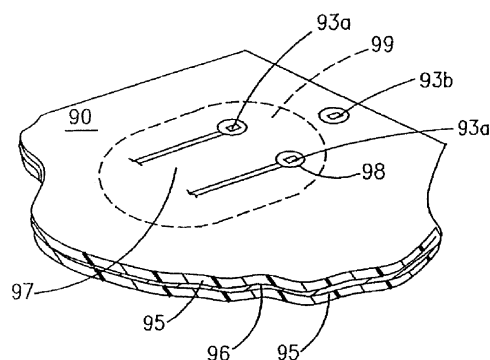
权利要求书 3 页 说明书 13 页 附图 6 页

[54] 发明名称

高速差分信号边缘卡连接器电路板布局

[57] 摘要

本发明公开了在其上面安装了这种高速差分信号连接器的电路板，并且它们具有终端迹线的特定图形，通常采用延伸穿过该电路板的镀敷通孔的形式。这些通孔被布置成三角形的图形，并且该电路板的接地参考平面被提供有空隙，一个空隙与单个端子三联体的一对差分信号通孔相关联并且包围它们。这降低了信号通孔的电容，从而增大了发送区域之内电路板的阻抗，以减少连接器-电路板接口中的阻抗不连续性。



1. 一种电路板(90),其具有限定在与差分信号边缘卡连接器(62)配合的配合区域中受控阻抗的区域,该边缘卡连接器(62)包括从其延伸出的、用于与电路板(90)上的导电迹线配合的多个导电端子(64,65),该连接器导电端子(64,65)被布置成独立的三个导电引脚的组,每个组包括一对差分信号导电端子(64)和一个与这对差分信号导电端子(64)相关联的接地导电端子(65),这三个导电端子(64,65)协同限定了配合引脚的三联体,所述电路板(90)包括一对差分信号导电迹线(93a)和与其相关联的单个接地导电迹线(93b),接地和差分信号导电迹线(93a,93b)协同限定了用于与所述连接器(62)的配合引脚的三联体配合的导电迹线的三联体,其特征在于:

所述差分信号导电迹线(93a)以第一方向互相隔开,并且所述迹线三联体的所述单个接地导电迹线(93b)以不同于所述第一方向的第二方向与导电迹线(93a)的所述差分信号对隔开,并且从其进行角度偏移,使得所述差分信号对和接地导电迹线(93a,93b)位于三角形布置上,且所述迹线位于虚设三角形的各自顶点上。

2. 如权利要求1所述的电路板,其中,所述导电迹线(93a,93b)包括延伸穿过所述电路板(90)的导电通孔。

3. 如权利要求1所述的电路板,进一步包括:与所述导电迹线(93a,93b)隔开的接地参考平面(96),所述参考平面(96)包括形成在其里面的至少一个开口(99),该参考平面的一个开口(99)与导电迹线(93a,93b)的所述差分信号对对准,使得所述迹线三联体的导电迹线(93a,93b)的所述差分信号对被包围在所述开口(96)的周界之内。

4. 如权利要求3所述的电路板,其中,所述参考平面开口(99)是圆形开口。

5. 如权利要求 3 所述的电路板，其中，所述参考平面开口（99）是非圆形的开口。

6. 如权利要求 3 所述的电路板，其中，所述接地导电迹线（93b）被连接至所述参考平面（96）。

7. 如权利要求 1 所述的电路板，进一步包括多个电路板迹线三联体（93a, 93b），其纵向地布置在电路板迹线图形的虚设中心线 C 的相对侧上的位置中。

8. 如权利要求 7 所述的电路板，进一步包括：在所述电路板（90）内相关联的接地参考平面（96），该接地参考平面（96）包括形成在其里面的多个非导电的开口（99），非导电开口（99）中的每一个与所述电路板三联体中的一个相关联并对准，使得导电迹线（93a, 93b）的所述差分信号对位于所述非导电开口（99）相关联的一个开口的周界之内。

9. 如权利要求 8 所述的电路板，其中，所述导电迹线（93a, 93b）中的每一个包括延伸穿过所述电路板（90）的镀敷通孔，并且所述接地通孔与所述参考平面（96）接触。

10. 如权利要求 8 所述的电路板，其中，所述非导电开口（99）中的每一个具有圆形结构。

11. 一种电路板（90），其具有限定在与差分信号边缘卡连接器（62）配合的配合区域中的受控阻抗区域，该边缘卡连接器（62）包括从其延伸出的、用于与电路板（90）上导电迹线配合的多个导电端子（64, 65），该连接器导电端子（64, 65）被布置成独立的三个导电端子的组，每个组包括一对差分信号导电端子（64）和一个与这对

差分信号导电端子（64）相关联的接地导电端子（65），这三个导电端子（64，65）协同限定了配合引脚的三联体，所述电路板（90）进一步包括形成在电路板（90）中的一对差分信号导电通孔（93a）和单个接地通孔（93b），接地和差分信号导电通孔（93a，93b）协同限定了用于与所述连接器配合引脚（64，65）的三联体进行配合的导电通孔（93）的三联体，其特征在于：

所述差分信号导电通孔（93a）以第一方向互相隔开，并且所述通孔三联体的所述单个接地导电通孔（93b）以不同于所述第一方向的第二方向与导电通孔（93a）的所述差分信号对隔开，所述电路板（90）进一步包括与所述电路板的表面隔开的接地参考平面（96），该参考平面（96）包括形成在其里面的至少一个非导电开口（99），该参考平面的一个非导电开口（99）与导电通孔（93a）的所述差分信号对对准，使得所述迹线三联体导电通孔（93a）的所述差分信号对被包围在所述开口（99）的周界之内。

12. 如权利要求 11 所述的电路板，其中，所述通孔（93）中的每一个镀敷有导电材料，且延伸穿过所述电路板（90），并且所述接地通孔（93b）与所述参考平面（96）接触。

13. 如权利要求 11 所述的电路板，其中，所述非导电开口（99）具有圆形结构。

14. 如权利要求 11 所述的电路板，其中，所述非导电开口（99）具有非圆形结构。

高速差分信号边缘卡连接器电路板布局

发明背景

本发明一般涉及高速连接器，更具体地说，涉及一种合并差分信号对的高速边缘卡连接器。

在本领域中已知有很多类型的连接器。一种类型的连接器是“边缘卡”连接器，其用于在一个电路板与在本技术领域通常称为“子板”（daughter board）的另一板之间提供互连。为了实现端子的高密度并提供到更多电路的更多连接，端子以很小的孔距（pitch）紧密地放置。在连接器被用于高速应用的实例中，可能会在信号端子之间发生串扰，其通常导致信号错误和降级。使差分信号应用中的串扰达到最小并调节在端接差分信号对中使用的连接器的阻抗很是重要。

为了防止串扰和降低信号干扰，在本技术领域已知的一种解决方案是在每个信号端子接近的邻近处提供至少一个参考地。

在现有高速连接器应用中，即，那些能够在 1.0GHz 和更高上操作的应用，为了调节特定连接器的最佳阻抗，通过向端子（特别是接地端子）添加更多的导电材料的方式来控制阻抗。这种类型的布置在 1999 年 12 月 29 发布的美国专利 No. 5,853,303 中有描述，其中对端子的尺寸和形状进行控制，以改变端子的整体电容。在这些类型的连接器中，如 ‘303 专利所示，边缘卡连接器的端子通常以信号-接地-信号-接地等的顺序（即 “S-G-S-G 等）布置，使得每个和各个信号端子都位于两个接地端子之间。

用于确定阻抗的等式一般为 $Z = \sqrt{L/C}$ 其中，L=电感，C=电容且 Z=阻抗，并且指定为上述的优选 G-S-G-S-G 端子的布置，每对信

号和接地端子起到电容座的作用，从而在操作期间生成电容。在确定连接的整体阻抗中必须考虑这个电容。关于系统的电容需要把连接器系统单独元件的所有电容加起来。当系统电容增大时，系统的整体阻抗将会下降。同样，当系统电容下降时，在那个区域内的系统整体阻抗将会增大。阻抗的下降沿着边缘卡连接器接口以及连接器电路板接口发生。不希望在边缘卡连接器系统的阻抗中有大幅度变化的上升和下降，特别是在针对于新型的和未来的电子应用、在 3 GHz 和更高等级的高速传输速率上更是如此。

为了使在连接器接口上的系统阻抗保持在处于容差之内的 100 欧姆上，用于边缘卡连接器的本技术领域中的现有解决方案只是针对阻抗降低来作为设计因素，并且据本申请人所知，现在还没有技术旨在通过修改连接器自身的结构来增大连接器系统的阻抗。2002 年 8 月 13 日发布的美国专利 No.6,433,286 中描述了一种装置，该装置通过在板接地参考平面上形成多个空隙和把信号迹线与空隙图形对准的方式来增大印刷电路板上的阻抗。这是一种复杂的解决方案且它在电路板的设计上需要额外的开销，并且要求有一定数目的空隙与电路板结合使用。此外，如果信号迹线未与接地参考平面的空隙对准，则不容易获得该板布局的阻抗修改效果。

因此，本发明针对一种连接器系统，其在连接器自身结构和在电路板结构的方面上克服上述的缺点。

发明内容

因此，本发明的总体目的是提供一种经改进的边缘卡连接器系统，其具有更大可调节操作阻抗水平。

本发明的另一目的是提供一种经改进的边缘卡，其结合具有预选操作阻抗范围的对应连接器而使用，该边缘卡具有多个沿其一个边缘形成的导电迹线，该迹线被布置成“三联体 (triplet)”图形，该图形

包括两个差分信号迹线和一个相关联的接地迹线，每个这种三联体迹线被相互接合（interengaging）空间与该边缘卡上的其它迹线分开，以从空间上和电气上把在用于经改进电气性能的边缘卡上的每个独立的迹线三联体隔开。

本发明的另一目的是提供一种用于边缘卡应用的电气连接器，该连接器具有电气绝缘外壳，其带有沿连接器外壳纵向延伸的卡容纳槽，该连接器包括：在卡容纳槽的相对侧上由外壳支撑的多个导电端子，该端子被布置成“三联体”或“三合一体”分组，每个分组均包括一对差分信号端子和一个相关联的接地端子，该外壳在卡容纳槽的相对侧上具有形成在其里面的多个端子容纳腔，该端子以独立的上述三合一体或三联体的方式被布置在所述腔中，每个这种分组由中间空端子容纳腔隔开，使得每个这种端子三合一体或三联体由等于两个孔距或另一间距的中间空间所支撑。

本发明的另一方面是提供一种用于结合边缘卡连接器而使用的创新电路板布置方式，该电路板具有以预选图形而形成在其里面的多个导电迹线，该预选图形为边缘卡连接器定义了“印记（footprint）”，该印记包括：限定了连接器外壳长度的虚设纵轴和设置于相互接合轴的相对侧上的通孔，该通孔以三联体或三合一体的图形布置，其包括一对差分信号导电终端迹线和一个相关联的接地终端迹线，该终端迹线通向可以安装连接器的电路板上的相同电路，差分信号终端迹线互相隔开，且进一步与接地终端迹线隔开，当从电路板的上面观看时，该终端迹线布置为三角形图形。

本发明的另一目的是提供一种与上述电路板相关联的接地参考平面，该参考平面具有形成在其里面的多个大的非导电空隙或开口，该空隙或开口每个均包围构成通孔差分信号对的电路板“发送（launch）”区域中的两个电路板通孔，且该接地参考平面被连接至形成与差分对信号通孔相关联的接地通孔的第三通孔，该空隙减小了差分信号通孔

与接地平面之间的电容，从而增大了电路板发送区域中的阻抗。

本发明的另一目的是提供一种经改进的边缘卡连接器，其在差分信号应用中使用，且其在高速信号应用中以预选的阻抗范围进行操作，该连接器具有伸长的绝缘外壳和形成在其里面的沿外壳纵向延伸的槽，该连接器进一步包括多个导电端子，其设置在该槽的相对侧上、形成在外壳中的腔中，该端子以信号“A”、接地、信号“B”、空间、信号“A”、接地、信号“B”、空间的重复图形布置在腔里面，并且使得端子的多个独立三联体被中间空间在连接器中所限定，每个三联体包括一个“A”和一个“B”信号端子和一个相关联的接地端子，接地端子在两个侧面的两侧都是相关联的信号端子，该中间空间降低了相邻三联体之间的电容性耦合。

通过阅读下面详细的描述将会清楚地理解本发明的这些和其它目的、特征和优点。

附图简要说明

在这个详细的描述过程中，经常为附图给出参考，在附图中：

图 1 是现有边缘卡的插入边缘的放大详细示意图，其示出了设置于其里面的导电迹线的布置；

图 2 是根据本发明的原理而构造的边缘卡的插入边缘的放大详细示意图，其示出了设置于其上面的导电迹线的创新布置；

图 3 是本发明的边缘卡的另一实施例的放大详细示意图；

图 4 是根据本发明的原理而构造的经改进的边缘卡连接器系统的分解透视图；

图 5 是图 4 连接器的顶视平面示意图，示出了在该边缘卡连接器内端子的布置；

图 6 是另一连接器的顶视平面示意图，其中相邻的三合一体 (triad) 端子组之间的间距成型在连接器外壳的适当位置上；

图 7 是现有电路板部分的顶视平面详图，示出了在使用接地-信

号-接地-信号-接地等端子布置的现有连接器中的印记；

图 8 是根据本发明的原理而构造的电路板部分的顶视平面详图，示出了创新的信号-接地-信号三合一体通孔印记布置；

图 9 是图 8 的电路板的一部分的放大详细部分剖面图；

图 10 是个图表，示出了使用信号-接地-信号三合一体端子和电流板系统的边缘卡连接器的阻抗，并结合有具有以 A-D 所表示的连接器系统的各种数据；

图 11 是在其上面具有以数据 A-D 表示的图 10 的连接器系统的剖面图；

图 12 是电路板分段一部分的部分放大详细剖面图，示出了移除其相关联接地平面的一部分的情况；以及

图 13 与图 12 相同，但示出了非圆形接地平面开口。

优选实施例的详细说明

本发明针对一种经改进的边缘卡连接器，其在所需阻抗水平上能够通过差分信号发送而具有高速性能。

计算机行业一直在努力获取更高的速度。现正在开发一种所提出的计算机体系结构，其针对组了所有应用需求的通用输入-输出（“I/O”）互连。这种所提出的体系结构通过使用差分信号发送来获取最大板宽每引脚。差分信号发送早已在传输电缆应用中使用，其中，电线对携带相同但不同极性的信号，即一条电线携带+1.0 伏的信号而该对中的另一电线携带-1.0 伏的信号。为了阻止对信号传输的干扰，在差分信号电线的邻近处提供接地，以在差分电线与地而不是其它信号电线之间提供耦合。构成这样一对的两个差分信号电线在本技术领域通常称为“信号通道”。

差分信号应用并不限于使用电线的电缆应用，而是可以包括在电路板和子板以及连接器外壳中所支撑的导电端子上的导电迹线的使用。差分信号应用被用在高容量服务器、工作站和个人计算机（“PC”）

中。这些元件可以使用边缘卡配置的扩展卡，其要求连接器提供在设备的母板与扩展卡之间的互连。在本技术领域中已知，边缘卡具有安装在其上面的一系列电路和电气元件，并且具有沿其插入边缘设置于边缘卡的一个或两个表面上的多个导电焊盘（pad）。为了在差分信号发送应用中提供最佳互连，需要把互连的阻抗控制或调节至所需的水平，或者使阻抗保持在所需的范围之内。一个这样的最佳水平是 100 欧姆，且与这个水平相关联的最佳范围是 $\pm 10\%$ 容差或者 90~110 欧姆的范围。

现有边缘卡连接器试图通过操控信号和接地端子的大小和形状来控制它们的阻抗。现有的设计知识表示使用特定信号和接地端子布置方式，例如在 1996 年 6 月 4 日发布且由本发明的受让人所拥有的美国专利 No. 5,522,757 中所描述的方式，其中，每个信号端子的两侧有接地端子。在本技术领域中已知的控制阻抗的其它连接器描述了接地端子远离差分信号端子的相关联对的间距，如 2001 年 8 月 28 日发布的美国专利 No.6,280,209，其并没有针对在边缘卡连接器情况中的差分信号传输线路的三个端子的任何结构关系。

在边缘卡结构与其连接器中使用的已知类型的布置方式如图 1 所示，其中，可以看到边缘卡 20 具有伸长的主体部分 21，其带有沿该卡纵向延伸的插入边缘 22。多个接点焊盘（contact pad）24 设置于边缘卡 20 的一个或两个外侧表面上，且这些接点焊盘 24 被连接至边缘卡 20 上的各个电路，其可以包括导电迹线和/或电气元件。接点焊盘 24 以与边缘卡连接器相同的图形布置，即信号接点焊盘 24a 和接地接点焊盘 24b。这些接点焊盘 24 中的每一个以统一的孔距 P 沿卡 20 的边缘 22 布置。由于每个信号接点焊盘 24a 携带某种电压而每个接地接点焊盘 24b 则没有，因此，每个信号组和接地接点焊盘当被激励时起到电容座的作用，把电容引入互连系统。对于每个信号通道，存在一对差分信号接点焊盘 S1A 和 S1B，以及三个相关联的接地接点焊盘以及形成在其之间的四个电容 C1-C4，如图 1 所示。可从图 1 看到，

边缘卡导电迹线或焊盘的次序按照 G-S-G-S-G，其中，每个信号焊盘的两侧有两个接地焊盘。

为了得到系统的整体电容，上述电容和那些沿卡边缘的所有其它接点焊盘组必须与边缘卡连接器端子和支持母板的电容一起统计。该电容值是上述所指总阻抗等式的分母，因此，它倾向于降低互连系统的这个区域中的阻抗。但是，希望通过互连获得并保持恒定的阻抗，优选地为 100 欧姆 \pm 10%。但是，由于担心会在接器系统的整体阻抗中施加大幅度的阻抗“下跌 (dip)”或“下降 (drop)”，因此，不希望大幅度降低边缘卡连接器的这个边缘卡端子接口区域中的阻抗。本发明提供一种针对这个问题的解决方案。

图 2 示出了根据本发明的原理而构造的电路卡 30，其中，多个接点焊盘 34 设置于边缘卡的表面上，并且沿其插入边缘 32 互相隔开。但是，我们已发现移去所选择的接地接点焊盘 34c 会导致系统电容的整体下降，其结果会增加该系统的阻抗，特别是在如下所解释的独立的“三联体” (triplets) 或“三合一体” (triads) 端子内。通过移除在不同的差分信号接点焊盘组之间的接地接点焊盘 34c，每个差分信号对的接点焊盘 (即 S1A 和 S1B；S2A 和 S2B) 只具有与其相关联的一个接地接点焊盘，即分别为 G1 和 G2。因此，对每个信号通道只形成两个电容座，且在图 2 中对信号对 S1A 和 S2B 示出为 C1 和 C2，以及对信号对 S2A 和 S2B 示出为 C3 和 C4。

接点焊盘 34 保持相同的孔距，且这些接点焊盘分组优选地由等于两个孔距的距离或 2P 隔开，如图 2 所示。因此，所需接点焊盘 (以及连接器端子) 的孔距可以保留在本发明的连接器系统中。移除这些接地接点焊盘也实现了其它目的：首先，它把接点焊盘隔离为三个端子的分立组，在此称为端子“三联体”或“三合一体”，每个均包括一对差分信号接点焊盘和一个相关联的接地接点焊盘。其次，它在物理上 (或空间上) 把每个这种信号通道三合一体/三联体互相隔开。这

种空间隔开也被认为是把三合一体/三联体互相电气隔开，因此差分信号接点焊盘 34a (S1A 和 S1B) 将与任何地所具有的任何电气亲和性 (affinity) 在很大程度上与地 34b (G1) 而不是与另一信号通道的信号或接地接点焊盘相关联。实际上，每个这种独立的三个端子组的在电路卡的插入边缘上限制了差分信号传输线路。

图 3 示出了根据本发明的原理而构造的边缘卡 40 的另一实施例。在这个实施例中，边缘卡 40 具有可以是稍微倾斜 43 的插入边缘 42，如图所示。在这个实施例中，接点焊盘 44 被布置成三合一体（或三联体），结合有两个差分信号接点焊盘 44a 位于相关联接地接点焊盘 44b 的两侧。接点焊盘 44 的间距是单个孔距 P，并且相邻三合一体由大于一个孔距的距离互相隔开，优选地为大约两个孔距 2P，且接地接点焊盘 44b 设置于与信号接点焊盘 44a 不同的高度上，使得两个不同接点焊盘的中心之间存在一个垂直间距。

图 4 示出了整个连接器系统 60，其包括：印刷电路板 61、连接器 62 和图 3 所示类型的边缘卡 40。连接器 62 带有伸长的外壳 63，其优选地由诸如塑料的电介质材料形成，并且该外壳在分立的端子容纳腔 66 中支撑多个导电端子 64 和 65，该端子容纳腔 66 设置于卡容纳槽 66 的相对侧上的连接器外壳 63 中，该卡容纳槽 66 沿外壳 63 的相对端 67 之间以及在其中形成有端子容纳腔 66 的两个侧壁部分 68 之间纵向延伸。

现在重点讨论连接器 62，端子 64 和 65 可以采用现有的形状和尺寸，且可以只在其应用使用上不同，即，作为信号或接地端子。每个这种端子具有基底部分 50，其带有与其相关的尾部部分 51。端子 64，65 也可以包括接合棒 (engagement stubs) 53，最好如图 11 所示，其容纳在连接器外壳 63 的容座 (receptacles) 或槽 69 中并与其接合。每个端子 64，65 优选地包括：悬臂接点臂或梁 55，其以一角度从端子基底部分 50 延伸出并且在自由端终止；以及接点部分 57，其部分

延伸入连接器外壳卡容纳槽 66 并且当边缘卡向其插入时向后偏转，如图 11 所示。应当理解，所示出的端子布置方式只是作为示例，且可以采用其它形状的端子。

根据上面所解释的三合一体/三联体概念，端子 64，65 也被布置成其互相隔开的独立信号通道组（或传输线路）。在一个实施例中，如图 5 所示，连接器外壳 63 具有整套的端子容纳腔 66，但是所选择的腔中未填充有任何端子。这些腔由图 5 中的“V”表示为空闲。因此，每个信号通道 SCH1、SCH2 等由等于大约两个孔距 2P 的中间空间与相邻信号通道隔开。为了与边缘卡接点焊盘的图形匹配，该信号通道被布置成两个差分信号端子 S 位于相关联接地端子 G 两侧的独特方式。这种布置把与每个信号通道相关联的电容降低为两个电容（其是从差分信号端子对这个相关联接地端子的亲和性而得出），而不是从如果空闲端子容纳腔被填入接地端子所获得的四个电容。这个实施例允许本发明结合标准连接器外壳而实现，其中，端子只需以空间-信号-接地-空间的图形插入，且中间“V”空间保留为空闲。因此，可以对现有连接器外壳进行修改，以通过以创新三合一体 S-G-S 的布置而选择性地插入或压合端子的方式来接纳本发明的端子布置。

图 6 示出了根据本发明的原理而构造的连接器的另一实施例。在这个实施例 70 中，连接器外壳 71 具有形成在其中的、以三个腔的信号通道组方式的端子容纳腔 72。在这种类型的构造中，填充三合一体/三联体之间的中间空间的连接器外壳材料 75 在提供三合一体互相电气隔离中进行辅助。如上面所提到，相邻端子三联体之间的间距优选地为大约两个孔距的距离，但是该间距可以根据连接器中所需的性能而不同。虽然在附图中所示端子三联体在连接器的卡容纳槽的相对侧上为互相对准，但是应当理解，这些三联体可以互相交错。

本发明还期望把独特电路板（母板）印记（footprint）布局与现有边缘卡连接器印记布局进行比较。这种现有布局如图 7 所示，其中，

电路板 80 具有多个通孔 81，其典型为镀敷的并延伸穿过电路板 80 的厚度，并且其容纳连接器端子的尾部部分。通孔被布置在连接器的虚设中心线“C”的相对侧上，且其可以起到对板的安装开口 82 进行固定的作用，该板的安装开口 82 容纳连接器的安装棒或销（未示出）。这些通孔典型性地布置成在中心线 C 相对侧间距为一个孔距 P。现有通孔图形如图 7 所示，其具有典型的接地-信号-接地-信号等的图形，具有示出为黑色圆圈的接地通孔 81a，和示出为白色圆圈的信号通孔 81b。

这种现有布置倾向于增大系统的整体电容，其接下来降低系统阻抗。这些通孔倾向于起到电容器的作用，因为虽然这种系统中的大部分电流由通孔中所容纳的端子尾部部分携带，但是信号通孔仍保持电压电位，而接地通孔没有电位。靠近于不具有电位的接地通孔的具有电位的信号通孔创建了具有电容的电容器。这个电容增大了系统阻抗变量且使其调节变得困难。

本发明的目的是更好地控制高速差分互连的系统阻抗，同样，本发明的电路板的处理类似于对边缘卡进行的处理。在本发明的一个方面中，它通过从电路板消除所选择的通孔来消除可归于该通孔的电容的量，并且能够实现。这在如图 4 所示的连接器所附装到的电路（母）板的区域中实现，并且该区域被称为“发送”（launch）区域，其中，来自电路板上电路的信号被“发送”入连接器且反之亦然。

图 8 示出了合并了根据本发明原理的创新结构的电路板 90。电路板 90 可以包括：形成在其里面的一对安装开口 91，并且虚设中心线“C”可以通过该开口。在适用于容纳对应差分信号和接地端子（未示出）尾部的中心线 C 的相对侧上的两行中形成多个导电通孔 93。通孔或终端迹线 93 被布置成（三个的）三联体/三合一体组，每个这种三合一体/三联体包括一对差分信号通孔 93a 和单个相关联的接地通孔 93b。如图中所示，两个差分信号通孔 93a 互相隔开，且优选地沿着

对准的纵向线，且接地通孔 93b 进一步以横向方向与差分信号通孔 93a 隔开。

虽然信号和接地通孔 93a 和 93b 由中间空间互相横向隔开，但是当考虑沿纵向方向或者平行于中心线“C”的时候，每个接地通孔 93b 位于两个相关联的差分信号通孔 93a 之间。这些三个端子互相隔开单个孔距 P ，并且一个三合一体/三联体的信号通孔与相邻三合一体/三联体的信号端子由较大的空间隔开，例如在图 8 的右底部上示出的两个孔距空间 $2P$ 。由于三合一体/三联体组之间的较大间隔，获得了系统端子组通孔电容的降低，并伴随着在这个“发送”区域中的通孔上系统阻抗的增大。可从图 8 的中心所表示的三个终端通孔 93a 和 93b 的布置看出，每个差分信号组的通孔被布置成三角形图形，且如果由三个虚设线连接的话，则每个差分对组的通孔将位于该三角形的顶点，如图 8 中的“T”所示。

图 9 示出了构成每个三联体的通孔 93a 和 93b 之间的三角关系。每个三合一体/三联体的通孔不仅由单个孔距 P 隔开，并且它们还以横穿中心线 C 的方向由距离或间距 L 隔开。与 L 相同的方向（横穿连接器中心线 C）上的接地通孔 93b 可以被认为位于两个相关联信号通孔 93a 之间。增大这个距离将会进一步增强本发明的整个系统在这个方面的电容降低量，并且提高了连接器系统的阻抗，以降低系统阻抗中的任何大幅度的升高或降低。

此外，当通过移除所选择的接地通孔获得升高阻抗的有益效果时，我们也发现甚至可以通过在电路板地平面中使用我们称之为“反焊盘（anti-pad）”来实现更好的阻抗控制。这在图 12 中示出，其中，示出了电路板分段 90，并且包括：内部地或参考平面 96，其如图所示形成在两个外板层 95 之间的电路板的主体部分中，或者如本技术领域已知的，可以形成在其底部表面上。接地平面 96 可以通过使用诸如铜片的导电材料层或者经过淀积来形成，并且可以插在电路板

的主体之中。另一种选择是，可以把接地平面施加到电路板的表面上，典型地为底部表面。该电路板具有形成在其里面并且以独特的三合一体/三联体图形隔开的一系列通孔 93a 和 93b。每个通孔包括与其相关联的镀敷区域 98，其延伸穿过通孔的垂直长度。在信号通孔 93 的区域中，移除接地平面的一部分，以在包围至少一个信号通孔 93a 的接地平面 96 中形成大的“反焊盘”或开口或空隙 99，虽然其被描述为优选地包围三合一体/三联体的两个信号通孔。这个反焊盘或开口 99 的周界包围了构成通孔差分信号对的电路板“发送”区域中通孔的每个三合一体或三联体的两个差分信号通孔。接地参考平面 96 被连接至通孔三联体的接地通孔，并且因此，该开口降低了差分信号通孔与接地通孔之间的电容，从而增大了电路板发送区域中的阻抗。

应当理解，开口 99 的形状在图 12 中呈现为圆形，但是应当理解，它并不代表特定的构造。这种“挖剪 (cut-out)”或“反焊盘”的形状优选地为如图 13 所示的卵形或曲棍球冰场的形状，其可以具有与这种椭圆形和卵形相关联的传统主要和次要轴。开口也可以为圆形的构造。合并了这个方面的本发明的电路板可以包括与每个通孔三合一体/三联体相关联的反焊盘。

图 10 是在本发明的互连系统中阻抗分布的 200 微微秒上升时间上的 TDR 图，如图 11 的剖面图中所表示。其上面所表示的各种数据 A-D 如下所示：

- A = 连接器尾部部分
- B = 连接器接点臂
- C = 边缘卡接点焊盘
- D = 边缘卡的接地平面

阻抗分布（在图 10 中由粗线表示）的峰值与谷值（点 A 和 B 或点 C 和 D）之间的垂直距离是大约 7 欧姆，且可以看出该系统获得了所需的 100 欧姆阻抗 $\pm 10\%$ 。可从图中看出本发明如何控制该系统的

阻抗。

虽然已示出和描述了本发明的优选实施例，但是对于本领域的普通技术人员来说显而易见，在不脱离所附权利要求书中所定义的本发明的精神和范围的情况下，可以对其作出改变和修改。

图1

(现有技术)

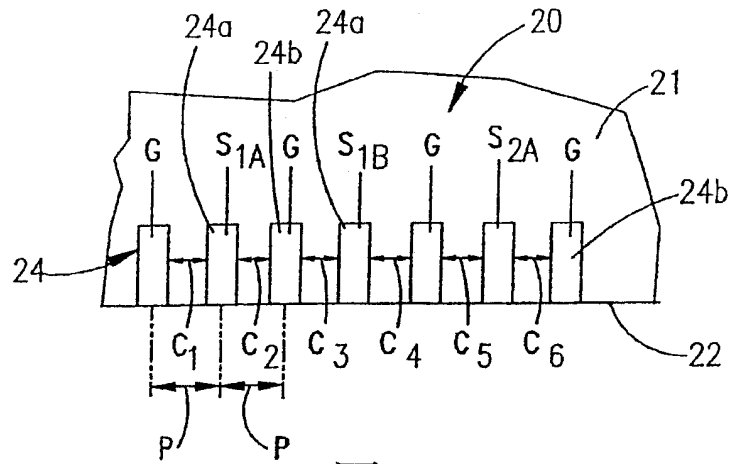


图2

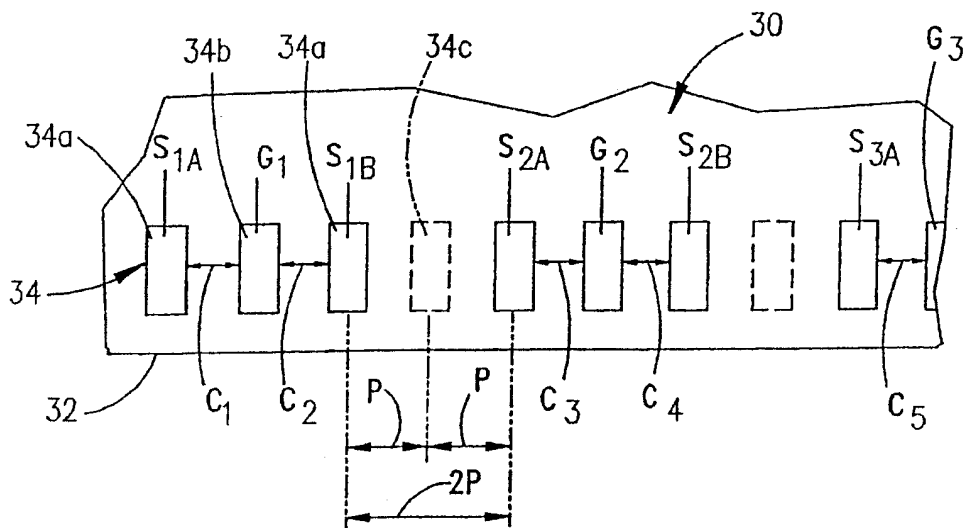


图3

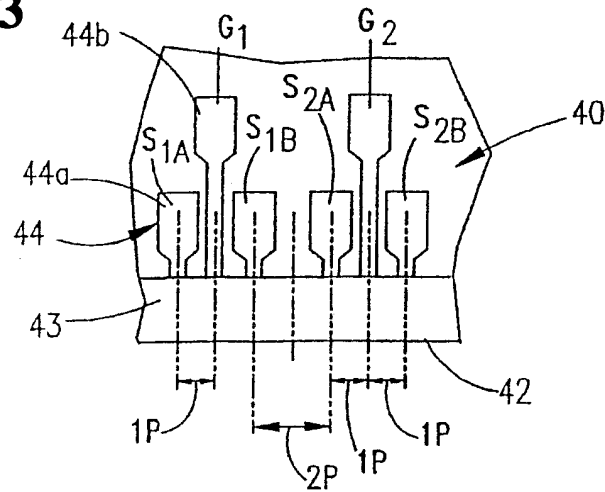


图4

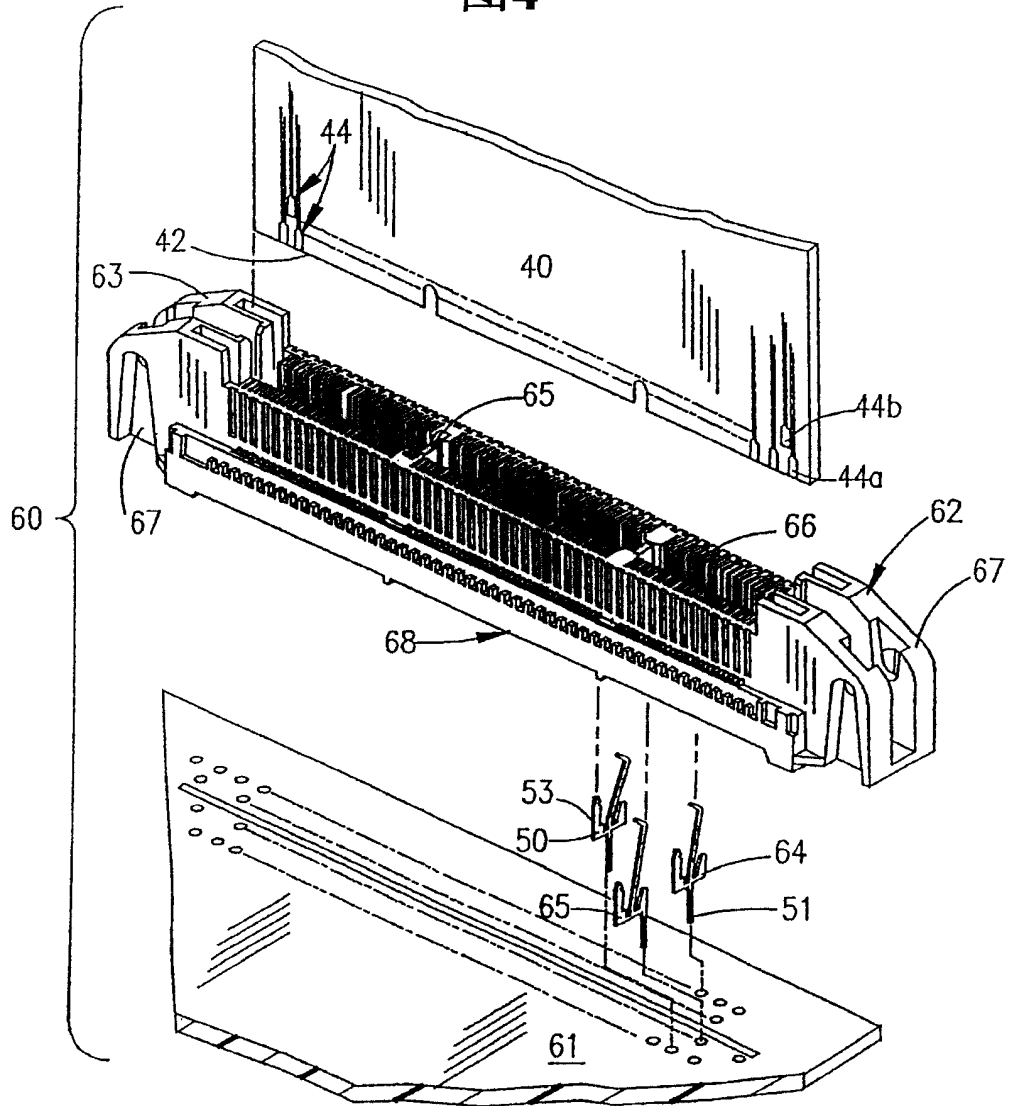


图5

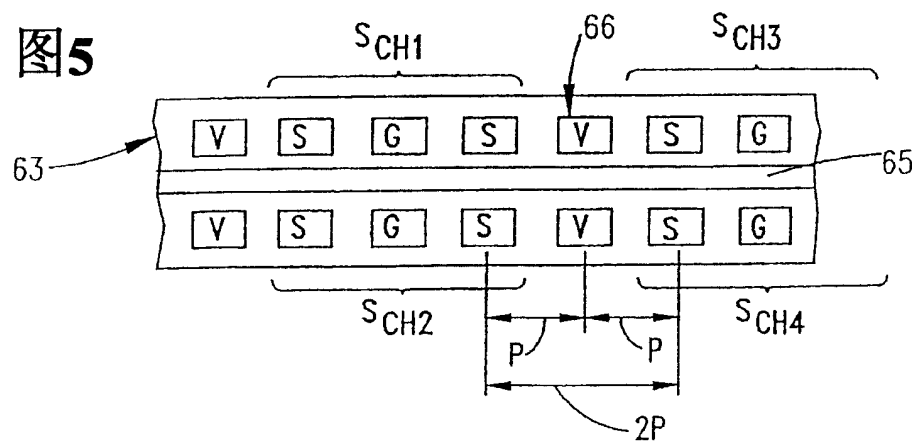


图6

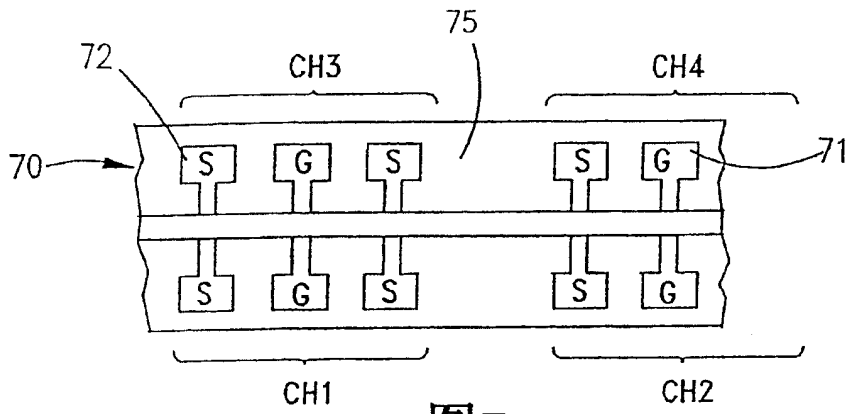


图7

(现有技术)

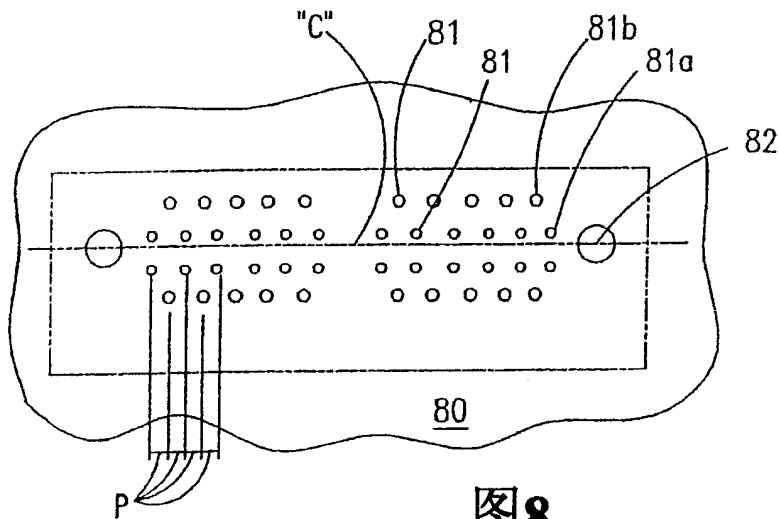


图8

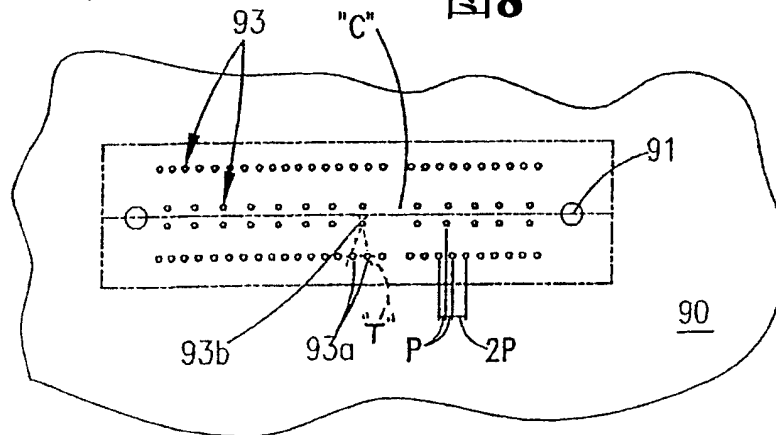


图9

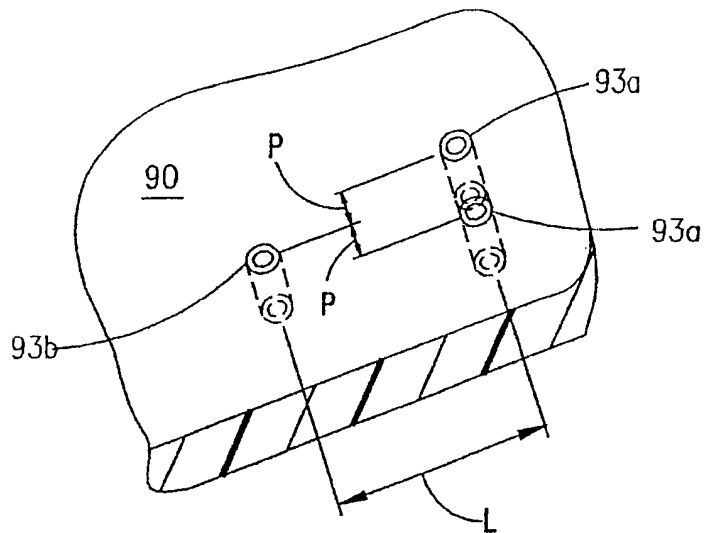


图10

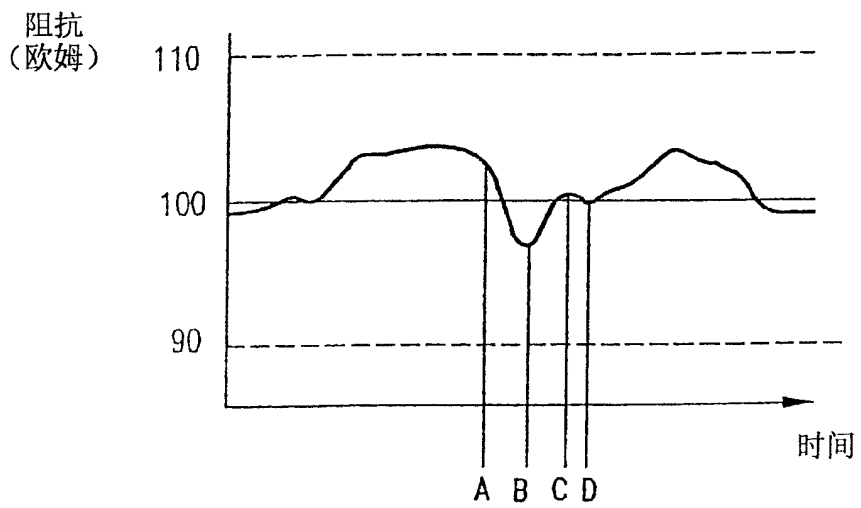


图13

