



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2015 106 253.4**

(22) Anmeldetag: **23.04.2015**

(43) Offenlegungstag: **29.10.2015**

(51) Int Cl.: **H03F 1/52 (2006.01)**

H03F 3/45 (2006.01)

(30) Unionspriorität:
14/262,255 **25.04.2014** **US**

(71) Anmelder:
Analog Devices, Inc., Norwood, Mass., US

(74) Vertreter:
Fleuchaus & Gallo Partnerschaft mbB, 81369 München, DE

(72) Erfinder:
Gerstenhaber, Moshe, Norwood, Mass., US;
Johnson, Rayal, Norwood, Mass., US

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **EINRICHTUNG UND VERFAHREN ZUM VERSTÄRKEREINGANGSSCHUTZ**

(57) Zusammenfassung: Es werden eine Einrichtung und Verfahren zum Verstärkereingangsschutz bereitgestellt. In gewissen Ausführungen umfasst eine Verstärkereingangsschutzschaltung einen elektrisch zwischen einen ersten Eingang und einen ersten Ausgang geschalteten ersten JFET und einen elektrisch zwischen einen zweiten Eingang und einen zweiten Ausgang geschalteten JFET. Zusätzlich ist eine erste Klemme elektrisch mit dem ersten Ausgang verbunden und eine zweite Klemme ist elektrisch mit dem zweiten Ausgang verbunden. Von einem ersten Stromspiegel wird ein Strom durch die erste Klemme gespiegelt und der gespiegelte Strom für einen elektrisch zwischen den Source-Pol und Gate-Pol des ersten JFET geschalteten dritten JFET bereitgestellt. Zusätzlich ein zweiter Stromspiegel, der einen Strom durch die zweite Klemme spiegelt und den gespiegelten Strom für einen vierten JFET bereitstellt, der elektrisch zwischen einen Source-Pol und Gate-Pol des zweiten JFET geschaltet ist. Durch Gestalten der Schutzschaltung auf diese Weise können die Nutzen sowohl niedrigen Rauschens als auch niedrigen Fehlerstroms bereitgestellt werden.

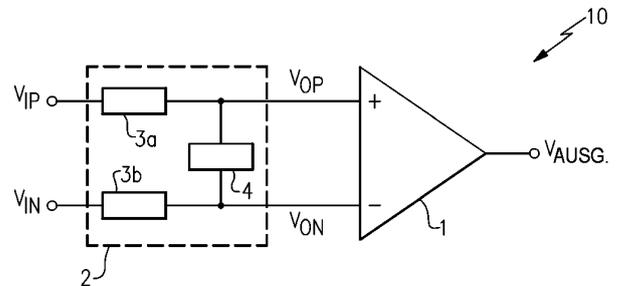


FIG. 1A

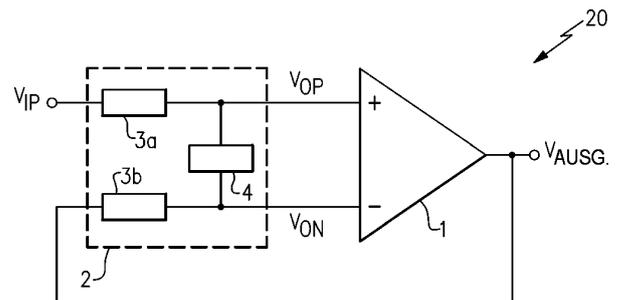


FIG. 1B

Beschreibung

HINTERGRUND

Gebiet

[0001] Ausführungsformen der Erfindung betreffen Elektroniksysteme und insbesondere Eingangsschutzschaltungen für Verstärker.

Beschreibung der verwandten Technik

[0002] Ein Verstärker wie beispielsweise ein Operationsverstärker oder Messgeräteverstärker kann eine Eingangsschutzschaltung zum Schützen des Verstärkers vor großen Eingangssignalen umfassen. Ohne Schutz können große Eingangssignale zu Überspannungszuständen und/oder hohen Pegeln von Verlustleistung führen, die Beschädigung am Verstärker verursachen können, wie beispielsweise Beschädigung an Halbleitergrenzschichten und/oder Ionenwanderung in Metallleitungen.

[0003] Die Eingangsschutzschaltung kann zum Bereitstellen des Eingangssignals für die Verstärkungsschaltungen des Verstärkers benutzt werden, wenn sich das Eingangsspannungssignal in einem sicheren Spannungsbereich befindet, so dass der Verstärker das Eingangssignal verstärken kann. Beispielsweise kann in einem Beispiel die Eingangsschutzschaltung das Eingangssignal für die Verstärkungsschaltungen bereitstellen, wenn sich die Spannungspegelverstärkereingaben innerhalb eines gewissen Spannungsbereichs der Stromversorgungsschienen des Verstärkers befinden. Wenn das Eingangssignal jedoch groß ist und außerhalb des sicheren Bereichs fällt, kann die Eingangsschutzschaltung zum Blockieren oder sonstwie Behindern des Eingangssignals am Erreichen der Verstärkungsschaltung des Verstärkers benutzt werden, wodurch der Verstärker vor Schaden geschützt wird.

KURZE BESCHREIBUNG DER ERFINDUNG

[0004] In einem Aspekt wird eine Verstärkereingangsschutzschaltung bereitgestellt. Die Verstärkereingangsschutzschaltung umfasst einen ersten Feldeffekttransistor (FET) mit einem mit einem ersten Eingang elektrisch verbundenen Source-Pol und einem mit einem ersten Ausgang elektrisch verbundenen Drain-Pol, wobei ein zweiter FET einen elektrisch mit einem zweiten Eingang verbundenen Source-Pol und einen elektrisch mit einem zweiten Ausgang verbundenen Drain-Pol umfasst, wobei ein dritter FET einen Gate-Pol und einen elektrisch mit einem Gate-Pol des ersten FET verbundenen Source-Pol und einen elektrisch mit dem ersten Eingang verbundenen Drain-Pol umfasst und wobei ein vierter FET einen Gate-Pol und einen elektrisch mit einem Gate-Pol des zweiten FET verbundenen Source-Pol und einen elek-

trisch mit dem zweiten Eingang verbundenen Drain-Pol umfasst. Die Verstärkereingangsschutzschaltung umfasst weiterhin eine mit dem ersten Ausgang elektrisch verbundene erste Klemme zum Aktivieren zum Erzeugen eines ersten Klemmenstroms als Reaktion auf einen ersten Überspannungszustand. Weiterhin umfasst die Verstärkereingangsschutzschaltung einen ersten zum Spiegeln des ersten Klemmenstroms eingerichteten Stromspiegel zum Erzeugen eines ersten gespiegelten Stroms und zum Bereitstellen des ersten gespiegelten Stroms für den Source-Pol des dritten FET. Weiterhin umfasst die Verstärkereingangsschutzschaltung eine elektrisch mit dem zweiten Ausgang verbundene zweite Klemme eingerichtet zum Aktivieren zum Erzeugen eines zweiten Klemmenstroms als Reaktion auf einen zweiten Überspannungszustand. Weiterhin umfasst die Verstärkereingangsschutzschaltung einen zweiten Stromspiegel eingerichtet zum Spiegeln des zweiten Klemmenstroms zum Erzeugen eines zweiten gespiegelten Stroms und zum Bereitstellen des zweiten gespiegelten Stroms für den Source-Pol des vierten FET.

[0005] In einem weiteren Aspekt wird ein Verstärker bereitgestellt. Der Verstärker umfasst einen nichtinvertierenden Eingangsanschluss und einen invertierenden Eingangsanschluss, wobei eine Verstärkungsschaltung einen nichtinvertierenden Eingang und einen invertierenden Eingang umfasst, und eine Eingangsschutzschaltung. Die Eingangsschutzschaltung umfasst einen elektrisch mit dem nichtinvertierenden Eingangsanschluss elektrisch verbundenen ersten Eingang, einen mit dem invertierenden Eingangsanschluss elektrisch verbundenen zweiten Eingang, einen mit dem nichtinvertierenden Eingang der Verstärkungsschaltung elektrisch verbundenen ersten Ausgang und einen mit dem invertierenden Eingang der Verstärkungsschaltung elektrisch verbundenen zweiten Ausgang. Weiterhin umfasst die Eingangsschutzschaltung einen ersten FET mit einem mit dem ersten Eingang elektrisch verbundenen Source-Pol und einem mit dem ersten Ausgang elektrisch verbundenen Drain-Pol, einen zweiten FET mit einem mit dem zweiten Eingang elektrisch verbundenen Source-Pol und einem mit dem zweiten Ausgang elektrisch verbundenen Drain-Pol, eine mit dem ersten Ausgang elektrisch verbundene erste Klemme, eingerichtet zum Aktivieren zum Erzeugen eines ersten Klemmenstroms als Reaktion auf einen ersten Überspannungszustand, einen ersten Stromspiegel, eingerichtet zum Spiegeln des ersten Klemmenstroms zum Erzeugen eines ersten gespiegelten Stroms, einen zwischen den Gate-Pol und den Source-Pol des ersten FET elektrisch verbundenen dritten FET, eingerichtet zum Empfangen des ersten gespiegelten Stroms, eine mit dem zweiten Ausgang elektrisch verbundene zweite Klemme, eingerichtet zum Aktivieren zum Erzeugen eines zweiten Klemmenstroms als Reaktion auf einen zweiten Über-

spannungszustand, einen zum Spiegeln des zweiten Klemmenstroms eingerichteten zweiten Stromspiegel zum Erzeugen eines zweiten gespiegelten Stroms, und einen elektrisch zwischen den Gate-Pol und den Source-Pol des zweiten FET verbundenen vierten FET eingerichtet zum Empfangen des zweiten gespiegelten Stroms.

[0006] In einem weiteren Aspekt wird ein Verfahren zum Schützen einer Verstärkungsschaltung bereitgestellt. Die Verstärkungsschaltung umfasst einen mit einem ersten Eingangsanschluss über einen Kanal eines ersten FET elektrisch verbundenen ersten Eingang und einen über einen Kanal eines zweiten FET elektrisch mit einem zweiten Eingangsanschluss verbundenen zweiten Eingang. Das Verfahren umfasst Aktivieren einer ersten Klemme als Reaktion auf einen ersten Überspannungszustand, Spiegeln eines ersten Klemmenstroms durch die erste Klemme zum Erzeugen eines ersten gespiegelten Stroms unter Verwendung eines ersten Stromspiegels, Erhöhen einer Kanalimpedanz des ersten FET als Reaktion auf den ersten gespiegelten Strom unter Verwendung eines dritten FET, Aktivieren einer zweiten Klemme als Reaktion auf einen zweiten Überspannungszustand, Spiegeln eines zweiten Klemmenstroms durch die zweite Klemme zum Erzeugen eines zweiten gespiegelten Stroms unter Verwendung eines zweiten Stromspiegels und Erhöhen einer Kanalimpedanz des zweiten FET als Reaktion auf den zweiten gespiegelten Strom unter Verwendung eines vierten FET.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

- [0007]** Fig. 1A zeigt ein Beispiel eines Verstärkers.
- [0008]** Fig. 1B zeigt den in einer Pufferanordnung verbundenen Verstärker der Fig. 1A.
- [0009]** Fig. 2 zeigt eine Ausführungsform einer Eingangsschutzschaltung.
- [0010]** Fig. 3A zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung.
- [0011]** Fig. 3B zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung.
- [0012]** Fig. 4 zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung.
- [0013]** Fig. 5 zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung.

AUSFÜHRLICHE BESCHREIBUNG GEWISSER AUSFÜHRUNGSFORMEN

[0014] Die nachfolgende ausführliche Beschreibung gewisser Ausführungsformen bietet verschie-

dene Beschreibungen spezifischer Ausführungsformen der Erfindung. Die Erfindung kann jedoch in einer Vielzahl unterschiedlicher Weisen, beispielsweise wie durch die Ansprüche definiert und abgedeckt, ausgeführt sein. In der vorliegenden Beschreibung wird auf die Zeichnungen Bezug genommen, in denen gleiche Bezugsziffern identische oder funktionsmäßig ähnliche Elemente anzeigen können.

[0015] Fig. 1A zeigt ein Beispiel eines Verstärkers **10**. Fig. 1B zeigt den in einer Pufferanordnung **20** geschalteten Verstärker **10** der Fig. 1A.

[0016] Der Verstärker **10** umfasst einen ersten oder nichtinvertierenden Eingangsspannungsanschluss V_{IP} , einen zweiten oder invertierenden Eingangsspannungsanschluss V_{IN} , einen Ausgangsspannungsanschluss V_{AUSG} , eine Verstärkungsschaltung **1** und eine Eingangsschutzschaltung **2**. Die Verstärkungsschaltung **1** umfasst einen ersten oder nichtinvertierenden Eingang, einen zweiten oder invertierenden Eingang und einen Ausgang. Die Eingangsschutzschaltung **2** umfasst eine erste Eingangsschutzkomponente **3a**, eine zweite Eingangsschutzkomponente **3b** und eine Klemmenkomponente **4**.

[0017] Wie in der Fig. 1A gezeigt, ist die erste Eingangsschutzkomponente **3a** elektrisch zwischen den nichtinvertierenden Eingangsspannungsanschluss V_{IP} und den nichtinvertierenden Eingang der Verstärkungsschaltung **1** geschaltet und die zweite Eingangsschutzkomponente **3b** ist elektrisch zwischen den invertierenden Eingangsspannungsanschluss V_{IN} und den invertierenden Eingang der Verstärkungsschaltung **1** geschaltet. Zusätzlich ist die Klemmenkomponente **4** elektrisch zwischen die nichtinvertierenden und invertierenden Eingänge der Verstärkungsschaltung **1** geschaltet. Weiterhin ist der Ausgang der Verstärkungsschaltung **1** elektrisch mit dem Ausgangsanschluss V_{AUSG} verbunden. In der in Fig. 1B gezeigten Anordnung ist der Ausgangsanschluss V_{AUSG} elektrisch mit dem invertierenden Eingangsspannungsanschluss V_{IN} verbunden, um den Verstärker **10** als Puffer mit Verstärkung **1** zu betreiben.

[0018] Die Eingangsschutzschaltung **2** kann zum Schützen der Verstärkungsschaltung **1** vor an den nichtinvertierenden und invertierenden Eingangsspannungsanschlüssen V_{IP} , V_{IN} empfangenen großen Eingangssignalen benutzt werden. Beispielsweise kann die erste Eingangsschutzkomponente **3a** einen Betrag an vom nichtinvertierenden Eingangsspannungsanschluss V_{IP} zum nichtinvertierenden Eingang der Verstärkungsschaltung **1** fließendem Strom begrenzen und die zweite Eingangsschutzkomponente **3b** kann einen Betrag an vom invertierenden Eingangsspannungsanschluss V_{IN} zum invertierenden Eingang der Verstärkungsschaltung **1** fließendem Strom begrenzen. Zusätzlich kann die Klemmenkomponente **4** tätig wer-

den, wenn der Spannungsunterschied zwischen den nichtinvertierenden und invertierenden Eingängen der Verstärkungsschaltung groß genug ist und dadurch eine maximale Spannungsdifferenz zwischen nichtinvertierenden und invertierenden Eingängen der Verstärkungsschaltung **1** begrenzen.

[0019] Gewisse Ausführungen der Eingangsschutzschaltung **2** können an einem Kompromiss zwischen Rauschen und Fehlerstrom leiden, die beide unerwünscht sein können. Zum Beispiel kann Rauschen die Leistung des Verstärkers **10** durch Abwerten des Signal-Rauschverhältnisses (SNR – Signal-to-Noise Ratio) des Verstärkers beeinflussen, während Fehlerstrom zu einer Zunahme der Einschwingzeit des Verstärkers als Reaktion auf eine relativ schnelle Schritteingabe, die einen Fehlerzustand auslöst, führen kann. Wie ein gewöhnlicher Fachmann weiß, kann sich Fehlerstrom auf den Eingangsstrom eines Verstärkers beziehen, wenn die Eingangsschutzschaltung des Verstärkers als Reaktion auf einen Überspannungs- oder Fehlerzustand tätig wird.

[0020] Zum Beispiel können in einem Eingangsschutzschema die ersten und zweiten Eingangsschutzkomponenten **3a**, **3b** als Widerstände ausgeführt sein und die Klemmenkomponente **4** kann unter Verwendung von Diodenklemmen ausgeführt sein. Zum Verhindern, dass die Widerstände die Rauschleistung des Verstärkers **10** übermäßig beeinflussen, sollte der Widerstand der Widerstände relativ gering sein, um ein relativ geringes eingangsbezogenes Rauschen bereitzustellen. Verwenden kleiner Widerstände in den Eingangsschutzkomponenten **3a**, **3b** kann jedoch die Leitung eines relativ großen Fehlerstroms ergeben, der eine Größe aufweisen kann, die sich mit der Größe des differentiellen Eingangssignals ändert. Wenn der Verstärker mit negativer Rückkopplung betrieben wird, wie beispielsweise in dem in **Fig. 1B** gezeigten Pufferaufbau **20**, können Ströme von dem nichtinvertierenden Eingangsanschluss V_{IP} zum Ausgang der Verstärkungsschaltung **1** durch die Eingangsschutzschaltung **2** fließen und damit die Einschwingzeit des Verstärkers als Reaktion auf eine relativ schnelle Schritteingabe vergrößern, die einen Fehlerzustand auslöst.

[0021] In einem anderen Eingangsschutzschema sind die ersten und zweiten Eingangsschutzkomponenten **3a**, **3b** als Sperrschichtfeldeffekttransistoren (JFET – Junction Field Effect Transistors) ausgeführt. In einer solchen Anordnung kann Fehlerstrom im Wesentlichen von der Größe des differentiellen Eingangssignals unabhängig sein, wenn das differentielle Eingangssignal groß genug ist. Um die Rauschleistung des Verstärkers relativ wenig zu beeinflussen, kann ein solches Schema JFET relativ großer Breite benutzen, um einen geringen Kanalwiderstand und damit geringes Rauschen bereitzustellen. JFET großer Breite können jedoch große Fehlerströ-

me leiten, wenn die Klemmenkomponente **4** aktiv ist und klemmt.

[0022] Es sind hier Einrichtungen und Verfahren zum Verstärkereingangsschutz bereitgestellt. In gewissen hiesigen Ausführungen umfasst eine Eingangsschutzschaltung einen elektrisch zwischen einen ersten Eingang und einen ersten Ausgang der Eingangsschutzschaltung geschalteten ersten JFET und einen elektrisch zwischen einen zweiten Eingang und einen zweiten Ausgang der Eingangsschutzschaltung geschalteten zweiten JFET. Die Eingangsschutzschaltung umfasst weiterhin eine elektrisch mit dem ersten Ausgang verbundene erste Klemme zum Bereitstellen von Schutz für einen ersten Überspannungszustand und eine elektrisch mit dem zweiten Ausgang verbundene zweite Klemme zum Bereitstellen von Schutz vor einem zweiten Überspannungszustand. Zusätzlich kann die Schutzschaltung einen ersten Stromspiegel umfassen, der einen Strom durch die erste Klemme spiegelt und den gespiegelten Strom für einen dritten JFET bereitstellt, der elektrisch zwischen einen Source-Pol und Gate-Pol des ersten JFET geschaltet ist. Ähnlicherweise kann die Schutzschaltung einen zweiten Stromspiegel umfassen, der einen Strom durch die zweite Klemme spiegelt und den gespiegelten Strom für einen vierten JFET bereitstellt, der elektrisch zwischen einen Source-Pol und Gate-Pol des zweiten JFET geschaltet ist.

[0023] Gestalten der Schutzschaltung auf diese Weise kann die Nutzen von sowohl niedrigem Rauschen als auch niedrigem Fehlerstrom bieten. Wenn zum Beispiel ein Verstärker mit der Schutzschaltung mit normalen Signalisierungszuständen arbeitet, kann ein Eingangssignal von den Eingängen der Schutzschaltung zu Ausgängen durch die ersten und zweiten JFET weitergeleitet werden, die mit relativ großer Breite zum Bereitstellen geringen Widerstandes und niedrigen Rauschens ausgeführt sein können. Wenn jedoch die erste Klemme als Reaktion auf Überspannungszustände tätig wird, können der erste Stromspiegel und der dritte JFET zum dynamischen Erhöhen der Kanalimpedanz des ersten JFET zum Verhindern eines großen Fehlerstroms durch den Kanal des ersten JFET als Reaktion auf Aktivierung der ersten Klemme fungieren. Wenn beispielsweise die erste Klemme als Reaktion auf Überspannungszustände tätig wird, kann der erste Stromspiegel einen gespiegelten Strom erzeugen, der den dritten JFET einschaltet, was den Kanal des ersten JFET effektiv abschnürt und dessen Höchststrom erniedrigen kann. Auf ähnliche Weise können, wenn die zweite Klemme als Reaktion auf Überspannungszustände tätig wird, der zweite Strom und der vierte JFET zum dynamischen Erhöhen der Kanalimpedanz des zweiten JFET fungieren, um einen großen Fehlerstromfluss durch den Kanal des zweiten JFET als Reaktion auf Aktivierung der zweiten Klemme zu verhindern.

[0024] Dementsprechend kann die Schutzschaltung Eingangsschutz mit relativ geringem Betrag an Rauschen und/oder relativ geringem Betrag an Fehlerstrom bereitstellen.

[0025] Die hiesige Lehre kann beispielsweise zum Bereitstellen einer verbesserten Eingangsschutzleistung bezüglich eines Schemas mit einem Paar Widerständen oder einem Paar von JFET alleine benutzt werden. So kann die Eingangsschutzschaltung zum Bereitstellen relativ geringen Rauschens und relativ geringen Fehlerstroms benutzt werden. Die Eingangsschutzschaltung kann nicht nur Fehlerstrom und Rauschen verringern, sondern auch Fehlererholungszeit verringern, wenn ein Verstärker mit Rückkopplung verbunden ist, wie beispielsweise, wenn der Verstärker als Puffer betrieben wird.

[0026] In gewissen Ausführungen umfasst der erste JFET eine elektrisch mit dem ersten Eingang der Eingangsschutzschaltung verbundenen Source-Pol und einen mit dem ersten Ausgang der Eingangsschutzschaltung verbundenen Drain-Pol und der zweite JFET umfasst einen mit dem zweiten Eingang der Eingangsschutzschaltung verbundenen Source-Pol und einen mit dem zweiten Ausgang der Eingangsschutzschaltung verbundenen Drain-Pol. So kann ein für die Eingangsschutzschaltung bereitgestelltes Eingangssignal zum Durchlaufen der Kanäle der ersten und zweiten JFET eingerichtet sein. Zusätzlich können in gewissen Anordnungen der dritte JFET einen mit dem Gate-Pol des ersten JFET verbundenen Source-Pol und Gate-Pol und einen mit dem ersten Eingang verbundenen Drain-Pol umfassen und der vierte JFET einen mit dem Gate-Pol des zweiten JFET verbundenen Source-Pol und Gate-Pol und einen mit dem zweiten Eingang verbundenen Drain-Pol aufweisen. Wenn damit der dritte JFET als Reaktion auf einen durch den ersten Stromspiegel erzeugten gespiegelten Strom tätig wird, kann der dritte JFET die Kanalimpedanz des ersten JFET dynamisch erhöhen. Wenn auf ähnliche Weise der vierte JFET als Reaktion auf einen durch den zweiten Stromspiegel erzeugten zweiten gespiegelten Strom tätig wird, kann der vierte JFET die Kanalimpedanz des zweiten JFET dynamisch erhöhen.

[0027] Während sie in Verbindung mit JFET beschrieben worden sind, können in alternative Ausführungsformen Verarmungstyp-Isolierschichttransistoren wie beispielsweise Verarmungstyp-Metalloxidhalbleiter Feldeffekttransistoren (MOSFET – Metal Oxide Semiconductor Field Effect Transistors) anstatt der hier beschriebenen JFET benutzt werden. Es versteht sich, dass diese MOSFET aus anderen Materialien als Metallen, wie beispielsweise polykristallinem Silizium, hergestellte Gate-Pole aufweisen können und aus anderen Dielektriken als Siliziumoxid hergestellte dielektrische "Oxid-"Gebiete aufweisen

können, wie beispielsweise aus Siliziumnitrid oder Dielektriken mit hohem κ .

[0028] Die ersten und zweiten Klemmen können auf verschiedene Weisen eingerichtet sein. Beispielsweise können in gewissen Ausführungen die ersten und zweiten Klemmen zwischen die ersten und zweiten Ausgänge der Eingangsschutzschaltung geschaltet sein und die erste Klemme kann als Reaktion auf große positive Spannungsdifferenzen tätig werden, während die zweite Klemme als Reaktion auf große negative Spannungsdifferenzen tätig werden kann. In anderen Ausführungen kann die erste Klemme zwischen den ersten Ausgang und eine erste Spannung geschaltet sein und die zweite Klemme kann zwischen den zweiten Ausgang und die erste Spannung geschaltet sein. Zusätzlich können die ersten und zweiten Klemmen zum Tätigwerden als Reaktion auf Überspannungszustände bezüglich einer zweiten Spannung eingerichtet sein, die sich von der ersten Spannung unterscheiden kann.

[0029] Fig. 2 zeigt eine Ausführungsform einer Eingangsschutzschaltung **30**. Die Eingangsschutzschaltung **30** umfasst einen ersten p-Kanal-JFET **31**, einen zweiten p-Kanal-JFET **32**, einen dritten p-Kanal-JFET **33**, einen vierten p-Kanal JFET **34**, einen ersten Stromspiegel **41**, einen zweiten Stromspiegel **42**, eine erste Klemme **43** und eine zweite Klemme **44**. Weiterhin umfasst die Eingangsschutzschaltung **30** einen ersten Eingang V_{IP} , einen zweiten Eingang V_{IN} , einen ersten Ausgang V_{OP} und einen zweiten Ausgang V_{ON} .

[0030] Der erste p-Kanal-JFET **31** umfasst einen elektrisch mit dem ersten Eingang V_{IP} verbundenen Source-Pol und einen elektrisch mit dem ersten Ausgang V_{OP} verbundenen Drain-Pol. Der dritte p-Kanal-JFET **33** umfasst einen elektrisch mit dem ersten Eingang V_{IP} verbundenen Drain-Pol und einen Gate-Pol und einen Source-Pol, elektrisch verbunden mit dem Gate-Pol des ersten p-Kanal-JFET **31**. Der zweite p-Kanal-JFET **32** umfasst einen elektrisch mit dem zweiten Eingang V_{IN} elektrisch verbundenen Source-Pol und einen elektrisch mit dem zweiten Ausgang V_{ON} verbundenen Drain-Pol. Der vierte p-Kanal-JFET **34** umfasst einen elektrisch mit dem zweiten Eingang V_{IN} verbundenen Drain-Pol und einen Gate-Pol und einen Source-Pol, elektrisch verbunden mit dem Gate-Pol des zweiten p-Kanal-JFET **32**. Die erste Klemme **43** ist elektrisch zwischen die ersten und zweiten Ausgänge V_{OP} , V_{ON} geschaltet. Der erste Stromspiegel **41** ist an die erste Klemme **43** angekoppelt und ist eingerichtet zum Spiegeln eines ersten Klemmenstroms I_{IN1} durch die erste Klemme **43** zum Erzeugen eines ersten gespiegelten Stroms I_{OUT1} vom zweiten Ausgang V_{ON} zum Gate-Pol und Source-Pol des dritten p-Kanal-JFET **33**. Die zweite Klemme **44** ist elektrisch zwischen die ersten und zweiten Ausgänge V_{OP} , V_{ON} geschaltet. Der zweite

Stromspiegel **42** ist an die zweite Klemme **44** angekoppelt und ist eingerichtet zum Spiegeln eines zweiten Klemmenstroms I_{IN2} durch die zweite Klemme **44** zum Erzeugen eines zweiten gespiegelten Stroms I_{OUT2} vom ersten Ausgang V_{OP} zum Gate-Pol und Source-Pol des vierten p-Kanal-JFET **34**.

[0031] Die dargestellte Eingangsschutzschaltung **30** kann die Nutzen sowohl geringen Rauschens als auch kleinen Fehlerstroms bieten.

[0032] Zum Beispiel können die ersten und zweiten p-Kanal-JFET **31**, **32** als Vorrichtungen relativ großer Breite ausgeführt sein, so dass die ersten und zweiten p-Kanal-JFET **31**, **32** einen relativ niedrigen Widerstand während des Normalbetriebs der Eingangsschutzschaltung **30** aufweisen. Wie der gewöhnliche Fachmann wissen wird, wird das Rauschen eines Verstärkers typischerweise ohne an Eingängen eines Verstärkers gegenwärtiges Eingangssignal gemessen und kann sich im Verhältnis zum Eingangswiderstand des Verstärkers ändern. Da die ersten und zweiten p-Kanal-JFET **31**, **32** eine relativ große Breite und niedrigen Widerstand aufweisen können, können die ersten und zweiten p-Kanal-JFET **31**, **32** einen relativ geringen Rauschbeitrag für einen Verstärker mit der Eingangsschutzschaltung **30** bieten. Wenn das zwischen den ersten und zweiten Eingängen V_{IP} , V_{IN} empfangene differenzielle Eingangssignal relativ klein ist, kann die Eingangsschutzschaltung **30** das differenzielle Eingangssignal für die ersten und zweiten Ausgänge V_{OP} , V_{ON} mit den ersten und zweiten p-Kanal-JFET **31**, **32** in einer linearen Betriebsweise bereitstellen. Zum Beispiel können die ersten und zweiten p-Kanal-JFET **31**, **32** Verarmungstyptransistoren sein, die normalerweise bei Gate-Source-Spannung null eingeschaltet sind und damit relativ kleine differenzielle Eingangssignale weiterleiten können.

[0033] Als Reaktion auf große differenzielle Eingangssignale positiver oder negativer Polarität können jedoch die ersten und/oder zweiten Klemmen **43**, **44** tätig werden, um eine maximale Spannungsdifferenz zwischen den ersten und zweiten Ausgängen V_{OP} , V_{ON} zu begrenzen.

[0034] Zusätzlich kann, wenn die erste Klemme **43** als Reaktion auf ein großes Eingangssignal tätig wird, das die Spannung des zweiten Eingangs V_{IN} bezüglich der Spannung des ersten Eingangs V_{IP} erhöht, der erste Stromspiegel **41** den ersten Klemmenstrom I_{IN1} durch die erste Klemme **43** zum Erzeugen des ersten gespiegelten Stroms I_{OUT1} spiegeln und den ersten gespiegelten Strom I_{OUT1} für den Gate- und Source-Pol des dritten p-Kanal-JFET **33** bereitstellen. Gestalten der Eingangsschutzschaltung **30** auf diese Weise kann die Impedanz des ersten p-Kanal-JFET **31** dynamisch als Reaktion auf Aktivierung der ersten Klemme **43** erhöhen. Insbesondere kann, wenn die erste Klemme **43** tätig wird, der erste ge-

spiegelte Strom I_{OUT1} durch den dritten p-Kanal-JFET **33** fließen und die Gate-Spannung des ersten p-Kanal-JFET **31** bezüglich der Source-Spannung des ersten p-Kanal-JFET **31** erhöhen. Dementsprechend können der erste Stromspiegel **41** und der dritte p-Kanal-JFET **33** fungieren, den Kanal des ersten p-Kanal-JFET **31** effektiv abzuschneiden, um Fehlerstrom zu verringern, wenn die erste Klemme **43** aktiviert ist.

[0035] Auf ähnliche Weise kann, wenn die zweite Klemme **44** als Reaktion auf ein großes Eingangssignal, das die Spannung des ersten Eingangs V_{IP} bezüglich der Spannung des zweiten Eingangs V_{IN} erhöht, tätig wird, der zweite Stromspiegel **42** den zweiten Klemmenstrom I_{IN2} durch die zweite Klemme **44** zum Erzeugen des zweiten gespiegelten Stroms I_{OUT2} spiegeln. Zusätzlich kann der zweite Stromspiegel **42** den zweiten gespiegelten Strom I_{OUT2} für den Gate- und Source-Pol des vierten p-Kanal-JFET **34** bereitstellen und damit die Impedanz des zweiten p-Kanal-JFET **32** erhöhen. Insbesondere kann, wenn die zweite Klemme **44** tätig wird, der zweite gespiegelte Strom I_{OUT2} durch den vierten p-Kanal-JFET **34** fließen und Gate-Spannung des zweiten p-Kanal-JFET **32** bezüglich der Source-Spannung des zweiten p-Kanal-JFET **32** erhöhen. So können der zweite Stromspiegel **42** und der vierte p-Kanal-JFET **34** fungieren, den Kanal des zweiten p-Kanal-JFET **32** effektiv abzuschneiden, um Fehlerstrom zu verringern, wenn die zweite Klemme **44** aktiviert ist.

[0036] So kann die dargestellte Eingangsschutzschaltung **30** die Vorteile niedrigen Rauschens und kleinen Fehlerstroms bieten. Wenn beispielsweise die Eingangsschutzschaltung **30** in einem in negativer Rückkopplung verbundenen Verstärker benutzt wird, kann der Verstärker einen relativ geringen Fehlerstrom aufweisen, der vom ersten Eingang V_{IP} zum zweiten Eingang V_{IN} als Reaktion auf einen Schrittingang fließt, der einen Fehlerzustand auslöst. So kann Einschließen der Eingangsschutzschaltung **30** zum Verringern der Fehlererholungszeit beitragen. Da weiterhin die ersten und zweiten p-Kanal-JFET **31**, **32** eine relativ große Breite und geringen Widerstand aufweisen können, kann ein Verstärker mit der Eingangsschutzschaltung **30** ein relativ geringes Rauschen aufweisen.

[0037] In gewissen Anordnungen können die ersten und zweiten p-Kanal-JFET **31**, **32** ein Verhältnis Breite zu Länge (W/L – Width-to-Length) aufweisen, das größer als ein W/L-Verhältnis der dritten und vierten p-Kanal-JFET **33**, **34** ist. Zum Beispiel ist in einer Ausführungsform das Verhältnis W/L der ersten und zweiten p-Kanal-JFET **31**, **32** ein Faktor im Bereich von rund 50 bis rund 250 mal größer als das Verhältnis W/L der dritten und vierten p-Kanal-JFET **33**, **34**. Es sind jedoch andere Verhältnisse W/L möglich, wie beispielsweise Verhältnisse W/L, die von ei-

ner bestimmten Rauschangabe oder Beschränkung abhängig sind.

[0038] Obwohl **Fig. 2** eine Anordnung einer Eingangsschutzschaltung mit p-Kanal-JFET darstellt, sind die hiesigen Lehren auf andere Arten von Transistoren anwendbar, einschließlich von, zum Beispiel, p-Kanal-JFET und MOSFET des Verarmungstyps.

[0039] **Fig. 3A** zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung **50**. Die Eingangsschutzschaltung **50** der **Fig. 3A** ist der Eingangsschutzschaltung **30** der **Fig. 2** ähnlich, außer dass die Eingangsschutzschaltung **50** eine bestimmte Ausführung der in **Fig. 2** gezeigten Stromspiegel und Klemmen darstellt. Zum Beispiel umfasst die Eingangsschutzschaltung **50** die ersten und zweiten Stromspiegel **51**, **52** und die ersten und zweiten Klemmen **53**, **54**.

[0040] In der dargestellten Anordnung umfasst die erste Klemme **53** einen ersten PNP-Klemmentransistor **61** und einen zweiten PNP-Klemmentransistor **62** und der erste Stromspiegel **51** umfasst einen ersten PNP-Stromspiegeltransistor **65**. Wie in **Fig. 3A** gezeigt, ist die Basis und der Kollektor des zweiten PNP-Klemmentransistors **62** elektrisch mit dem ersten Ausgang V_{OP} verbunden und der Emitter des zweiten PNP-Klemmentransistors **62** ist elektrisch mit der Basis und dem Kollektor des ersten PNP-Klemmentransistors **61** verbunden und mit der Basis des ersten PNP-Stromspiegeltransistors **65**. Weiterhin sind der Emitter des ersten PNP-Klemmentransistors **61** und der Emitter des ersten PNP-Stromspiegeltransistors **65** elektrisch mit dem zweiten Ausgang V_{ON} verbunden. Zusätzlich ist der Kollektor des ersten PNP-Stromspiegeltransistors **65** elektrisch mit dem Source- und Gate-Pol des dritten p-Kanal-JFET **33** verbunden.

[0041] Zusätzlich umfasst in der dargestellten Anordnung die zweite Klemme **54** einen dritten PNP-Klemmentransistor **63** und einen vierten PNP-Klemmentransistor **64** und der zweite Stromspiegel **52** umfasst einen zweiten PNP-Stromspiegeltransistor **66**. Wie in **Fig. 3A** gezeigt, sind die Basis und der Kollektor des vierten PNP-Klemmentransistors **64** elektrisch mit dem zweiten Ausgang V_{ON} verbunden und der Emitter des vierten PNP-Klemmentransistors **64** ist elektrisch mit der Basis und dem Kollektor des dritten PNP-Klemmentransistors **63** und mit der Basis des zweiten PNP-Stromspiegeltransistors **66** verbunden. Weiterhin sind der Emitter des dritten PNP-Klemmentransistors **63** und der Emitter des zweiten PNP-Stromspiegeltransistors **66** elektrisch mit dem ersten Ausgang V_{OP} verbunden. Zusätzlich ist der Kollektor des zweiten PNP-Stromspiegeltransistors **66** elektrisch mit dem Source- und Gate-Pol des vierten p-Kanal-JFET **34** verbunden.

[0042] In der dargestellten Anordnung umfasst die erste Klemme **53** zwei diodengeschaltete PNP-Bipolartransistoren, die tätig werden können, wenn der Spannungspegel des zweiten Eingangs V_{IN} rund zwei Diodendurchlassspannungen größer als der Spannungspegel des ersten Eingangs V_{IP} ist. Der erste PNP-Stromspiegeltransistor **65** kann zum Spiegeln des ersten Klemmenstroms I_{IN1} durch den ersten PNP-Klemmentransistor **61** und zum Bereitstellen des ersten gespiegelten Stroms I_{OUT1} zum dritten p-Kanal-JFET **33** benutzt werden. Der erste gespiegelte Strom I_{OUT} kann durch den dritten p-Kanal-JFET **33** fließen und dadurch die Impedanz des ersten p-Kanal-JFET **31** durch Erhöhen der Gate-Spannung des p-Kanal-JFET **31** bezüglich der Source-Spannung erhöhen. Auf ähnliche Weise umfasst die zweite Klemme **54** in der dargestellten Anordnung zwei diodengeschaltete PNP-Bipolartransistoren, die tätig werden können, wenn der Spannungspegel des ersten Eingangs V_{IP} rund zwei Diodendurchlassspannungen größer als der Spannungspegel des zweiten Eingangs V_{IN} ist.

[0043] Obwohl die ersten und zweiten Klemmen **53**, **54** als zwei diodengeschaltete Bipolartransistoren enthaltend dargestellt sind, sind andere Gestaltungen möglich. Zum Beispiel ist die hiesige Lehre auf Anordnungen mit mehr oder weniger diodengeschalteten Bipolartransistoren und/oder auf Anordnungen mit anderen Ausführungen von Klemmen anwendbar. Zusätzlich ist, obwohl eine beispielhafte Ausführung der ersten und zweiten Stromspiegel dargestellt worden ist, die hiesige Lehre auf andere Anordnungen anwendbar.

[0044] **Fig. 3B** zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung **70**. Die Eingangsschutzschaltung **70** umfasst einen ersten n-Kanal-JFET **71**, einen zweiten n-Kanal-JFET **72**, einen dritten n-Kanal-JFET **73**, einen vierten n-Kanal-JFET **74**, einen ersten Stromspiegel **81**, einen zweiten Stromspiegel **82**, eine erste Klemme **83** und eine zweite Klemme **84**. Weiterhin umfasst die Eingangsschutzschaltung **70** erste und zweite Eingänge V_{IP} , V_{IN} und erste und zweite Ausgänge V_{OP} , V_{ON} . Die erste Klemme **83** umfasst erste und zweite NPN-Klemmentransistoren **91**, **92** und der erste Stromspiegel **81** umfasst einen ersten NPN-Stromspiegeltransistor **95**. Die zweite Klemme **84** umfasst dritte und vierte NPN-Klemmentransistoren **93**, **94** und der zweite Stromspiegel **82** umfasst einen zweiten NPN-Stromspiegeltransistor **96**.

[0045] Die Eingangsschutzschaltung **70** der **Fig. 3B** ist der Eingangsschutzschaltung **50** der **Fig. 3A** ähnlich, außer dass die Eingangsschutzschaltung **70** unter Verwendung einer n-Typ-Gestaltung anstatt einer p-Typ-Gestaltung ausgeführt ist. Obwohl **Fig. 3A** eine Gestaltung mit nur p-Typ-Transistoren darstellt und die **Fig. 3B** eine Gestaltung mit nur n-Typ-Transisto-

ren darstellt, ist die hiesige Lehre auch auf Gestaltungen mit einer Kombination von p-Typ- und n-Typ-Transistoren anwendbar.

[0046] Wenn ein großes Eingangssignal bewirkt, dass der Spannungspegel des ersten Eingangs V_{IP} bezüglich des Spannungspegels des zweiten Eingangs V_{IN} ansteigt, kann die erste Klemme **83** tätig werden. Zusätzlich kann der erste Stromspiegel **81** den ersten Klemmenstrom I_{IN1} durch die erste Klemme **83** spiegeln und den ersten gespiegelten Strom I_{OUT1} für den dritten n-Kanal-JFET **73** bereitstellen. Der erste gespiegelte Strom I_{OUT1} kann den dritten n-Kanal-JFET **73** durchlaufen und dadurch die Impedanz des ersten n-Kanal-JFET **71** durch Steigern der Source-Spannung des ersten n-Kanal-JFET bezüglich der Gate-Spannung anheben. Auf ähnliche Weise kann, wenn ein großes Eingangssignal bewirkt, dass der Spannungspegel des zweiten Eingangs V_{IN} bezüglich des Spannungspegels des ersten Eingangs V_{IP} ansteigt, die erste Klemme **83** tätig werden. Zusätzlich kann der zweite Stromspiegel **82** den zweiten Klemmenstrom I_{IN2} durch die zweite Klemme **83** spiegeln und den zweiten gespiegelten Strom I_{OUT2} für den vierten n-Kanal-JFET **74** bereitstellen. Der zweite gespiegelte Strom I_{OUT2} kann den vierten n-Kanal-JFET **74** durchlaufen und dadurch die Impedanz des zweiten n-Kanal-JFET **72** durch Steigern der Source-Spannung des zweiten n-Kanal-JFET bezüglich der Gate-Spannung steigern. Zusätzliche Einzelheiten der Eingangsschutzschaltung **70** der Fig. 3B können den früher beschriebenen ähnlich sein.

[0047] Fig. 4 zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung **100**. Die dargestellte Eingangsschutzschaltung **100** umfasst erste und zweite n-Kanal-JFET **71**, **72**, dritte und vierte n-Kanal-JFET **73**, **74**, erste und zweite Stromspiegel **41**, **42** und erste und zweite Klemmen **43**, **44**. Weiterhin umfasst die Eingangsschutzschaltung **100** erste und zweite Eingänge V_{IP} , V_{IN} und erste und zweite Ausgänge V_{OP} , V_{ON} .

[0048] Im Gegensatz zu der Eingangsschutzschaltung **30** der Fig. 2, die p-Kanal-JFET benutzt, stellt die dargestellte Eingangsschutzschaltung **100** der Fig. 4 ein Schutzschema mit n-Kanal-JFET dar. Es sind jedoch andere Gestaltungen möglich, einschließlich beispielsweise von Gestaltungen, in denen die dargestellte Eingangsschutzschaltung **100** zum Betrieb mit p-Kanal-JFET oder einer Kombination von n-Kanal- und p-Kanal-JFET angepasst ist.

[0049] Zusätzlich ist im Gegensatz zu der Eingangsschutzschaltung **30** der Fig. 2, in der die ersten und zweiten Klemmen **43**, **44** differenziell zwischen die ersten und zweiten Ausgänge V_{OP} , V_{ON} geschaltet sind, in der dargestellten Anordnung die erste Klemme **43** elektrisch zwischen den ersten Ausgang V_{OP}

und eine erste Spannung V_1 geschaltet und die zweite Klemme **44** ist elektrisch zwischen den zweiten Ausgang V_{ON} und die erste Spannung V_1 geschaltet. Dementsprechend ist die dargestellte Eingangsschutzschaltung **100** in einer Gleichaktanordnung anstatt einer Differenzanordnung dargestellt.

[0050] In der dargestellten Anordnung kann die Eingangsschutzschaltung **100** zum Schützen eines Verstärkers vor auf die zweite Spannung V_2 bezogenen Überspannungszuständen benutzt werden. Zum Beispiel kann die erste Klemme **43** zum Tätigwerden als Reaktion auf einen Überspannungszustand eingerichtet sein, der die Spannung des ersten Eingangs V_{IP} bezüglich der zweiten Spannung V_2 steigert und die zweite Klemme **44** kann zum Tätigwerden als Reaktion auf einen Überspannungszustand eingerichtet sein, der die Spannung des zweiten Eingangs V_{IN} bezüglich der zweiten Spannung V_2 steigert. In gewissen Anordnungen können die ersten und zweiten Spannungen V_1 , V_2 leistungsschwachen bzw. leistungsstarken Versorgungsspannungen entsprechen. Es sind jedoch andere Anordnungen möglich.

[0051] Wenn die erste Klemme **43** tätig wird, kann der erste Klemmenstrom I_{IN1} vom ersten Ausgang V_{OP} zur ersten Spannung V_1 durch die erste Klemme **43** fließen. Zusätzlich kann der erste Stromspiegel **41** den ersten Klemmenstrom I_{IN1} spiegeln und den ersten gespiegelten Strom I_{OUT} für den dritten n-Kanal-JFET **73** bereitstellen. Zusätzlich kann, wenn die zweite Klemme **44** tätig wird, der zweite Klemmenstrom I_{IN2} vom zweiten Ausgang V_{ON} zur ersten Spannung V_1 durch die zweite Klemme **44** fließen. Zusätzlich kann der zweite Stromspiegel **42** den zweiten Klemmenstrom I_{IN2} spiegeln und den zweiten gespiegelten Strom I_{OUT2} für den vierten n-Kanal-JFET **74** bereitstellen.

[0052] Zusätzliche Einzelheiten der Eingangsschutzschaltung **100** können den früher beschriebenen ähnlich sein.

[0053] Fig. 5 zeigt eine weitere Ausführungsform einer Eingangsschutzschaltung **150**. Die dargestellte Eingangsschutzschaltung **150** umfasst erste und zweite n-Kanal-JFET **71**, **72**, dritte und vierte n-Kanal-JFET **73**, **74**, erste und zweite Stromspiegel **151**, **152** und erste und zweite Klemmen **153**, **154**. Die Eingangsschutzschaltung **150** umfasst weiterhin erste und zweite Eingänge V_{IP} , V_{IN} und erste und zweite Ausgänge V_{OP} , V_{ON} .

[0054] Die erste Klemme **153** umfasst einen ersten NPN-Bipolartransistor **161**, einen ersten PNP-Bipolartransistor **163**, eine erste Stromquelle **165**, eine erste Spannungsquelle **167**, eine erste Diode **171** und einen ersten Widerstand **173**. Die zweite Klemme **154** umfasst einen zweiten NPN-Bipolartransistor **162**, einen zweiten PNP-Bipolartransistor **164**, ei-

ne zweite Stromquelle **166**, eine zweite Spannungsquelle **168**, eine zweite Diode **172** und einen zweiten Widerstand **174**. Der erste Stromspiegel **151** umfasst einen dritten NPN-Bipolartransistor **157** und der zweite Stromspiegel **152** umfasst einen vierten NPN-Bipolartransistor **158**.

[0055] Die erste Spannungsquelle **167** umfasst ein elektrisch mit der zweiten Spannung V_2 verbundenes erstes Ende und ein elektrisch mit einer Basis des ersten PNP-Bipolartransistors **163** verbundenes zweites Ende. Die erste Stromquelle **165** umfasst ein elektrisch mit der zweiten Spannung V_2 verbundenes erstes Ende und ein elektrisch mit einem Emitter des ersten PNP-Bipolartransistors **173** und mit dem Kollektor des ersten NPN-Bipolartransistors **161** verbundenes zweites Ende. Der erste NPN-Bipolartransistor **161** umfasst weiterhin eine elektrisch mit dem ersten Ausgang V_{OP} verbundene Basis und Emitter. Der erste PNP-Bipolartransistor **163** umfasst weiterhin einen elektrisch mit einem ersten Ende des ersten Widerstands **173**, mit einer Anode der ersten Diode **171** und mit einer Basis des dritten NPN-Bipolartransistors **157** verbundenen Kollektor. Der erste Widerstand **173** umfasst weiterhin ein elektrisch mit der ersten Spannung V_1 verbundenes zweites Ende und die erste Diode **171** umfasst weiterhin eine elektrisch mit der ersten Spannung V_1 verbundene Kathode. Der dritte NPN-Bipolartransistor **157** umfasst weiterhin einen elektrisch mit der ersten Spannung V_1 verbundenen Emitter und einen zum Erzeugen des ersten gespiegelten Stroms I_{OUT1} eingerichteten Kollektor.

[0056] Die zweite Spannungsquelle **168** umfasst ein elektrisch mit der zweiten Spannung V_2 verbundenes erstes Ende und ein elektrisch mit einer Basis des zweiten PNP-Bipolartransistors **164** verbundenes zweites Ende. Die zweite Stromquelle **166** umfasst ein elektrisch mit der zweiten Spannung V_2 verbundenes erstes Ende und ein elektrisch mit einem Emitter des zweiten PNP-Bipolartransistors **164** und mit dem Kollektor des zweiten NPN-Bipolartransistors **162** verbundenes zweites Ende. Der zweite NPN-Bipolartransistor **162** umfasst weiterhin eine elektrisch mit dem zweiten Ausgang V_{ON} verbundene Basis und Emitter. Der zweite PNP-Bipolartransistor **164** umfasst weiterhin einen elektrisch mit einem ersten Ende des zweiten Widerstands **174**, mit einer Anode der zweiten Diode **172** und mit einer Basis des vierten NPN-Bipolartransistors **158** verbundenen Kollektor. Der zweite Widerstand **174** umfasst weiterhin ein elektrisch mit der ersten Spannung V_1 verbundenes zweites Ende und die zweite Diode **172** umfasst weiterhin eine elektrisch mit der ersten Spannung V_1 verbundene Kathode. Der vierte NPN-Bipolartransistor **158** umfasst weiterhin einen elektrisch mit der ersten Spannung V_1 verbundenen Emitter und einen Kollektor, eingerichtet zum Erzeugen des zweiten gespiegelten Stroms I_{OUT2} .

[0057] Während normaler Signalisierungszustände an den ersten und zweiten Ausgängen V_{OP} , V_{ON} können die ersten und zweiten Klemmen **153**, **154** ausbleiben. Jedoch kann während eines Überspannungszustandes, der die Spannung des ersten Eingangs V_{IP} bezüglich der zweiten Spannung V_2 steigert, der erste NPN-Bipolartransistor **161**, der als Kollektor-Basis-Diode fungiert, tätig werden. Zusätzlich kann der erste Klemmenstrom I_{IN1} durch den ersten PNP-Bipolartransistor **163** und durch die erste Diode **171** fließen und kann durch den dritten NPN-Bipolartransistor **157** gespiegelt werden, um den ersten gespiegelten Strom I_{OUT1} zu erzeugen. Auf ähnliche Weise kann während eines Überspannungszustandes, der die Spannung des zweiten Eingangs V_{IN} bezüglich der zweiten Spannung V_2 steigert, der zweite NPN-Bipolartransistor **162**, der als Kollektor-Basis-Diode fungiert, tätig werden. Zusätzlich kann der zweite Klemmenstrom I_{IN2} von durch den zweiten PNP-Bipolartransistor **164** und durch die zweite Diode **172** fließen und kann durch den vierten NPN-Bipolartransistor **158** gespiegelt werden, um den zweiten gespiegelten Strom I_{OUT2} zu erzeugen.

[0058] Die ersten und zweiten Spannungsquellen V_{B1} , V_{B2} können zum Steuern der Aktivierungsspannung der ersten und zweiten Klemmen **153** bzw. **154** bezüglich der zweiten Spannung V_2 benutzt werden. Zum Beispiel können die ersten und zweiten Spannungsquellen V_{B1} , V_{B2} zum Steuern der Basisspannungen der ersten und zweiten PNP-Bipolartransistoren **163**, **164** und damit Steuern des Spannungspiegels der ersten und zweiten Ausgänge V_{OP} , V_{ON} entsprechend Aktivierung der ersten und zweiten PNP-Bipolartransistoren **163**, **164** benutzt werden.

[0059] In der dargestellten Anordnung sind die Emitter des ersten und zweiten PNP-Bipolartransistors **163** bzw. **164** mit aus den ersten und zweiten Stromquellen **165** bzw. **166** erzeugten Strömen vorgespannt. Vorspannen des ersten und zweiten PNP-Bipolartransistors **163**, **164** auf diese Weise kann die Herstellung einer Emitterspannung des ersten und zweiten PNP-Bipolartransistors **163**, **164** während normaler Signalzustände an den ersten und zweiten Ausgangsknoten V_{OP} , V_{ON} unterstützen.

[0060] Die dargestellte Eingangsschutzschaltung **150** umfasst weiterhin die ersten und zweiten Widerstände **173**, **174**, die elektrisch mit den ersten und zweiten Dioden **171** bzw. **172** parallel geschaltet worden sind. Während normaler Signalzustände an den ersten und zweiten Ausgangsknoten V_{OP} , V_{ON} können die durch die ersten und zweiten Stromquellen **165**, **166** erzeugten Vorspannungsströme durch die ersten und zweiten Widerstände **173**, **174** fließen. Einschließen der ersten und zweiten Widerstände **173**, **174** kann dazu beitragen, zu verhindern, dass die durch die ersten und zweiten Stromquellen **165**, **166** erzeugten Vorspannungsströme durch die ersten

und zweiten Stromspiegel **151**, **152** bei normalem Betrieb gespiegelt werden. Wenn jedoch die erste Klemme **153** als Reaktion auf einen Überspannungszustand tätig wird, kann der erste Klemmenstrom I_{IN1} durch die erste Diode **171** fließen und durch den ersten Stromspiegel **151** gespiegelt werden. Ähnlicherweise kann, wenn die zweite Klemme **154** als Reaktion auf einen Überspannungszustand tätig wird, der zweite Klemmenstrom I_{IN2} durch die zweite Diode **172** fließen und durch den zweiten Stromspiegel **152** gespiegelt werden.

[0061] Die Eingangsschutzschaltung **150** der **Fig. 5** zeigt eine Ausführung der Eingangsschutzschaltung **100** der **Fig. 4**. Jedoch kann die Eingangsschutzschaltung **100** der **Fig. 4** auf andere Weisen ausgeführt sein.

[0062] Zusätzliche Einzelheiten der Eingangsschutzschaltung **150** der **Fig. 5** können wie vorher beschrieben sein.

[0063] Die oben beschriebenen Verfahren, Systeme und/oder Geräte können in integrierten Schaltungen und in verschiedene Elektronikvorrichtungen ausgeführt sein. Beispiele der Elektronikvorrichtungen können umfassen, sind aber nicht begrenzt auf, Elektronikerzeugnisse für den Verbraucher, Teile der Verbraucher-Elektronikerzeugnisse, elektronische Prüfgeräte usw. Beispiele von Teilen von Verbraucher-Elektronikerzeugnissen können Verstärker, Gleichrichter, programmierbare Filter, Dämpfungsglieder, veränderliche Frequenzschaltungen usw. umfassen. Beispiele der Elektronikvorrichtungen können auch Speicherchips, Speichermodule, Schaltungen optischer Netze oder andere Kommunikationsnetze und Plattenlaufwerkschaltungen umfassen. Die Verbraucher-Elektronikerzeugnisse können umfassen, sind aber nicht begrenzt auf, drahtlose Vorrichtungen, ein Mobiltelefon (z.B. ein Smartphone), Zellularfunkbasisstationen, ein Telefon, einen Fernseher, einen Computer-Monitor, einen Computer, einen von Hand gehaltenen Computer, einen Tablet-Computer, einen persönlichen digitalen Assistenten (PDA), einen Mikrowellenkocher, einen Kühlschrank, ein Stereosystem, einen Kassettenrekorder oder -spieler, einen DVD-Spieler, einen CD-Spieler, einen digitalen Videorekorder (DVR), einen VCR, einen MP3-Spieler, ein Radio, einen Camcorder, eine Kamera, eine digitale Kamera, einen tragbaren Speicherchip, ein Waschgerät, ein Trockengerät, ein Wasch-/Trockengerät, einen Kopierer, eine Faksimilemaschine, ein Abtastgerät, eine Mehrfunktions-Peripherievorrichtung, eine Armbanduhr, eine Uhr usw. Weiterhin kann die Elektronikvorrichtung unfertige Erzeugnisse umfassen.

[0064] Sofern der Zusammenhang nicht deutlich sonstiges erfordert, sollen in der gesamten Beschreibung und den Ansprüchen die Worte "umfassen",

"umfassend", "enthalten", "enthaltend" und dergleichen inklusive ausgelegt werden, im Gegensatz zu einem exklusiven oder erschöpfenden Sinn, das heißt im Sinn von "einschließlich von aber nicht begrenzt auf". Die Worte "angekoppelt" oder "verbunden" sowie sie allgemein hier benutzt werden, beziehen sich auf zwei oder mehrere Elemente, die entweder direkt oder über ein oder mehrere Zwischenelemente verbunden sein können. Zusätzlich sollen die Worte "hierbei", "über", "unter" und Worte ähnlicher Bedeutung, wenn sie in der vorliegenden Anmeldung benutzt werden, sich in dieser Anmeldung als gesamtes und nicht irgendwelche bestimmte Teile der vorliegenden Anmeldung beziehen. Wo der Zusammenhang erlaubt, können Worte in der ausführlichen Beschreibung mit der einzelnen oder vielfachen Zahl auch die Vielzahl- bzw. Einzahlnummer enthalten. "Oder" in Bezug auf eine Liste von zwei oder mehr Gegenständen soll alle der nachfolgenden Auslegungen des Worts abdecken: jeden der Gegenstände in der Liste, alle der Gegenstände in der Liste und jede beliebige Kombination der Gegenstände in der Liste.

[0065] Weiterhin soll hier benutzte Bedingungssprache wie beispielsweise unter anderen "kann", "könnte", "mag", "z.B.", "zum Beispiel", "wie beispielsweise" und dergleichen, sofern nicht besonders sonstwie angegeben oder sonstwie innerhalb des Zusammenhangs wie benutzt verstanden, im Allgemeinen übermitteln, dass gewisse Ausführungsformen gewisse Merkmale, Elemente und/oder Zustände umfassen, während andere Ausführungsformen sie nicht umfassen. So soll diese Bedingungssprache nicht allgemein bedeuten, dass Merkmale, Elemente und/oder Zustände auf irgendeine Weise für eine oder mehrere Ausführungsformen erforderlich sind oder dass eine oder mehrere Ausführungsformen notwendigerweise Logik zum Entscheiden umfassen, mit oder ohne Autoreneingabe oder -veranlassung, ob diese Merkmale, Elemente und/oder Zustände in irgendeiner bestimmten Ausführungsform eingeschlossen oder durchzuführen sind.

[0066] Die hier bereitgestellte Lehre der Erfindungen kann auf andere Systeme angewandt werden, nicht unbedingt die oben beschriebenen Systeme. Die Elemente und Handlungen der verschiedenen oben beschriebenen Ausführungsformen können kombiniert werden, um weitere Ausführungsformen bereitzustellen.

[0067] Während gewisse Ausführungsformen der Erfindungen beschrieben worden sind, sind diese Ausführungsformen nur als Beispiel dargestellt und sollen nicht den Schutzzumfang der Offenbarung begrenzen. In der Tat können die neuartigen hier beschriebenen Verfahren und Systeme in einer Vielzahl anderer Formen ausgeführt sein. Weiterhin können verschiedene Weglassungen, Ergänzungen und Än-

derungen in der Form der hier beschriebenen Verfahren und Systeme durchgeführt werden, ohne aus dem Sinn der Offenbarung zu weichen. Die beiliegenden Ansprüche und ihre Entsprechungen sollen Formen oder Abänderungen abdecken, die in den Schutzzumfang und Sinn der Offenbarung fallen würden. Dementsprechend ist der Schutzzumfang der vorliegenden Erfindung nur durch Bezugnahme auf die beiliegenden Ansprüche definiert.

Patentansprüche

1. Verstärkereingangsschutzschaltung, umfassend:
 einen ersten Feldeffekttransistor (FET), umfassend einen elektrisch mit einem ersten Eingang verbundenen Source-Pol und einen elektrisch mit einem ersten Ausgang verbundenen Drain-Pol;
 einen zweiten FET mit einem elektrisch mit einem zweiten Eingang verbundenen Source-Pol und einem elektrisch mit einem zweiten Ausgang verbundenen Drain-Pol;
 einen dritten FET mit einem Gate-Pol und einem elektrisch mit einem Gate-Pol des ersten FET verbundenen Source-Pol und einem elektrisch mit dem ersten Eingang verbundenen Drain-Pol;
 einen vierten FET mit einem Gate-Pol und einem elektrisch mit einem Gate-Pol des zweiten FET verbundenen Source-Pol und einem elektrisch mit dem zweiten Eingang verbundenen Drain-Pol;
 eine elektrisch mit dem ersten Ausgang verbundene Klemme, wobei die erste Klemme eingerichtet ist, tätig zu werden zum Erzeugen eines ersten Klemmenstroms als Reaktion auf einen ersten Überspannungszustand;
 einen ersten Stromspiegel, eingerichtet zum Spiegeln des ersten Klemmenstroms zum Erzeugen eines ersten gespiegelten Stroms, wobei der erste Stromspiegel eingerichtet ist, den ersten gespiegelten Strom für den Source-Pol des dritten FET bereitzustellen;
 eine elektrisch mit dem zweiten Ausgang verbundene zweite Klemme, wobei die zweite Klemme eingerichtet ist, zum Erzeugen eines zweiten Klemmenstroms als Reaktion auf einen zweiten Überspannungszustand tätig zu werden; und
 einen zweiten Stromspiegel, eingerichtet zum Spiegeln des zweiten Klemmenstroms zum Erzeugen eines zweiten gespiegelten Stroms, wobei der zweite Stromspiegel eingerichtet ist, den zweiten gespiegelten Strom für den Source-Pol des vierten FET bereitzustellen.

2. Verstärkereingangsschutzschaltung nach Anspruch 1, wobei der dritte FET eingerichtet ist, eine Kanal-Impedanz des ersten FET als Reaktion auf den ersten gespiegelten Strom zu erhöhen und wobei der vierte FET eingerichtet ist, eine Kanal-Impedanz des zweiten FET als Reaktion auf den zweiten gespiegelten Strom zu erhöhen.

3. Verstärkereingangsschutzschaltung nach Anspruch 1 oder 2, wobei der erste FET, der zweite FET, der dritte FET und der vierte FET n-Kanal-Sperrschicht-FET (Junction FET-JFET) umfassen.

4. Verstärkereingangsschutzschaltung nach Anspruch 1 oder 2, wobei der erste FET, der zweite FET, der dritte FET und der vierte FET p-Kanal-JFET umfassen.

5. Verstärkereingangsschutzschaltung nach einem beliebigen vorhergehenden Anspruch, wobei die ersten und zweiten FET ein erstes Verhältnis Breite zu Länge aufweisen und wobei die dritten und vierten FET ein zweites Verhältnis Breite zu Länge aufweisen, wobei das erste Verhältnis Breite zu Länge größer als das zweite Verhältnis Breite zu Länge ist.

6. Verstärkereingangsschutzschaltung nach einem beliebigen vorhergehenden Anspruch, wobei die erste Klemme wenigstens einen diodengeschalteten Bipolartransistor umfasst und wobei die zweite Klemme wenigstens einen diodengeschalteten Bipolartransistor umfasst.

7. Verstärkereingangsschutzschaltung nach einem beliebigen vorhergehenden Anspruch, wobei der erste Stromspiegel einen ersten Bipolarstromspiegeltransistor umfasst, wobei der erste Bipolarstromspiegeltransistor eine elektrisch mit einer Basis eines ersten diodengeschalteten Bipolartransistors der ersten Klemme verbundene Basis umfasst, wobei der zweite Stromspiegel einen zweiten Bipolarstromspiegeltransistor umfasst, wobei der zweite Bipolarstromspiegeltransistor eine elektrisch mit einer Basis eines zweiten diodengeschalteten Bipolartransistors der zweiten Klemme verbundene Basis umfasst.

8. Verstärkereingangsschutzschaltung nach einem beliebigen vorhergehenden Anspruch, wobei die erste Klemme elektrisch zwischen die ersten und zweiten Ausgänge geschaltet ist, wobei der erste Überspannungszustand eine Überspannung des ersten Eingangs bezüglich des zweiten Eingangs umfasst, wobei die zweite Klemme elektrisch zwischen die ersten und zweiten Ausgänge geschaltet ist, wobei der zweite Überspannungszustand eine Überspannung des zweiten Eingangs bezüglich des ersten Eingangs umfasst.

9. Verstärkereingangsschutzschaltung nach einem beliebigen der Ansprüche 1 bis 7, wobei die erste Klemme elektrisch zwischen den ersten Ausgang und eine erste Spannung geschaltet ist, wobei der erste Überspannungszustand eine Überspannung des ersten Eingangs bezüglich einer zweiten Spannung umfasst, wobei die zweite Klemme elektrisch zwischen den zweiten Ausgang und die erste Spannung geschaltet ist, wobei der zweite Überspannungszustand

eine Überspannung des zweiten Eingangs bezüglich der zweiten Spannung umfasst.

10. Verstärkereingangsschutzschaltung nach Anspruch 9,

wobei die erste Klemme umfasst:

einen ersten Bipolartransistor mit einem Emitter, eingerichtet zum Empfangen eines ersten Vorspannungsstroms, wobei der Emitter des ersten Bipolartransistors weiterhin zum Empfangen des ersten Klemmenstroms eingerichtet ist, wenn die erste Klemme aktiviert ist; und

einen ersten Widerstand, elektrisch zwischen einem Kollektor des ersten Bipolartransistors und die erste Spannung geschaltet;

wobei die zweite Klemme umfasst:

einen zweiten Bipolartransistor mit einem Emitter, eingerichtet zum Empfangen eines zweiten Vorspannungsstroms, wobei der Emitter des zweiten Bipolartransistors weiterhin eingerichtet ist zum Empfangen des zweiten Klemmenstroms, wenn die zweite Klemme aktiviert ist; und

einen zweiten Widerstand, elektrisch zwischen einen Kollektor des zweiten Bipolartransistors und die erste Spannung geschaltet.

11. Verstärkereingangsschutzschaltung nach Anspruch 10,

wobei die erste Klemme weiterhin umfasst:

eine erste Diode mit einer elektrisch mit dem Kollektor des ersten Bipolartransistors verbundenen Anode und einer elektrisch mit der ersten Spannung verbundenen Kathode;

eine erste Spannungsquelle mit einem elektrisch mit der zweiten Spannung verbundenen ersten Ende und einem elektrisch mit einer Basis des ersten Bipolartransistors verbundenen zweiten Ende;

wobei die zweite Klemme umfasst:

eine zweite Diode mit einer elektrisch mit dem Kollektor des zweiten Bipolartransistors verbundenen Anode und einer elektrisch mit der ersten Spannung verbundenen Kathode;

eine zweite Spannungsquelle mit einem elektrisch mit der zweiten Spannung verbundenen ersten Ende und einem elektrisch mit einer Basis des zweiten Bipolartransistors verbundenen zweiten Ende,

wobei der erste Stromspiegel einen dritten Bipolartransistor mit einer elektrisch mit der Anode der ersten Diode verbundenen Basis, einem elektrisch mit der ersten Spannung verbundenen Emitter und einem Kollektor, eingerichtet zum Erzeugen des ersten gespiegelten Stroms umfasst,

wobei der zweite Stromspiegel einen vierten Bipolartransistor mit einer elektrisch mit der Anode der zweiten Diode verbundenen Basis, einem elektrisch mit der ersten Spannung verbundenen Emitter und einem Kollektor, eingerichtet zum Erzeugen des zweiten gespiegelten Stroms umfasst.

12. Verstärker umfassend:

einen nichtinvertierenden Eingangsanschluss und einen invertierenden Eingangsanschluss;

eine Verstärkungsschaltung, umfassend einen nichtinvertierenden Eingang und einen invertierenden Eingang;

eine Eingangsschutzschaltung, umfassend einen ersten elektrisch mit dem nichtinvertierenden Eingangsanschluss verbundenen Eingang, einen zweiten elektrisch mit dem invertierenden Eingangsanschluss verbundenen Eingang, einen ersten elektrisch mit dem nichtinvertierenden Eingang der Verstärkungsschaltung verbundenen Ausgang und einen zweiten elektrisch mit dem invertierenden Eingang der Verstärkungsschaltung verbundenen Ausgang, wobei die Eingangsschutzschaltung umfasst:

einen ersten Feldeffekttransistor (FET) mit einem elektrisch mit dem ersten Eingang verbundenen Source-Pol und einem elektrisch mit dem ersten Ausgang verbundenen Drain-Pol;

einen zweiten FET mit einem elektrisch mit dem zweiten Eingang verbundenen Source-Pol und einem elektrisch mit dem zweiten Ausgang verbundenen Drain-Pol;

eine elektrisch mit dem ersten Ausgang verbundene erste Klemme, wobei die erste Klemme eingerichtet ist, zum Erzeugen eines ersten Klemmenstroms als Reaktion auf einen ersten Überspannungszustand tätig zu werden;

einen ersten Stromspiegel, eingerichtet zum Spiegeln des ersten Klemmenstroms zum Erzeugen eines ersten gespiegelten Stroms;

einen elektrisch zwischen den Gate-Pol und den Source-Pol des ersten FET geschalteten dritten FET, wobei der dritte FET zum Empfangen des ersten gespiegelten Stroms eingerichtet ist;

eine elektrisch mit dem zweiten Ausgang verbundene zweite Klemme, wobei die zweite Klemme eingerichtet ist, zum Erzeugen eines zweiten Klemmenstroms als Reaktion auf einen zweiten Überspannungszustand tätig zu werden;

einen zweiten Stromspiegel, eingerichtet zum Spiegeln des zweiten Klemmenstroms zum Erzeugen eines zweiten gespiegelten Stroms; und

einen elektrisch zwischen dem Gate-Pol und dem Source-Pol des zweiten FET geschalteten vierten FET, wobei der vierte FET eingerichtet ist zum Empfangen des zweiten gespiegelten Stroms.

13. Verstärker nach Anspruch 12, wobei der dritte FET eingerichtet ist zum Erhöhen einer Kanalimpedanz des ersten FET als Reaktion auf den ersten gespiegelten Strom und wobei der vierte FET eingerichtet ist zum Erhöhen einer Kanalimpedanz des zweiten FET als Reaktion auf den zweiten gespiegelten Strom.

14. Verstärker nach Anspruch 12 oder 13, wobei der erste FET, der zweite FET, der dritte FET und der vierte FET n-Kanal-JFET umfassen.

15. Verstärker nach Anspruch 12 oder 13, wobei der erste FET, der zweite FET, der dritte FET und der vierte FET p-Kanal-JFET umfassen.

Erhöhen einer Kanalimpedanz des zweiten FET als Reaktion auf den zweiten gespiegelten Strom mit einem vierten FET.

16. Verstärker nach einem beliebigen der Ansprüche 12 bis 15, wobei die ersten und zweiten FET ein erstes Verhältnis Breite zu Länge aufweisen und wobei die dritten und vierten FET ein zweites Verhältnis Breite zu Länge aufweisen, wobei das erste Verhältnis Breite zu Länge größer als das zweite Verhältnis Breite zu Länge ist.

Es folgen 5 Seiten Zeichnungen

17. Verstärker nach einem beliebigen der Ansprüche 12 bis 15, wobei die Verstärkungsschaltung weiterhin einen über Rückkopplung elektrisch mit dem invertierenden Eingangsanschluss verbundenen Ausgang umfasst, wobei, wenn die erste Klemme aktiviert ist, der dritte FET eine Kanalimpedanz des ersten FET als Reaktion auf den ersten gespiegelten Strom erhöht zum Verringern eines Stromflusses von dem nichtinvertierenden Eingangsanschluss zum Ausgang der Verstärkungsschaltung.

18. Verstärker nach einem beliebigen der Ansprüche 12 bis 17, wobei die erste Klemme wenigstens einen diodengeschalteten Bipolartransistor umfasst und wobei die zweite Klemme wenigstens einen diodengeschalteten Bipolartransistor umfasst.

19. Verstärker nach einem beliebigen der Ansprüche 12 bis 18, wobei der dritte FET einen Gate-Pol und einen Source-Pol elektrisch mit einem Gate-Pol des ersten FET verbunden und einen elektrisch mit dem ersten Eingang verbundenen Drain-Pol umfasst, wobei der vierte FET einen Gate-Pol und einen Source-Pol elektrisch verbunden mit einem Gate-Pol des zweiten FET umfasst und einen elektrisch mit dem zweiten Eingang verbundenen Drain-Pol.

20. Verfahren zum Schützen einer Verstärkungsschaltung mit einem elektrisch mit einem ersten Eingangsanschluss über einen Kanal eines ersten FET verbundenen ersten Eingang und mit einem elektrisch mit einem zweiten Eingangsanschluss über einen Kanal eines zweiten FET verbundenen zweiten Eingang, wobei das Verfahren umfasst:
 Aktivieren einer ersten Klemme als Reaktion auf einen ersten Überspannungszustand;
 Spiegeln eines ersten Klemmenstroms durch die erste Klemme zum Erzeugen eines ersten gespiegelten Stroms mit einem ersten Stromspiegel;
 Erhöhen einer Kanalimpedanz des ersten FET als Reaktion auf den ersten gespiegelten Strom mit einem dritten FET;
 Aktivieren einer zweiten Klemme als Reaktion auf einen zweiten Überspannungszustand;
 Spiegeln eines zweiten Klemmenstroms durch die zweite Klemme zum Erzeugen eines zweiten gespiegelten Stroms mit einem zweiten Stromspiegel; und

Anhängende Zeichnungen

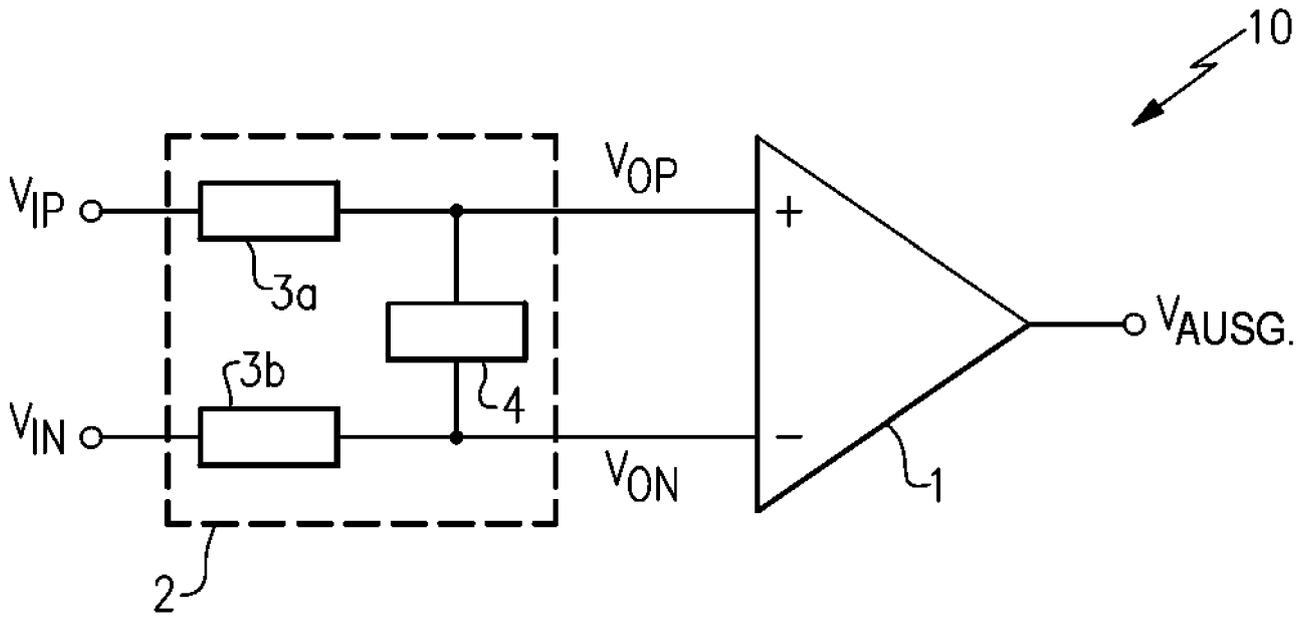


FIG. 1A

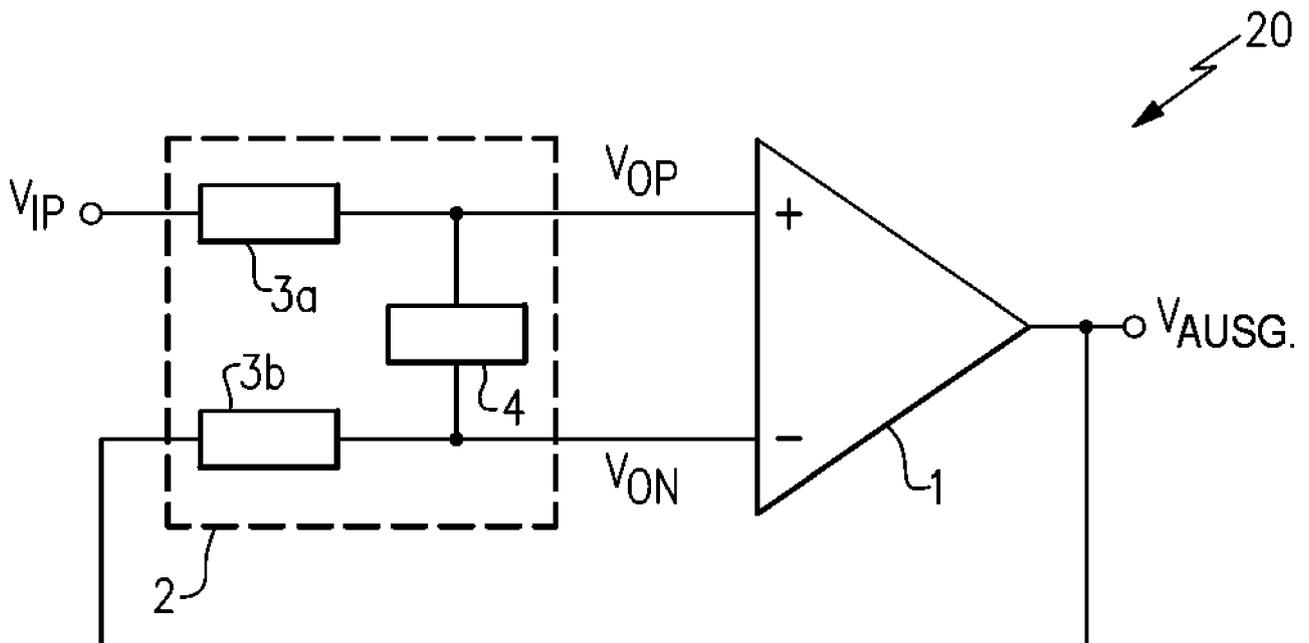


FIG. 1B

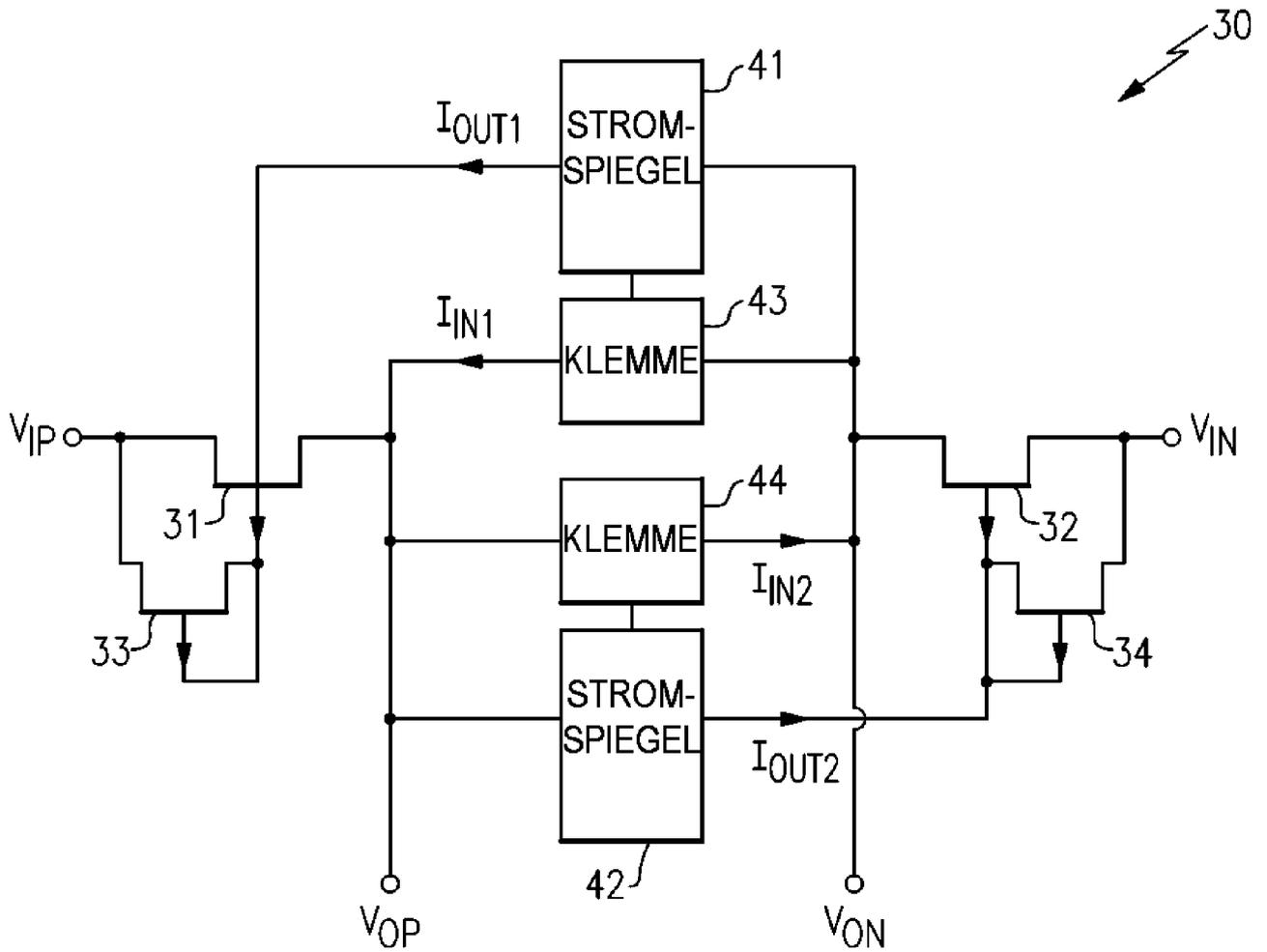


FIG.2

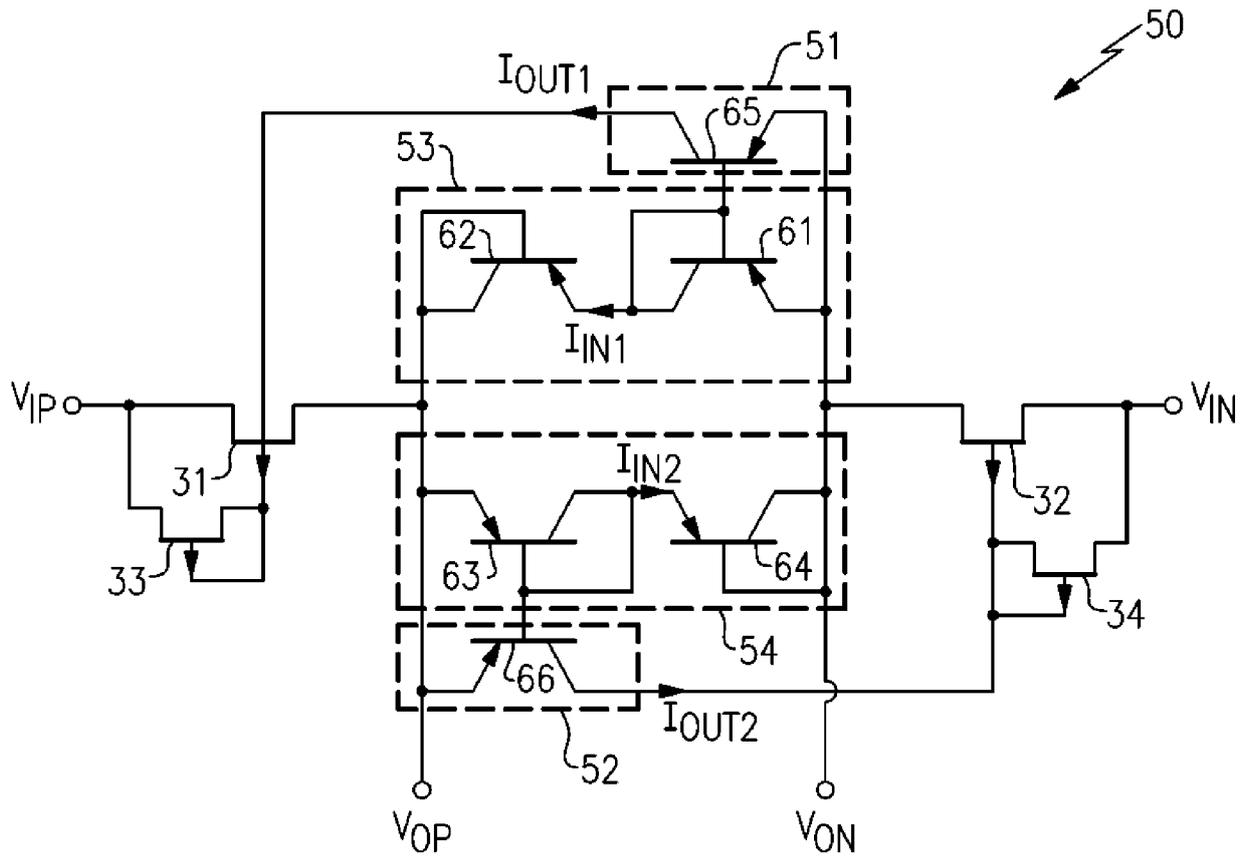


FIG. 3A

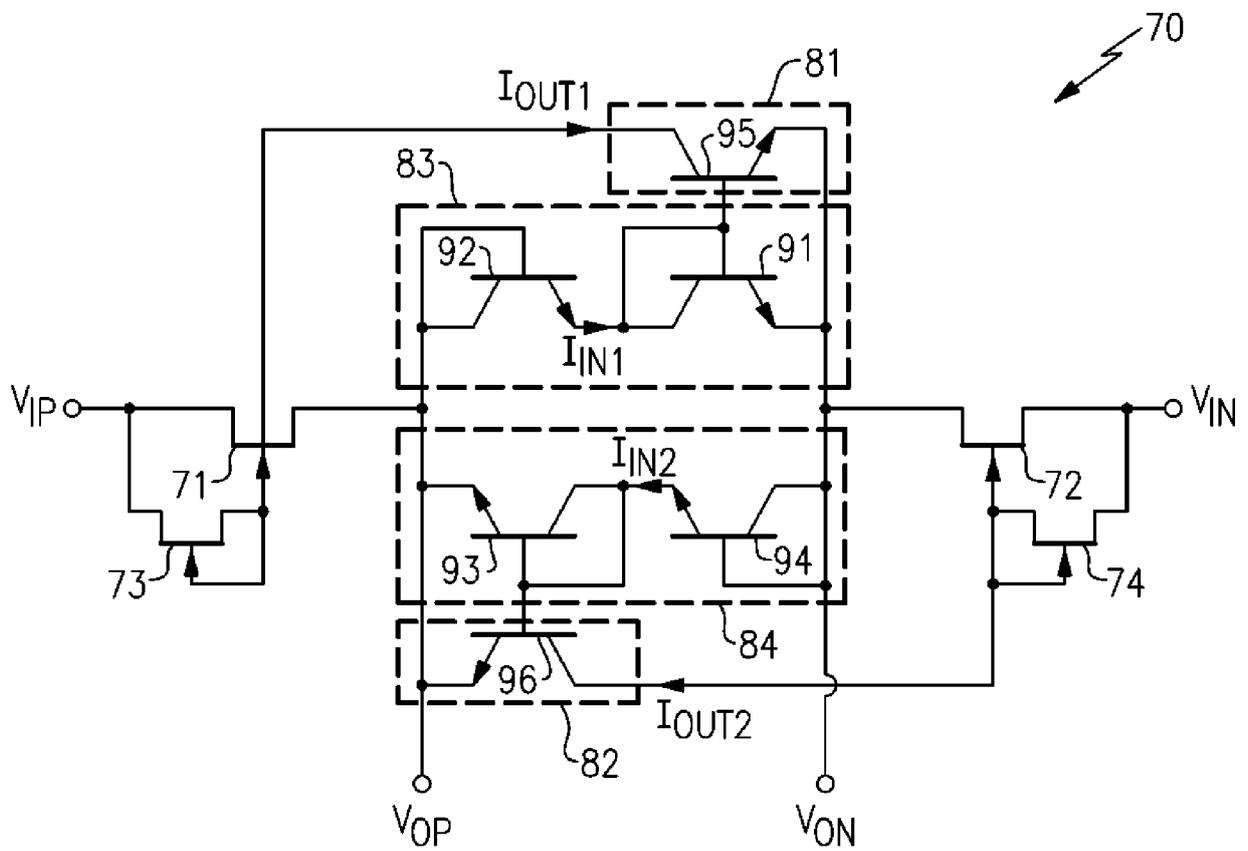


FIG. 3B

100

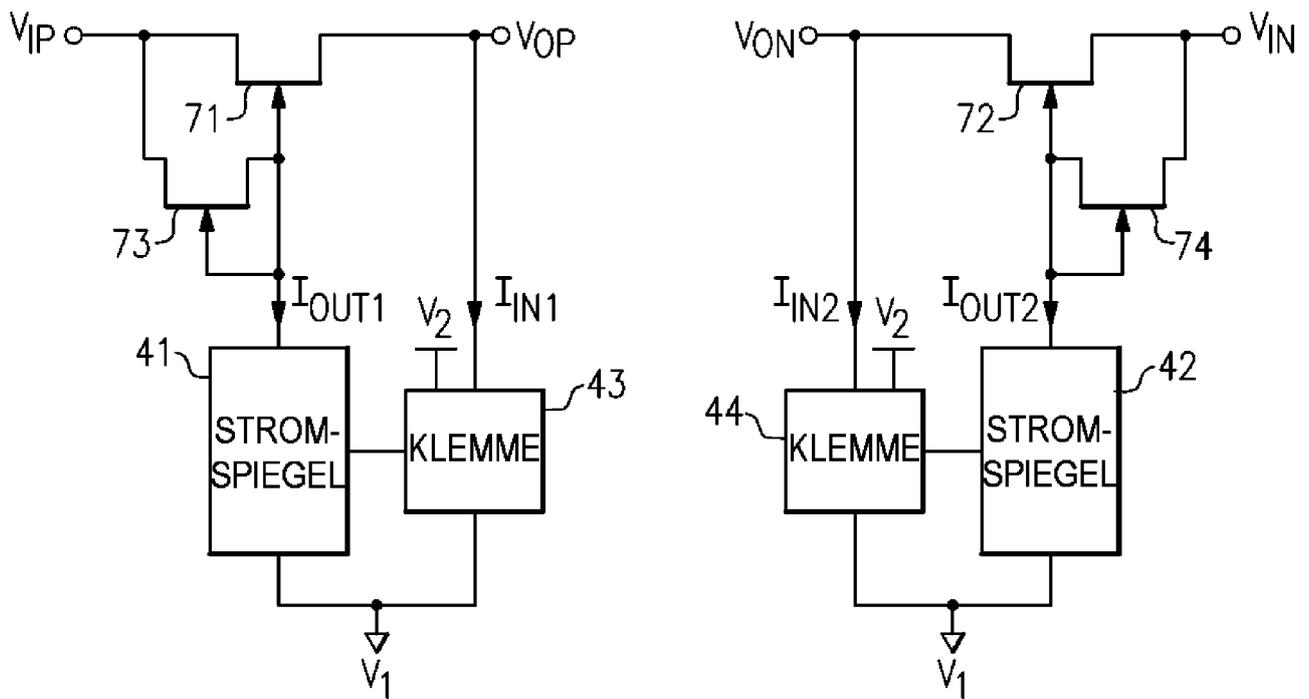


FIG. 4

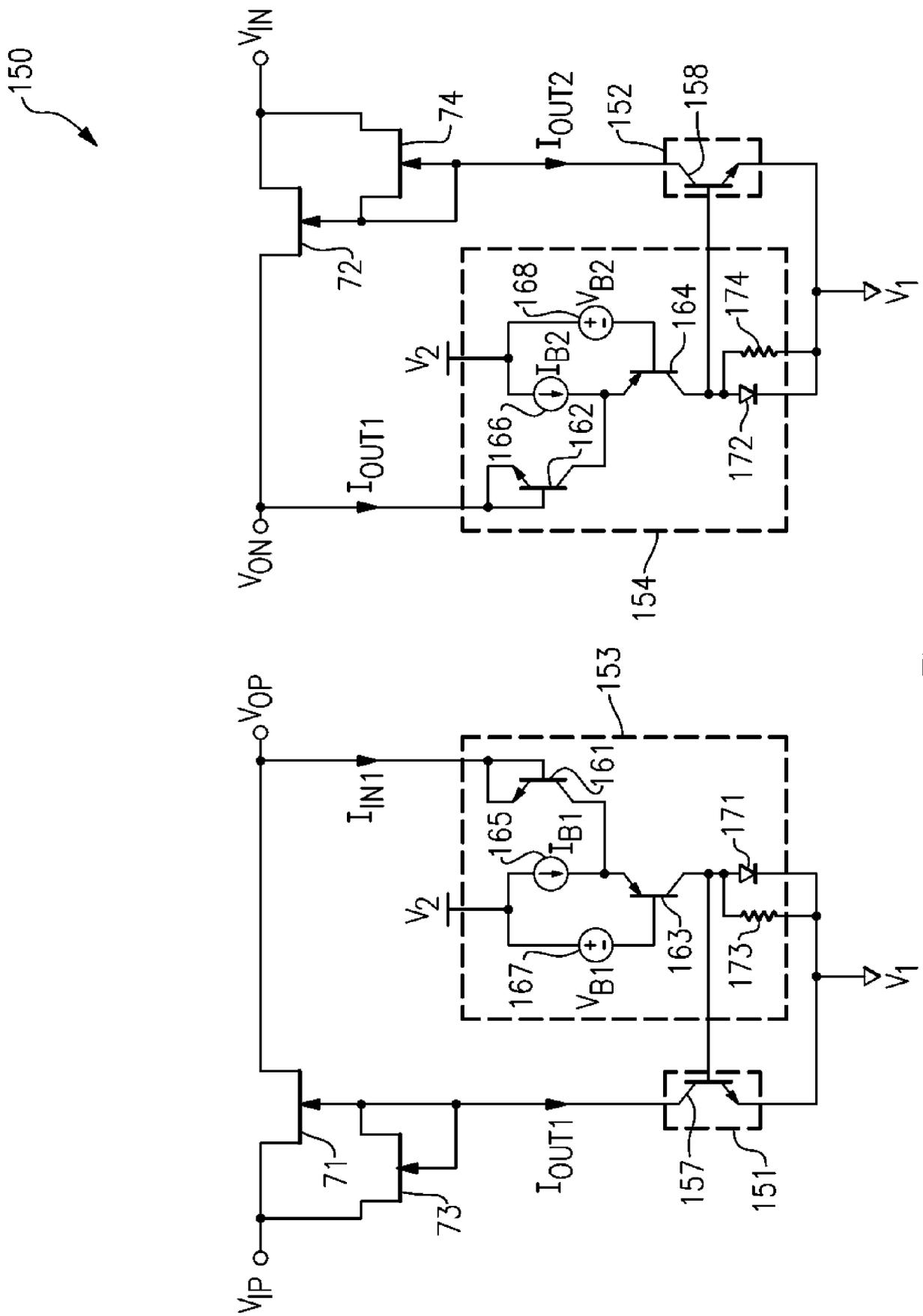


FIG. 5