

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-59234
(P2013-59234A)

(43) 公開日 平成25年3月28日(2013.3.28)

(51) Int.Cl.	F I	テーマコード (参考)
H02M 3/28 (2006.01)	H02M 3/28 H	2H270
G03G 21/00 (2006.01)	H02M 3/28 C	5H730
	G03G 21/00 398	

審査請求 未請求 請求項の数 4 O L (全 15 頁)

(21) 出願番号 特願2011-197125 (P2011-197125)
(22) 出願日 平成23年9月9日 (2011.9.9)

(71) 出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(74) 代理人 100066061
弁理士 丹羽 宏之
(74) 代理人 100177437
弁理士 中村 英子
(74) 代理人 100143340
弁理士 西尾 美良
(72) 発明者 小嶋 敬造
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

最終頁に続く

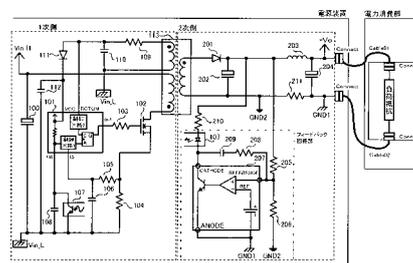
(54) 【発明の名称】 電源装置及び画像形成装置

(57) 【要約】

【課題】電源装置と電力消費部を接続する経路のインピーダンスによる電圧降下を抑制し、かつ軽負荷時の消費電力を低減させること。

【解決手段】フライバック電源用トランス113の2次側に設けられ、電力消費部に流れる電流 I_s を検知する2次側電流検出抵抗211を備え、2次側電流検出抵抗211は、一端が分圧抵抗上段205に接続された分圧抵抗下段206の他端が、2次側電流検出抵抗211のトランス113側で接地され、基準電圧REFが、2次側電流検出抵抗211の電力消費部側で接地される。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

1 次側と 2 次側を絶縁するトランスと、

前記トランスの 1 次側に設けられ、前記トランスに電力の供給と遮断を行うスイッチング素子と、

前記トランスの 2 次側に設けられ、前記トランスの出力電圧を直列に接続された第一抵抗と第二抵抗で分圧した電圧と、基準電圧とを比較し、比較結果に基づいた出力を行うフィードバック回路と、

前記トランスの 1 次側に設けられ、前記フィードバック回路からの出力に基づき、前記スイッチング素子の動作を制御する制御手段と、を備え、

前記トランスの出力電圧を電力消費部に供給する電源装置であって、

前記トランスの 2 次側に設けられ、前記電力消費部に流れる電流を検知する電流検出抵抗を備え、

前記電流検出抵抗は、一端が前記第一抵抗に接続された前記第二抵抗の他端が、前記電流検出抵抗の前記トランス側で接地され、

前記基準電圧が、前記電流検出抵抗の前記電力消費部側で接地されることを特徴とする電源装置。

【請求項 2】

前記電流検出抵抗の抵抗値は、前記トランスの出力電圧を前記電力消費部に供給するためのケーブルのインピーダンスと、前記第一抵抗と前記第二抵抗の分圧比と、に基づき決定されることを特徴とする請求項 1 に記載の電源装置。

【請求項 3】

前記トランスの 2 次側の出力とグラウンドの間に設けられ、出力電圧又は前記電力消費部に流れる電流と前記電流検出抵抗に応じた電圧がツェナー電圧を超えた場合に電流が流れるツェナーダイオードと、

前記ツェナーダイオードのグラウンド側に直列に接続されたフォトカブラの発光部と、

前記トランスの 1 次側に設けられ、出力が前記制御手段に入力される前記フォトカブラの受光部と、

を備えることを特徴とする請求項 1 又は 2 に記載の電源装置。

【請求項 4】

記録材に画像形成を行う画像形成部と、

前記画像形成部を制御する制御部と、

前記制御部に電力を供給する請求項 1 乃至 3 のいずれか 1 項に記載の電源装置と、を備えることを特徴とする画像形成装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電源装置及び画像形成装置に関する。詳しくは、電源装置出力から電力供給先までのインピーダンスによる電圧降下を抑制し、かつ軽負荷時の消費電力を低減させる技術に関する。

【背景技術】**【0002】**

従来、電源装置の方式としては、AC/DCコンバータやDC/DCコンバータといったスイッチング電源方式が知られている。また、スイッチング電源方式の出力電圧を制御する方法としては、次のような制御方式が知られている。例えば、電源装置の出力電圧を抵抗分圧した電圧（以下、比較電圧と記す）とフィードバック回路部の基準電圧とを比較し、比較電圧と基準電圧の電位差を増幅して生成した作動増幅信号をスイッチング回路部に帰還させて、出力電圧が一定になるよう制御する。例えば、図7(a)に示すようなフライバック方式のスイッチング電源においては、次のように制御している。すなわち、フィードバック回路部により生成された作動増幅信号により、1次電圧をスイッチングする

10

20

30

40

50

スイッチング F E T 1 0 2 のオンデューティ及びスイッチング周期を変化させることで、出力電圧が一定になるように制御している。尚、図 7 (a) では実施例と同じ構成には同じ符号を付しており詳細は後述する。

【 0 0 0 3 】

このような電源装置を搭載した機器では、電源装置と、電源装置の出力電圧を必要とする電力消費部（例えばモータ駆動回路）とを、ケーブルや信号線等で接続する方法が公知である。電源回路を構成する電源装置と、電力消費部とをケーブルで接続する場合、電力消費部に入力される電圧は、電源装置付近の出力電圧よりも低下する。これは、ケーブルの線材である銅などの抵抗成分（いわゆるラインインピーダンス）と、電力消費部によって消費する負荷電流によって電圧降下が生じるからである。そのため、図 7 (a) に示す電源回路では、図 7 (b) に示すように、電力消費部によって消費される電流（負荷電流）が最大となる場合を考慮して、フィードバック回路部の基準電圧と比較する出力電圧の分圧比を設定する。すなわち、電源装置の出力電圧が軽負荷時に規定電圧範囲の上限（規格電圧上限）付近になるように設定している。これにより、電力消費部で最大電流が必要な場合においても、電源装置の出力が規定電圧範囲内に収まるようにしている。すなわち、電力消費部で負荷電流が最大となっても、電力消費部付近の出力電圧が規格電圧下限以上となるようにしている。

10

【 0 0 0 4 】

電源装置と電力消費部を接続するケーブルによる電圧降下を補正する技術としては、例えば特許文献 1 に提案された技術がある。特許文献 1 は、電源装置の 2 次側に電力消費部と接続する第 1 の出力電圧と、電力消費部と接続しない第 2 の出力電圧を備えていることを特徴とする。具体的な方法としては、負荷電流が流れ、電圧降下が発生する第 1 の出力電圧と、負荷電流が流れず、電圧降下が発生しない第 2 の出力電圧との電位差を利用し、その電位差を増幅して、フィードバック回路部の基準電圧に加算している。

20

【 先行技術文献 】

【 特許文献 】

【 0 0 0 5 】

【 特許文献 1 】 特開平 0 4 - 2 6 1 3 5 8 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

30

【 0 0 0 6 】

しかしながら、特許文献 1 の技術では、2 つの出力電圧が必要となるため、構成が複雑であり、コストも高くなってしまいう課題がある。また、図 7 (a) に示す従来技術では、負荷電流が大きい場合に電力消費部付近の出力電圧が規格電圧下限以上となるように設定しているため、負荷電流が小さい場合の電源装置付近の出力電圧が規格電圧上限に近い値となっている。このため、軽負荷時の出力電圧が高くなってしまい、特に電力消費部に抵抗負荷を含むような場合には、消費電力が高くなってしまいう。例えば、負荷電流がほぼゼロの場合には、ケーブル等による電圧降下がないため、電力消費部の入力電圧は規格電圧上限付近に設定した電源装置の出力電圧とほぼ等しくなる。仮に出力電圧が規定電圧範囲の下限付近の場合と消費電力を比較すると、出力電圧を規格電圧上限付近に設定した場合の消費電力は、規格電圧下限付近に設定した場合の消費電力より大きくなってしまいう（規定電圧範囲の上限付近 > 規定電圧範囲の下限付近）。電源装置に接続される電力消費部が動作待機状態等の軽負荷時にある場合の消費電力を低減させて省電力効果を得るためには、電源装置における軽負荷時の消費電力を低減することが望まれる。

40

【 0 0 0 7 】

本発明は、このような状況のもとでなされたもので、電源装置と電力消費部を接続する経路のインピーダンスによる電圧降下を抑制し、かつ軽負荷時の消費電力を低減させることを目的とする。

【 課題を解決するための手段 】

【 0 0 0 8 】

50

前述の課題を解決するために、本発明は以下の構成を備える。

【0009】

(1) 1次側と2次側を絶縁するトランスと、前記トランスの1次側に設けられ、前記トランスに電力の供給と遮断を行うスイッチング素子と、前記トランスの2次側に設けられ、前記トランスの出力電圧を直列に接続された第一抵抗と第二抵抗で分圧した電圧と、基準電圧とを比較し、比較結果に基づいた出力を行うフィードバック回路と、前記トランスの1次側に設けられ、前記フィードバック回路からの出力に基づき、前記スイッチング素子の動作を制御する制御手段と、を備え、前記トランスの出力電圧を電力消費部に供給する電源装置であって、前記トランスの2次側に設けられ、前記電力消費部に流れる電流を検知する電流検出抵抗を備え、前記電流検出抵抗は、一端が前記第一抵抗に接続された前記第二抵抗の他端が、前記電流検出抵抗の前記トランス側で接地され、前記基準電圧が、前記電流検出抵抗の前記電力消費部側で接地されることを特徴とする電源装置。

10

【0010】

(2) 記録材に画像形成を行う画像形成部と、前記画像形成部を制御する制御部と、前記制御部に電力を供給する前記(1)に記載の電源装置と、を備えることを特徴とする画像形成装置。

【発明の効果】

【0011】

本発明によれば、電源装置と電力消費部を接続する経路のインピーダンスによる電圧降下を抑制し、かつ軽負荷時の消費電力を低減させることができる。

20

【図面の簡単な説明】

【0012】

【図1】実施例1の電源装置の模式的回路図

【図2】実施例1の1次側の動作波形を示す図

【図3】実施例1の負荷変動と出力電圧の推移を示す図

【図4】実施例2の電源装置の模式的回路図

【図5】実施例2の動作波形を示す図

【図6】実施例3の画像形成装置の構成を示す図

【図7】従来例の電源装置の模式的回路図、負荷変動と出力電圧の推移を示す図

【発明を実施するための形態】

30

【0013】

以下本発明を実施するための形態を、実施例により詳しく説明する。尚、本実施例ではフライバック方式の回路構成を用いて説明するが、本発明の適応範囲を限定するものではない。具体的にはDC/DCコンバータ、電流共振コンバータ、フォワードコンバータ、などの回路にも適応することが可能である。

【実施例1】

【0014】

・電源装置

図1は、実施例1の電源装置の回路図である。図3は、図1に示す本実施例の電源装置における負荷変動と出力電圧の関係を示した概念図である。本実施例では、一般的な電源方式であるフライバック電源回路に、本発明を実施した形態を例示する。本実施例の電源装置は、フライバック電源用トランス113(以下、単にトランス113という)によって1次、2次間を絶縁している。1次側には、断続的に電力供給を遮断するスイッチングFET102(スイッチング素子)、トランス113の補助巻線に誘起された電圧を整流平滑するダイオード111とコンデンサ112、コンデンサ112への突入電流を制限するための抵抗109を備える。1次側には、抵抗109とコンデンサ110で構成されるフィルタ回路を備える。1次側には、制御回路1及び制御回路2を有し、スイッチングFET102を駆動、制御する電源IC101(制御手段)、スイッチングFET102用のゲート抵抗103を備える。また、1次側には、2次側フィードバック回路部からの信号を電源IC101に入力するためのフォトカプラ107とコンデンサ108、1次側電

40

50

流を電圧に変換するための電流検出抵抗104を備える。更に、1次側には、電流検出抵抗104と電源IC101の電流検出端子ISとを接続するラインに構成されたRCフィルタの抵抗105とコンデンサ106を備える。

【0015】

また2次側には、トランス113の2次側出力を整流するためのダイオード201、2次側電力を蓄えるための電解コンデンサ202、ダイオード201後の電圧を更に整流平滑するためのコイル203と電解コンデンサ204を備える。また、2次側には、出力電圧から、比較電圧を生成するための分圧抵抗上段205と分圧抵抗下段206、フィードバック回路部の基準電圧(所定の基準電圧)及び作動増幅回路としてのレギュレータIC207、2次側の電流を検出するための抵抗211を備える。また、Vin_H、Vin_Lには、商用交流電源を入力し、図示しない整流ダイオードブリッジを介し全波整流された電圧が印加され、1次平滑電解コンデンサ100に直流電圧としてチャージされる。

10

【0016】

以下に、本実施例における概略的な動作を説明するが、殆どの動作は図7(a)に示す従来技術の回路図の動作と共通であるため、本実施例及び従来技術の共通する動作をまず説明し、その後本実施例の特徴となる部分について説明する。

【0017】

・フィードバック回路部

フィードバック回路部(フィードバック回路)は、分圧抵抗上段205(第一抵抗)と分圧抵抗下段206(第二抵抗)により生成される出力電圧に比例した比較電圧(REFERENCE)と、レギュレータIC207の基準電圧(REF)とを比較する。レギュレータIC207は比較した電圧の電位差(比較結果)を増幅し、レギュレータIC207内のトランジスタを駆動することで、レギュレータIC207のカソード-アノード間(以下、CATHODE-ANODE間)に電流を流す。すなわち、比較電圧と基準電圧の電位差に比例した電流が出力電圧から電流制限抵抗210、フォトカプラ107を介してレギュレータIC207のCATHODE-ANODE間に流れる。また、フィードバック回路部は、抵抗208、コンデンサ209からなる位相保証回路を有する。

20

【0018】

・1次側回路

トランス113を含む1次側の回路動作を説明する。図2に1次側回路の基本的な動作波形を示す。図2は、上から電源IC101のout端子電圧、スイッチングFET102のV_{ds}、スイッチングFET102のI_d、電源IC101のFB端子電圧、電源IC101のIS端子電圧、電源IC101のBOTTOM端子電圧を示す波形である。電源IC101のout端子電圧がハイレベル(Hi)になると、スイッチングFET102が駆動される。このときVin_HからVin_Lに向けて、トランス113の1次巻線、スイッチングFET102、1次側の電流検出抵抗104のラインに図2に示すスイッチングFET102のドレイン電流I_dのような電流が流れる。このとき、トランス113には1次巻線に電流が流れることにより発生する磁束によってコアが磁化され、エネルギーの蓄積を行う。電源IC101のIS端子には、1次側の電流検出抵抗104により変換された、スイッチングFET102のドレイン電流I_dに比例した電圧が入力される。そして、そのIS端子電圧と、電源IC101のFB端子電圧が等しくなったタイミングで電源IC101のout端子電圧をローレベルにする、すなわちスイッチングFET102をオフする。ここで、スイッチングFET102がオフされるとトランス113の2次巻線には1次側の逆起電力に応じた誘導起電力が発生し、コアに蓄積されたエネルギーを放出する。

30

40

【0019】

電源IC101のFB端子電圧は、電源IC101より放出されるFB端子電流と、2次側フィードバック回路及びフォトカプラ107の動作に応じて変化する。電源装置の出力電圧が低下するとフォトカプラ107のトランジスタ部に流れる電流I_cが低下し、FB端子電圧は上昇する。また、これと逆に電源装置の出力電圧が上昇すると、フォトカプ

50

ラ 1 0 7 のトランジスタ部に流れる電流 I_c が増加し、F B 端子電圧は低下する。よって、スイッチング F E T 1 0 2 がオフし、トランス 1 1 3 の 2 次巻線からコアに蓄積されたエネルギーが放出されると、出力電圧は上昇し、それに応じて電源 I C 1 0 1 の F B 端子電圧は低下する。

【 0 0 2 0 】

トランス 1 1 3 の 1 次巻線 / 補助巻線の巻数比は、1 次巻線 / 2 次巻線の巻数比とは異なり、電源 I C 1 0 1 に必要な V C C 電圧が得られるように設定している。その補助巻線にも、1 次側の逆起電力に応じた誘導起電力が発生し、2 次巻線に比例した電圧が現れる。電源 I C 1 0 1 は、補助巻線に発生する電圧を B O T O M 端子に入力することで、トランス 1 1 3 の 2 次巻線からのエネルギーの放出が終了したことを検知する。トランス 1 1 3 の 2 次巻線からのエネルギーの放出が終了すると、電源 I C 1 0 1 の o u t 端子電圧が再びハイレベルとなり、前述した一連の動作を繰り返す。

10

【 0 0 2 1 】

前述した一連の動作の中で、電源 I C 1 0 1 の o u t 端子電圧がハイレベルとなる期間、すなわちオンデューティは、電源 I C 1 0 1 の F B 端子電圧と図示しない電源 I C 内部の基準電圧との差によって決定される。そして、電源 I C 1 0 1 の F B 端子電圧が高いほどオンデューティは大きくなる。

【 0 0 2 2 】

以上が本実施例及び従来技術に共通する動作である。続いて、本実施例における本発明の特徴となる部分を説明する。

20

【 0 0 2 3 】

・本実施例の特徴的な構成

本実施例において従来技術と異なる点は、次の通りである。まず、2 次側の電流を検出するための 2 次側電流検出抵抗 2 1 1 が追加されている点である。そして、フィードバック回路部のレギュレータ I C 2 0 7 内の基準電圧が、2 次側電流検出抵抗 2 1 1 の下流側（電力消費部側）である G N D 1 に接地されている点である。一方、一端が分圧抵抗上段 2 0 5 に接続された分圧抵抗下段 2 0 6 は、他端が 2 次側電流検出抵抗 2 1 1 の上流側（トランス 1 1 3 側（トランス側））である G N D 2 に接地されている点である。この点、図 7 (a) に示した従来技術では、2 次側電流検出抵抗 2 1 1 はなく、フィードバック回路部のレギュレータ I C 2 0 7 内の基準電圧も、分圧抵抗下段 2 0 6 の他端も、同じグラウンド（G N D 1）に接続されている。このことから、本実施例は、負荷電流の帰還経路に直列に接続された 2 次側電流検出抵抗 2 1 1 が、基準電圧の G N D 1 と、出力電圧に比例する比較電圧の G N D 2 を分離しているといえる。このように、本実施例では、2 次側電流検出抵抗 2 1 1 が、グラウンドを G N D 1 と G N D 2 とに分離することにより、2 次側電流検出抵抗 2 1 1 に流れる負荷電流によって生じる電位差を利用して、負荷電流に応じて出力電圧が可変となるように構成している。

30

【 0 0 2 4 】

本実施例では、従来技術である図 7 (a) よりも電力消費部付近の出力電圧の変化が少ないため、軽負荷時の出力電圧を低く設定できることが特徴である。そのため、電力消費部が抵抗負荷（負荷抵抗）のような場合において、軽負荷時の消費電力を低減していることも特徴の一つである。本実施例の回路動作の特徴を以下に示すに当たり、従来技術における『負荷電流の変化と出力電圧の変化』を説明する。

40

【 0 0 2 5 】

・従来技術における『負荷電流の変化と出力電圧の変化』

従来技術である図 7 (a) における負荷電流の変化と出力電圧の変化を図 7 (b) に示す。図 7 (a) の出力電圧 [V] は、分圧抵抗 2 0 5 及び 2 0 6 により生成される比較電圧（R E F E R E N C E）と、分圧抵抗 2 0 5 及び 2 0 6 の分圧比によって決定される。比較電圧を V_{in} 、分圧抵抗上段を R_{205} 及び下段を R_{206} とすると、出力電圧 V_o は、

$$V_o = V_{in} \times (R_{205} + R_{206}) / R_{206} \cdots (1)$$

50

となる。図7(a)の電源装置において比較電圧 V_{in} は、レギュレータIC207の基準電圧REFと等しくなるようにフィードバック制御される。そのため、上述した一連の動作を繰り返すことにより、(1)式の比較電圧 V_{in} が、徐々に基準電圧REFに近づき、出力電圧 V_o はほぼ一定の値となる。

【0026】

このとき、(1)式で表される出力電圧 V_o とは、分圧抵抗上段のR205が接続される出力電圧 - 分圧抵抗下段のR206が接続されるGND1間の電位差である。そのため図7(a)に示す従来技術では、ダイオード201 - コイル203間の電圧がほぼ(1)式の電圧になる。この電圧は、図7(b)の実線で示す“電源装置付近の出力電圧”に相当し、スイッチングFET102のスイッチングなどによるリップル電圧を無視すると、電力消費部による負荷電流[A]の値に関らず、ほぼ一定の電圧が保たれる。これに対し、電力消費部付近の出力電圧を V_{os} 、ケーブル1(Cable01と図示)のラインインピーダンスを Z_{c1} 、ケーブル2(Cable02と図示)のラインインピーダンス Z_{c2} 、負荷電流を I_s とする。出力電圧 V_{os} は、

$$V_{os} = V_o - \{ I_s \times (Z_{c1} + Z_{c2}) \} \cdots (2)$$

となり、図7(b)の破線で示すように、電源装置 - 電力消費部間を接続するCable01、Cable02のラインインピーダンスによって生じる電圧降下により、負荷電流[A]が大きくなるにつれ徐々に低下する。そのため従来技術では、電源装置を搭載した機器における負荷電流変化の範囲内において、電力消費部付近の出力電圧が、機器に求められる出力電圧の規格上限値及び規格下限値の範囲内になるように分圧抵抗205及び206の分圧比を決定している。すなわち、想定される負荷電流変化の範囲内において負荷電流が最大となった場合でも、電力消費部付近の出力電圧が規格電圧下限を下回らないようにしている。上述したように、このような構成の場合、軽負荷時における電力消費部付近の出力電圧 V_{os} は、負荷電流が小さく、ラインインピーダンス Z_{c1} 及び Z_{c2} による影響をあまり受けない。このため、 $V_{os} \approx V_o$ となり、規格上限値(規格電圧上限)付近の比較的高い電圧となる。

【0027】

以上が従来技術における負荷電流の変化と出力電圧の変化である。続いて、本実施例における『負荷電流の変化と出力電圧の変化』を説明する。

【0028】

・本実施例における『負荷電流の変化と出力電圧の変化』

本実施例における負荷電流の変化と出力電圧の変化を図3に示す。図1の電源装置における出力電圧[V]は、レギュレータIC207の基準電圧REFと、分圧抵抗205及び206の分圧比、そして2次側電流検出抵抗211(電流検出抵抗)によって決定され、負荷電流[A]によって変動する。図1において、電力消費部による負荷電流を I_s とし、電源装置の出力電圧 V_o と電力消費部付近の出力電圧 V_{os} の電位差 V_d とすると、その関係は次式で表される。

$$V_d = V_o - V_{os} = I_s \times (Z_{c1} + Z_{c2}) \cdots (3)$$

また、電力消費部による負荷電流がほぼゼロのような無負荷の状態にあるとすると、出力電圧 V_o は次式で表される。

$$V_o = V_{in} \times (R_{205} + R_{206}) / R_{206} \cdots (4)$$

【0029】

(4)式は、従来技術の出力電圧である(1)式に等しい。ここで、2次側電流検出抵抗211に負荷電流 I_s が流れると、比較電圧 V_{in} は、分圧抵抗下段206が2次側電流検出抵抗211の上流側(トランス113側)に接地されているため、 $I_s \times R_{211} = V_{ri}$ だけ変化する。そのため、このときの出力電圧を V_o' とすると、

$$V_o' = (V_{in} + V_{ri}) \times (R_{205} + R_{206}) / R_{206} \cdots (5)$$

となる。このとき(4)式で表される無負荷時の出力電圧 V_o と、(5)式で表される負荷電流 I_s が流れた時の出力電圧 V_o' は、 $V_o < V_o'$ の関係にありその差は2次側電流検出抵抗211に流れる電流、すなわち負荷電流 I_s によって変化する。

10

20

30

40

50

【 0 0 3 0 】

図 1 における電源装置は、図 3 に示すように電力消費部付近の出力電圧 V_{os} を負荷電流値によらず一定の電圧にするため、

$$V_{o'} = V_o + V_d \cdots (6)$$

となるように、電源装置の出力電圧が、負荷電流 I_s とラインインピーダンス Z_{c1} 及び Z_{c2} により生じる電位差 V_d に相当する電位だけ変動する。これは、2次側電流検出抵抗 R_{211} の値を、ラインインピーダンス Z_{c1} と Z_{c2} と、 R_{205} 及び R_{206} による分圧比より設定しているためである。以下にその2次側電流検出抵抗 R_{211} の詳細な設定値を記す。

【 0 0 3 1 】

まず、(5)式、(6)式より負荷電流 I_s が流れたときの出力電圧 $V_{o'}$ は、

$$\begin{aligned} V_{o'} &= V_o + V_d \\ &= (V_{in} + V_{ri}) \times (R_{205} + R_{206}) / R_{206} \\ &= \{ V_{in} \times (R_{205} + R_{206}) / R_{206} \} + \\ &\quad \{ V_{ri} \times (R_{205} + R_{206}) / R_{206} \} \end{aligned}$$

となる。ここで上式は(4)式より右辺第1項と無負荷時の出力電圧 V_o が等しいことがわかる。よって、

$$V_{o'} = V_o + \{ V_{ri} \times (R_{205} + R_{206}) / R_{206} \} \cdots (7)$$

となる。すなわち、電源装置の出力電圧 V_o と電力消費部付近の出力電圧 V_{os} の電位差 V_d は

$$V_d = V_{ri} \times (R_{205} + R_{206}) / R_{206} \cdots (8)$$

となり、電位差 V_d と2次側電流検出抵抗 R_{211} の両端電圧 V_{ri} は比例関係にあることがわかる。

【 0 0 3 2 】

ラインインピーダンス Z_{c1} と Z_{c2} 、及び2次側電流検出抵抗 R_{211} は、電源装置出力と電力消費部間に配置され、電力消費部により消費される同一の負荷電流が流れる。そのため(8)式に(3)式を代入すれば、

$$\begin{aligned} I_s \times (Z_{c1} + Z_{c2}) &= (I_s \times R_{211}) \times (R_{205} + R_{206}) / R_{206} \\ (I_s \times R_{211}) &= I_s \times (Z_{c1} + Z_{c2}) \times R_{206} / (R_{205} + R_{206}) \end{aligned}$$

$$R_{211} = (Z_{c1} + Z_{c2}) \times R_{206} / (R_{205} + R_{206}) \cdots (9)$$

となり2次側電流検出抵抗 R_{211} の値(抵抗値)が得られる。すなわち2次側電流検出抵抗 R_{211} は、(9)式に従い、ラインインピーダンス Z_{c1} 及び Z_{c2} と、 R_{205} 及び R_{206} による分圧比により決定している。図 1 に示す本実施例の場合、ラインインピーダンス Z_{c1} 、ラインインピーダンス Z_{c2} 、2次側電流検出抵抗 R_{211} の値は、おおよそ以下のような値となる。尚、ラインインピーダンス Z_{c1} は、電源装置出力のコネクタから、Cable 01 を経て電力消費部のコネクタまでインピーダンスである。ラインインピーダンス Z_{c2} は、電力消費部の GND 用コネクタから Cable 02 を経て、電源装置のコネクタまでのインピーダンスである。また、2次側電流検出抵抗 R_{211} の値は、

$$Z_{c1} \quad 33 \text{ m} \quad (\text{AWG} 18, 485 \text{ m} \quad \text{他回路インピーダンス})$$

$$Z_{c2} \quad 32 \text{ m} \quad (\text{AWG} 18, 485 \text{ m} \quad \text{他回路インピーダンス})$$

$$R_{211} \quad 24 \text{ m} \quad (R_{205} : 3.83 \text{ k} \quad / \quad R_{206} : 2.21 \text{ k} \quad)$$

ここで、AWG とは、ケーブルの芯線の太さ、すなわち断面積の大きさの単位を意味する。

【 0 0 3 3 】

これにより、電源装置の出力電圧 V_o は、電力消費部付近の出力電圧 V_{os} が一定となるように、電力消費部の負荷電流と、ケーブル等のラインインピーダンスに応じて以下の

10

20

30

40

50

ような変化をする。

負荷電流がゼロ [A] のとき : (4) 式に相当する電圧

負荷電流が n [A] のとき : (5) 式に相当する電圧

【 0 0 3 4 】

よって本実施例では、電源装置の 2 次側電流路の帰還ルートに、直列に 2 次側電流検出抵抗 2 1 1 を設け、その 2 次側電流検出抵抗 2 1 1 の上流側 (トランス 1 1 3 側) に比較電圧を生成する分圧抵抗下段 2 0 6 を接地する。そして、2 次側電流検出抵抗 2 1 1 の下流側 (電力消費部) にフィードバック回路部の基準電圧を接地し、更に 2 次側電流検出抵抗 2 1 1 をラインインピーダンス Z_{c1} 及び Z_{c2} と、 R_{205} 及び R_{206} による分圧比により決定する。これにより、重負荷時のラインインピーダンスによる電圧降下を考慮することなく、フィードバック回路部の基準電圧と比較電圧により決定する出力電圧を規格下限値付近に設定でき、軽負荷時の消費電力を低減することができる。すなわち、本実施例によれば、電源装置と電力消費部を接続する経路のインピーダンスによる電圧降下を抑制し、かつ軽負荷時の消費電力を低減させることができる。

10

【 実施例 2 】

【 0 0 3 5 】

実施例 2 は、実施例 1 の技術に加え、更に過電圧状態及び過電流状態から機器を保護するための保護回路の技術に関する。

【 0 0 3 6 】

・過電流保護回路及び過電圧保護回路についての従来技術と課題

20

従来から電源装置には、過電流、過電圧といった出力部の異常状態を検知し、電源装置や電源装置を含む機器全体を保護する回路を設けることが一般的である。例えば、特開平 1 1 - 2 1 5 6 9 0 号公報では、過電流の保護回路として、電流路に直列に挿入した抵抗の両端に生じる電位差を利用した技術が開示されている。過電流の保護回路としては、特開平 1 1 - 2 1 5 6 9 0 号公報のように 2 次側で構成する技術と、1 次側で構成する技術がある。1 次側で構成する保護回路は、2 次側で構成される保護回路よりも検出すべき保護電流値のばらつきが大きい場合がある。交流電圧を整流した電圧を入力するような電源装置 (いわゆる AC / DC コンバータ) では、1 次側電圧に交流電圧の変動 (リプル) が重畳する。そのため、検出すべき 2 次側の負荷電流値に対して、1 次側電流値は、1 次側電圧の変動に比例したばらつきをもってしまう。よって、過電流の保護回路は、特開平 1 1 - 2 1 5 6 9 0 号公報のように 2 次側で構成するほうが精度良く検出できる。また、特開 2 0 0 0 - 1 5 6 9 7 2 号公報では、過電圧の保護として、電源装置の出力電圧をツェナーダイオードのツェナー電圧と比較し、過電圧状態になった場合には電源装置の動作を遮断する回路構成となっている。

30

【 0 0 3 7 】

従来の図 7 に示す構成では、電源装置出力の過電圧、過電流といった異常状態の保護回路を個々に設ける必要がある。これは、例えば出力電圧のみで過電流状態と過電圧状態を検出しようとしても、過電流時の出力電圧と過電圧時の出力電圧が相反する電圧になってしまうため、過電流状態と過電圧状態の双方を同一回路で検出することができないといった理由が挙げられる。同様に負荷電流のみで過電流状態と過電圧状態を検出しようとした場合は、過電圧状態と過電流状態それぞれの場合の保護すべき電流値の差が大きく、こちらも同一回路での検出は困難である。よって特開 2 0 0 0 - 1 5 6 9 7 2 号公報のような過電流保護回路と、特開平 1 1 - 2 1 5 6 9 0 号公報のような過電圧保護回路が個々に必要になっている。このような構成では、電源装置の基板面積が大きくなり、コストも高くなってしまふ。

40

【 0 0 3 8 】

以上のことから、交流電圧の変動の影響を受けない 2 次側に構成された同一の保護回路によって過電圧、過電流の保護を可能にすることが望まれる。

【 0 0 3 9 】

・本実施例の過電圧、過電流保護回路

50

本実施例の回路構成図を図4に示す。図4に示す本実施例の回路図は、図1に示す実施例1に基づいて構成しており、実施例1との違いは、次の点である。まず、電源装置出力とGND間に、電流制限抵抗212と、電源装置及びその周辺回路が異常であることを検出するためのツェナーダイオード213が接続されている点である。また、電源装置及びその周辺回路が異常である場合に、1次側電源IC101のBOTTOM端子電圧をスイッチング動作停止電圧まで低下させるためのフォトカプラ214が接続されている点である。フォトカプラ214の発光ダイオードは、ツェナーダイオード213のグランド側に接続されている。

【0040】

本実施例では、電源装置出力電圧の過電圧状態、及び電源装置出力の過電流状態といった異常状態を、ツェナーダイオード213で2次側に構成される同一の保護回路部で検出することができる。特に、過電流状態となった場合でも、交流電圧の影響を受けることなく、特開2000-156972号公報と同等の検知精度が得られる。これにより従来技術に比べ、実装面積、コストの削減が可能であることを特徴とする。また、以下にその保護回路部の動作について、『過電圧状態における保護回路動作』、『過電流状態における保護回路動作』に分けて説明する。

【0041】

- ・『過電圧状態における保護回路動作』

本実施例における出力電圧を V_o とすると、その出力電圧 V_o は、実施例1における電源装置の出力電圧同様、次式で表すことができる。

$$V_o = (V_{in} + V_{ri}) \times (R_{205} + R_{206}) / R_{206} \cdots (10)$$

尚、(10)式の比較電圧 V_{in} は、レギュレータIC207の基準電圧REFと等しい値で安定する。

【0042】

ここで、本実施例における電源装置を搭載した機器の電力消費部における最大負荷電流が[A]であったとすると、電源装置の出力電圧 $V_{o_}$ は、

$$V_{o_}$$

$$= \{V_{in} + (\times R_{211})\} \times (R_{205} + R_{206}) / R_{206} \cdots (11)$$

となる。本実施例における電源装置は、出力電圧 $V_{o_}$ が電源装置を搭載した機器の規格電圧上限値 V_{max} より低くなるように($V_{o_} < V_{max}$)構成している。また、保護回路のツェナーダイオード213のツェナー電圧 V_z は、電源装置及び周辺回路の故障等による異常状態を想定し、規格電圧上限値 V_{max} よりも十分高い電圧を設定してある($V_z \gg V_{max}$)。すなわち、3つの電圧は以下のような関係性にある。

$$V_{o_} < V_{max} \ll V_z \cdots (12)$$

尚、 $V_{max} \ll V_z$ のように、ツェナー電圧 V_z が規格電圧上限値 V_{max} よりも十分高い電圧となっているのは、次の理由による。すなわち、電源装置の動作開始時や、電力消費部による負荷電流の急激な変化などの動作状態において発生するリングングや、電源装置自身のスイッチングノイズ、外部からのノイズ等によって保護回路が誤動作しないようにするためである。

【0043】

ここで、仮に図4に示すフィードバック回路部のフォトカプラ107が何らかの原因でオープン故障したとする。このときの回路動作と出力電圧の変化を図5に示す。図5には、上から、電源装置の出力電圧、電源IC101のout端子電圧、スイッチングFET102の V_{ds} 、スイッチングFET102の I_d 、電源IC101のFB端子電圧、電源IC101のIS端子電圧の波形を示す。更に図5には、電源IC101のBOTTOM端子電圧、フォトカプラ214の出力波形を示す。また、電源装置の出力電圧の波形には、一点鎖線でツェナー電圧を示す。電源IC101のBOTTOM端子電圧の波形には、二点鎖線でパルス停止電圧を示す。尚、横軸は時間である。図4に示す電源装置は、本来であればトランス113の2次巻線からコアに蓄積されたエネルギーが放出されると、出力電圧は上昇し、それに伴って電源IC101のFB端子電圧が低下する。しかしながら、

フォトカプラ107が何らかの原因でオープン故障した場合、フィードバック回路部の動作に応じて変化するフォトカプラ107のトランジスタ部に流れるコレクタ電流 I_c がゼロとなる。このため、電源IC101より放出されるFB端子電流によりFB端子電圧は上昇を続ける。電源IC101のout端子からの出力は、FB端子電圧と図示しない電源IC内部の基準電圧との差によって決定され、電源IC101のFB端子電圧が高いほどスイッチングFET102のオンデューティは大きくなる。そのため、FB端子電圧上昇-オンデューティ大という正帰還がかかり、出力電圧は規格上限値(V_{max})を超え、上昇を続ける。

【0044】

図5の(A)のタイミングで、電源装置の出力電圧がツェナーダイオード213のツェナー電圧に到達する。ツェナーダイオード213がツェナー電圧に到達しツェナー電流 I_z が流れると、ツェナーダイオード213はツェナー降伏状態となり、ツェナー電流 I_z が抵抗212とツェナーダイオード213、フォトカプラ214に流れる。このツェナー電流 I_z がフォトカプラ214の発光ダイオード(発光部)に流れると、フォトカプラ214のフォトトランジスタ(受光部)がオンし、電源IC101のBOTTOM端子電圧をVCC電圧より持ち上げる。図5の(B)のタイミングで電源IC101のBOTTOM端子電圧が、パルス停止電圧に到達すると、電源IC101のout端子電圧はローレベルになり、電源IC101はスイッチングFET102のスイッチング動作を停止し、2次側への電力供給を遮断する。その後、図5の(C)のタイミングで、トランス113がスイッチング停止直前に蓄積したエネルギーを2次側へ放出し終わると、電源装置の2次側及び電力消費部などの周辺回路によって電力を消費しながら、出力電圧は徐々に低下して行く。図5の(C)のタイミングを過ぎ、電源装置の出力電圧がツェナー電圧を下回ると、フォトカプラ214はオフする。これにより、電源装置及び電力消費部等周辺回路の2次的損傷を防止することができる。

【0045】

・『過電流状態における保護回路動作』

本実施例における電源装置を搭載した機器の、電力消費部における最大負荷電流が [A]であった場合の電源装置の出力電圧 $V_{o_}$ は、上述した通り(11)式で表される。また同様に、出力電圧 $V_{o_}$ と、機器の規格電圧上限値 V_{max} 、ツェナーダイオード213のツェナー電圧 V_z の関係は(12)式で述べた通りである。

【0046】

ここで、仮に電力消費部において何らかの故障が発生し、最大電流 [A]以上の過電流状態($+n$ [A])に至ったとすると、出力電圧 $V_{o_} + n$ は、

$$V_{o_} + n = \{ V_{in} + ((+n) \times R_{211}) \} \times (R_{205} + R_{206}) / R_{206} \dots (13)$$

となり、実施例1に基づいて構成される本実施例の出力電圧は、負荷電流の増加に比例して上昇する。そのため、このときの出力電圧 $V_{o_} + n$ がツェナー電圧 V_z を超えると、ツェナーダイオード213によって構成される保護回路が動作し、上述した過電圧状態の保護回路動作と同じく、2次側への電力供給が遮断される。すなわち、

$$dV_n = (n \times R_{211}) \times (R_{205} + R_{206}) / R_{206} > dV_z \dots (14)$$

ここで、
1: $dV_n = V_{o_} + n - V_{o_}$
2: $dV_z = V_z - V_{o_}$

を満たすような過大電流となった場合に保護回路が動作し、2次側への電力供給が遮断されることとなる。

【0047】

このように、本実施例によれば、電源装置及びその周辺回路等の故障による過電圧状態及び過電流状態を、ツェナーダイオード213とフォトカプラ214により構成される同一の保護回路部で検出し、電源装置の電力供給を停止することができる。本実施例において、過電流保護回路を過電圧保護回路と同一の回路で検出できるのは、図3で説明したよ

10

20

30

40

50

うに、電源装置付近の出力電圧が負荷電流に比例する関係となっているからである。更にその保護回路は2次側で構成されているため、過電流状態となった場合でも、1次側で構成される保護回路のように交流電圧の影響を受けることなく比較的精度良く装置を保護することができる。そのため、従来技術に比べて同等の検知精度を維持しつつ、実装面積、コストの削減が可能となる。

【0048】

尚、本実施例の保護回路はツェナーダイオードを用いて構成したが、本発明の適応範囲を限定するものではない。具体的にはコンパレータ、トランジスタ等の能動素子や、抵抗等の受動素子によって構成される場合にも適応することが可能である。すなわち、本実施例によれば、電源装置と電力消費部を接続する経路のインピーダンスによる電圧降下を抑制し、かつ軽負荷時の消費電力を低減させることができる。更に、交流電圧の変動の影響を受けない2次側に構成された同一の保護回路によって過電圧、過電流の保護を可能にすることができる。

10

【実施例3】

【0049】

実施例1及び2で説明した電源装置は、例えば画像形成装置のコントローラ（制御部）への電力供給用の電源として適用可能である。以下に、実施例1及び2の電源装置が適用される画像形成装置の構成を説明する。

【0050】

・画像形成装置の構成

20

画像形成装置の一例として、レーザビームプリンタを例にあげて説明する。図6に電子写真方式のプリンタの一例であるレーザビームプリンタの概略構成を示す。レーザビームプリンタ300は、静電潜像が形成される像担持体としての感光ドラム311、感光ドラム311を一様に帯電する帯電部317（帯電手段）、感光ドラム311に形成された静電潜像をトナーで現像する現像部312（現像手段）を備えている。そして、感光ドラム311に現像されたトナー像をカセット316から供給された記録材としてのシート（不図示）に転写部318（転写手段）によって転写して、シートに転写したトナー像を定着器314で定着してトレイ315に排出する。この感光ドラム311、帯電部317、現像部312、転写部318が画像形成部である。また、レーザビームプリンタ300は、実施例1、2で説明した、図6には不図示の電源装置を備えている。尚、実施例1、2の電源装置を適用可能な画像形成装置は、図6に例示したものに限定されず、例えば複数の画像形成部を備える画像形成装置であってもよい。更に、感光ドラム311上のトナー像を中間転写ベルトに転写する1次転写部と、中間転写ベルト上のトナー像をシートに転写する2次転写部を備える画像形成装置であってもよい。

30

【0051】

レーザビームプリンタ300は、画像形成部による画像形成動作や、シートの搬送動作を制御する不図示のコントローラを備えており、実施例1、2に記載の電源装置は、例えばコントローラに電力を供給する。すなわち、実施例1、2における電力消費部が、コントローラに相当する。電源装置とコントローラとは、例えばケーブルで接続されるが、本実施例の画像形成装置が備える電源装置は、ケーブルのラインインピーダンスによる電圧降下を抑制できる。また、本実施例の画像形成装置は、省電力を実現する待機状態にある場合に、消費電力を低減させることができる。また、実施例2の電源装置を備えた画像形成装置は、交流電圧の変動の影響を受けない2次側に構成された同一の保護回路によって過電圧、過電流の保護を可能にすることができる。

40

【0052】

以上、本実施例によれば、電源装置と電力消費部を接続する経路のインピーダンスによる電圧降下を抑制し、かつ軽負荷時の消費電力を低減させることができる。

【符号の説明】

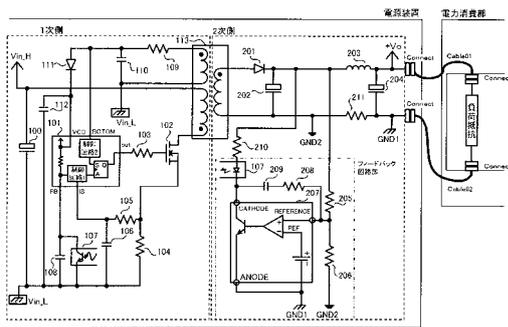
【0053】

101 電源IC

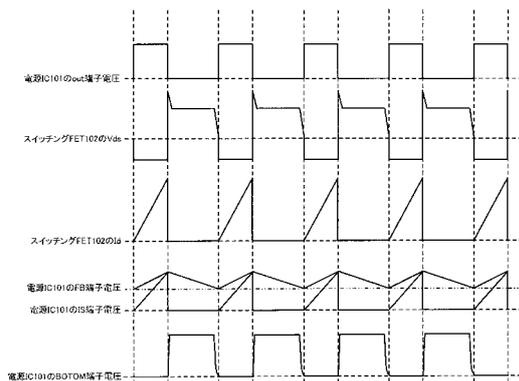
50

- 1 0 2 スイッチング F E T
- 1 1 3 フライバック電源用トランス
- 2 0 5、2 0 6 出力電圧を分圧する抵抗
- 2 0 7 レギュレータ I C
- 2 1 1 2 次側電流検出抵抗

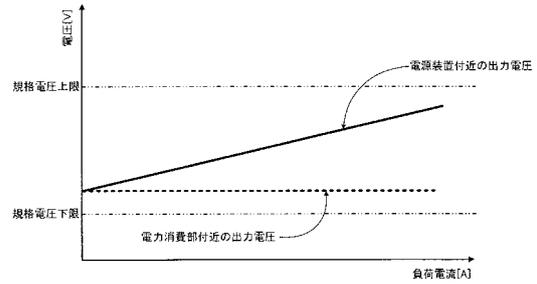
【 図 1 】



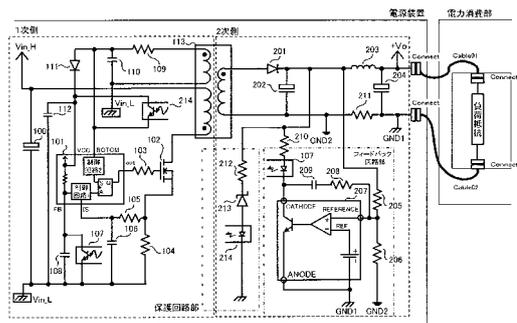
【 図 2 】



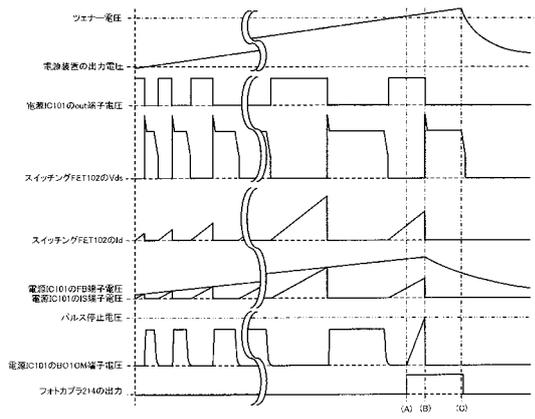
【 図 3 】



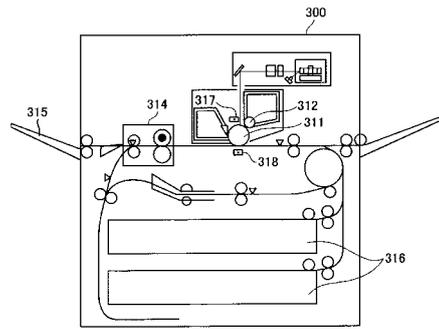
【 図 4 】



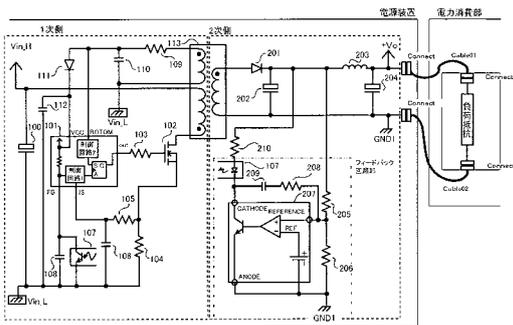
【図5】



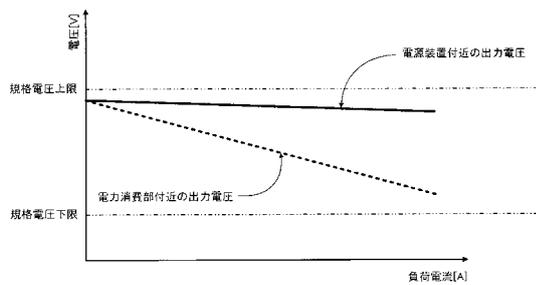
【図6】



【図7】



(a)



(b)

フロントページの続き

Fターム(参考) 2H270 KA46 LA10 LD06 LD10 LD14 MA40 MB30 MB31 MB43 MG01
MG07 MG09 MH19 ZC01 ZC04 ZC05 ZD06
5H730 AA14 AA20 AS01 BB43 DD04 EE02 EE07 FD01 FD31 FF01
FF19 VV03 XX03 XX04 XX12 XX15 XX23 XX25 XX32 XX35
XX43