

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 7 月 21 日 (21.07.2022)



(10) 国际公布号
WO 2022/150939 A1

- (51) 国际专利分类号:
H03M 1/38 (2006.01)
- (21) 国际申请号: PCT/CN2021/071169
- (22) 国际申请日: 2021 年 1 月 12 日 (12.01.2021)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 尼奥耐克索斯有限私人贸易公司 (NEONEXUS PTE LTD) [SG/SG]; 新加坡新加坡罗便臣道 8 号 #13-00ASO 大厦, Singapore 048544 (SG)。
- (71) 申请人 (仅对 MN): 燕博南 (YAN, Bonan) [CN/SG]; 新加坡新加坡罗便臣道 8 号 #13-00ASO 大厦, Singapore 048544 (SG)。
- (72) 发明人: 许振隆 (XU, Zhenlong); 新加坡新加坡罗便臣道 8 号 #13-00ASO 大厦, Singapore 048544 (SG)。
- (74) 代理人: 上海智晟知识产权代理事务所 (特殊普通合伙) (SHANGHAI ZHISHENG INTELLECTUAL PROPERTY OFFICE); 中国上海市钦州北路 1089 号 51 号楼 501 室, Shanghai 200233 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: ANALOG-TO-DIGITAL CONVERTER FOR DIFFERENTIAL OUTPUT VOLTAGE, AND ANALOG-TO-DIGITAL CONVERSION METHOD

(54) 发明名称: 用于差分输出电压的模数转换器以及模数转换方法

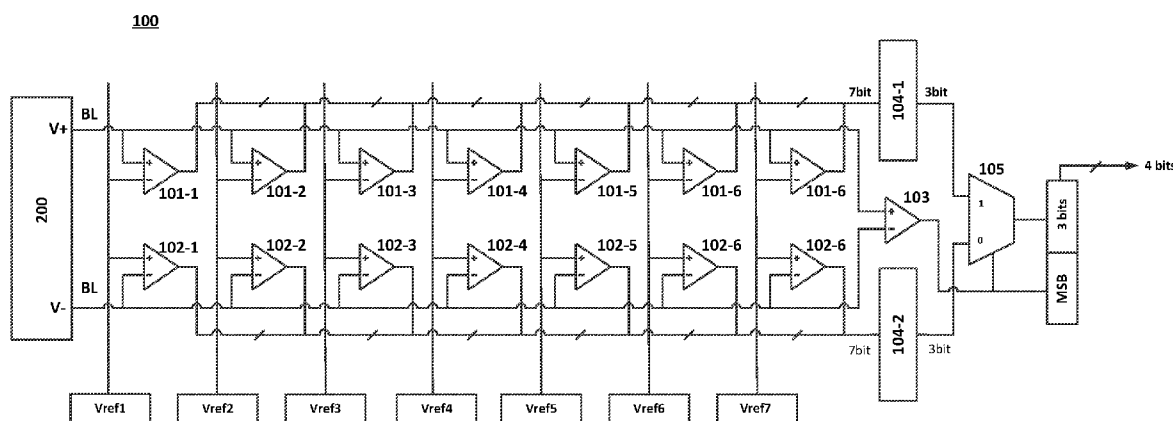


图 2

(57) Abstract: The present invention relates to an analog-to-digital converter for a differential output voltage. The differential output voltage comprises a first differential voltage and a second differential voltage. The analog-to-digital converter comprises: first and second analog-to-digital conversion units, configured to convert the first and second differential voltages into first and second digital values, respectively; and a control unit, configured to generate an output digital value according to the first digital value or the second digital value on the basis of a comparison result between an absolute value of the first differential voltage and the second differential voltage. The present invention also relates to an analog-to-digital conversion method. By means of the present invention, conversion precision can be significantly improved.



WO 2022/150939 A1

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

- 关于发明人身份(细则4.17(i))
- 关于申请人有权申请并被授予专利(细则4.17(ii))
- 发明人资格(细则4.17(iv))

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本发明涉及一种用于差分输出电压的模数转换器, 其中所述差分输出电压包括第一差分电压和第二差分电压, 所述模数转换器包括: 第一和第二模数转换单元, 其被配置为将第一和第二差分电压分别转换成第一和第二数字值; 控制单元, 其被配置为基于第一差分电压的绝对值与第二差分电压之间的比较结果根据第一数字值或第二数字值生成输出数字值。本发明还涉及一种模数转换方法。通过本发明, 可以显著地提高转换精度。

用于差分输出电压的模数转换器以及模数转换方法

技术领域

5 本发明总的来说涉及集成电路领域，具体而言，涉及一种用于差分输出电压的模数转换器。此外，本发明还涉及一种用于差分输出电压的模数转换方法。

背景技术

10 模数转换器是一种将模拟电压转换为数字信号的电器件。目前，模数转换器已经可以达到较高的转换精度（或转换位数）、例如 16 位或更高。然而，模数转换器在转换某些差分电压时，可能出现转换精度差、速度慢等问题。

15 发明内容

本发明的任务是，提供一种用于差分输出电压的模数转换器以及模数转换方法，通过所述转换器和/或转换方法，可以显著地提高转换精度。

20 在本发明的第一方面，该任务通过一种用于差分输出电压的模数转换器来解决，其中所述差分输出电压包括第一差分电压和第二差分电压，所述模数转换器包括：

第一模数转换单元，其被配置为将第一差分电压转换成第一数字值；

25 第二模数转换单元，其被配置为将第二差分电压转换成第二数字值；以及

控制单元，其被配置为执行下列动作：

在第一差分电压的绝对值大于第二差分电压的绝对值时根据第一数字值和第一差分电压的绝对值与第二差分电压之间的比较结果生成输出数字值；以及

30 在第一差分电压的绝对值小于第二差分电压的绝对值时根据第二数字值和第一差分电压的绝对值与第二差分电压之间的比较结果生成输出数字值。

本发明的范围内，术语“差分电压”或“差分输入/输出电压”是指以两个电压输入/输出端电压的差值作为输出信号的一种信号输出/输出方式。两个电压输入/输出端的电压例如可以表示为“V+”和“V-”，但是它们的符号既可以相同也可以不同，例如均为正电压或均为负电压或者一正一负。

在本发明的一个优选方案中规定，第一模数转换单元和/或第二模数转换单元包括：

参考电压，其被配置为为比较器提供相应的参考电压；

$2^{n-1}-1$ 个比较器，其被配置为分别将第一或第二差分电压与相应参考电压相比较以生成 $2^{n-1}-1$ 个比较结果，其中 n 为转换精度，且 n 为大于 1 的整数；以及

译码器，其被配置为将所述 $2^{n-1}-1$ 个比较结果转换为 $n-1$ 位的二进制结果，其中 $n-1$ 位的二进制结果作为输出数字值的第 1 至 $n-1$ 位，并且第 n 位根据第一差分电压的绝对值与第二差分电压之间的比较结果来确定。

通过该优选方案，可以实现较高的转换速度，因为第一模数转换单元和/或第二模数转换单元采用了并行运行的 $2^{n-1}-1$ 个比较器、即它们同时产生比较结果以供生成最终的结果。此外，本优选方案还具有的优点在于，由并行比较器构成的转换器不含或含较少的电容，不容易与提供差分电压的设备中的电容产生相互串扰，由此减少故障或干扰的可能性。但是应当指出，在本发明的教导下，其它类型的转换器也是可以设想的。

在本发明的另一优选方案中规定，所述控制单元包括：

比较器，其被配置为比较第一差分电压的绝对值和第二差分电压的绝对值以生成差分电压比较结果；以及

选通器，其被配置为根据差分电压比较结果输出第一模数转换单元的第一数字值或第二模数转换单元的第二数字值作为输出数字值的除最高位以外的位，其中差分电压比较结果作为输出数字值的最高位。

通过该优选方案，可以以较少的元件实现控制器的功能。

在本发明的一个扩展方案中规定，所述译码器为温度计码到二进制码转换器。在此，温度计码是指以“1”的个数来表征数值，例如温度计码“01111111”中包含 7 个“1”，因此表示 7 或二进制的“0111”。

在本发明的一个优选方案中规定，所述差分输出电压为存算一体存储器的差分输出电压。通过该优选方案，可以大大提高存算一体存储器的输出数字值的精度，这基于发明人的如下洞察。发明人通过研究发现，存算一体存储器一般包括电阻和晶体管作为运算器件，而由于晶体管的输入/输出电压的非线性，因此存算一体存储器的输出差分电压一般存在非线性（non-linearity）。在此，“非线性”是指，差分电压包括大小逐渐升高的多个电平，其中相邻大小的两个电平之间的电平阶梯差（voltage step）呈非线性变化、例如不相等或者不成比例。这导致两个差分电压输出端上的电压呈现如下变化：电平阶梯差随着电平的升高的越来越大，并且电平阶梯差随着电平的降低而越来越小。由于存算一体存储器的电压差分关系，其两个差分电压输出端上的电压总是为：一个输出端具有高电平、另一个输出端具有低电平。因此，发明人发现，如果在进行模数转换时，总是利用两个输出端之一上的高电平进行模数转换，可以实现更好的转换精度，这是因为高电平具有更大的电平阶梯差，因此能够更加准确地分辨，由此差分电压的非线性程度较高，本发明的方案也能得出较精确的数字值。

在本发明的第二方面，前述任务通过一种用于存算一体存储器的模数转换器来解决，其中所述模数转换器被配置为将存算一体存储器的差分输出电压转换成 n 位二进制的输出数字值，其中 n 为转换位数，且 n 为大于 1 的整数，并且所述差分输出电压包括第一差分电压和第二差分电压，所述模数转换器包括：

第一模数转换单元，其被配置为将第一差分电压转换成第一数字值，其中第一模数转换单元包括：

参考电压，其被配置为为第一组比较器中的每个比较器提供相应的参考电压；

第一组比较器，其包括 $2^{n-1}-1$ 个比较器，其被配置为分别将第一差分电压与相应参考电压相比较以生成 $2^{n-1}-1$ 个比较结果；以及

译码器，其被配置为将所述 $2^{n-1}-1$ 个比较结果转换成为 $n-1$ 位的二进制结果作为第一数字值；

第二模数转换单元，其被配置为将第二差分电压转换成第二数字值，其中第二模数转换单元包括：

参考电压，其被配置为为第二组比较器提供相应的参考电压；

第二组比较器，其包括 $2^{n-1}-1$ 个比较器，所述第二组比较器被配置为分别将第二差分电压与相应参考电压相比较以生成 $2^{n-1}-1$ 个比较结果；以及

5 译码器，其被配置为将所述 $2^{n-1}-1$ 个比较结果转换为 $n-1$ 位的二进制结果作为第二数字值；以及
控制单元，包括：

比较器，其被配置为比较第一差分电压的绝对值和第二差分电压的绝对值以生成差分电压比较结果；以及

10 选通器，其被配置为根据差分电压比较结果输出第一数字值或第二数字值作为输出数字值的第 1 至 $n-1$ 位，其中差分电压比较结果作为输出数字值的最高位第 n 位。

15 在本发明的范围内，术语“参考电压”是指比较器在比较或量化电平时所使用的参考值。例如，在并行比较器的情况下， $2^{n-1}-1$ 个比较器分别将差分电压与 $2^{n-1}-1$ 个参考电压相比较，以得出 $2^{n-1}-1$ 个比较结果，然后这些比较结果将被译码成输出数字值。

在本发明的一个优选方案中规定，所述差分输出电压包括大小逐渐升高的多个电平，其中相邻两个电平之间的电平差呈非线性变化。通过该优选方案，可以在差分电压的非线性程度较高的情况下仍然得出精确的结果。

20 在本发明的第三方面，前述任务通过一种用于差分输出电压的模数转换器来解决，其中所述差分输出电压包括第一差分电压和第二差分电压，所述模数转换器包括：

选通器，其被配置为输出第一差分电压和第二差分电压二者中绝对值较大的电压作为输入电压；

25 模数转换单元，其被配置为将输入电压转换成数字值；以及

控制单元，其被配置为根据所述数字值和第一差分电压的绝对值与第二差分电压之间的比较结果生成输出数字值。

30 此方案的特点在于，通过首先识别差分输出电压的大小，然后仅仅对高电平进行转换，由此可以省去大约一半的比较器，由此实现更小的芯片面积和更低的功耗。

此外，本发明还提供了一种存算一体存储器，其包括根据本发明的模数转换器。

在本发明的第四方面，前述任务通过一种用于神经网络计算的电路来解决，该电路包括：

多个层，每个层包括多个神经单元；以及

5 存算一体存储器，其被配置为从第一层的神经单元接收输入数据并且根据输入数据计算输出数据，其中所述输出数据为差分输出电压；以及

根据本发明的模数转换器，其被配置为将所述差分输出电压转换成输出数字值以作为与第一层相邻的第二层的神经单元的输入数据。

在本发明的一个优选方案中规定，所述存算一体存储器包括：

10 行和列形式的存储器内处理 PIM 块阵列，每个存储器内处理 PIM 块都被配置为处于计算模式或存储器模式；

控制器，其被配置为将 PIM 块阵列划分为：第一组 PIM 块，每个 PIM 块都被配置为处于存储器模式；以及第二组 PIM 块，每个 PIM 块都被配置为处于计算模式，其中第一组 PIM 块被配置为存储第一输入向量 X ，并且第二组 PIM 块被配置为存储第一输入矩阵 W 并且基于第一输入向量 X 和第二矩阵计算第三向量的部分和；以及

累加器，其被配置为基于第三矩阵的部分和输出所述乘积。

在本发明中，术语“向量”或“矢量”是指具有 n 个分量或元素的数组，也可以用 $1 \times n$ 矩阵来表示，其中 n 为自然数。例如，向量的每个元素或分量可以分别存储在一个存储单元中，并且由多个存储单元来共同存储单个向量。在本发明中，术语“矩阵”可以视为包含 $n \times m$ 个元素的数组， m 为自然数。向量和矩阵的乘法按照矩阵乘法规则来计算。例如， n 维向量（即 $1 \times n$ 矩阵）与 $n \times m$ 矩阵的乘积为 n 维向量、即 $n \times 1$ 矩阵。在本发明中，除特别指出以外，能够相乘或相加的向量或矩阵满足

25 相应的维度要求。

在本发明的第五方面，前述任务通过一种用于差分输出电压的模数转换方法来解决，其中所述差分输出电压包括第一差分电压和第二差分电压，该方法包括下列步骤：

30 将第一差分电压和第二差分电压相比较以确定差分电压比较结果；根据差分电压比较结果生成输出数字值的最高位；以及

在第一差分电压大于第二差分电压的情况下将第一差分电压转换成第一数字值以作为输出数字值的除所述最高位以外的其余位，否则将

第二差分电压转换成第二数字值以作为输出数字值的除所述最高位以外的其余位。

5 本发明至少具有下列有益效果：本发明通过采用两个差分电压输出端上的较大的电平进行模数转换，可以良好地解决因差分电压的阶梯电平差非线性所导致的转换精度低问题，这是因为，本发明人通过研究发现，尤其是在存算一体存储器之类的设备中，其差分电压往往存在如下特性：电平阶梯差随着电平的升高的越来越大，并且电平阶梯差随着电平的降低而越来越小；而且由于存算一体存储器的电压差分关系，其两个差分电压输出端上的电压总是为：一个输出端具有高电平、另一个输出端具有低电平；因此，发明人独到地发现，如果在进行模数转换时，总是利用两个输出端之一上的高电平进行模数转换，可以实现更好的转换精度，这是因为高电平具有更大的电平阶梯差，因此能够更加准确地分辨，由此差分电压的非线性程度较高，本发明的方案也能得出较精确的数字值。

15

附图说明

下面结合具体实施方式参考附图进一步阐述本发明。

图 1 示出了根据本发明的模数转换器的框图；

图 2 示出了根据本发明的模数转换器的详细视图；

20 图 3 示出了根据本发明的模数转换器在应用于存算一体存储器时的详细视图；

图 4 示出了非线性差分电压对的示意图；

图 5 示出了存算一体存储器的一个实施例的示意图；

图 6 示出了存算一体存储器的 PIM 块的实施例；以及

25 图 7A-7B 示出了存算一体存储器的处于存储器模式和计算模式的 PIM 块的示意图。

具体实施方式

30 应当指出，各附图中的各组件可能为了图解说明而被夸大地示出，而不一定是比例正确的。在各附图中，给相同或功能相同的组件配备了相同的附图标记。

在本发明中，除非特别指出，“布置在...上”、“布置在...上方”

以及“布置在...之上”并未排除二者之间存在中间物的情况。此外，“布置在...上或上方”仅仅表示两个部件之间的相对位置关系，而在一定情况下、如在颠倒产品方向后，也可以转换为“布置在...下或下方”，反之亦然。

5 在本发明中，各实施例仅仅旨在说明本发明的方案，而不应被理解为限制性的。

在本发明中，除非特别指出，量词“一个”、“一”并未排除多个元素的场景。

10 在此还应当指出，在本发明的实施例中，为清楚、简单起见，可能示出了仅仅一部分部件或组件，但是本领域的普通技术人员能够理解，在本发明的教导下，可根据具体场景需要添加所需的部件或组件。另外，除非另行说明，本发明的不同实施例中的特征可以相互组合。例如，可以用第二实施例中的某特征替换第一实施例中相对应或功能相同或相似的特征，所得到的实施例同样落入本申请的公开范围或记载范围。

15 在此还应当指出，在本发明的范围内，“相同”、“相等”、“等于”等措辞并不意味着二者数值绝对相等，而是允许一定的合理误差，也就是说，所述措辞也涵盖了“基本上相同”、“基本上相等”、“基本上等于”。以此类推，在本发明中，表方向的术语“垂直于”、“平行于”等等同样涵盖了“基本上垂直于”、“基本上平行于”的含义。

20 另外，本发明的各方法的步骤的编号并未限定所述方法步骤的执行顺序。除非特别指出，各方法步骤可以以不同顺序执行。

在本发明的范围内，控制器可以用软件、硬件或固件或其组合来实现。控制器既可以单独存在，也可以是某个部件的一部分。

25 最后应当指出，本发明尽管以存算一体存储器为例进行说明的，但是本发明不限于此，而是也适用于差分电压的其它场景、尤其是非线性差分电压场景。

首先阐述本发明所基于的原理。

30 发明人通过研究发现，在一些电子设备或器件中，由于非线性元件的存在，其差分输出电压存在非线性，这种非线性会影响模数转换的精度。存算一体存储器就是一个典型的示例。存算一体存储器例如包括电阻和晶体管作为运算器件，而由于晶体管的输入/输出电压的非线性，例如参考图 4，图 4 示出了存算一体存储器的两个差分电压输出端子的电

压曲线，因此存算一体存储器的输出差分电压一般存在非线性（non-linearity）。在此，“非线性”是指，差分电压包括大小逐渐升高的多个电平，其中相邻大小的两个电平之间的电平阶梯差（voltage step）呈非线性变化、例如不相等或者不成比例。这导致两个差分电压输出端上的电压呈现如下变化：电平阶梯差随着电平的升高的越来越大，并且电平阶梯差随着电平的降低而越来越小，相应地，其信噪比也呈现相似变化。且发明人通过研究发现这类设备的差分电压存在如下规律：由于所述设备的电压差分关系，其两个差分电压输出端上的电压总是为：一个输出端具有高电平、另一个输出端具有低电平，因此结合上面的发现，两个端子上输出的两个电压中，高电平具有大的电平阶梯差，低电平具有小的电平阶梯差。发明人发现，可利用这个特点提高模数转换精度、即在进行模数转换时，总是利用两个输出端之一上的高电平进行模数转换（差分电压中的高电平已经可以确定电压的数字值，因为差分电压中的电压差分对、即高电平与低电平呈现一一对应的关系），由此可以实现更好的转换精度，这是因为高电平具有更大的电平阶梯差，因此能够更加准确地分辨，由此差分电压的非线性程度较高，本发明的方案也能得出较精确的数字值。

下面结合具体实施方式参考附图进一步阐述本发明。

图 1 示出了根据本发明的模数转换器 100 的框图。

如图 1 所示，以存算一体存储器 200 为例来说明本发明。存算一体存储器 200 将模拟信号、即差分输出电压输出到根据本发明的模数转换器 100。模数转换器 100 通过模数转换将所述差分输出电压转换成输出数字值。

图 2 示出了根据本发明的模数转换器 100 的详细视图。

如图 2 所示，仍然以存算一体存储器 200 为例，所述模数转换器 100 被配置为将存算一体存储器 200 的差分输出电压 $V+$ 、 $V-$ 转换成 n 位二进制的输出数字值，其中 n 为转换位数，且 n 为大于 1 的整数，在本实施例中，以 $n=4$ 为例，但是其它数目的 n 也是可设想的。差分输出电压包括第一差分电压 $V+$ 和第二差分电压 $V-$ ，它们互为差分关系，即它们的差值为信号。差分输出电压例如为位线（BL）电压。根据本发明的模数转换器 100 包括下列部件：

- 第一模数转换单元，其被配置为将第一差分电压 $V+$ 转换成第一数

字值，其中第一模数转换单元包括：

◇参考电压Vref1至Vref7，其被配置为为第一组比较器101-1至101-7中的每个比较器101-1至101-7提供相应的参考电压。在此应当指出，参考电压可以在两组或更多组比较器中共用。在本发明的范围内，术语“参考电压”是指比较器在比较或量化电平时所使用的参考值。例如，在并行比较器的情况下， $2^{n-1}-1$ 个（在此实施例中为7个）比较器分别将差分电压与 $2^{n-1}-1$ 个参考电压相比较，以得出 $2^{n-1}-1$ 个比较结果，然后这些比较结果将被译码成输出数字值。参考电压可以为电压源或其它电压或电平发生装置。

◇第一组比较器101-1至101-7，其包括 $2^{n-1}-1$ 个（在此实施例中为7个）比较器，其被配置为分别将第一差分电压V+与相应参考电压Vref1至Vref7相比较以生成 $2^{n-1}-1$ 个（在此实施例中为7个）比较结果。所述结果例如为7位的温度计码。在此，温度计码是指以“1”的个数来表征数值，例如温度计码“01111111”中包含7个“1”，因此表示7或二进制的“0111”。温度计码可以通过译码器被转换成二进制码，例如温度计码“01111110”可以被译码器转换成二进制码“0110”。

◇译码器104-1，其被配置为将所述 $2^{n-1}-1$ 个比较结果转换成为n-1位的二进制结果作为第一数字值。在本实施例中，译码器104-1被配置为将7位的温度计码转换成3位的二进制码。

•第二模数转换单元，其与第一模数转换单元的结构和配置基本相同。第二模数转换单元被配置为将第二差分电压V-转换成第二数字值，其中第二模数转换单元包括：

◇参考电压Vref1至Vref7，其被配置为为第二组比较器102-1至102-7中的每个比较器102-1至102-7提供相应的参考电压。在此应当指出，参考电压可以在两组或更多组比较器中共用。在本发明的范围内，术语“参考电压”是指比较器在比较或量化电平时所使用的参考值。例如，在并行比较器的情况下， $2^{n-1}-1$ 个（在此实施例中为7个）比较器分别将差分电压与 $2^{n-1}-1$ 个参考电压相比较，以得出 $2^{n-1}-1$ 个比较结果，然后这些比较结果将被译码成输出数字值。

◇第二组比较器102-1至102-7，其包括 $2^{n-1}-1$ 个（在此实施例中为7个）比较器，其被配置为分别将第二差分电压V-与相应参考电压Vref1至Vref7相比较以生成 $2^{n-1}-1$ 个（在此实施例中为7个）比较结果。所述

结果例如为7位的温度计码。在此，温度计码是指以“1”的个数来表征数值，例如温度计码“01111111”中包含7个“1”，因此表示7或二进制的“0111”。温度计码可以通过译码器被转换成二进制码，例如温度计码“01111100”可以被译码器转换成二进制码“0101”。

5 ◇译码器 104-2, 其被配置为将所述 $2^{n-1}-1$ 个比较结果转换成为 $n-1$ 位的二进制结果作为第一数字值。在本实施例中，译码器 104-1 被配置为将 7 位的温度计码转换成 3 位的二进制码。译码器 104-2 可以与译码器 104-1 相同或不同。

• 控制单元，包括：

10 ◇比较器 103, 其被配置为比较第一差分电压 $V+$ 的绝对值和第二差分电压 $V-$ 的绝对值以生成差分电压比较结果。所述比较结果例如将作为 4 位输出数字值的最高有效位 (MSB)。

15 ◇选通器 105, 其被配置为根据差分电压比较结果输出第一数字值或第二数字值作为输出数字值的第 1 至 $n-1$ 位 (在本实施例中为第 1 至 3 位, 共 3 位), 其中差分电压比较结果作为输出数字值的最高位第 n 位、即最高有效位。例如, 在第一差分电压 $V+$ 的绝对值大于第二差分电压 $V-$ 的绝对值时选择输出第一组比较器的转换结果、即第一数字值作为输出数字值的一部分、即第 1 至 3 位; 在第一差分电压 $V+$ 的绝对值小于或等于第二差分电压 $V-$ 的绝对值时选择输出第二组比较器的转换结果、即第二数字值作为输出数字值的一部分、即第 1 至 3 位。最高位由第一差分电压 $V+$ 与第二差分电压 $V-$ 之间的比较结果来确定。例如, 当 $|V|_+ > |V|_-$ 时, $MSB=1$, 且 $|V|_+ \leq |V|_-$ 时, $MSB=0$ 。

20 在一个优选的实施例中, 可以仅仅设置单组比较器, 其中首先进行第一差分电压 $V+$ 的绝对值与第二差分电压 $V-$ 的绝对值之间的比较, 并且仅仅对其中较大者进行模数转换并采用其结果和差分电压比较结果来生成输出数字值, 由此可以省去一组比较器。

下面阐述根据本发明的模数转换器 100 的工作流程。

25 首先, 将第一差分电压和第二差分电压相比较以确定差分电压比较结果。然后, 根据差分电压比较结果生成输出数字值的最高位。最后, 在第一差分电压大于第二差分电压的情况下将第一差分电压转换成第一数字值以作为输出数字值的除所述最高位以外的其余位, 否则将第二差分电压转换成第二数字值以作为输出数字值的除所述最高位以外的

其余位。

图3示出了根据本发明的模数转换器100在应用于存算一体存储器200时的详细视图。

如图3所示，存算一体存储器200采用多个根据本发明的模数转换器100来将其差分电压转换成输出数字值。例如，其差分电压应当被转换成32位数据，因此需要8个4位模数转换器100(在此仅仅示出了一部分)。在此，全部模数转换器100共用单个参考电压。

图5示出了存算一体存储器200的一个实施例的示意图。

如图5所示，存算一体存储器200包括：

10 • 行和列形式的存储器内处理PIM块阵列202，每个存储器内处理块202都被配置为处于计算模式或存储器模式。

• 控制器206，其被配置为将PIM块阵列202划分为：第一组PIM块202，每个PIM块202都被配置为处于存储器模式；以及第二组PIM块202，每个PIM块202都被配置为处于计算模式，其中第一组PIM块202被配置为存储第一输入向量X，并且第二组PIM块202被配置为存储第一输入矩阵W并且基于第一输入向量X和第二矩阵计算第三向量的部分和。控制器206可以与存储控制器105集成在一起或彼此分离。在此，部分和是指，向量与矩阵的乘法的部分计算结果，例如行向量与矩阵的列向量的乘积。关于PIM块202的细节，请参阅图6。如图6所示，每个PIM块202都可以包括存储器阵列402和VVM(矢量-矢量乘法)引擎404，所述VVM引擎404被配置为在存储器模式下被停用。VVM引擎例如可以包括位计数器、移位累加器和多个AND门，以便执行矢量-矢量乘法，关于VVM引擎的细节，请参阅图5A-5B。在一些实施例中，存储器阵列402包括ReRAM阵列。能够理解，在其它示例中，存储器阵列402可以包括任何其它合适的存储器，
25 举几个例子来说，所述存储器包括但不限于：相变随机存取存储器(PRAM)、磁阻随机存取存储器(MRAM)、铁电随机存取存储器(FRAM)。存储器阵列402可以存储第一矢量。PIM块202还可以包括控制电路406，所述控制电路406被配置为在计算模式下启用VVM引擎404并控制VVM引擎404以执行第一矢量与第二矢量之间的点积以生成部分和。控制电路
30 406还可以被配置为在存储器模式下停用VVM引擎404并控制存储器阵列402以写入或读出第一矢量。PIM块202还可以包括用于中间数据存储的各种缓冲器，包括：列缓冲器408，其被配置为通过存储器总线接收和

缓冲例如来自其它PIM设备的第二矢量；以及部分和缓冲器410，其被配置为缓冲部分和并通过部分和总线将部分和发送给另一PIM设备。

•可选的累加器，其被配置为基于第三矩阵的部分和输出所述乘积。在其它情况下，也可以直接输出部分和作为计算结果。

5 •多个MUX 204，其被配置为在不同行和/或列的PIM块202之间重定向数据流。

•总线212，其用于在位于总线上的PIM块202、控制器206、全局功能单元210、累加器等组件之间传输。

10 •全局功能单元210，其被配置为执行任何合适的全局杂项功能，比如池化、启用和编码方案等。

每个PIM块202都可以是相同的，并且被配置为要么处于用于存储例如二维或更多维的矢量或矩阵之类的数据的存储器模式、要么处于用于存储数据以及执行诸如VMM或VVM之类的矢量/矩阵计算的计算模式。随着要执行的特定任务的改变，例如CNN中的卷积层或全连接(FC)层中的计算，每个PIM块202都可以基于特定任务的计算方案在计算模式与存储器模式之间重新配置。在一些实施例中，即使PIM块202阵列的布局是预设的，例如为正交的行和列的形式，MUX 204的配置仍然可以根据要执行的特定任务灵活改变。例如，通过启用和停用不同行的PIM块202之间的某些MUX 204，PIM块202阵列的布置可以被配置为适应与特定任务相对应的计算方案和数据流。根据一些实施例，被启用的MUX 204将PIM块202阵列划分成两个或更多个组，每个组都被配置为处于相同的计算或存储器模式。此外，尽管PIM块202之间的缺省数据流处于相同的行和/或列，但是被启用的MUX 204可以按照特定任务的需
20 要进一步在不同行和/或列之间重定向数据流。

25 总线212可以是存算一体存储器101的主/系统总线，其用于将诸如矩阵之类的输入数据传输到PIM块202阵列。存算一体存储器101中的一组PIM块202可以被配置为处于存储器模式以替代RAM 102。结果，根据一些实施例，数据流不再处于每个PIM块104与集中式RAM 102之间，而是基于PIM块202阵列的布置、例如PIM块202阵列的布局和/或MUX 204的配置而遵循特定路径。PIM块202阵列的输出、例如部分
30 求和(和)可以被发送到累加器208，所述累加器208可以进一步被配置为基于部分和生成输出矩阵。

图 7A-7B 示出了根据本发明的矢量处理器的存算一体存储器的处于存储器模式和计算模式的 PIM 块的示意图。

图 7A 示出了根据本公开一些实施例的处于存储器模式的 PIM 块 202 的详细框图。图 7B 示出了根据本公开一些实施例的处于计算模式的图 4 中的 PIM 块 202 的详细框图。VVM 引擎 404 可以包括位计数器 502、移位累加器 508 以及多个 AND 门 506。如图 5A 所示，控制电路 406 可以在存储器模式下停用 VVM 引擎 404 和部分和缓冲器 410 (以虚线示出)，使得 PIM 块 202 充当存储器元件以用于在存储器阵列 402 中存储第一矢量。如图 7B 所示，控制电路 406 可以在计算模式下启用 VVM 引擎 404 和部分和缓冲器 410 (以实线示出)，使得存储在存储器阵列 402 中的第一矢量和列缓冲器 408 中缓冲的第二矢量可以被发送给 VVM 引擎 404 以计算第一和第二矢量的点积，所述点积可以在部分和缓冲器 410 中作为部分和被缓冲。

虽然本发明的一些实施方式已经在本申请文件中予以了描述，但是本领域技术人员能够理解，这些实施方式仅仅是作为示例示出的。本领域技术人员在本发明的教导下可以想到众多的变型方案、替代方案和改进方案而不超出本发明的范围。所附权利要求书旨在限定本发明的范围，并由此涵盖这些权利要求本身及其等同变换的范围内的方法和结构。

20

权利要求书

1. 一种用于差分输出电压的模数转换器，其中所述差分输出电压包括第一差分电压和第二差分电压，所述模数转换器包括：

5 第一模数转换单元，其被配置为将第一差分电压转换成第一数字值；

第二模数转换单元，其被配置为将第二差分电压转换成第二数字值；以及

控制单元，其被配置为执行下列动作：

10 在第一差分电压的绝对值大于第二差分电压的绝对值时根据第一数字值和第一差分电压的绝对值与第二差分电压之间的比较结果生成输出数字值；以及

在第一差分电压的绝对值小于第二差分电压的绝对值时根据第二数字值和第一差分电压的绝对值与第二差分电压之间的比较结果生成输出数字值。

15 2. 根据权利要求1所述的模数转换器，其中第一模数转换单元和/或第二模数转换单元包括：

参考电压，其被配置为为比较器提供相应的参考电压；

20 $2^{n-1}-1$ 个比较器，其被配置为分别将第一或第二差分电压与相应参考电压相比较以生成 $2^{n-1}-1$ 个比较结果，其中 n 为转换精度，且 n 为大于1的整数；以及

译码器，其被配置为将所述 $2^{n-1}-1$ 个比较结果转换为 $n-1$ 位的二进制结果，其中 $n-1$ 位的二进制结果作为输出数字值的第1至 $n-1$ 位，并且第 n 位根据第一差分电压的绝对值与第二差分电压之间的比较结果来确定。

25 3. 根据权利要求1所述的模数转换器，其中所述控制单元包括：

比较器，其被配置为比较第一差分电压的绝对值和第二差分电压的绝对值以生成差分电压比较结果；以及

30 选通器，其被配置为根据差分电压比较结果输出第一模数转换单元的第一数字值或第二模数转换单元的第二数字值作为输出数字值的除最高位以外的位，其中差分电压比较结果作为输出数字值的最高位。

4. 根据权利要求2所述的模数转换器，其中所述译码器为温度计码到二进制码转换器。

5. 根据权利要求1至4之一所述的模数转换器，其中所述差分输出电压为存算一体存储器的差分输出电压。

6. 一种用于存算一体存储器的模数转换器，其中所述模数转换器被配置为将存算一体存储器的差分输出电压转换成 n 位二进制的输出数字值，其中 n 为转换位数，且 n 为大于1的整数，并且所述差分输出电压包括第一差分电压和第二差分电压，所述模数转换器包括：

第一模数转换单元，其被配置为将第一差分电压转换成第一数字值，其中第一模数转换单元包括：

参考电压，其被配置为为第一组比较器中的每个比较器提供相应的参考电压；

第一组比较器，其包括 $2^{n-1}-1$ 个比较器，其被配置为分别将第一差分电压与相应参考电压相比较以生成 $2^{n-1}-1$ 个比较结果；以及

译码器，其被配置为将所述 $2^{n-1}-1$ 个比较结果转换成为 $n-1$ 位的二进制结果作为第一数字值；

第二模数转换单元，其被配置为将第二差分电压转换成第二数字值，其中第二模数转换单元包括：

参考电压，其被配置为为第二组比较器提供相应的参考电压；

第二组比较器，其包括 $2^{n-1}-1$ 个比较器，所述第二组比较器被配置为分别将第二差分电压与相应参考电压相比较以生成 $2^{n-1}-1$ 个比较结果；以及

译码器，其被配置为将所述 $2^{n-1}-1$ 个比较结果转换成为 $n-1$ 位的二进制结果作为第二数字值；以及

控制单元，包括：

比较器，其被配置为比较第一差分电压的绝对值和第二差分电压的绝对值以生成差分电压比较结果；以及

选通器，其被配置为根据差分电压比较结果输出第一数字值或第二数字值作为输出数字值的第1至 $n-1$ 位，其中差分电压比较结果作为输出数字值的最高位第 n 位。

7. 根据权利要求6所述的模数转换器，其中所述差分输出电压包括大小逐渐升高的多个电平，其中相邻两个电平之间的电平差呈非线性变化。

8. 一种用于差分输出电压的模数转换器，其中所述差分输出电压包

括第一差分电压和第二差分电压，所述模数转换器包括：

选通器，其被配置为输出第一差分电压和第二差分电压二者中绝对值较大的电压作为输入电压；

模数转换单元，其被配置为将输入电压转换成数字值；以及

5 控制单元，其被配置为根据所述数字值和第一差分电压的绝对值与第二差分电压之间的比较结果生成输出数字值。

9. 一种存算一体存储器，其包括根据权利要求6至7之一所述的模数转换器。

10. 一种用于神经网络计算的电路，包括：

10 多个层，每个层包括多个神经单元；以及

存算一体存储器，其被配置为从第一层的神经单元接收输入数据并且根据输入数据计算输出数据，其中所述输出数据为差分输出电压；以及

15 根据权利要求1至5之一所述的模数转换器，其被配置为将所述差分输出电压转换成输出数字值以作为与第一层相邻的第二层的神经单元的输入数据。

11. 根据权利要求10所述的电路，其中所述存算一体存储器包括：

行和列形式的存储器内处理PIM块阵列，每个存储器内处理PIM块都被配置为处于计算模式或存储器模式；

20 控制器，其被配置为将PIM块阵列划分为：第一组PIM块，每个PIM块都被配置为处于存储器模式；以及第二组PIM块，每个PIM块都被配置为处于计算模式，其中第一组PIM块被配置为存储第一输入向量X，并且第二组PIM块被配置为存储第一输入矩阵W并且基于第一输入向量X和第二矩阵计算第三向量的部分和；以及

25 累加器，其被配置为基于第三矩阵的部分和输出所述乘积。

12. 一种用于差分输出电压的模数转换方法，其中所述差分输出电压包括第一差分电压和第二差分电压，该方法包括下列步骤：

将第一差分电压和第二差分电压相比较以确定差分电压比较结果；

根据差分电压比较结果生成输出数字值的最高位；以及

30 在第一差分电压大于第二差分电压的情况下将第一差分电压转换成第一数字值以作为输出数字值的除所述最高位以外的其余位，否则将第二差分电压转换成第二数字值以作为输出数字值的除所述最高位以

外的其余位。

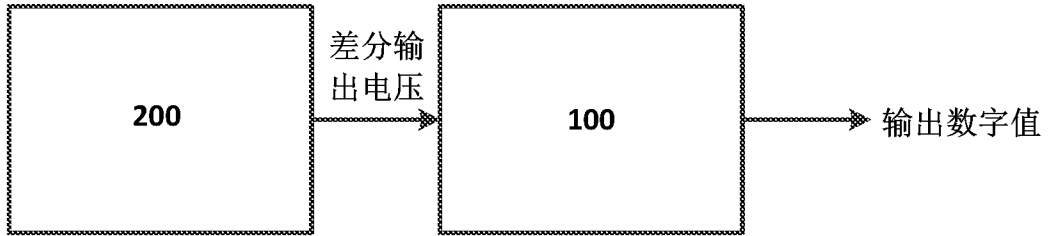


图 1

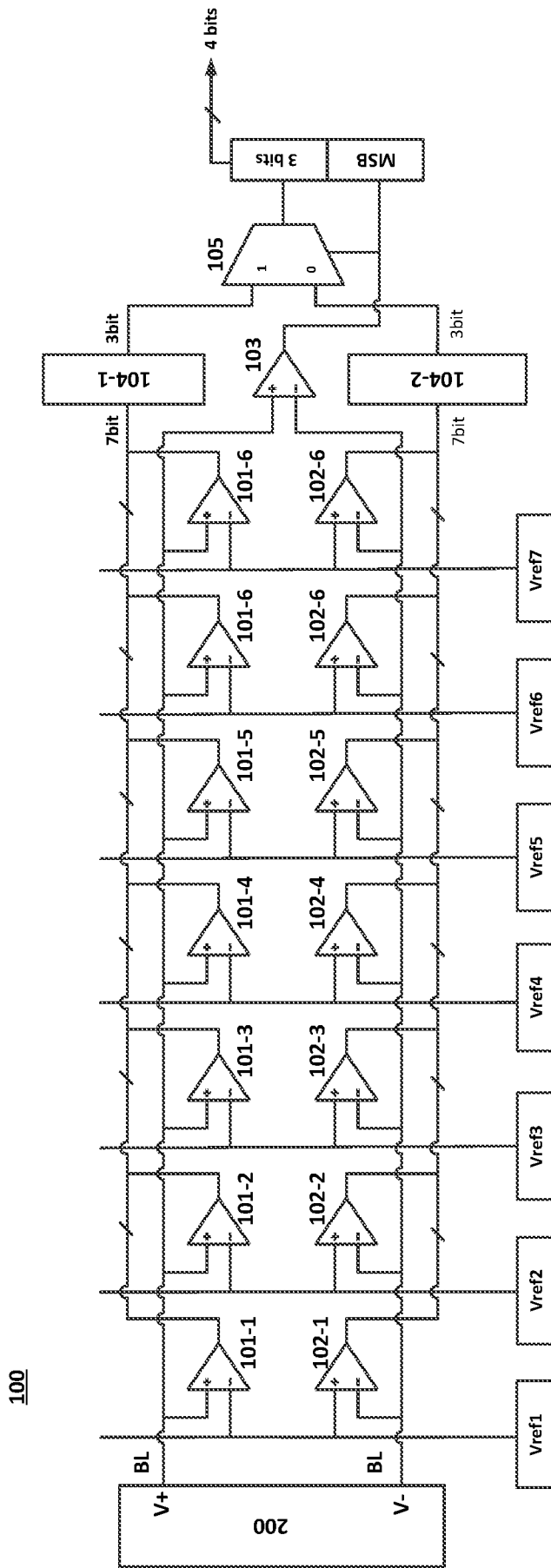


图 2

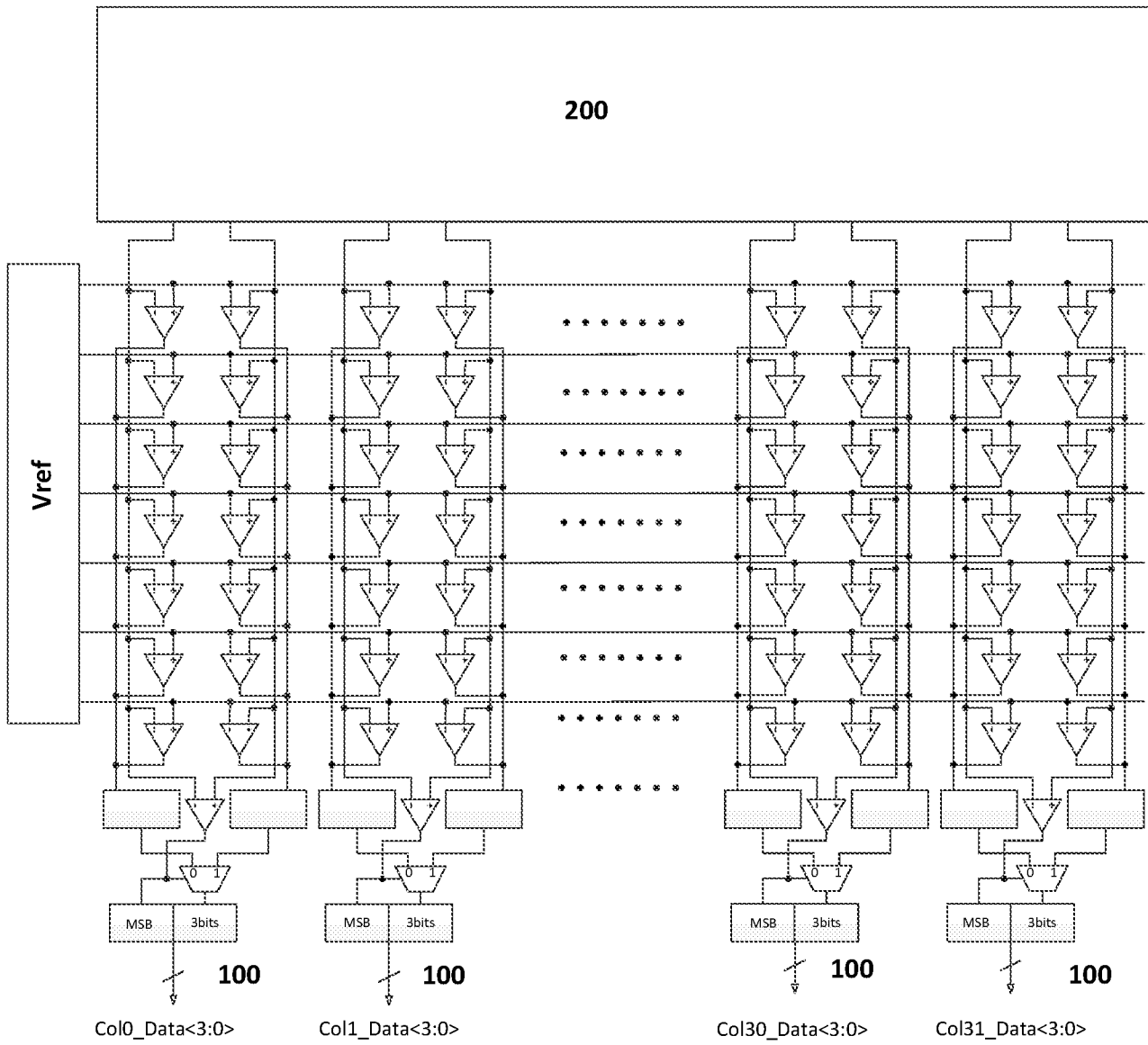


图 3

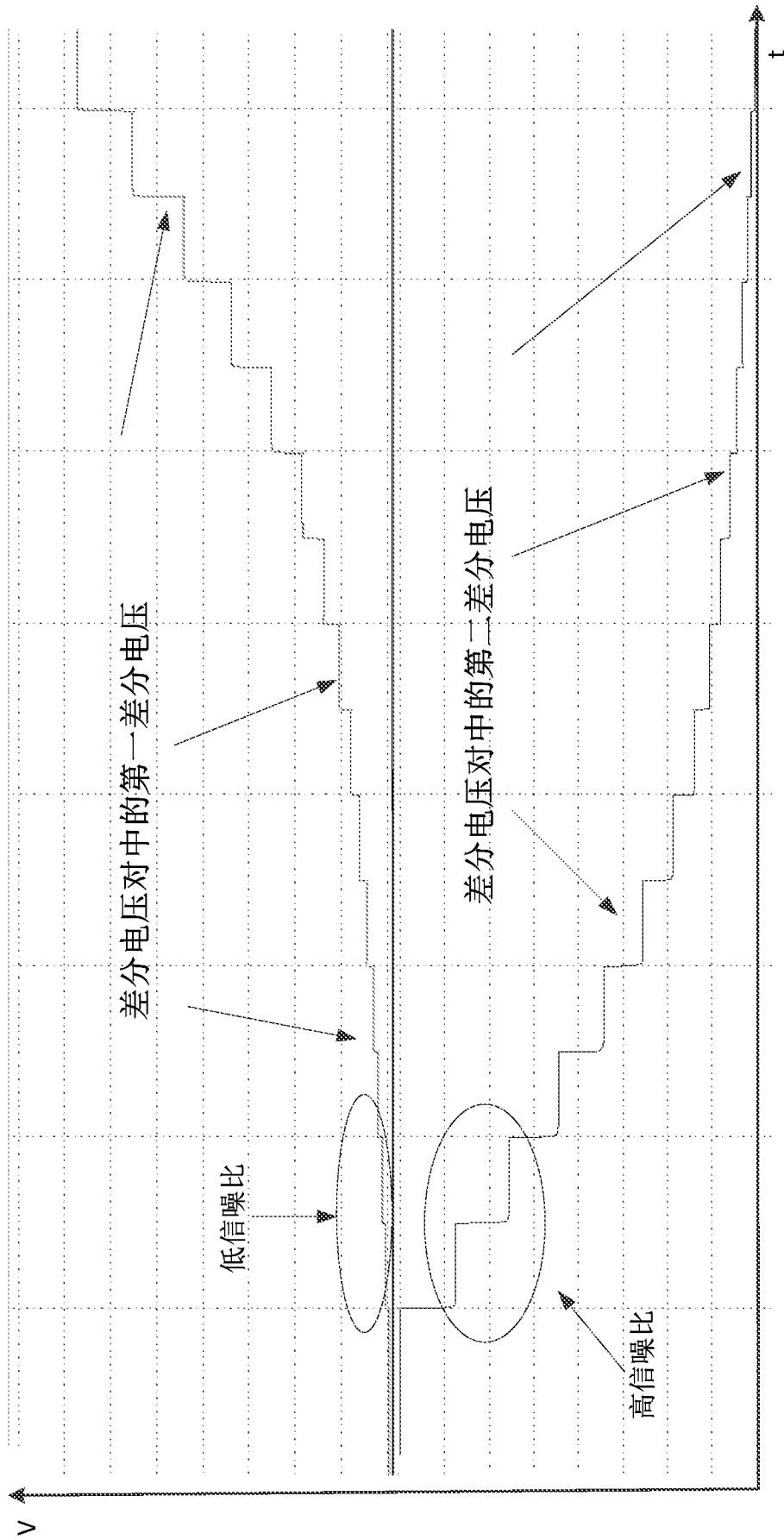


图 4

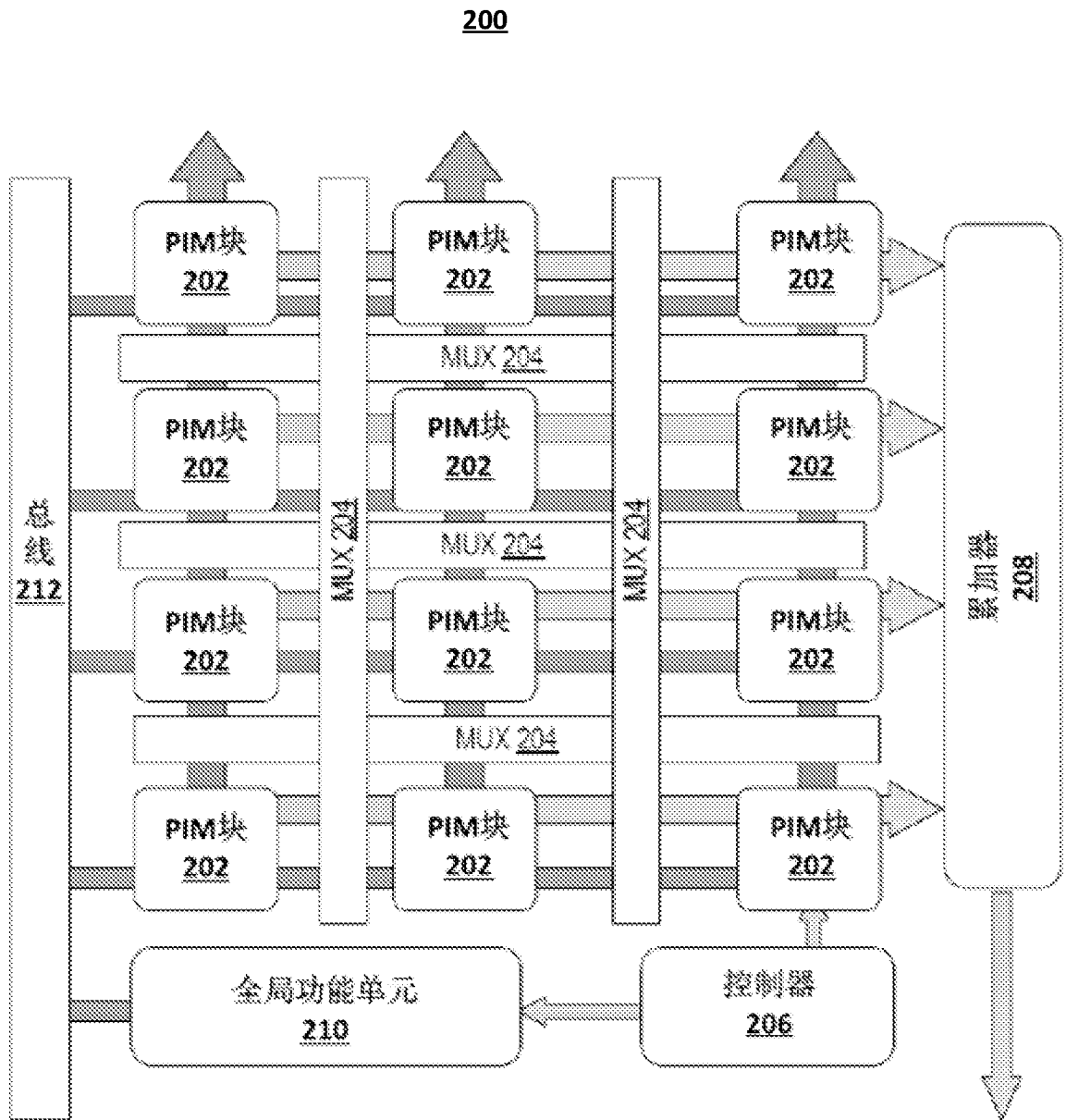


图 5

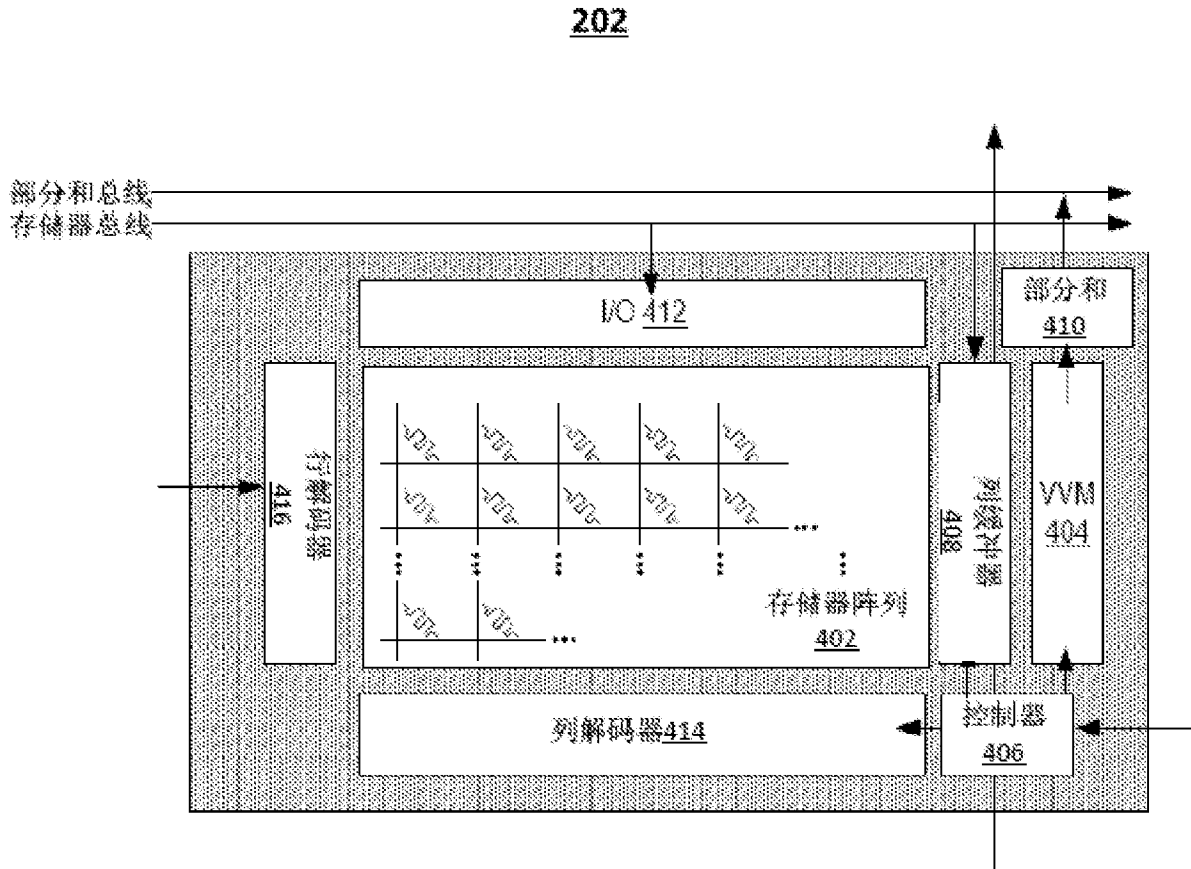


图 6

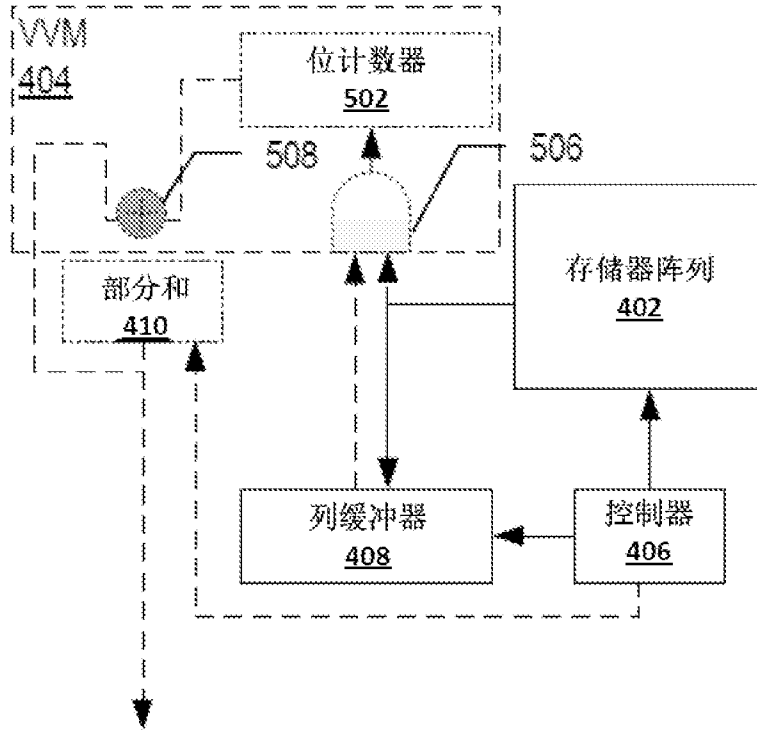


图 7A

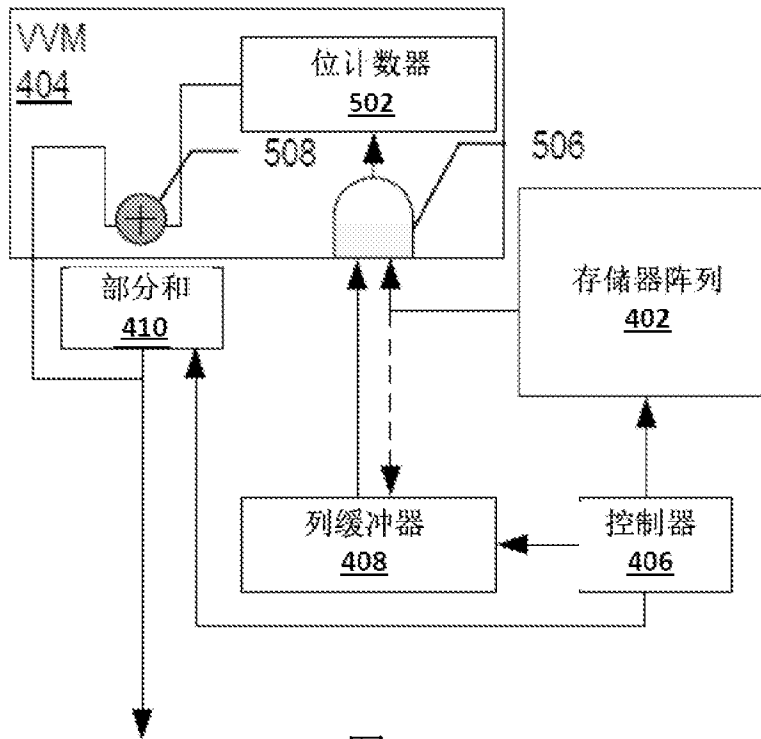


图 7B

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/071169

A. CLASSIFICATION OF SUBJECT MATTER		
H03M 1/38(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
H03M		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNABS, CNTXT, CNKI, VEN, USTXT, WOTXT, EPTXT, IEEE: 模数转换, 模拟, 数字, 差分, 比较, 绝对值, 选通, 温度, 基准电压, ADC, analog, digital, conver, differential, compare, absolute, MSB		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 110995269 A (SOUTHEAST UNIVERSITY) 10 April 2020 (2020-04-10) description, paragraphs [0027]-[0048], figure 1	1-12
X	CN 111585576 A (LTOBEAM (BEIJING) TECHNOLOGY CO., LTD.) 25 August 2020 (2020-08-25) description paragraphs [0034]-[0042], [0078]-[0079], figures 1-2	1-12
A	CN 104410419 A (INSTITUTE OF MICROELECTRONICS OF CHINESE ACADEMY OF SCIENCES) 11 March 2015 (2015-03-11) entire document	1-12
A	CN 107295808 A (ADVANCED ENERGY INDUSTRIES, INC.) 24 October 2017 (2017-10-24) entire document	1-12
A	US 6014097 A (NATIONAL SEMICONDUCTOR CORPORATION) 11 January 2000 (2000-01-11) entire document	1-12
A	US 2008180289 A1 (NATIONAL CHIAO TUNG UNIVERSITY) 31 July 2008 (2008-07-31) entire document	1-12
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
01 September 2021		26 September 2021
Name and mailing address of the ISA/CN		Authorized officer
China National Intellectual Property Administration (ISA/ CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China		
Facsimile No. (86-10)62019451		Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/071169

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110995269	A	10 April 2020	None			
CN	111585576	A	25 August 2020	None			
CN	104410419	A	11 March 2015	CN	104410419	B	08 August 2017
CN	107295808	A	24 October 2017	WO	2016106411	A1	30 June 2016
				JP	2018503815	A	08 February 2018
				EP	3237859	A1	01 November 2017
				KR	102098997	B1	08 April 2020
				EP	3237859	A4	19 September 2018
				US	10139285	B2	27 November 2018
				KR	20170097197	A	25 August 2017
				US	2016178442	A1	23 June 2016
				CN	107295808	B	27 March 2020
				TW	201723444	A	01 July 2017
				TW	1642915	B	01 December 2018
US	6014097	A	11 January 2000	DE	19946750	A1	06 April 2000
				US	6121912	A	19 September 2000
				US	6104332	A	15 August 2000
				DE	19946750	B4	22 November 2012
				TW	525352	B	21 March 2003
US	2008180289	A1	31 July 2008	TW	I331455	B	01 October 2010
				TW	200832932	A	01 August 2008
				US	7474239	B2	06 January 2009

国际检索报告

国际申请号

PCT/CN2021/071169

<p>A. 主题的分类</p> <p>H03M 1/38(2006.01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																							
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H03M</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNABS, CNTXT, CNKI, VEN, USTXT, WOTXT, EPTXT, IEEE:模数转换, 模拟, 数字, 差分, 比较, 绝对值, 选通, 温度, 基准电压, ADC, analog, digital, conver, differential, compare, absolute, MSB</p>																							
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 110995269 A (东南大学) 2020年 4月 10日 (2020 - 04 - 10) 说明书第[0027]-[0048]段, 图1</td> <td>1-12</td> </tr> <tr> <td>X</td> <td>CN 111585576 A (高拓讯达北京科技有限公司) 2020年 8月 25日 (2020 - 08 - 25) 说明书第[0034]-[0042]、[0078]-[0079]段, 图1-2</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>CN 104410419 A (中国科学院微电子研究所) 2015年 3月 11日 (2015 - 03 - 11) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>CN 107295808 A (先进能源工业公司) 2017年 10月 24日 (2017 - 10 - 24) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>US 6014097 A (NAT SEMICONDUCTOR CORP) 2000年 1月 11日 (2000 - 01 - 11) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>US 2008180289 A1 (UNIV NAT CHIAO TUNG) 2008年 7月 31日 (2008 - 07 - 31) 全文</td> <td>1-12</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 110995269 A (东南大学) 2020年 4月 10日 (2020 - 04 - 10) 说明书第[0027]-[0048]段, 图1	1-12	X	CN 111585576 A (高拓讯达北京科技有限公司) 2020年 8月 25日 (2020 - 08 - 25) 说明书第[0034]-[0042]、[0078]-[0079]段, 图1-2	1-12	A	CN 104410419 A (中国科学院微电子研究所) 2015年 3月 11日 (2015 - 03 - 11) 全文	1-12	A	CN 107295808 A (先进能源工业公司) 2017年 10月 24日 (2017 - 10 - 24) 全文	1-12	A	US 6014097 A (NAT SEMICONDUCTOR CORP) 2000年 1月 11日 (2000 - 01 - 11) 全文	1-12	A	US 2008180289 A1 (UNIV NAT CHIAO TUNG) 2008年 7月 31日 (2008 - 07 - 31) 全文	1-12
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 110995269 A (东南大学) 2020年 4月 10日 (2020 - 04 - 10) 说明书第[0027]-[0048]段, 图1	1-12																					
X	CN 111585576 A (高拓讯达北京科技有限公司) 2020年 8月 25日 (2020 - 08 - 25) 说明书第[0034]-[0042]、[0078]-[0079]段, 图1-2	1-12																					
A	CN 104410419 A (中国科学院微电子研究所) 2015年 3月 11日 (2015 - 03 - 11) 全文	1-12																					
A	CN 107295808 A (先进能源工业公司) 2017年 10月 24日 (2017 - 10 - 24) 全文	1-12																					
A	US 6014097 A (NAT SEMICONDUCTOR CORP) 2000年 1月 11日 (2000 - 01 - 11) 全文	1-12																					
A	US 2008180289 A1 (UNIV NAT CHIAO TUNG) 2008年 7月 31日 (2008 - 07 - 31) 全文	1-12																					
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p>																							
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																							
<p>国际检索实际完成的日期</p> <p>2021年 9月 1日</p>		<p>国际检索报告邮寄日期</p> <p>2021年 9月 26日</p>																					
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>梁柱杰</p> <p>电话号码 86-(20)-28950426</p>																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/071169

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110995269	A	2020年 4月 10日	无			
CN	111585576	A	2020年 8月 25日	无			
CN	104410419	A	2015年 3月 11日	CN	104410419	B	2017年 8月 8日
CN	107295808	A	2017年 10月 24日	WO	2016106411	A1	2016年 6月 30日
				JP	2018503815	A	2018年 2月 8日
				EP	3237859	A1	2017年 11月 1日
				KR	102098997	B1	2020年 4月 8日
				EP	3237859	A4	2018年 9月 19日
				US	10139285	B2	2018年 11月 27日
				KR	20170097197	A	2017年 8月 25日
				US	2016178442	A1	2016年 6月 23日
				CN	107295808	B	2020年 3月 27日
				TW	201723444	A	2017年 7月 1日
				TW	1642915	B	2018年 12月 1日
US	6014097	A	2000年 1月 11日	DE	19946750	A1	2000年 4月 6日
				US	6121912	A	2000年 9月 19日
				US	6104332	A	2000年 8月 15日
				DE	19946750	B4	2012年 11月 22日
				TW	525352	B	2003年 3月 21日
US	2008180289	A1	2008年 7月 31日	TW	1331455	B	2010年 10月 1日
				TW	200832932	A	2008年 8月 1日
				US	7474239	B2	2009年 1月 6日