

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5732953号
(P5732953)

(45) 発行日 平成27年6月10日 (2015. 6. 10)

(24) 登録日 平成27年4月24日 (2015. 4. 24)

(51) Int. Cl.		F I			
G06F	9/38	(2006.01)	G06F	9/38	310A
G06F	9/318	(2006.01)	G06F	9/30	320Z
G06F	9/34	(2006.01)	G06F	9/34	350A

請求項の数 5 (全 26 頁)

(21) 出願番号	特願2011-66124 (P2011-66124)	(73) 特許権者	000004237
(22) 出願日	平成23年3月24日 (2011. 3. 24)		日本電気株式会社
(65) 公開番号	特開2012-203544 (P2012-203544A)		東京都港区芝五丁目7番1号
(43) 公開日	平成24年10月22日 (2012. 10. 22)	(74) 代理人	100095407
審査請求日	平成26年2月7日 (2014. 2. 7)		弁理士 木村 満
		(72) 発明者	山田 洋平
			東京都港区芝五丁目7番1号 日本電気株式会社内
		審査官	三坂 敏夫

最終頁に続く

(54) 【発明の名称】 ベクトル処理装置、ベクトル処理方法、及び、プログラム

(57) 【特許請求の範囲】

【請求項1】

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備えるベクトル処理装置であって、

前記スカラ処理部は、

前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第1の命令パケット及び第2の命令パケットを発行するものであって、

前記スカラ処理部により発行される第1の命令パケットを格納する命令パケットバッファ部と、

前記第1の命令パケット及び当該第1の命令パケットの後に発行される前記第2の命令パケットの種類を判別し、前記第1の命令パケットが指定する第1のアドレスと、前記第2の命令パケットが指定する第2のアドレスとを比較し、前記第1の命令パケットと前記第2の命令パケットとを結合する指示を出力するバッファ制御部と、

前記出力された指示に基づき前記第1の命令パケットと前記第2の命令パケットとを結合する結合処理部と、

を備え、

前記バッファ制御部は、

前記第1の命令パケットが示す命令がスカラストア命令であり、前記第2の命令パケットが示す命令が

(a) スカラストア命令であって、前記第1のアドレスと前記第2のアドレスが一致す

10

20

る場合、前記結合処理部に前記結合する指示を出力し、結合されたパケットを前記第 1 の命令パケットとして命令パケットバッファ部に格納させ、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(b) ベクトルロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(c) スカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(d) ベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させる

ことを特徴とするベクトル処理装置。

【請求項 2】

前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がベクトルロード命令、ベクトルストア命令、又は、スカラロード命令である場合、前記第 1 の命令パケットを出力する

ことを特徴とする請求項 1 に記載のベクトル処理装置。

【請求項 3】

前記バッファ制御部は、前記命令パケットバッファ部が前記第 1 の命令パケットを格納してからの経過時間を計測し、当該経過時間が所定の値を超えた場合、前記第 1 の命令パケットを出力する

ことを特徴とする請求項 1 又は 2 に記載のベクトル処理装置。

【請求項 4】

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備え、前記スカラ処理部は、前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第 1 の命令パケット及び第 2 の命令パケットを発行するものであって、当該スカラ処理部が、命令パケットバッファ部と、バッファ制御部と、結合処理部とを備える、ベクトル処理装置が実行するベクトル処理方法であって、

当該ベクトル処理方法は、

前記命令パケットバッファ部が、前記スカラ処理部により発行される第 1 の命令パケットを格納する命令パケットバッファ工程と、

前記バッファ制御部が、前記第 1 の命令パケット及び当該第 1 の命令パケットの後に発行される前記第 2 の命令パケットの種類を判別し、前記第 1 の命令パケットが指定する第 1 のアドレスと、前記第 2 の命令パケットが指定する第 2 のアドレスとを比較し、前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する指示を出力するバッファ制御工程と、

前記結合処理部が、前記出力された指示に基づき前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する結合処理工程と、

を備え、

前記バッファ制御工程において、前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がスカラストア命令であり、前記第 2 の命令パケットが示す命令が

(a) スカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパケットを前記第 1 の命令パケットとして命令パケットバッファ部に格納させ、前記第 1 のアドレスと前記第 2

10

20

30

40

50

のアドレスが一致しない場合、前記第1の命令パケットを出力し、前記第2の命令パケットを前記第1の命令パケットとして前記命令パケットバッファ部に格納させ、

(b) ベクトルロード命令であって、前記第1のアドレスと前記第2のアドレスが重複しない場合、前記第2の命令パケットを出力し、前記第1のアドレスと前記第2のアドレスが重複する場合、前記第1の命令パケットを出力し、前記第2の命令パケットを前記第1の命令パケットとして前記命令パケットバッファ部に格納させ、

(c) スカラロード命令であって、前記第1のアドレスと前記第2のアドレスが一致しない場合、前記第2の命令パケットを出力し、前記第1のアドレスと前記第2のアドレスが一致する場合、前記第1の命令パケットを出力し、前記第2の命令パケットを前記第1の命令パケットとして前記命令パケットバッファ部に格納させ、

(d) ベクトルストア命令であって、前記第1のアドレスと前記第2のアドレスが重複しない場合、前記第2の命令パケットを出力し、前記第1のアドレスと前記第2のアドレスが重複する場合、前記第1の命令パケットを出力し、前記第2の命令パケットを前記第1の命令パケットとして前記命令パケットバッファ部に格納させる

ことを特徴とするベクトル処理方法。

【請求項5】

コンピュータを、

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備え、前記スカラ処理部は、前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第1の命令パケット及び第2の命令パケットを発行する、ベクトル処理装置として機能させるプログラムであって、

前記プログラムは、前記コンピュータを、

前記スカラ処理部において、

前記スカラ処理部により発行される第1の命令パケットを格納する命令パケットバッファ部、

前記第1の命令パケット及び当該第1の命令パケットの後に発行される前記第2の命令パケットの種類を判別し、前記第1の命令パケットが指定する第1のアドレスと、前記第2の命令パケットが指定する第2のアドレスとを比較し、前記第1の命令パケットと前記第2の命令パケットとを結合する指示を出力するバッファ制御部、

前記出力された指示に基づき前記第1の命令パケットと前記第2の命令パケットとを結合する結合処理部、

として機能させ、

前記バッファ制御部は、

前記第1の命令パケットが示す命令がスカラストア命令であり、前記第2の命令パケットが示す命令が

(a) スカラストア命令であって、前記第1のアドレスと前記第2のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパケットを前記第1の命令パケットとして命令パケットバッファ部に格納させ、前記第1のアドレスと前記第2のアドレスが一致しない場合、前記第1の命令パケットを出力し、前記第2の命令パケットを前記第1の命令パケットとして前記命令パケットバッファ部に格納させ、

(b) ベクトルロード命令であって、前記第1のアドレスと前記第2のアドレスが重複しない場合、前記第2の命令パケットを出力し、前記第1のアドレスと前記第2のアドレスが重複する場合、前記第1の命令パケットを出力し、前記第2の命令パケットを前記第1の命令パケットとして前記命令パケットバッファ部に格納させ、

(c) スカラロード命令であって、前記第1のアドレスと前記第2のアドレスが一致しない場合、前記第2の命令パケットを出力し、前記第1のアドレスと前記第2のアドレスが一致する場合、前記第1の命令パケットを出力し、前記第2の命令パケットを前記第1の命令パケットとして前記命令パケットバッファ部に格納させ、

(d) ベクトルストア命令であって、前記第1のアドレスと前記第2のアドレスが重複しない場合、前記第2の命令パケットを出力し、前記第1のアドレスと前記第2のアドレ

10

20

30

40

50

すが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させる

ように機能させることを特徴とするプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、命令パケットを制御することにより処理性能を向上させるのに好適なベクトル処理装置、ベクトル処理方法、及び、プログラムに関する。

【背景技術】

【0002】

プロセッサによるキャッシュへの書き込み制御については、メモリにデータを書き込むのと同時にキャッシュにも書き込みを行うライトスルー制御と、キャッシュにのみ書き込むライトバック制御とが知られている。ライトスルー制御は、ライトバック制御よりも制御が簡単である反面、ストア処理に伴うメモリへのアクセスの頻度が多く、また、ストア処理にかかる時間が大きい。したがって、ライトスルー制御は、プロセッサの性能向上の制約となるという短所がある。

【0003】

図 12 に示すような、スカラプロセッシング部 9 1 とベクトルプロセッシング部 9 2 とを備えるベクトル処理装置 9 において、スカラプロセッシング部 9 1 にはライトスルー制御が採用される。例えば、レジスタからメモリ 9 5 へデータの書き込みを実行する際、L 1 キャッシュ 9 1 a に当該データを書き込むのと同時にメモリ 9 5 へとデータを書き込む処理が行われる。

【0004】

仮に、スカラプロセッシング部 9 1 において、データを L 1 キャッシュ 9 1 a にのみ書き込むライトバック制御を採用したとする。この場合、スカラプロセッシング部 9 1 がベクトルプロセッシング部 9 2 内のデータのロードを行う際に、多くのアドレス要素に対して、L 1 キャッシュ 9 1 a に格納されたデータのフラッシュ及びメモリへの書き戻し、又は L 1 キャッシュ 9 1 a からベクトルプロセッシング部 9 2 へのデータの転送等が必要となる。すなわち、ライトバック制御を採用すると、制御が非常に複雑になり、また、ベクトルプロセッシング部 9 2 に対するロード命令の実行が停滞する可能性がある。したがって、スカラプロセッシング部とベクトルプロセッシング部とを並列に設けたベクトル処理装置においては、上記の不都合を回避するため、ライトスルー制御が採用されている。ライトスルー制御が採用されているベクトル処理装置は、データを毎回メモリ 9 5 へ書き込まなければならないので、ライトバック制御が採用されているプロセッサに比べ、多くの命令パケットがアドレス変換部 9 3 へ発行される。

【0005】

プロセッサが発行する命令パケットの数、形式、又はタイミングなどは、プロセッサの処理性能に大きく影響を及ぼすため、従来から様々な手法が検討されてきた。例えば、特許文献 1 には、1 つのプロセッサが発行する命令コードの長さ、及び、命令を発行する周期を、データに合わせて調節する技術が開示されている。しかし、複数のプロセッサを有するベクトル処理装置においては、上記のようにデータの書き込み手法に制限があるため、ベクトル処理装置に特化した命令パケットの形式等を検討する必要がある。

【0006】

例えば、ライトスルー制御を採用するスカラプロセッシング部 9 1 は、1 ~ 8 バイト長のデータをストアするスカラストア命令を実行する際、ストアするデータサイズにもかかわらず 8 バイトのデータフィールドをもつ命令パケットをアドレス変換部 9 3 等に発行していた。また、スカラプロセッシング部 9 1 は、データをストアするアドレス範囲が所定のアドレス境界を跨がない場合には 1 つの命令パケット、所定のアドレス境界を跨ぐ場合には 2 つの命令パケットを発行していた。このため、例えば、連続したアドレスに対して 1、2 バイト等のデータのスカラストア命令を実行すると、8 バイトのデータフィールド

10

20

30

40

50

を全部使用しない、すなわち、命令パケットの利用効率の悪い命令パケットが複数発行される。そして、命令パケットが発行されるたびにアドレス変換部 9 3 やメモリネットワーク 9 4 ヘデータ転送を行わなければならなかった。

【 0 0 0 7 】

一方、スカラプロセッシング部 9 1 から発行される命令パケットは、常にスカラプロセッシング部 9 1 が命令パケットを生成した順にアドレス変換部 9 3 に発行されている。スカラプロセッシング部 9 1 及びベクトルプロセッシング部 9 2 での演算処理を優先させるため、アクセスするメモリのアドレスが重ならなければ、多くの場合ストア命令よりもロード命令を優先的に実行することが求められる。しかし、ベクトルプロセッシング部 9 2 に対するロード命令は処理対象のアドレス領域が広範囲にわたるため、多数の命令が存在するスカラプロセッシング部 9 1 のパイプライン中においてはアドレス領域の重なりを逐一判定することは実装上困難である。したがって、スカラプロセッシング部 9 1 とベクトルプロセッシング部 9 2 とを並列に設けたベクトル処理装置 9 において、従来から、スカラプロセッシング部 9 1 に対するストア命令とベクトルプロセッシング部 9 2 に対するロード命令との間の追い越し制御は行われていなかった。

10

【先行技術文献】

【特許文献】

【 0 0 0 8 】

【特許文献 1】特開 2 0 0 5 - 2 6 7 2 1 5 号公報

【発明の概要】

20

【発明が解決しようとする課題】

【 0 0 0 9 】

上記のような命令パケットの形式は、ストアするデータが少ないのにもかかわらず、複数の命令パケットが発行され、データ転送の負荷が大きいという問題があった。そして、このようなデータ転送の負荷は、ベクトルプロセッシング部でのロード又はストア処理も滞らせ、ベクトル処理装置全体の性能低下の一因となっていた。

【 0 0 1 0 】

また、ストア命令のアドレスとロード命令のアドレスとが重ならなければ、ロード命令の命令パケットを追い越させて優先的に実行させることにより、ベクトル処理装置の処理速度をより高速化させることが求められる。

30

【 0 0 1 1 】

本発明の目的は、上記のような課題を解決するもので、命令パケットを制御することにより処理性能を向上させるのに好適なベクトル処理装置、ベクトル処理方法、及び、プログラムを提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 2 】

本発明の第 1 の観点に係るベクトル処理装置は、スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備えるベクトル処理装置であって、

前記スカラ処理部は、

40

前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第 1 の命令パケット及び第 2 の命令パケットを発行するものであって、

前記スカラ処理部により発行される第 1 の命令パケットを格納する命令パケットバッファ部と、

前記第 1 の命令パケット及び当該第 1 の命令パケットの後に発行される前記第 2 の命令パケットの種類を判別し、前記第 1 の命令パケットが指定する第 1 のアドレスと、前記第 2 の命令パケットが指定する第 2 のアドレスとを比較し、前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する指示を出力するバッファ制御部と、

前記出力された指示に基づき前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する結合処理部と、

50

を備え、

前記バッファ制御部は、

前記第 1 の命令パッケージが示す命令がスカラストア命令であり、前記第 2 の命令パッケージが示す命令が

(a)スカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパッケージを前記第 1 の命令パッケージとして命令パッケージバッファ部に格納させ、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 1 の命令パッケージを出力し、前記第 2 の命令パッケージを前記第 1 の命令パッケージとして前記命令パッケージバッファ部に格納させ、

(b)ベクトルロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パッケージを出力し、前記第 1 のアドレスと前記第 2 のアドレスが重複する場合、前記第 1 の命令パッケージを出力し、前記第 2 の命令パッケージを前記第 1 の命令パッケージとして前記命令パッケージバッファ部に格納させ、

(c)スカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 2 の命令パッケージを出力し、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記第 1 の命令パッケージを出力し、前記第 2 の命令パッケージを前記第 1 の命令パッケージとして前記命令パッケージバッファ部に格納させ、

(d)ベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パッケージを出力し、前記第 1 のアドレスと前記第 2 のアドレスが重複する場合、前記第 1 の命令パッケージを出力し、前記第 2 の命令パッケージを前記第 1 の命令パッケージとして前記命令パッケージバッファ部に格納させる

ことを特徴とする。

【 0 0 1 3 】

本発明の第 2 の観点に係るベクトル処理方法は、

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備え、前記スカラ処理部は、前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第 1 の命令パッケージ及び第 2 の命令パッケージを発行するものであって、当該スカラ処理部が、命令パッケージバッファ部と、バッファ制御部と、結合処理部とを備える、ベクトル処理装置が実行するベクトル処理方法であって、

当該ベクトル処理方法は、

前記命令パッケージバッファ部が、前記スカラ処理部により発行される第 1 の命令パッケージを格納する命令パッケージバッファ工程と、

前記バッファ制御部が、前記第 1 の命令パッケージ及び当該第 1 の命令パッケージの後に発行される前記第 2 の命令パッケージの種類を判別し、前記第 1 の命令パッケージが指定する第 1 のアドレスと、前記第 2 の命令パッケージが指定する第 2 のアドレスとを比較し、前記第 1 の命令パッケージと前記第 2 の命令パッケージとを結合する指示を出力するバッファ制御工程と、

前記結合処理部が、前記出力された指示に基づき前記第 1 の命令パッケージと前記第 2 の命令パッケージとを結合する結合処理工程と、

を備え、

前記バッファ制御工程において、前記バッファ制御部は、

前記第 1 の命令パッケージが示す命令がスカラストア命令であり、前記第 2 の命令パッケージが示す命令が

(a)スカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパッケージを前記第 1 の命令パッケージとして命令パッケージバッファ部に格納させ、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 1 の命令パッケージを出力し、前記第 2 の命令パッケージを前記第 1 の命令パッケージとして前記命令パッケージバッファ部に格納させ、

(b)ベクトルロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パッケージを出力し、前記第 1 のアドレスと前記第 2 のアドレ

10

20

30

40

50

すが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(c) スカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(d) ベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させる

ことを特徴とする。

【 0 0 1 4 】

本発明の第 3 の観点に係るプログラムは、

コンピュータを、

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備え、前記スカラ処理部は、前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第 1 の命令パケット及び第 2 の命令パケットを発行する、ベクトル処理装置として機能させるプログラムであって、

前記プログラムは、前記コンピュータを、

前記スカラ処理部において、

前記スカラ処理部により発行される第 1 の命令パケットを格納する命令パケットバッファ部、

前記第 1 の命令パケット及び当該第 1 の命令パケットの後に発行される前記第 2 の命令パケットの種類を判別し、前記第 1 の命令パケットが指定する第 1 のアドレスと、前記第 2 の命令パケットが指定する第 2 のアドレスとを比較し、前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する指示を出力するバッファ制御部、

前記出力された指示に基づき前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する結合処理部、

として機能させ、

前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がスカラストア命令であり、前記第 2 の命令パケットが示す命令が

(a) スカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパケットを前記第 1 の命令パケットとして命令パケットバッファ部に格納させ、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(b) ベクトルロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(c) スカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させ、

(d) ベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パケットを出力し、前記第 1 のアドレスと前記第 2 のアドレスが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記第 1 の命令パケットとして前記命令パケットバッファ部に格納させる

ように機能させることを特徴とする。

10

20

30

40

50

【 0 0 1 5 】

上記プログラムは、プログラムが実行されるコンピュータとは独立して、コンピュータ通信網を介して配布・販売することができる。また、上記プログラムを格納した記録媒体は、コンピュータとは独立して配布・販売することができる。

【 発明の効果 】

【 0 0 1 6 】

本発明によれば、ベクトル処理装置において、ストア命令の命令パケットを保持するバッファをスカラプロセッシング部に設けることにより、複数のストア命令パケットの結合及び命令パケット間の追い越し制御を行うことができる。これにより、スカラプロセッシング部から発行されるストア命令パケットの数を削減し、ベクトルロード/ストア命令の追い越しを行い、処理性能を向上させることができる。

10

【 図面の簡単な説明 】

【 0 0 1 7 】

【 図 1 】本発明の実施形態に係るベクトル処理装置が実現されるベクトル処理装置を説明するための図である。

【 図 2 】命令パケットの形式を説明するための図である。

【 図 3 】実施形態 1 のスカラプロセッシング部を説明するための図である。

【 図 4 】命令パケットの結合処理を説明するための図である。

【 図 5 】実施形態 1 の命令バッファ部の各部が行う命令パケット制御処理を説明するためのフローチャート図である。

20

【 図 6 】スカラストア命令パケット制御処理を説明するためのフローチャート図である。

【 図 7 】ベクトルロード/ストア命令パケット制御処理を説明するためのフローチャート図である。

【 図 8 】スカラロード命令パケット制御処理を説明するためのフローチャート図である。

【 図 9 】その他の命令パケット制御処理を説明するためのフローチャート図である。

【 図 1 0 】有効でない命令パケットの制御処理を説明するためのフローチャート図である。

【 図 1 1 】実施形態 2 の命令バッファ部の各部が行う命令パケット制御処理を説明するためのフローチャート図である。

【 図 1 2 】従来のベクトル処理装置を説明するための図である。

30

【 発明を実施するための形態 】

【 0 0 1 8 】

(1 . 実施形態 1 のベクトル処理装置の概要構成)

本発明の実施形態に係るベクトル処理装置は、典型的には、図 1 に示すベクトル処理装置 1 により実現される。以下、ベクトル処理装置 1 の概要構成について説明する。

【 0 0 1 9 】

ベクトル処理装置 1 は、図 1 に示すように、スカラプロセッシング部 1 1 と、ベクトルプロセッシング部 1 2 と、アドレス変換部 1 3 と、メモリネットワーク 1 4 と、メモリ 1 5 と、から構成される。

【 0 0 2 0 】

40

ベクトル処理装置 1 は、スカラプロセッシング部 1 1 内のスカラレジスタに格納されたデータをメモリ 1 5 へ格納させる「スカラストア命令」と、メモリ 1 5 からスカラレジスタにデータを読み込む「スカラロード命令」と、ベクトルプロセッシング部 1 2 内のベクトルレジスタに格納されたデータをメモリ 1 5 へ格納させる「ベクトルストア命令」と、メモリ 1 5 からベクトルレジスタにデータを読み込む「ベクトルロード命令」と、を扱う。以下、ベクトル処理装置 1 がこれらの命令を扱う場合を例に、各部の機能について説明する。

【 0 0 2 1 】

スカラプロセッシング部 1 1 は、例えば、L 1 キャッシュ 1 1 a と、命令バッファ部 1 1 b と、スカラデータを格納するスカラレジスタと (図示せず)、各種演算器と (図示せ

50

ず)、を有する。スカラプロセッシング部 11 は、所定のプログラムに従って、命令のフェッチ、デコード、スケジューリング、及び、各種命令の実行を行う。スカラプロセッシング部 11 は、ベクトルプロセッシング部 12、アドレス変換部 13 等、ベクトル処理装置 1 内の構成要素に対して、ロード/ストア命令やベクトル演算をはじめとした各種制御命令を示す「命令パケット」を発行する。

【0022】

以下、スカラプロセッシング部 11 が発行するスカラストア命令を示す命令パケットを「スカラストア命令パケット」、スカラロード命令を示す命令パケットを「スカラロード命令パケット」、ベクトルストア命令を示す命令パケットを「ベクトルロード命令パケット」、ベクトルロード命令を示すパケットを「ベクトルロード命令パケット」、という。また、スカラロード/ストア命令及びベクトルロード/ストア命令以外の命令であって、スカラプロセッシング部 11 が発行するすべての命令(例えば、ページ切替命令やプロセッサ間の通信を行う命令)を示す命令パケットを「その他の命令パケット」、という。各命令パケットの形式を図 2 に示す。なお、その他の命令パケットの形式は任意であり、以下省略する。

10

【0023】

図 2 (a) に示すように、スカラストア命令パケット 200 は、命令コード 201 と、アドレス 202 と、バイトイネーブル 203 と、ストアデータ 204 と、から構成される。

【0024】

命令コード 201 は、命令の種類別又はパケット形式を示すものである。

20

【0025】

アドレス 202 は、ストアデータ 204 が格納されるメモリ 15 上のアドレスを示すものである。アドレス 202 は、8 の倍数の値しかとることができないものとする。

【0026】

バイトイネーブル 203 は、64 ビット幅のストアデータ 204 を 1 バイト単位で区切り、どのバイトにストアデータ 204 が入っているか(有効)であるかを示す 8 ビット幅の情報である。

【0027】

ストアデータ 204 は、メモリ 15 に格納する 64 ビット幅のデータである。

30

【0028】

すなわち、スカラストア命令パケット 200 は、指定されたアドレス 202 にストアデータ 204 を格納する命令を示すものである。

【0029】

図 2 (b) に示すように、スカラロード命令パケット 300 は、命令コード 301 と、アドレス 302 と、から構成される。

【0030】

命令コード 301 は、命令コード 201 と同様に、命令の種類別又はパケット形式を示すものである。

【0031】

アドレス 302 は、スカラプロセッシング部 11 に読み込まれるデータのメモリ 15 上のアドレスを示すものである。

40

【0032】

すなわち、スカラロード命令パケット 300 は、アドレス 302 で指定されたメモリ 15 上のデータを読み込む命令を示すものである。

【0033】

図 2 (c) に示すように、ベクトルロード/ストア命令パケット 400 は、命令コード 401 と、ベースアドレス 402 と、ディスタンス 403 と、要素数 404 と、から構成される。

【0034】

50

命令コード 401 は、命令コード 201 と同様に、命令の種類別又はパケット形式を示すものである。

【0035】

ベースアドレス 402 は、メモリ 15 上のアドレスを示すものである。

【0036】

ディスタンス 403 は、ベースアドレス 402 からの距離を示すものである。

【0037】

要素数 404 は、アドレスの数を示すものである。

【0038】

ここで、ベースアドレス 402 を “X”、ディスタンス 403 を “Y”、要素数 404 を “N” とすると、ベクトルロード/ストア命令パケットが指定するアドレスは、 X 、 $X + Y$ 、 $X + 2 * Y$ 、 \dots 、 $X + (N - 1) * Y$ 、である。

【0039】

すなわち、ベクトルロード/ストア命令パケット 400 は、ベースアドレス 402 及びベースアドレス 402 からディスタンス 403 の整数倍だけ離れたアドレスであって、要素数個のアドレスに対し、一斉にデータの読み込み又は書き込みの命令を示すものである。

【0040】

スカラプロセッシング部 11 は、スカラストア命令を実行する際、アドレス 202 及びストアデータ 204 を決定し、それらを図 2 (a) の形式の命令パケットに整形してアドレス変換部 13 に送出する。また、スカラプロセッシング部 11 は、スカラロード命令を実行する際、アドレス 302 を決定し、図 2 (b) の形式の命令パケットに整形してアドレス変換部 13 に送出する。

【0041】

一方、スカラプロセッシング部 11 は、ベクトルロード/ストア命令を実行する際、ベースアドレス 402、ディスタンス 403、及び、要素数 404 を決定し、それらを図 2 (c) の形式の命令パケットに整形する。そして、スカラプロセッシング部 11 は、当該命令パケットを、アドレス変換部 13 へ送出し、アドレス変換部 13 を介してベクトルプロセッシング部 12 に引き渡す。

【0042】

ベクトルプロセッシング部 12 は、ベクトルデータを格納するベクトルレジスタや各種演算器 (図示せず) を有する。ベクトルプロセッシング部 12 は、スカラプロセッシング部 11 からの命令に基づいて各種演算処理を行い、又は、アドレス変換部 13 とロード/ストアデータの送受信を行う。例えば、ベクトルプロセッシング部 12 が、スカラプロセッシング部 11 からベクトルストア命令パケットを受け付けると、ベクトルレジスタに格納されたデータをアドレス変換部 13 に送出する。

【0043】

アドレス変換部 13 は、スカラプロセッシング部 11 又はベクトルプロセッシング部 12 が行うデータのロード/ストアの実行に際し、必要があれば論理アドレスから物理アドレスへの変換を行い、メモリ 15 へのデータ転送のスケジューリングを行う。

【0044】

アドレス変換部 13 は、スカラプロセッシング部 11 からスカラストア命令パケットを受け取ると、命令パケットの内容を解釈し、物理アドレスへの変換処理を行う。そして、アドレス変換部 13 は、変換後のアドレス及びストアデータ 204 を、メモリネットワーク 14 を介してメモリ 15 へ転送する。

【0045】

アドレス変換部 13 は、スカラプロセッシング部 11 からスカラロード命令パケットを受け取ると、命令パケットの内容を解釈し、物理アドレスへの変換処理を行う。そして、アドレス変換部 13 は、変換後のアドレスを、メモリネットワーク 14 を介してメモリ 15 へ転送する。

【0046】

10

20

30

40

50

アドレス変換部 13 は、スカラプロセッシング部 11 からベクトルストア命令パケットを受け取り、ベクトルプロセッシング部 12 からデータを受け取ると、ベースアドレス、ディスタンス、及び要素数で指定されたアドレスの実アドレスへの展開及び物理アドレスへの変換処理を行う。そして、アドレス変換部 13 は、変換後のアドレス又はストアデータを、メモリネットワーク 14 を介してメモリ 15 へ転送する。

【0047】

アドレス変換部 13 は、スカラプロセッシング部 11 からベクトルロード命令の命令パケットを受け取ると、実アドレスへの展開及び物理アドレスへの変換処理を行う。そして、アドレス変換部 13 は、変換後のアドレスを、メモリネットワーク 14 を介してメモリ 15 へ転送する。

10

【0048】

メモリネットワーク 14 は、アドレス変換部 13 とメモリ 15 との間のデータ転送を行う。

【0049】

メモリ 15 は、スカラプロセッシング部 11 又はベクトルプロセッシング部 12 が読み又は書き込みを行うデータを記憶する。

【0050】

(2. 実施形態 1 のスカラプロセッシング部の概要構成)

以下、上記ベクトル処理装置 1 が有する本実施形態のスカラプロセッシング部の概要構成について、具体的に説明する。

20

実施形態 1 のスカラプロセッシング部は、命令パケットの結合及び追い越しを行う。

【0051】

スカラプロセッシング部 11 は、L1 キャッシュ 11a と、命令バッファ部 11b と、を備える。

【0052】

L1 キャッシュ 11a は、スカラプロセッシング部 11 において使用頻度が高いデータを格納する。スカラプロセッシング部 11 は、スカラストア命令の実行の際に、L1 キャッシュ 11a の内容を更新すると同時にメモリ 15 にデータを書き込む処理を行う。

【0053】

命令バッファ部 11b は、スカラプロセッシング部 11 が発行する命令パケットを結合又は追い越し処理を行うためのものである。命令バッファ部 11b は、スカラプロセッシング部 11 が命令パケットをアドレス変換部 13 に送出する前に命令パケットを受け付ける。命令バッファ部 11b は、図 3 に示すように、アドレス比較・バッファ制御部 11b1 と、命令パケットバッファ部 11b2 と、結合処理部 11b3 と、を備え、以下のように構成する。

30

【0054】

アドレス比較・バッファ制御部 11b1 は、命令バッファ部 11b が受け付けた命令パケット(以下、「受付命令パケット」という)、及び、命令パケットバッファ部 11b2 に保持されている命令パケット(以下、「保持命令パケット」という)の種類を判定する。そして、保持命令パケットのアドレスと受付命令パケットのアドレスとを比較する。ここで、保持命令パケットは、受付命令パケットよりも先に受け付けた命令パケットである。すなわち、アドレス比較・バッファ制御部 11b1 は、先行する命令パケット(保持命令パケット)、及び、後続の命令パケット(受付命令パケット)の種類を判定し、両命令パケットのアドレスを比較する。そして、アドレス比較・バッファ制御部 11b1 は、受付命令パケット及び保持命令パケットの種類ならびに比較結果に基づいて、先行する命令パケットと後続の命令パケットとの結合指示、又は、命令間の追い越しを行う。

40

【0055】

命令パケットバッファ部 11b2 は、命令バッファ部 11b が受け付けた命令パケットを 1 つ保持するバッファである。

【0056】

50

結合処理部 1 1 b 3 は、アドレス比較・バッファ制御部 1 1 b 1 の指示に基づいて、命令パケットを 1 つに結合させる。

【 0 0 5 7 】

以下、アドレス比較・バッファ制御部 1 1 b 1 の具体的な機能について説明する。

【 0 0 5 8 】

スカラプロセッシング部 1 1 より図 2 の形式等の命令パケットが生成されると、当該命令パケットはまず命令バッファ部 1 1 b に送られる。命令バッファ部 1 1 b が命令パケットを受け付けると、アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットが、(A) スカラストア命令パケット、(B) ベクトルロード/ストア命令パケット、(C) スカラロード命令パケット、(D) その他の命令パケット、(E) 有効でない命令パケットのいずれかであるかを判定する。

10

【 0 0 5 9 】

スカラプロセッシング部 1 1 からは常に何らかの信号を含む「命令パケット」が生成され、出力されており、その命令パケットに含まれる信号は、実際に実行すべき命令を示すものである場合と、無視されるべきものである場合とがある。したがって、アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットが「有効である」か否かも判断することとする。ここで、命令パケットが「有効である」とは、命令パケットが、有効 bit が “ 1 ” であり実際に実行されるべき命令の情報を含むことをいう。すなわち、有効な命令パケットには、(A) スカラストア命令、(B) ベクトルロード/ストア命令、(C) スカラロード命令、又は(D) その他の命令の命令パケットが含まれる。一方、パケットが「有効でない」とは、命令パケットが、有効 bit が “ 0 ” であり実行されるべき命令の情報を含まないことをいう。

20

【 0 0 6 0 】

次に、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットが「有効である」か否かを判断する。

【 0 0 6 1 】

受付命令パケットが(A) スカラストア命令パケットであり、保持命令パケットが有効である場合、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットがスカラストア命令パケットであるか、スカラストア命令パケットであれば受付命令パケットと保持命令パケットのアドレスが一致するか否かを判断する。保持命令パケットがスカラストア命令パケットであって、それらのアドレスが一致する場合、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットと受付命令パケットとを結合する。アドレス比較・バッファ制御部 1 1 b 1 は結合後のパケット(以下、「結合命令パケット」という)を、命令パケットバッファ部 1 1 b 2 に保持する。

30

【 0 0 6 2 】

保持命令パケットと受付命令パケットとの結合の例を、図 4 を用いて示す。

図 4 (a) は保持命令パケット、図 4 (b) は受付命令パケット、図 4 (c) は保持命令パケット(図 4 (a))と受付命令パケット(図 4 (b))とを結合した後の命令パケット(結合命令パケット)である。

【 0 0 6 3 】

結合命令パケットの命令コード 7 0 1 は、スカラストア命令を示すものであり、命令コード 5 0 1、6 0 1 と同じである。アドレス 7 0 2 は、アドレス 5 0 2、6 0 2 と同じである。結合命令パケットのバイトイネーブル 7 0 3 は、保持命令パケットのバイトイネーブル 5 0 3 と受付命令パケットのバイトイネーブル 6 0 3 との OR 処理を行ったものとする。結合命令パケットのストアデータ 7 0 4 は、保持命令パケットのストアデータ 5 0 4 と、受付命令パケットのストアデータ 6 0 4 とが示す有効な方を 1 バイト単位で選択したものとする。ただし、両方のパケットで有効なバイトが存在した場合には、同じアドレスに対するストア命令が連続しているものと考え、遅く受け取った受付命令パケットのストアデータ 6 0 4 を優先する。

40

【 0 0 6 4 】

50

一方、受付命令パケットが(A)スカラストア命令パケットであり、(i)保持命令パケットが有効でないと判断された場合、(ii)保持命令パケットがスカラストア命令パケット以外の有効な命令パケットである場合、あるいは、(iii)保持命令パケットがスカラストア命令パケットで、両者のアドレスが一致しない場合、アドレス比較・バッファ制御部11b1は、保持命令パケットをアドレス変換部13に出力させ、受付命令パケットであるスカラストア命令パケットを命令パケットバッファ部11b2に保持させる。

【0065】

これにより、同じアドレスへのスカラストア命令を実行する場合、スカラプロセッシング部11からアドレス変換部13に発行する命令パケット数を削減することができる。この結果、データ転送帯域を効率化し、メモリネットワーク14等のデータ転送の負荷を軽減することができる。一方、先行の命令と後続の命令とがスカラストア命令でも、両命令が対象とするアドレスが一致しない場合には、命令パケットの追い越しは行わず、命令が生成された順に命令パケットを発行することができる。

【0066】

受付命令パケットが(B)ベクトルロード/ストア命令パケットであり、保持命令パケットが有効である場合、アドレス比較・バッファ制御部11b1は、保持命令パケットがスカラストア命令パケットであるか、スカラストア命令パケットであれば受付命令パケットと保持命令パケットのアドレスが重複するか否かを判断する。受付命令パケットが(B)ベクトルロード/ストア命令パケットであり、保持命令パケットがスカラストア命令パケットであって、それらのアドレスが重複しない場合、あるいは、受付命令パケットが(B)ベクトルロード/ストア命令パケットであって、保持命令パケットが有効でない場合、アドレス比較・バッファ制御部11b1は、受付命令パケットであるベクトルロード/ストア命令パケットを、保持命令パケットを追い越して、アドレス変換部13に出力する。

【0067】

一方、受付命令パケットが(B)ベクトルロード/ストア命令パケットであり、保持命令パケットがスカラストア命令パケットであって、それらのアドレスが重複する場合、あるいは、受付命令パケットが(B)ベクトルロード/ストア命令パケットであり、保持命令パケットが有効であるがスカラストア命令パケットではない場合、アドレス比較・バッファ制御部11b1は、保持命令パケットをアドレス変換部13へ出力し、受付命令パケット(ベクトルロード/ストア命令パケット)を命令パケットバッファ部11b2に保持させる。

【0068】

これにより、アドレスが重複しなければ、スカラストア命令よりもベクトルロード/ストア命令を優先的に実行する追い越し制御を行うことができる。

【0069】

受付命令パケットが(C)スカラロード命令パケットであり、保持命令パケットが有効である場合、アドレス比較・バッファ制御部11b1は、保持命令パケットがスカラストア命令パケットであるか、スカラストア命令パケットであれば受付命令パケットと保持命令パケットのアドレスが一致するか否かを判断する。受付命令パケットが(C)スカラロード命令パケットであり、保持命令パケットがスカラストア命令パケットであって、それらのアドレスが一致しない場合、あるいは、受付命令パケットが(C)スカラロード命令パケットであって、保持命令パケットが有効でない場合、アドレス比較・バッファ制御部11b1は、受付命令パケットであるスカラロード命令パケットを、保持命令パケットを追い越して、アドレス変換部13に出力する。

【0070】

一方、受付命令パケットが(C)スカラロード命令パケットであり、保持命令パケットがスカラストア命令パケットであって、アドレスが一致する場合、あるいは、受付命令パケットが(C)スカラロード命令パケットであり、保持命令パケットが有効であるがスカラストア命令パケットでない場合、アドレス比較・バッファ制御部11b1は、保持命令

10

20

30

40

50

パケットをアドレス変換部 1 3 へ出力し、受付命令パケット（スカラロード命令パケット）を命令パケットバッファ部 1 1 b 2 に保持させる。

【 0 0 7 1 】

これにより、アドレスが一致しなければ、スカラストア命令よりもスカラロード命令を優先的に実行する追い越し制御を行うことができる。

【 0 0 7 2 】

受付命令パケットが（D）その他の命令パケットであり、保持命令パケットが有効である場合、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットを、アドレス変換部 1 3 へ出力し、受付命令パケット（その他の命令パケット）を命令パケットバッファ部 1 1 b 2 に保持させる。

10

【 0 0 7 3 】

一方、受付命令パケットが（D）その他の命令パケットであり、保持命令パケットが有効でない場合、アドレス比較・バッファ制御部 1 1 b 1 は、アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットをそのままアドレス変換部 1 3 へ出力する。

【 0 0 7 4 】

これにより、有効なパケットであるその他の命令パケットは、有効でないパケットよりも優先させて出力することができる。

【 0 0 7 5 】

受付命令パケットが（E）有効でない命令パケットであり、保持命令パケットが有効である場合、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットがスカラストア命令パケットであるか否かを判断する。受付命令パケットが（E）有効でない命令パケットであり、保持命令パケットがスカラストア命令パケットである場合、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットを命令パケットバッファ部 1 1 b 2 に保持させたまま、受付命令パケットをそのままアドレス変換部 1 3 へ出力する。

20

【 0 0 7 6 】

一方、受付命令パケットが（E）有効でない命令パケットであり、保持命令パケットがスカラストア命令パケット以外の有効な命令パケットである場合、あるいは、受付命令パケットが（E）有効でない命令パケットであり、保持命令パケットも有効でない命令パケットである場合、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットをアドレス変換部 1 3 へ出力し、受付命令パケット（有効でない命令パケット）を命令パケットバッファ部 1 1 b 2 に保持させる。

30

【 0 0 7 7 】

これにより、後続に有効なパケットが来ない場合、命令パケットバッファ部 1 1 b 2 に命令パケットが滞留してしまうことを防ぐことができる。

【 0 0 7 8 】

（ 3 . 実施形態 1 の命令バッファ部の動作 ）

以下、結合処理及び追い越し制御処理を実行する命令バッファ部の動作について説明する。ベクトル処理装置 1 に電源が投入されると、命令バッファ部 1 1 b は、図 5 のフローチャートに示す命令パケット制御処理を開始する。

【 0 0 7 9 】

アドレス比較・バッファ制御部 1 1 b 1 は、命令パケットを受け付けたか否かを判断する（ステップ S 1 1）。命令パケットを受け付けたと判断された場合（ステップ S 1 1；Yes）、アドレス比較・バッファ制御部 1 1 b 1 は、受け付けた命令パケット（受付命令パケット）の種類を判定する（ステップ S 1 2）。一方、命令パケットを受け付けていないと判断された場合（ステップ S 1 1；No）、そのまま待機する。

40

【 0 0 8 0 】

アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットが「スカラストア命令パケット」であると判断した場合（ステップ S 1 2；スカラストア命令パケット）、スカラストア命令パケット制御処理（図 6）を開始する（ステップ S 1 3）。

アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットが「ベクトルロード/ス

50

トア命令パケット」であると判断した場合（ステップS 1 2；ベクトルロード/ストア命令パケット）、ベクトルロード/ストア命令パケット制御処理（図7）を開始する（ステップS 1 4）。

アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットが「スカラロード命令パケット」であると判断した場合（ステップS 1 2；スカラロード命令パケット）、スカラロード命令パケット制御処理（図8）を開始する（ステップS 1 5）。

アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットが「その他の命令パケット」であると判断した場合（ステップS 1 2；その他の命令パケット）、その他の命令パケット制御処理（図9）を開始する（ステップS 1 6）。

アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットが「有効でない命令パケット」であると判断した場合（ステップS 1 2；有効でない命令パケット）、有効でない命令パケットの制御処理（図10）を開始する（ステップS 1 7）。

【0081】

（3.1 スカラストア命令パケット制御処理）

アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットが有効か否かを判断する（ステップS 1 3 1）。保持命令パケットが有効であると判断された場合（ステップS 1 3 1；Yes）、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットがスカラストア命令パケットか否かを判断する（ステップS 1 3 2）。一方、保持命令パケットが有効でないと判断された場合（ステップS 1 3 1；No）、アドレス比較・バッファ制御部 1 1 b 1 は、現在保持されている有効でない命令パケットをアドレス変換部 1 3 へ出力し、受付命令パケット（スカラストア命令パケット）を命令パケットバッファ部 1 1 b 2 に保持させる（ステップS 1 3 5）。

【0082】

ステップS 1 3 2において、保持命令パケットがスカラストア命令パケットであると判断された場合（ステップS 1 3 2；Yes）、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケット（先行するスカラストア命令パケット）のアドレスと受付命令パケット（後続のスカラストア命令パケット）のアドレスとを比較する（ステップS 1 3 3）。

【0083】

一方、ステップS 1 3 2において、保持命令パケットがスカラストア命令パケット以外の有効な命令パケットであると判断された場合（ステップS 1 3 2；No）、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットをアドレス変換部 1 3 へ出力し、受付命令パケット（スカラストア命令パケット）を命令パケットバッファ部 1 1 b 2 に保持させる（ステップS 1 3 5）。すなわち、受付命令パケットがスカラストア命令パケットであり、保持命令パケットがスカラストア命令パケット以外の有効な命令パケットである場合、アドレス比較・バッファ制御部 1 1 b 1 は、追い越し制御を行わず、命令パケットが生成された順に、命令パケットをアドレス変換部 1 3 へ出力する。

【0084】

ステップS 1 3 3において、保持命令パケットのアドレスと受付命令パケットのアドレスとが一致すると判断された場合（ステップS 1 3 3；Yes）、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットと受付命令パケットとを結合し、結合後の命令パケットを命令パケットバッファ部 1 1 b 2 に保持させる（ステップS 1 3 4）。例えば、保持命令パケットが図4（a）に示す命令パケットであり、受付命令パケットが図4（b）に示す命令パケットである場合、アドレス比較・バッファ制御部 1 1 b 1 は、それらを結合して図4（c）に示す命令パケットを生成する。そして、アドレス比較・バッファ制御部 1 1 b 1 は、生成した当該命令パケットを命令パケットバッファ部 1 1 b 2 に保持させる。

【0085】

一方、ステップS 1 3 3において、アドレスが一致しないと判断された場合（ステップS 1 3 3；No）、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケット（先行するスカラストア命令パケット）をアドレス変換部 1 3 へ出力し、受付命令パケット（後

10

20

30

40

50

続のスカラストア命令パケット)を命令パケットバッファ部11b2に保持させる(ステップS135)。

【0086】

ステップS134又はステップS135の処理の後、アドレス比較バッファ制御部13は、スカラストア命令パケット制御処理を終了する。

【0087】

(3.2 ベクトルロード/ストア命令パケット制御処理)

アドレス比較・バッファ制御部11b1は、保持命令パケットが有効か否かを判断する(ステップS141)。保持命令パケットが有効であると判断された場合(ステップS141; Yes)、アドレス比較・バッファ制御部11b1は、保持命令パケットがスカラ 10
ストア命令パケットか否かを判断する(ステップS142)。一方、保持命令パケットが有効でないと判断された場合(ステップS141; No)、アドレス比較・バッファ制御部11b1は、受付命令パケット(ベクトルロード/ストア命令パケット)をそのままアドレス変換部13へ出力する(ステップS145)。

【0088】

ステップS142において、保持命令パケットがスカラストア命令パケットであると判断された場合(ステップS142; Yes)、アドレス比較・バッファ制御部11b1は、保持命令パケット(スカラストア命令パケット)のアドレスと受付命令パケット(ベクトルロード/ストア命令パケット)のアドレスとを比較する(ステップS143)。

【0089】

一方、ステップS142において、保持命令パケットがスカラストア命令パケット以外の有効な命令パケットであると判断された場合(ステップS142; No)、アドレス比較・バッファ制御部11b1は、保持命令パケットをアドレス変換部13へ出力し、受付命令パケット(ベクトルロード/ストア命令パケット)を命令パケットバッファ部11b2に保持させる(ステップS144)。すなわち、受付命令パケットがベクトルロード/ストア命令パケットであり、保持命令パケットが、スカラストア命令パケット以外の有効な命令パケットである場合、アドレス比較・バッファ制御部11b1は、追い越し制御を行わず、命令パケットが生成された順に、命令パケットをアドレス変換部13に出力する。

【0090】

ステップS143において、保持命令パケットのアドレスと、受付命令パケットのアドレス、すなわち、ベースアドレスを基準とした要素数個のアドレスとが重複する場合(ステップS143; Yes)、アドレス比較・バッファ制御部11b1は、保持命令パケット(スカラストア命令パケット)をアドレス変換部13へ出力し、受付命令パケット(ベクトルロード/ストア命令パケット)を命令パケットバッファ部11b2に保持させる(ステップS144)。

【0091】

一方、ステップS143において、アドレスが重複しないと判断された場合(ステップS143; No)、アドレス比較・バッファ制御部11b1は、保持命令パケット(スカラストア命令パケット)をそのまま保持させ、受付命令パケット(ベクトルロード/ストア 40
命令パケット)を優先してアドレス変換部13へ出力する(ステップS145)。

【0092】

ステップS144及びステップS145の処理の後、アドレス比較バッファ制御部13は、ベクトルロード/ストア命令パケット制御処理を終了する。

【0093】

(3.3 スカラロード命令パケット制御処理)

アドレス比較・バッファ制御部11b1は、保持命令パケットが有効か否かを判断する(ステップS151)。保持命令パケットが有効であると判断された場合(ステップS151; Yes)、アドレス比較・バッファ制御部11b1は、保持命令パケットがスカラ 50
ストア命令パケットか否かを判断する(ステップS152)。一方、保持命令パケットが

有効でないと判断された場合（ステップS 151；No）、アドレス比較・バッファ制御部11b1は、受付命令パケット（スカラロード命令パケット）をそのままアドレス変換部13へ出力する（ステップS 155）。

【0094】

ステップS 152において、保持命令パケットがスカラストア命令パケットであると判断された場合（ステップS 152；Yes）、アドレス比較・バッファ制御部11b1は、保持命令パケット（スカラストア命令パケット）のアドレスと受付命令パケット（スカラロード命令パケット）のアドレスとを比較する（ステップS 153）。

【0095】

一方、ステップS 152において、保持命令パケットがスカラストア命令パケット以外の有効な命令パケットであると判断された場合（ステップS 152；No）、アドレス比較・バッファ制御部11b1は、保持命令パケットをアドレス変換部13へ出力し、受付命令パケット（スカラロード命令パケット）を命令パケットバッファ部11b2に保持させる（ステップS 154）。すなわち、受付命令パケットがスカラロード命令パケットであり、保持命令パケットがスカラストア命令パケット以外の有効な命令パケットである場合、アドレス比較・バッファ制御部11b1は、追い越し制御を行わず、命令パケットが生成された順に、命令パケットをアドレス変換部13に出力する。

10

【0096】

ステップS 153において、保持命令パケットのアドレスと受付命令パケットのアドレスとが一致すると判断された場合（ステップS 153；Yes）、アドレス比較・バッファ制御部11b1は、保持命令パケット（スカラストア命令パケット）をアドレス変換部13へ出力し、受付命令パケット（スカラロード命令パケット）を命令パケットバッファ部11b2に保持させる（ステップS 154）。

20

【0097】

一方、ステップS 153において、アドレスが一致しないと判断された場合（ステップS 153；No）、アドレス比較・バッファ制御部11b1は、保持命令パケット（スカラストア命令パケット）をそのまま保持させ、受付命令パケット（スカラロード命令パケット）を優先してアドレス変換部13へ出力する（ステップS 155）。

【0098】

ステップS 154及びステップS 155の処理の後、アドレス比較バッファ制御部13は、スカラロード命令パケット制御処理を終了する。

30

【0099】

（3.4 その他の命令パケット制御処理）

アドレス比較・バッファ制御部11b1は、保持命令パケットが有効か否かを判断する（ステップS 161）。保持命令パケットが有効であると判断された場合（ステップS 161；Yes）、アドレス比較・バッファ制御部11b1は、保持命令パケットをアドレス変換部13へ出力し、受付命令パケット（その他の命令パケット）を命令パケットバッファ部11b2に保持させる（ステップS 162）。一方、保持命令パケットが有効でないと判断された場合（ステップS 161；No）、アドレス比較・バッファ制御部11b1は、受付命令パケットをそのままアドレス変換部13へ出力する（ステップS 163）。

40

【0100】

ステップS 162及びステップS 163の処理の後、アドレス比較バッファ制御部13は、その他の命令パケット制御処理を終了する。

【0101】

（3.5 有効でない命令パケットの制御処理）

アドレス比較・バッファ制御部11b1は、保持命令パケットが有効か否かを判断する（ステップS 171）。保持命令パケットが有効であると判断された場合（ステップS 171；Yes）、アドレス比較・バッファ制御部11b1は、保持命令パケットがスカラストア命令パケットか否かを判断する（ステップS 172）。一方、保持命令パケットが

50

有効でない判断された場合（ステップS 171；No）、アドレス比較・バッファ制御部11b1は、現在保持されている有効でない命令パケットをアドレス変換部13に出力し、受付命令パケット（有効でない命令パケット）を命令パケットバッファ部11b2に保持させる（ステップS 174）。

【0102】

ステップS 172において、保持命令パケットがスカラストア命令パケットであると判断された場合（ステップS 172；Yes）、アドレス比較・バッファ制御部11b1は、保持命令パケット（スカラストア命令パケット）を命令パケットバッファ部11b2に保持させたまま、受付命令パケット（有効でない命令パケット）をそのままアドレス変換部13へ出力する（ステップS 173）。

10

【0103】

一方、ステップS 172において、保持命令パケットがスカラストア命令パケット以外の有効な命令パケットであると判断された場合（ステップS 172；No）、アドレス比較・バッファ制御部11b1は、保持命令パケットをアドレス変換部13へ出力し、受付命令パケット（有効でない命令パケット）を命令パケットバッファ部11b2に保持させる（ステップS 174）。

【0104】

ステップS 173及びステップS 174の処理の後、アドレス比較バッファ制御部13は、有効でない命令パケットの制御処理を終了する。

【0105】

20

本実施形態によれば、アドレス変換部に発行される命令パケット数を削減することができ、データ転送の負荷を軽減することができる。ストア命令のアドレスとロード命令のアドレスとが重ならないならば、ロード命令を追い越させて優先的に実行することができ、ベクトル処理装置の処理速度を高めることができる。

【0106】

（4．実施形態2のベクトル処理装置の概要構成）

実施形態2のベクトル処理装置1は、図1に示すように、ベクトル処理装置1は、スカラプロセッシング部11と、ベクトルプロセッシング部12と、アドレス変換部13と、メモリネットワーク14と、メモリ15と、から構成される。ベクトルプロセッシング部12、アドレス変換部13、メモリネットワーク14、及び、メモリ15は、実施形態1

30

のもと同様の機能を有する。

【0107】

（5．実施形態2のスカラプロセッシング部の概要構成）

実施形態2のスカラプロセッシング部は、実施形態1の機能に加え、命令パケットが一定時間以上保持された場合、比較する命令パケットが存在しなくても保持命令パケットを出力する機能を有するものである。

以下、実施形態1のベクトル処理装置と異なる機能を実現するアドレス比較・バッファ制御部11b1について説明する。

【0108】

アドレス比較・バッファ制御部11b1は、カウンタ（図示せず）を備え、命令バッファ部11bが命令パケットを受け付けない期間、命令パケットバッファ部11b2を次のように制御する。

40

【0109】

アドレス比較・バッファ制御部11b1は、カウンタにより命令パケットバッファ部11b2に命令パケットを保持させてからの経過時間を計測する。そして、アドレス比較・バッファ制御部11b1は、経過時間が所定の時間を経過した場合、保持命令パケットをアドレス変換部13へ出力させる。一方、経過時間が所定の閾値を超えない場合、アドレス比較・バッファ制御部11b1は、命令パケットバッファ部11b2に命令パケットを保持させたまま待機する。

【0110】

50

これにより、命令パケットバッファ部 1 1 b 1 に命令パケットが滞留して、ベクトル処理装置 1 全体の処理が滞ることを防ぐことができる。また、ストア命令の処理にかかる時間を、ある一定の値以下にすることを保証することが可能となる。

【 0 1 1 1 】

(6 . 実施形態 2 の命令バッファ部の動作)

以下、本実施形態の命令バッファ部の各部が行う動作について説明する。ベクトル処理装置 1 に電源が投入されると、命令バッファ部 1 1 b は、図 1 1 のフローチャートに示す命令パケット制御処理を開始する。なお、図 1 1 のフローチャートにおいて、図 5 のフローチャートと同じステップ番号が付されているステップは、図 5 のフローチャートにおける処理と同様の処理を行う。以下、異なる処理を行うステップについて説明する。

10

【 0 1 1 2 】

ステップ S 1 1 において、命令パケットを受け付けていないと判断された場合 (ステップ S 1 1 ; N o) 、アドレス比較・バッファ制御部 1 1 b 1 は、命令パケットバッファ部 1 1 b 2 に命令パケットを保持させてから所定の時間が経過したか否かを判断する (ステップ S 2 7) 。所定の時間経過したと判断された場合 (ステップ S 2 7 ; Y e s) 、アドレス比較・バッファ制御部 1 1 b 1 は、保持命令パケットをアドレス変換部 1 3 へ出力する (ステップ S 2 8) 。そして、ステップ S 1 1 に戻る。

【 0 1 1 3 】

一方、所定の時間を経過していないと判断された場合 (ステップ S 2 7 ; N o) 、アドレス比較・バッファ制御部 1 1 b 1 は、ステップ S 1 1 に戻り、引き続き、命令パケットを受け付けたか否かを判断する。

20

【 0 1 1 4 】

本実施形態によれば、命令パケットが長期間、バッファに滞留してしまうのを防ぐことができる。

【 0 1 1 5 】

なお、上記実施形態において、ベクトル処理装置は上記の構成に限られるものではない。例えば、スカラプロセッシング部、ベクトルプロセッシング部、メモリ等は複数備えられるようにしてもよい。また、本実施形態では、アドレス変換部を介してスカラプロセッシング部からベクトルプロセッシング部へ命令パケットが送出されているが、これに限らず、スカラプロセッシング部からベクトルプロセッシング部へ直接、命令パケットを送出するようにしてもよい。また、各命令パケットの形式は、実施形態に示したものに限らない。例えば、ベクトル処理装置が、スカラプロセッシング部を複数有する場合、命令パケットを発行したスカラプロセッシング部を識別する識別子等を命令パケットに含めるようにしてもよい。

30

【 0 1 1 6 】

また、上記実施形態において、アドレス比較・バッファ制御部 1 1 b 1 は、有効でない命令パケットをアドレス変換部 1 3 へ出力しなくてもよい。あるいは、アドレス比較・バッファ制御部 1 1 b 1 は、有効でない命令パケットを、どのような順序でも出力することができる。例えば、ステップ S 1 3 5 、 S 1 7 4 において、アドレス比較・バッファ制御部 1 1 b 1 は、保持されている有効でない命令パケットをアドレス変換部 1 3 へ出力せず、受付命令パケットを命令パケットバッファ部 1 1 b 2 に上書きしてしまうこととしてもよい。また、ステップ S 1 7 3 において、アドレス比較・バッファ制御部 1 1 b 1 は、受付命令パケットである有効でない命令パケットをアドレス変換部 1 3 へ出力しないこととしてもよい。

40

【 0 1 1 7 】

上記の実施形態の一部又は全部は、以下の付記のようにも記載されうるが、以下には限られない。

【 0 1 1 8 】

(付記 1)

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、

50

を備えるベクトル処理装置であって、

前記スカラ処理部は、

前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第 1 の命令パケット又は第 2 の命令パケットを発行するものであって、

前記スカラ処理部により発行される第 1 の命令パケットを格納する命令パケットバッファ部と、

前記第 1 の命令パケット及び当該第 1 の命令パケットの後に発行される第 2 の命令パケットの種類を判別し、前記第 1 の命令パケットが指定する第 1 のアドレスと、第 2 の命令パケットが指定する第 2 のアドレスとを比較し、前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する指示を出力するバッファ制御部と、

前記出力された指示に基づき前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する結合処理部と、

を備え、

前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がスカラストア命令であり、前記第 2 の命令パケットが示す命令が

(a)スカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパケットを命令パケットバッファ部に格納させ、

(b)ベクトルロード命令又はベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パケットを出力し、

(c)スカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 2 の命令パケットを出力する

ことを特徴とするベクトル処理装置。

【 0 1 1 9 】

(付記 2)

前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がスカラストア命令であり、前記第 2 の命令パケットが示す命令がスカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記命令パケットバッファ部に格納させる

ことを特徴とする付記 1 に記載のベクトル処理装置。

【 0 1 2 0 】

(付記 3)

前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がスカラストア命令であり、前記第 2 の命令パケットが示す命令がベクトルロード命令又はベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスとが重複する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記命令パケットバッファ部に格納させる

ことを特徴とする付記 1 又は 2 に記載のベクトル処理装置。

【 0 1 2 1 】

(付記 4)

前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がスカラストア命令であり、前記第 2 の命令パケットが示す命令がスカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスとが一致する場合、前記第 1 の命令パケットを出力し、前記第 2 の命令パケットを前記命令パケットバッファ部に格納させる

ことを特徴とする付記 1 乃至 3 のいずれか 1 つに記載のベクトル処理装置。

【 0 1 2 2 】

(付記 5)

10

20

30

40

50

前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がベクトルロード命令、ベクトルストア命令、又は、スカラロード命令である場合、前記第 1 の命令パケットを出力することを特徴とする付記 1 乃至 4 のいずれか 1 つに記載のベクトル処理装置。

【 0 1 2 3 】

(付記 6)

前記バッファ制御部は、前記命令パケットバッファ部が前記第 1 の命令パケットを格納してからの経過時間を計測し、当該経過時間が所定の値を超えた場合、前記第 1 の命令パケットを出力する

ことを特徴とする付記 1 乃至 5 のいずれか 1 つに記載のベクトル処理装置。

10

【 0 1 2 4 】

(付記 7)

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備え、前記スカラ処理部は、前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第 1 の命令パケット又は第 2 の命令パケットを発行するものであって、当該スカラ処理部が、命令パケットバッファ部と、バッファ制御部と、結合処理部とを備える、ベクトル処理装置が実行するベクトル処理方法であって、

当該ベクトル処理方法は、

前記命令パケットバッファ部が、前記スカラ処理部により発行される第 1 の命令パケットを格納する命令パケットバッファ工程と、

20

前記バッファ制御部が、前記第 1 の命令パケット及び当該第 1 の命令パケットの後に発行される第 2 の命令パケットの種類を判別し、前記第 1 の命令パケットが指定する第 1 のアドレスと、第 2 の命令パケットが指定する第 2 のアドレスとを比較し、前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する指示を出力するバッファ制御工程と、

前記結合処理部が、前記出力された指示に基づき前記第 1 の命令パケットと前記第 2 の命令パケットとを結合する結合処理工程と、

を備え、

前記バッファ制御工程において、前記バッファ制御部は、

前記第 1 の命令パケットが示す命令がスカラストア命令であり、前記第 2 の命令パケットが示す命令が

30

(a)スカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパケットを命令パケットバッファ部に格納させ、

(b)ベクトルロード命令又はベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パケットを出力し、

(c)スカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 2 の命令パケットを出力する

ことを特徴とするベクトル処理方法。

【 0 1 2 5 】

(付記 8)

コンピュータを、

スカラ演算を行うスカラ処理部と、ベクトル演算を行うベクトル処理部と、記憶部と、を備え、前記スカラ処理部は、前記記憶部からデータをロードする命令あるいは前記記憶部にデータをストアする命令を示す第 1 の命令パケット又は第 2 の命令パケットを発行する、ベクトル処理装置として機能させるプログラムであって、

前記プログラムは、前記コンピュータを、

前記スカラ処理部において、

前記スカラ処理部により発行される第 1 の命令パケットを格納する命令パケットバッファ部、

前記第 1 の命令パケット及び当該第 1 の命令パケットの後に発行される第 2 の命令パケ

50

ットの種類を判別し、前記第 1 の命令パッケージが指定する第 1 のアドレスと、第 2 の命令パッケージが指定する第 2 のアドレスとを比較し、前記第 1 の命令パッケージと前記第 2 の命令パッケージとを結合する指示を出力するバッファ制御部、

前記出力された指示に基づき前記第 1 の命令パッケージと前記第 2 の命令パッケージとを結合する結合処理部、

として機能させ、

前記バッファ制御部は、

前記第 1 の命令パッケージが示す命令がスカラストア命令であり、前記第 2 の命令パッケージが示す命令が

(a)スカラストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致する場合、前記結合処理部に前記結合する指示を出力し、結合されたパッケージを命令パッケージバッファ部に格納させ、

(b)ベクトルロード命令又はベクトルストア命令であって、前記第 1 のアドレスと前記第 2 のアドレスが重複しない場合、前記第 2 の命令パッケージを出力し、

(c)スカラロード命令であって、前記第 1 のアドレスと前記第 2 のアドレスが一致しない場合、前記第 2 の命令パッケージを出力する

として機能させることを特徴とするプログラム。

【産業上の利用可能性】

【 0 1 2 6 】

本発明によれば、命令パッケージを制御することにより処理性能を向上させるのに好適なベクトル処理装置、ベクトル処理方法、及び、プログラムを提供することができる。

【符号の説明】

【 0 1 2 7 】

1、9 ベクトル処理装置

1 1、9 1 スカラプロセッシング部

1 1 a、9 1 a L 1 キャッシュ

1 1 b 命令バッファ部

1 1 b 1 アドレス比較・バッファ制御部

1 1 b 2 命令パッケージバッファ部

1 1 b 3 結合処理部

1 2、9 2 ベクトルプロセッシング部

1 3、9 3 アドレス変換部

1 4、9 4 メモリネットワーク

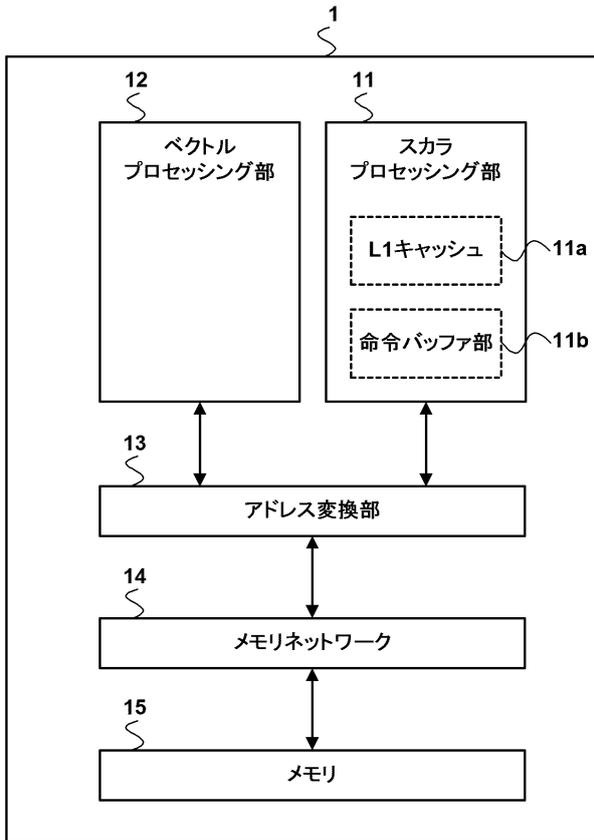
1 5、9 5 メモリ

10

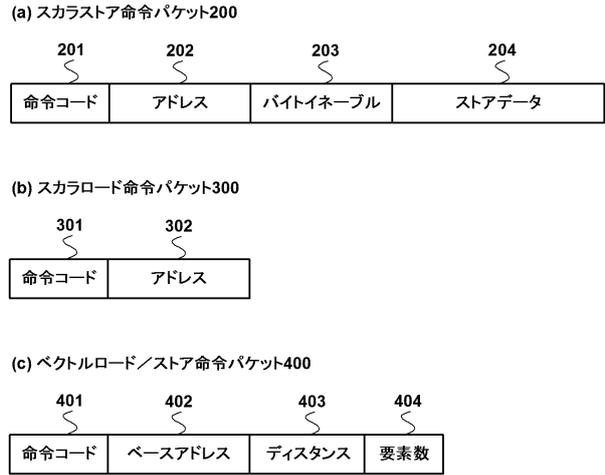
20

30

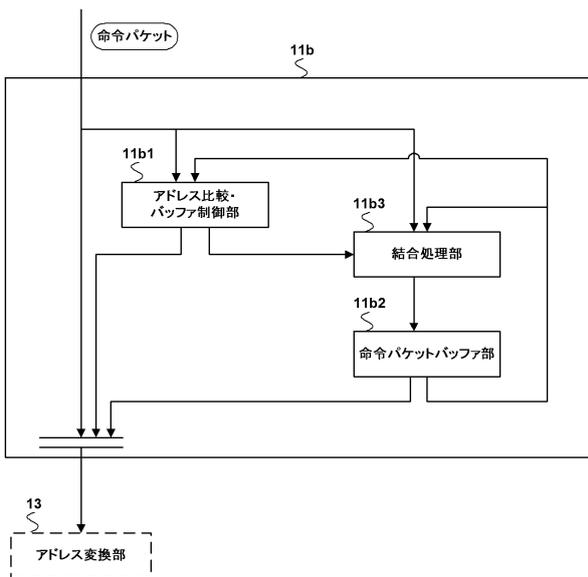
【図1】



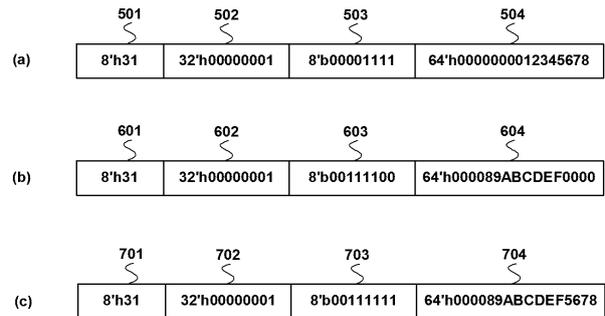
【図2】



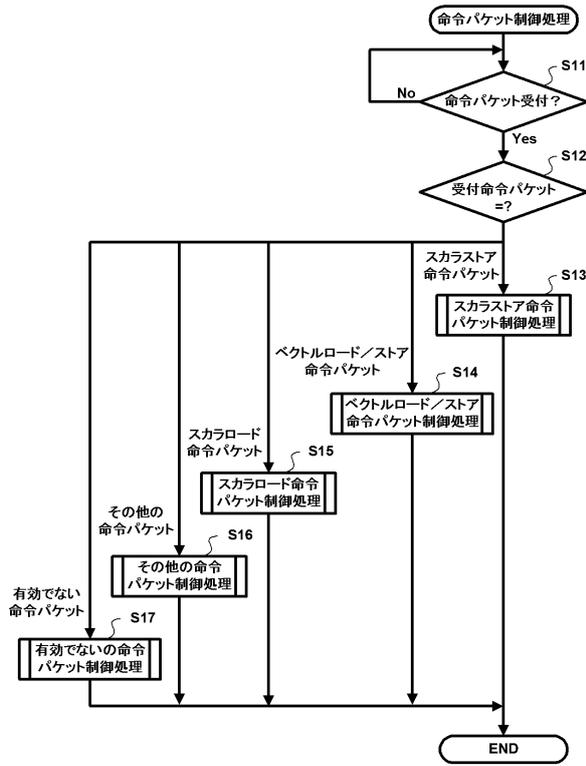
【図3】



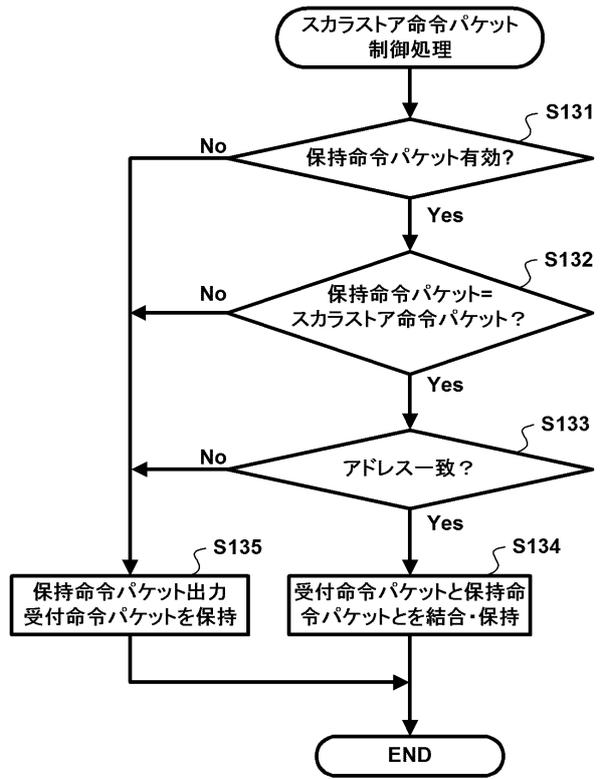
【図4】



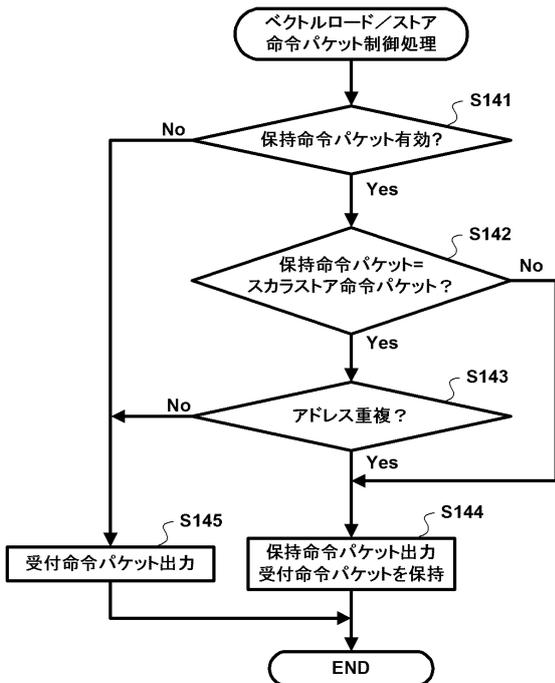
【図5】



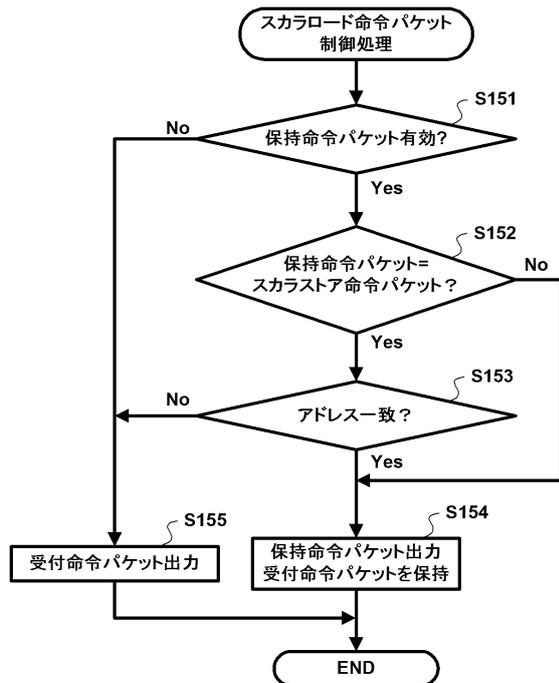
【図6】



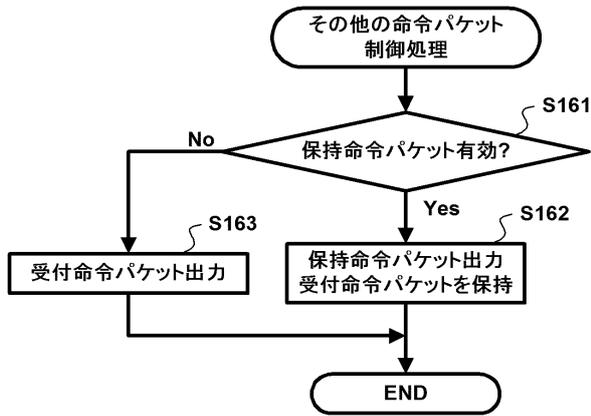
【図7】



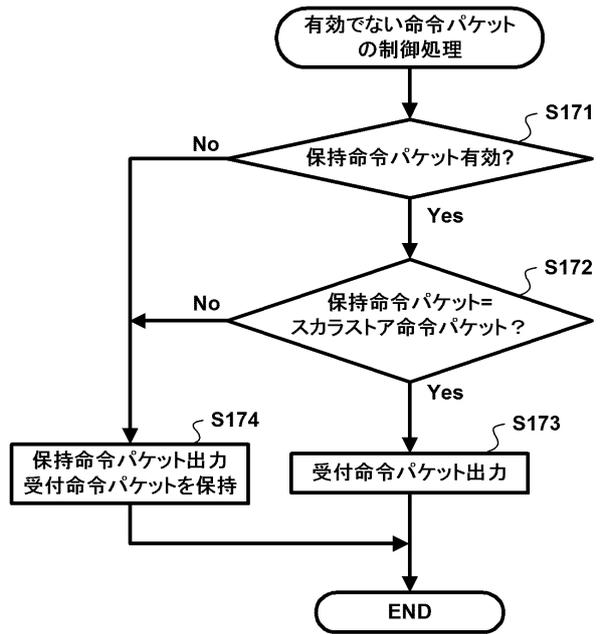
【図8】



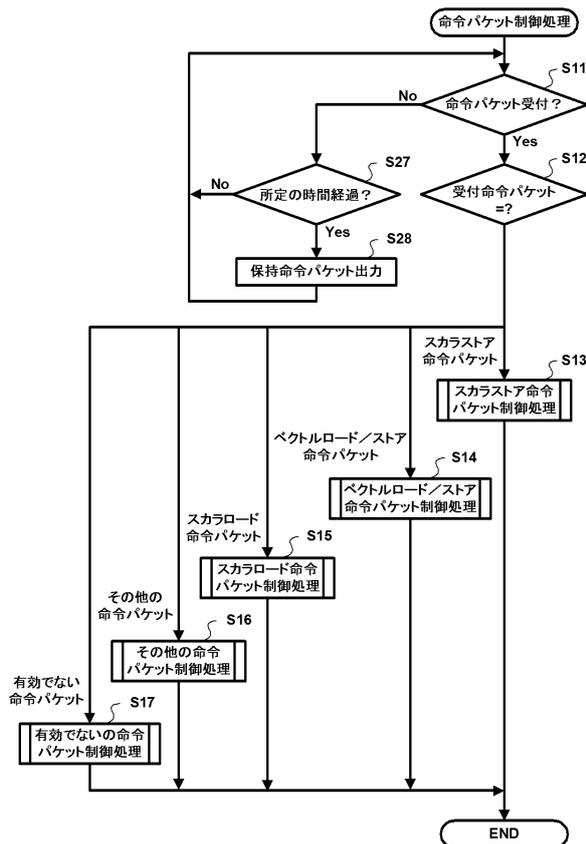
【図9】



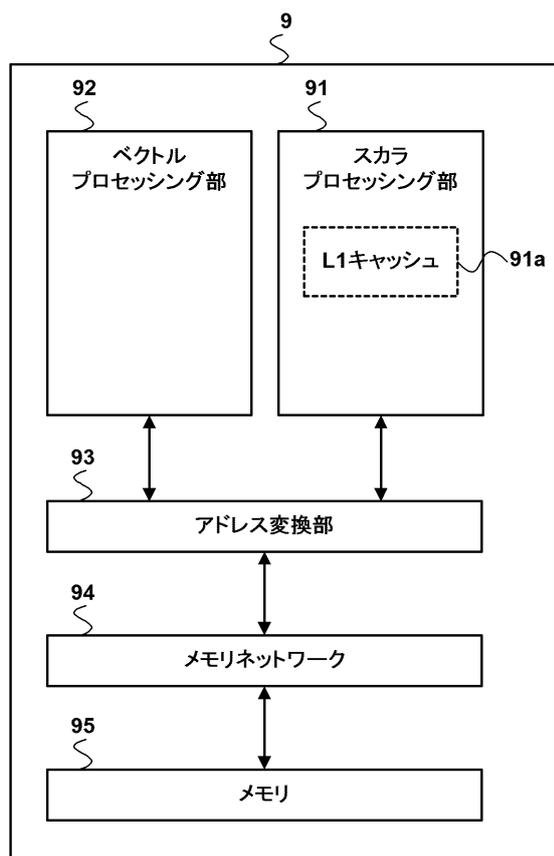
【図10】



【図11】



【図12】



フロントページの続き

- (56)参考文献 特開2005-235135(JP,A)
特開平04-112328(JP,A)
特表2008-512785(JP,A)
特開平03-100843(JP,A)
特開昭64-029933(JP,A)
特開2004-038341(JP,A)
特開平07-152566(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 9/38
G06F 9/318
G06F 9/34