



(12) 发明专利

(10) 授权公告号 CN 101064281 B

(45) 授权公告日 2010.07.21

(21) 申请号 200710097970.8

(22) 申请日 2007.04.25

(30) 优先权数据

10-2006-0038787 2006.04.28 KR

(73) 专利权人 科洛司科技有限公司

地址 美国特拉华州

(72) 发明人 车韩燮

(74) 专利代理机构 北京北翔知识产权代理有限公司 11285

代理人 杨勇 郑建晖

(51) Int. Cl.

H01L 21/822 (2006.01)

H01L 27/146 (2006.01)

审查员 陈源

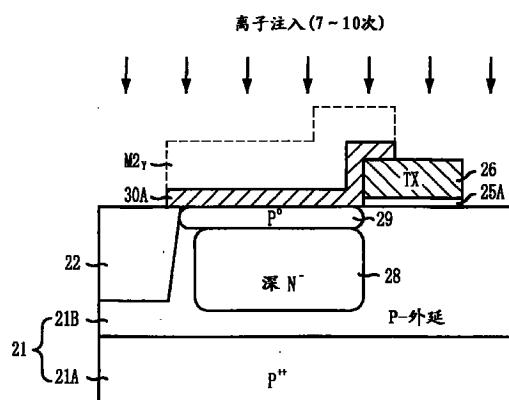
权利要求书 1 页 说明书 5 页 附图 7 页

(54) 发明名称

制造具有无等离子体损坏的光电二极管的互补金属氧化物半导体图像传感器的方法

(57) 摘要

本发明提供一种制造互补金属氧化物半导体(CMOS)图像传感器的方法，其包括：提供半成品衬底，在该衬底的光电二极管区域上形成图案化阻挡层，使用掩模在除该光电二极管区域之外的区域上注入杂质而该图案化阻挡层保留，及移除该掩模。



1. 一种制造互补金属氧化物半导体 (CMOS) 图像传感器的方法,所述方法包括 :
在衬底中形成光电二极管区域 ;
形成邻近所述光电二极管区域的栅极结构 ;
在所述栅极结构的一部分和所述光电二极管上形成图案化阻挡层 ;
和
在所述栅极结构和所述图案化阻挡层二者的侧壁上形成隔离物。
2. 一种制造互补金属氧化物半导体 (CMOS) 图像传感器的方法,所述方法包括 :
在衬底上形成栅极结构 ;
注入掺杂剂至所述栅极结构的一侧的所述衬底中以形成光电二极管 ;
在所述光电二极管上形成图案化阻挡层 ;
注入掺杂剂至所述栅极结构的另一侧的所述衬底中以形成轻掺杂漏极 (LD) 区域 ; 和
在所述栅极结构和所述图案化阻挡层二者的侧壁上形成隔离物。
3. 权利要求 2 的方法,还包括 :
除去所述图案化阻挡层以暴露所述光电二极管的上部 ;
在所述光电二极管的暴露的上部上形成缓冲氧化物层 ; 和
在所述暴露的光电二极管上进行离子注入过程。
4. 权利要求 2 的方法,其中在所述光电二极管上形成所述图案化阻挡层包括 :
在所述衬底上形成阻挡层 ;
以覆盖所述光电二极管的方式在所述阻挡层上形成掩模层 ; 和
使用所述掩模层蚀刻所述阻挡层以形成保留在所述光电二极管上的所述图案化阻挡层 ; 和
除去所述掩膜层。
5. 权利要求 4 的方法,其中蚀刻所述阻挡层包括实施湿蚀刻过程。
6. 权利要求 5 的方法,其中实施所述湿蚀刻过程包括使用缓冲氧化物蚀刻剂 (BOE) 及氟化氢 (HF) 溶液中的一种。
7. 权利要求 2 的方法,其中所述图案化阻挡层包含基于氧化物的层。
8. 权利要求 7 的方法,其中所述基于氧化物的层是使用化学气相沉积 (CVD) 方法及热氧化方法中的一种形成。
9. 权利要求 7 的方法,其中所述图案化阻挡层形成为具有约 **20 Å** ~ 约 **2000 Å** 的厚度。

制造具有无等离子体损坏的光电二极管的互补金属氧化物 半导体图像传感器的方法

[0001] 相关申请

[0002] 本发明要求享有在 2006 年 4 月 28 日提交的韩国专利申请 10-2006-0038787 的优先权，通过引用将其全文引入。

技术领域

[0003] 发明涉及一种用于制造图像传感器的方法，且更具体而言，涉及一种制造互补金属氧化物半导体 (CMOS) 图像传感器的方法。

背景技术

[0004] 典型图像传感器为一种使用半导体材料的光反应性质捕获图像信息的装置。典型图像传感器将各像素中所产生的不同的电值改变为允许信号处理的特定水平 (levels)，其中像素感应具有不同光强度及波长的目标物。

[0005] 这种图像传感器包括电荷耦合器件 (CCD) 图像传感器及 CMOS 图像传感器。图像传感器使用光电二极管作为光接收装置。光电二极管吸收使外部图像成像的光，且收集及储存光电荷。

[0006] 图 1 说明展示典型 CMOS 图像传感器的光电二极管的横截面图。深 N- 型区域 15 系形成于衬底 11 的光电二极管区域中。衬底 11 包括高度掺杂有 P 型杂质的 P 型 (P^{++}) 衬底 11A 及 P 型外延层 11B，该外延层 11B 是通过由原位低度掺杂 P 型杂质且实施外延生长过程而形成于 P 型衬底 11A 上方。 P^0 区域 16 系形成于深 N 型区域 15 上方。转移晶体管 (TX) 的栅极氧化物层 13 与栅极电极 14 紧邻光电二极管区域形成于衬底 11 上方。尽管省略了附图标记，但轻掺杂漏极 (LD) 隔离物系形成于栅极电极 14 的侧壁上。附图标记 12 表示隔离结构。

[0007] 当光撞击在衬底结构上时，光在包括深 N- 型区域 15 及 P 型外延层 11B 的 PN 结区域附近产生电子 - 空穴对。通过所供给的偏压使这些载流子移动至转移晶体管 (TX)，从而产生电流。因此，光能转换为电能。

[0008] 包括深 N- 型区域 15 及形成于下方的 P 型外延层 11B 的 PN 结区域变为光电二极管。光电二极管的最上部分即 P^0 区域 16 掺杂有 P 型杂质，将光电二极管区域与硅表面隔离。因此，减少由硅表面的硅悬键所导致的暗电流的流入。 P^0 区域 16 是使用离子注入工艺而形成。

[0009] 然而，光电二极管的上部分上方可能存在在各种等离子体工艺期间所产生的损坏，所述等离子体工艺通常为制造晶片所需。这种损坏可能产生暗电流。在随后的光刻胶移除过程中，某些构成光刻胶的重金属也可能未被移除，且可能残留于光电二极管的表面上。在此情况下，这种重金属可在随后的热过程期间向内扩散且导致暗电流的产生。然而，可能难以实质上移除由制造半导体器件时的等离子体损坏或光刻胶层移除过程所导致的重金属污染物。

发明内容

[0010] 本发明的实施方案是针对提供一种制造互补金属氧化物半导体 (CMOS) 图像传感器的光电二极管的方法，其可减少由等离子体损坏或光刻胶层过程所导致的产生暗电流的重金属污染物。

[0011] 根据本发明的一方面，提供一种制造 CMOS 图像传感器的方法，该方法包括：提供半成品 (semi-finished) 衬底；在该衬底的光电二极管区域上形成图案化阻挡层；使用掩模在除该光电二极管区域之外的区域上注入杂质，而该图案化阻挡层保留；及移除该掩模。

[0012] 根据本发明的另一方面，提供一种制造 CMOS 图像传感器的方法，该方法包括：在衬底结构的晶体管区域上形成栅极结构；注入杂质至该栅极结构的一侧的衬底结构上以形成光电二极管；在该光电二极管上形成图案化阻挡层；使用掩模在该晶体管区域上注入杂质，而该图案化阻挡层保留；及移除该掩模。

[0013] 根据本发明的又一方面，提供一种制造 CMOS 图像传感器的方法，该方法包括：在衬底结构的晶体管区域上形成栅极结构；使用第一掩模在该栅极结构的一侧的衬底结构上实施第一离子注入过程以形成光电二极管；在该光电二极管上形成图案化阻挡层；使用第二掩模在该晶体管区域上实施第二离子注入过程，而该图案化阻挡层保留；在该栅极结构的侧壁上形成隔离物；及使用作为第三掩模的掩模图案及该隔离物实施第三离子注入过程。

附图说明

[0014] 图 1 说明展示典型 CMOS 图像传感器的结构的横截面图。

[0015] 图 2A 至图 2L 说明根据本发明的实施方案的制造 CMOS 图像传感器的方法的横截面图。

具体实施方式

[0016] 本发明涉及一种制造具有无等离子体损坏的光电二极管的互补金属氧化物半导体 (CMOS) 图像传感器的方法。暗电流可使用阻挡层而基本被移除。阻挡层阻挡光电二极管免受一般出现于形成光电二极管之前及之后的等离子体损坏及光刻胶的重金属污染。

[0017] 图 2A 至图 2L 说明根据本发明的实施方案的制造 CMOS 图像传感器的方法的横截面图。

[0018] 参看图 2A，衬底 21 包括高度掺杂有 P 型杂质的 P 型 (P^{++}) 衬底 21A 以及 P 型外延层 21B，该外延层 21B 是由原位低度掺杂 P 型杂质且实施外延生长过程而形成于 P 型衬底 21A 上。使用典型方法将隔离结构 22 形成于衬底 21 中。举例而言，可使用浅槽隔离 (STI) 方法来形成隔离结构 22。

[0019] 使用化学气相沉积 (CVD) 方法或热氧化方法将第一阻挡氧化物层 23 形成于衬底 21 上。例如，可使用 CVD 方法使第一阻挡氧化物层 23 包括原硅酸四乙酯 (TEOS)。第一阻挡氧化物层 23 可形成为具有约 **20 Å** ~ **约 2000 Å** 的厚度。

[0020] 参看图 2B，光刻胶层形成于第一阻挡氧化物层 23 上，且实施曝光及显影过程以形成第一阻挡掩模 24。然后使用第一阻挡掩模 24 作为蚀刻阻挡层对第一阻挡氧化物层 23 进

行蚀刻。此时,使用湿蚀刻过程来替代使用利用等离子体的干蚀刻过程来蚀刻第一阻挡氧化物层 23。因此,可减少在第一阻挡氧化物层 23 的蚀刻期间可出现于衬底 21 的暴露表面上的等离子体损坏。具体地,第一阻挡氧化物层 23 的湿蚀刻过程可使用缓冲氧化物蚀刻剂 (BOE) 或氟化氢 (HF) 溶液。第一阻挡氧化物层 23 的形成于不包括光电二极管区域的区域例如晶体管区域上方的部分被移除。亦即,图案化第一阻挡氧化物层 23A 保留于光电二极管区域上方。

[0021] 参看图 2C,第一阻挡掩模 24 被移除。此时,使用利用等离子体的移除过程来移除第一阻挡掩模 24,这是因为第一阻挡掩模 24 包括光刻胶。同时,等离子体损坏可能出现于衬底 21 的暴露表面上,这是因为在移除过程期间使用了等离子体。然而,可允许使用等离子体,因为衬底 21 的暴露表面并非光电二极管区域。移除第一阻挡掩模 24 的后,图案化第一阻挡氧化物层 23A 保留于衬底 21 的光电二极管区域上方。在下文中,图案化第一阻挡氧化物层 23A 称为第一阻挡层 23A。

[0022] 参看图 2D,以第一阻挡层 23A 阻挡光电二极管区域,且实施后续的离子注入过程。后续离子注入过程是指在隔离结构 22 形成之后直至形成栅极氧化物层所实施的离子注入过程。存在约 5 至 8 种这种使用光刻胶掩模的离子注入过程。因此,尽管未说明,但光刻胶移除过程可实施若干次,如以附图标记 M1x 所表示,此处 X 表示形成及移除光刻胶掩模的数目。此时,在光刻胶移除过程中所产生的等离子体损坏可损坏光电二极管区域,这是因为光刻胶移除过程通常使用等离子体工艺。然而,根据本发明的此实施方案,若以包括氧化物的第一阻挡层 23A 阻挡光电二极管区域,则可阻止等离子体损坏。

[0023] 光刻胶含有少量重金属。然而,重金属的渗透可能减少,这是因为在根据本发明的此实施方案制造光刻胶时,光电二极管区域可不直接接触光刻胶。因此,可通过将第一阻挡层 23A 形成为具有约**20 Å**~**约2000 Å**的厚度而保护光电二极管区域使其免受等离子体损坏。

[0024] 参看图 2E,在实施前述的各种离子注入过程的后,通过栅极氧化将栅极氧化物层 25 形成于衬底 21 上。此时,在形成栅极氧化物层 25 之前实施栅极氧化预清洗过程通常是关键的。第一阻挡层 23A 在栅极氧化预清洗过程中移除。例如,栅极氧化预清洗过程可使用 BOE 或 HF 溶液。可通过 BOE 或 HF 溶液轻易地移除包括氧化物的第一阻挡层 23A。等离子体损坏可能不会出现于衬底 21 的表面上,这是因为栅极氧化预清洗过程包括实施湿过程。

[0025] 参看图 2F 及图 2G,用作栅极电极 26 的多晶硅层形成于栅极氧化物层 25 上,且实施栅极图案化过程以形成栅电极 26。在图中,仅说明转移晶体管的栅极电极 TX。附图标记 25A 表示图案化栅极氧化物层 25A。

[0026] 在光电二极管区域上实施离子注入过程以形成深 N- 型区域 28 及 P⁰ 区域 29。更详细而言,光刻胶层形成于栅极电极 26 上。在光刻胶层上实施曝光及显影过程以形成第一离子注入掩模 27A(图 2F)。此时,通过第一离子注入掩模 27A 暴露光电二极管区域。第一离子注入掩模 27A 的一侧可对准于栅极电极 26 的中心附近,且第一离子注入掩模 27A 的另一侧可以以下方式对准:即,该侧部分地自隔离结构 22 的边缘向光电二极管区域延伸。注入 N 型杂质离子,亦即,使用典型离子注入方法实施深 N- 注入过程以形成深 N- 型区域 28。

[0027] 参看图 2G,移除第一离子注入掩模 27A 且形成 P⁰ 区域 29。更详细而言,形成光刻胶层且实施曝光及显影过程以形成第二离子注入掩模 27B。然后注入 P 型杂质离子,例如,

硼 (B), 亦即, 执行第一 P⁰ 离子注入过程。通过经由前述系列的杂质离子注入过程形成深 N- 型区域 28 及 P⁰ 区域 29 来形成光电二极管。

[0028] 通常, 包括深 N- 型区域 28 及在深 N 型区域 28 下方的 P⁰ 区域 29 的 PN 结区域变为光电二极管。光电二极管包括在最上部分的 P⁰ 区域 29, 且 P⁰ 区域 29 将光电二极管区域与硅表面绝缘, 减少由硅表面上的硅悬键所导致的暗电流的流入。

[0029] 参看图 2H, 移除第二离子注入掩模 27B。此时, 使用等离子体移除第二离子注入掩模 27B。第二阻挡氧化物层 30 系形成于衬底结构上方。使用 CVD 方法或热氧化方法将第二阻挡氧化物层 30 形成为具有**20 Å~2000 Å** 的厚度。例如, 可使用 CVD 方法使第二阻挡氧化物层 30 包括 TEOS。第二阻挡氧化物层 30 充当用于减少等离子体损坏的阻挡层。

[0030] 光刻胶层形成于第二阻挡氧化物层 30 上。实施曝光及显影过程以形成第二阻挡掩模 31。使用第二阻挡掩模 31 作为蚀刻阻挡层对第二阻挡氧化物层 30 进行蚀刻。此时, 使用湿蚀刻过程来替代使用利用等离子体的干蚀刻过程来蚀刻第二阻挡氧化物层 30。因此, 可减少在第二阻挡氧化物层 30 的蚀刻期间可能出现于衬底 21 的暴露表面上的等离子体损坏。具体地, 第二阻挡氧化物层 30 的湿蚀刻过程可使用 BOE 或 HF 溶液。第二阻挡氧化物层 30 的形成于不包括光电二极管区域的区域上方的部分被移除。即, 图案化第二阻挡氧化物层 30A 保留于光电二极管区域上方。

[0031] 参看图 2I, 第二阻挡掩模 31 被移除。此时, 使用利用等离子体的移除工艺来移除第二阻挡掩模 31, 这是因为第二阻挡掩模 31 包括光刻胶。同时, 等离子体损坏可能出现于衬底 21 的暴露表面上, 这是因为在移除过程中使用了等离子体。然而, 可允许使用等离子体, 因为衬底 21 的暴露表面并非光电二极管区域。

[0032] 移除第二阻挡掩模 31 的后, 图案化第二阻挡氧化物层 30A 保留于衬底 21 的光电二极管区域上方。在下文中, 图案化第二阻挡氧化物层 30A 系称为第二阻挡层 30A。

[0033] 参看图 2J, 以第二阻挡层 30A 阻挡光电二极管区域, 且实施后续离子注入过程。后续离子注入过程是指在栅极图案化之后使用光刻胶层作为掩模, 在晶体管区域上实施约 7 至 10 次离子注入过程, 例如轻微掺杂漏极 (LLD) 离子注入。因此, 尽管未说明, 但光刻胶移除过程可执行若干次, 如以附图标记 M2Y 所表示, 此处 Y 表示形成及移除光刻胶掩模的数目。此时, 在光刻胶移除过程中所产生的等离子体损坏可损坏光电二极管区域, 这是因为光刻胶移除过程通常使用等离子体工艺。然而, 根据本发明的此实施方案, 若以包括氧化物的第二阻挡层 30A 阻挡光电二极管区域, 则可阻止等离子体损坏。

[0034] 光刻胶含有少量重金属。然而, 重金属的渗透可能减少, 这是因为在根据本发明的此实施方案制造光刻胶时, 光电二极管区域可不直接接触光刻胶。

[0035] 参看图 2K, 实施用于形成 LDD 隔离物 32 的典型过程, 而第二阻挡层 30A 保留。即, 隔离物绝缘层形成于第二阻挡层 30A 上方, 且然后实施隔离物蚀刻过程以形成 LDD 隔离物 32。此时, LDD 隔离物 32 形成于栅极电极 26 的侧壁上, 且具有包括 TEOS 层 32A 及基于氮化物的层 32B 的双结构。同时, 包括 TEOS 层 32A 及基于氮化物的层 32B 的双结构可形成于第二阻挡层 30A 的两端的侧壁上, 以及形成于第二阻挡层 30A 的一部分 (形成于栅极电极 26 的一侧上) 的侧壁上。

[0036] 隔离物蚀刻过程通常包括使用等离子体实施干蚀刻过程。即使在隔离物蚀刻过程中光电二极管上出现大量等离子体损坏, 但第二阻挡层 30A 仍可实质上阻挡等离子体损

坏。

[0037] 使用 LDD 隔离物 32 及光刻胶层作为掩模, 实施典型源极 / 漏极离子注入过程。同时, 除早先用于形成 P⁰ 区域 29 的第一 P⁰ 离子注入过程外, 当在形成 LDD 隔离物 32 之后实施第二 P⁰ 离子注入过程时, 可使用如图 2L 中所展示的方法。

[0038] 参看图 2L, 在实施典型源极 / 漏极离子注入过程的后, 使用湿蚀刻过程来移除第二阻挡层 30A 以便实施第二 P⁰ 离子注入过程。湿蚀刻过程使用 BOE 或 HF 溶液。此时, 可蚀刻除去 LDD 隔离物 32 中的部分 TEOS 层 32A, TEOS 层 32A 包括基本上与第二阻挡层 30A 相同的基于氧化物的材料。附图标记 32C 及 32D 分别表示残余 TEOS 层 32C 及残余 LDD 隔离物 32D。移除第二阻挡层 30A 直至至少光电二极管的顶部表面基本暴露, 且残余第二阻挡层 30B 可保留于光电二极管的边缘上方的栅极电极 26 的一侧上。

[0039] 移除第二阻挡层 30A, 因为第二阻挡层 30A 具有较大的厚度。可通过预先移除第二阻挡层 30A 而轻易地实施随后的第二 P⁰ 离子注入过程。实施第二 P⁰ 离子注入过程。此时, 缓冲氧化物层可形成为具有**50 Å~200 Å** 的较小厚度, 以减少在第二 P⁰ 离子注入过程中出现于衬底 21 的表面上的离子注入损坏。

[0040] 根据本发明的实施方案, 使用第一及第二阻挡层可以基本减少通常在形成光电二极管之前及之后所实施的离子注入过程及光刻胶移除过程期间出现的等离子体损坏及重金属污染。此外, 阻挡层可减少在随后的使用等离子体的干蚀刻过程中出现的等离子体损坏。

[0041] 尽管已关于特定实施方案描述了本发明, 但对于熟习此项技术者而言显而易见的是, 可不脱离如以下权利要求中所限定的本发明的精神及范畴而作出各种变化及修改。

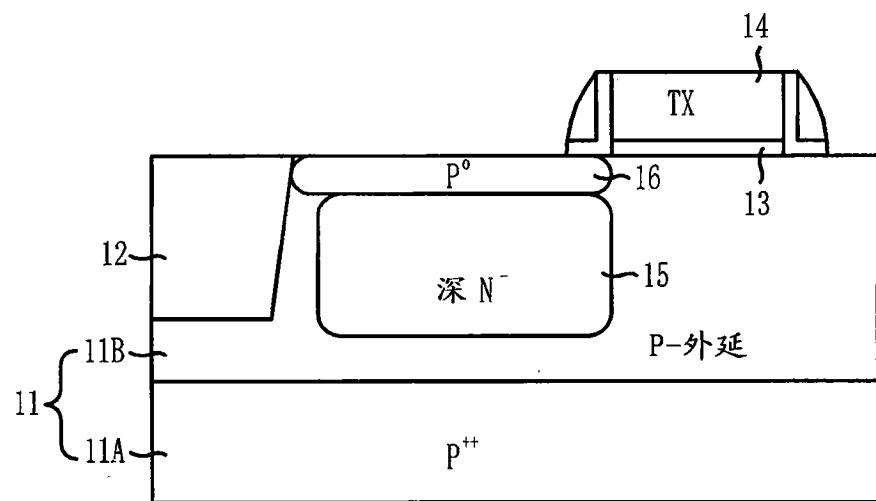


图 1

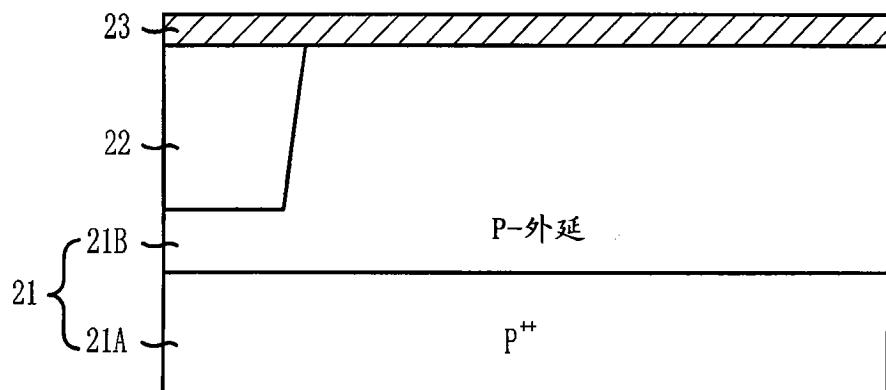


图 2A

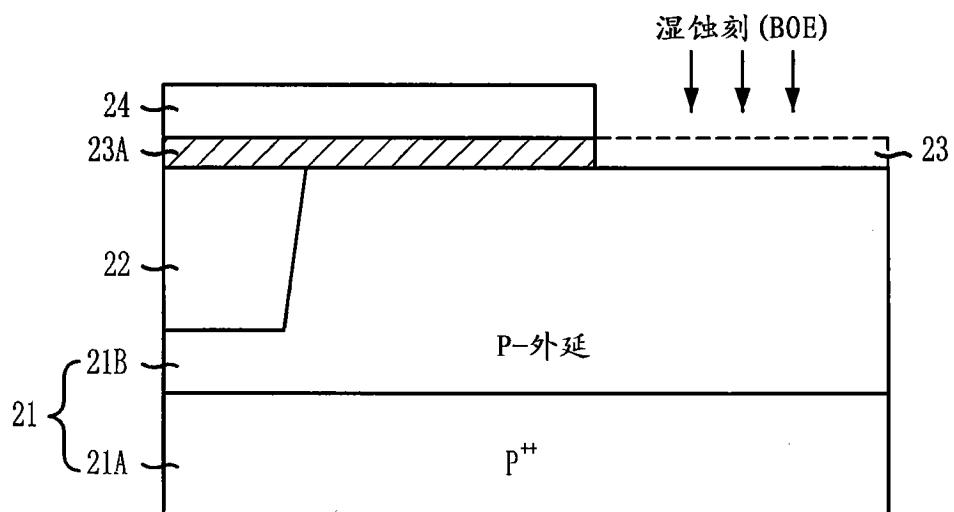


图 2B

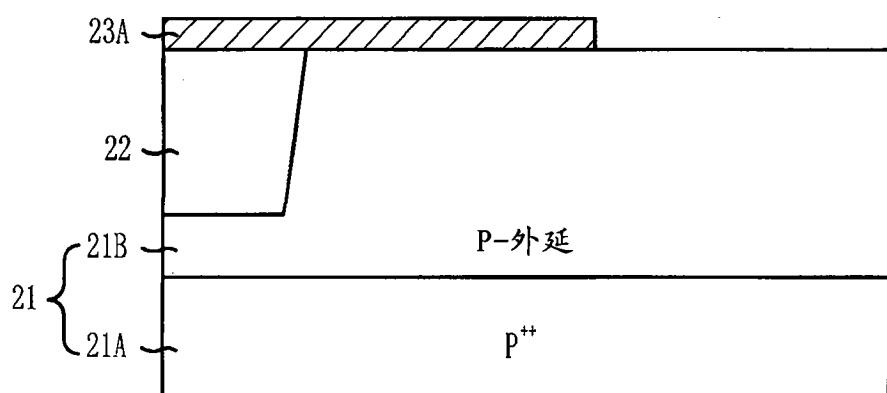


图 2C

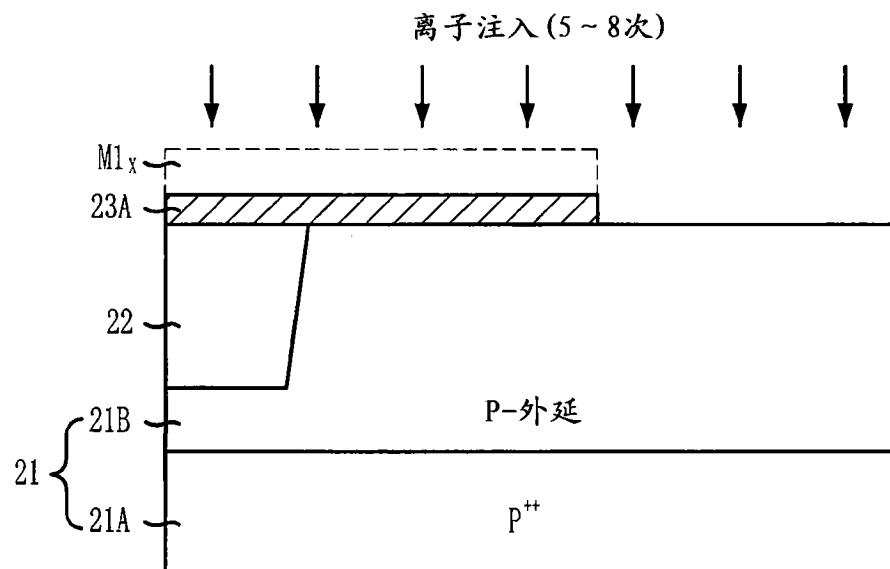


图 2D

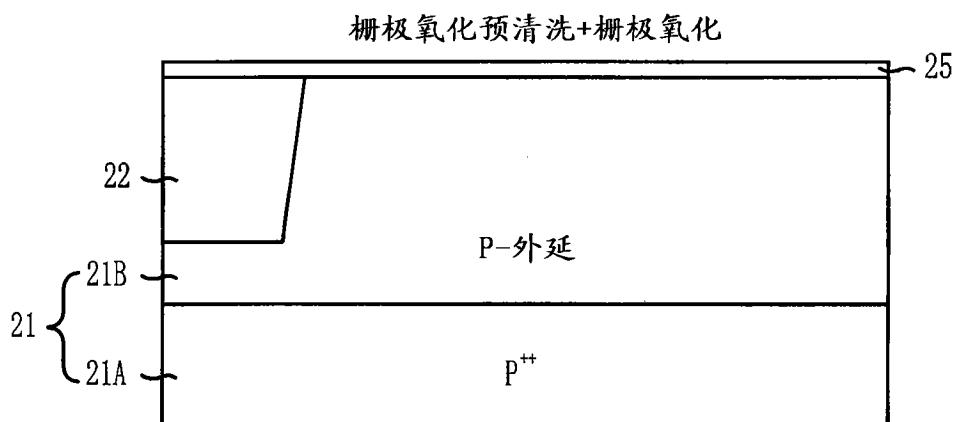


图 2E

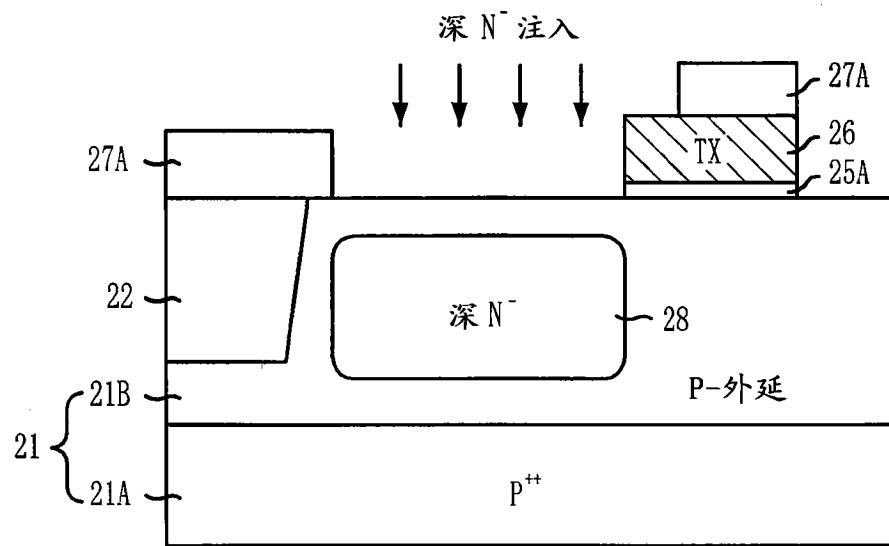


图 2F

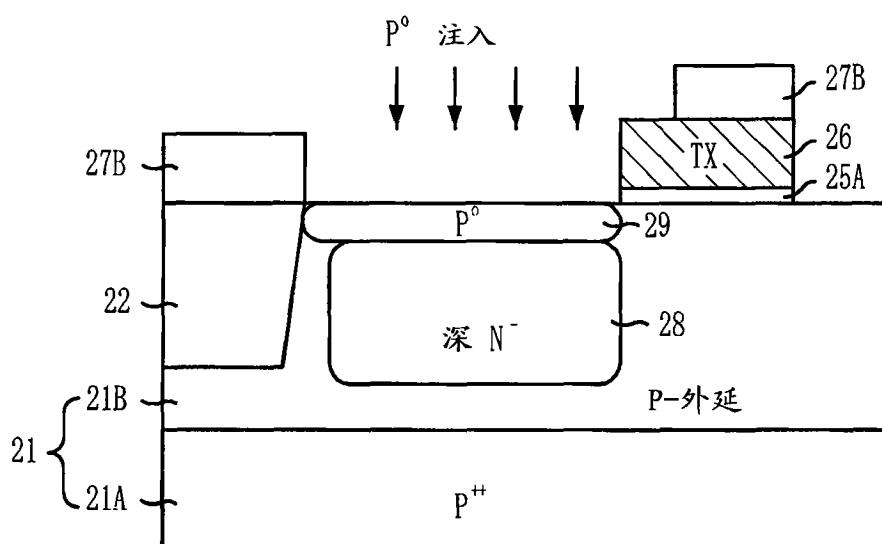


图 2G

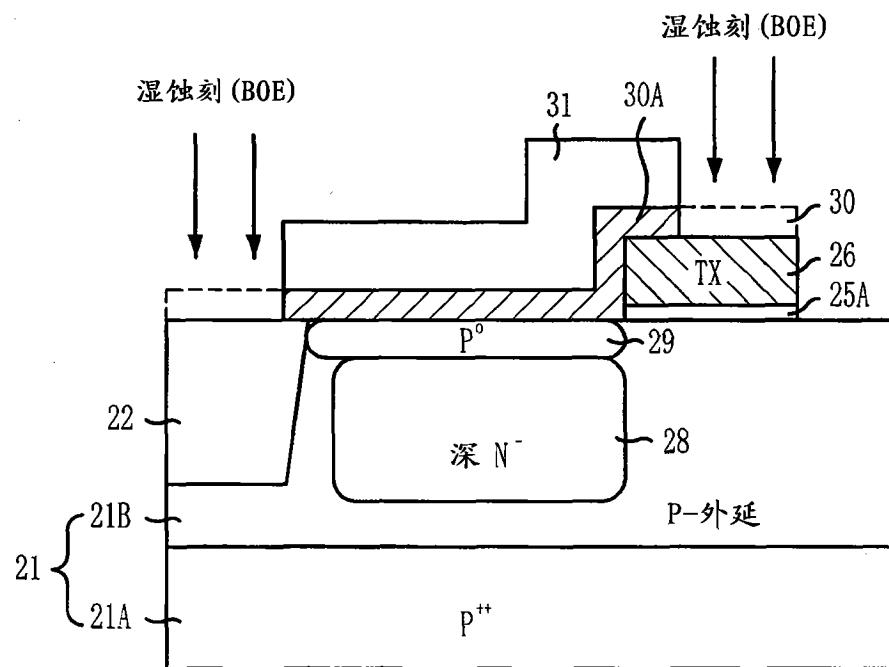


图 2H

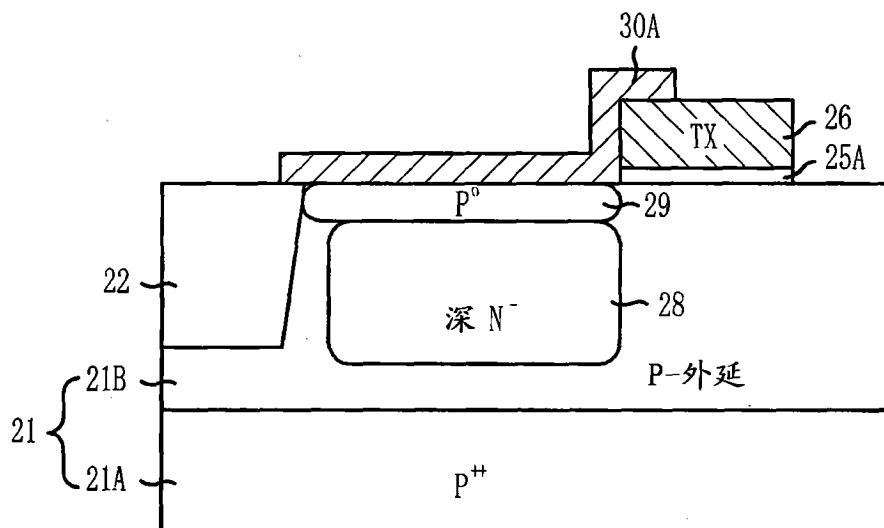


图 2I

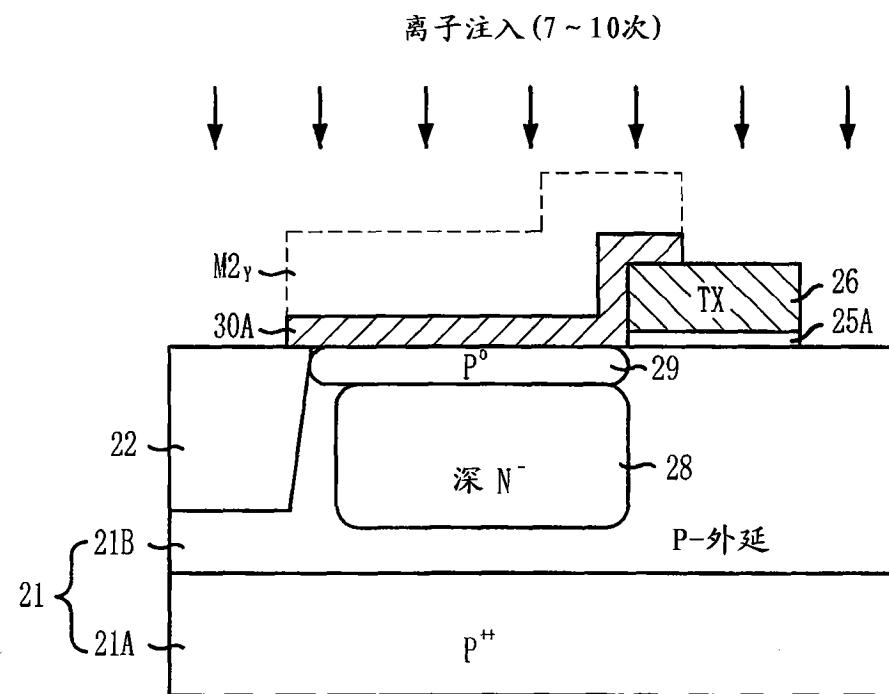


图 2J

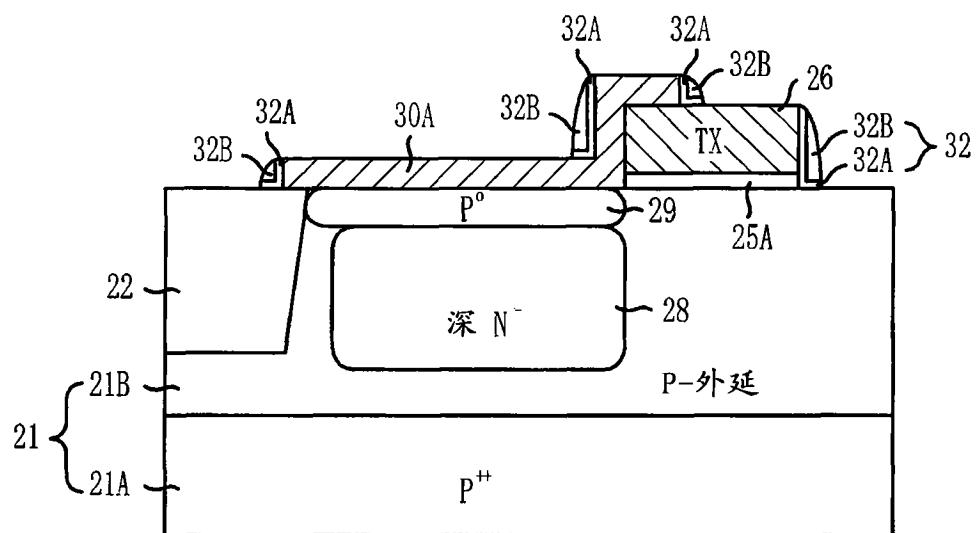


图 2K

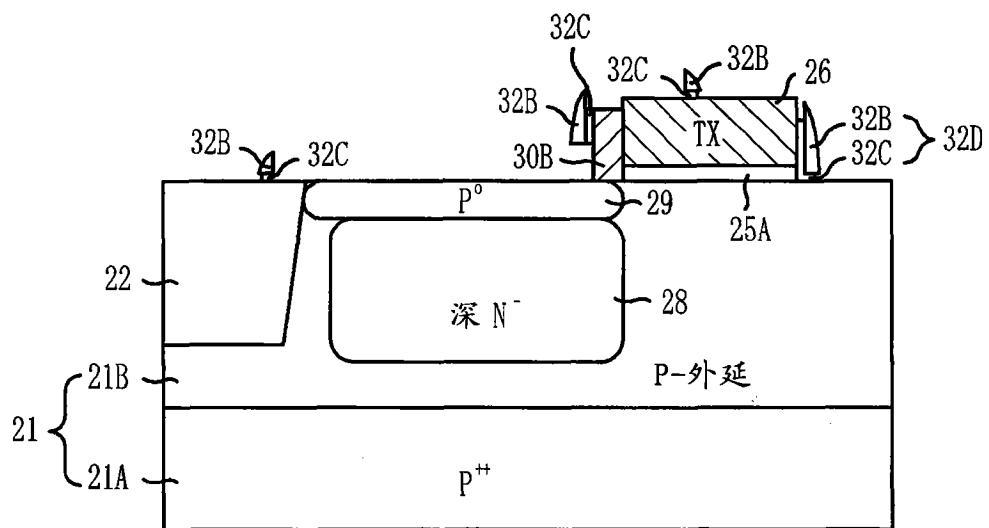


图 2L