



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0106237
(43) 공개일자 2022년07월28일

- | | |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------|
| <p>(51) 국제특허분류(Int. Cl.)
H01L 27/146 (2006.01) H01L 27/30 (2006.01)
H04N 5/374 (2011.01)</p> <p>(52) CPC특허분류
H01L 27/14614 (2013.01)
H01L 27/14638 (2013.01)</p> <p>(21) 출원번호 10-2022-7024954(분할)</p> <p>(22) 출원일자(국제) 2012년09월28일
심사청구일자 2022년07월19일</p> <p>(62) 원출원 특허 10-2021-7033769
원출원일자(국제) 2012년09월28일
심사청구일자 2021년10월19일</p> <p>(85) 번역문제출일자 2022년07월19일</p> <p>(86) 국제출원번호 PCT/JP2012/075041</p> <p>(87) 국제공개번호 WO 2013/054663
국제공개일자 2013년04월18일</p> <p>(30) 우선권주장
JP-P-2011-223856 2011년10월11일 일본(JP)</p> | <p>(71) 출원인
소니그룹주식회사
일본국 도쿄도 미나토쿠 코난 1-7-1</p> <p>(72) 발명자
야마구치 테츠지
일본국 도쿄도 미나토쿠 코난 1-7-1 소니그룹주식회사 내</p> <p>(74) 대리인
최달용</p> |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------|

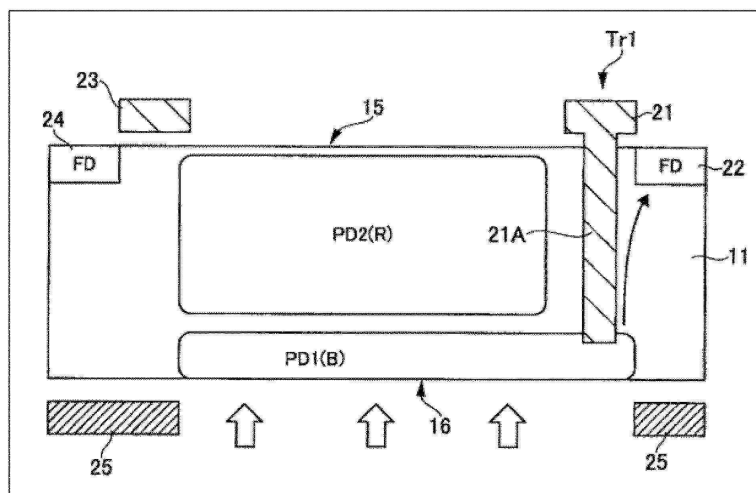
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **고체 촬상 장치, 촬상 장치**

(57) 요약

본 기술은, 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치를 제공할 수 있도록 한 고체 촬상 장치, 촬상 장치에 관한 것이다. 표면층이 회로 형성면이 된 반도체층(11)과, 반도체층(11) 내에 적층되어 형성된 2층 이상의 광전변환부(PD1, PD2)와, 게이트 전극(21)이 반도체층(11)의 표면(15)부터 내부에 매입되어 형성된, 중형 트랜지스터(Tr1)를 포함하고, 2층 이상 중의 1층의 광전변환부(PD1)는, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체층(11)에 매입된 부분(21A)에 까지 걸쳐서 형성되고, 중형 트랜지스터(Tr1)에 의해 형성된 채널에 접속되어 있는 고체 촬상 장치를 구성한다.

대표도 - 도2



(52) CPC특허분류

H01L 27/1464 (2013.01)

H01L 27/14645 (2013.01)

H01L 27/307 (2021.08)

H04N 5/374 (2019.01)

명세서

청구범위

청구항 1

기관 위에 배치되고, 제1의 전극, 상기 제1의 전극과 상기 기관 사이에 배치된 제2의 전극 및 상기 제1의 전극과 상기 제2의 전극 사이에 배치된 광전변환층을 구비하는 제1의 광전변환부와,

상기 기관 내에 배치된 제1의 플로팅 디퓨전 영역과,

상기 제1의 광전변환부와 상기 기관 사이에 배치되고, 적어도, 제1부분과, 단면에서 보아 제1부분보다도 폭이 큰 제2부분을 구비한 배선층과,

상기 기관 내에 배치된 전하 전송부를 구비하고,

상기 기관은 제1의 면과 상기 제1의 면의 반대측의 제2의 면을 구비하고, 상기 제1의 면은 상기 제1의 광전변환부와 상기 제2의 면 사이에 배치되고,

상기 제1의 플로팅 디퓨전 영역은 상기 기관의 상기 제2의 면측에 마련되고, 상기 광전변환층에서 생성된 전하를 적어도 상기 제2의 전극, 상기 배선층 및 상기 전하 전송부를 통하여 수신하도록 구성되고,

단면에서 보아, 상기 배선층의 상기 제2부분의 폭은 상기 전하 전송부의 폭보다 큰 것을 특징으로 하는 광검출 장치.

청구항 2

제1항에 있어서,

상기 기관 내에 배치되고, 평면에서 보아 상기 제1의 광전변환부와 겹치는 제2의 광전변환부와,

적어도 일부가 상기 기관 내에 배치되고, 평면에서 보아 상기 기관의 깊이 방향에서 상기 제2의 광전변환부와 겹치는 게이트 전극을 더 구비하는 것을 특징으로 하는 광검출 장치.

청구항 3

제2항에 있어서,

상기 게이트 전극은 상기 제2의 광전변환부에 접속된 채널을 형성하도록 구성되는 것을 특징으로 하는 광검출 장치.

청구항 4

제2항에 있어서,

상기 게이트 전극의 적어도 일부는 평면에서 보아 상기 제2의 전극과 겹치는 것을 특징으로 하는 광검출 장치.

청구항 5

제2항에 있어서,

상기 제1의 광전변환부는 제1의 색의 광에 대해 광전변환을 실시하고,

상기 제2의 광전변환부는 상기 제1의 색과 다른 제2의 색에 대해 광전변환을 실시하는 것을 특징으로 하는 광검출 장치.

청구항 6

제5항에 있어서,

상기 제1의 색은 녹색이고, 상기 제2의 색은 청색 또는 적색인 것을 특징으로 하는 광검출 장치.

청구항 7

제2항에 있어서,
상기 게이트 전극의 적어도 일부는 상기 제2의 광전변환부와 접촉하는 것을 특징으로 하는 광검출 장치.

청구항 8

제1항에 있어서,
상기 광전변환층은 유기 광전변환 재료를 구비하는 것을 특징으로 하는 광검출 장치.

청구항 9

제2항에 있어서,
상기 기판 내에 배치되고, 상기 제2의 면측에 배치된 제2의 플로팅 디퓨전 영역을 더 구비하고,
상기 제2의 플로팅 디퓨전 영역은 상기 제2의 광전변환부에서 생성된 전하를 수신하도록 구성되는 것을 특징으로 하는 광검출 장치.

청구항 10

제1항에 있어서,
상기 제1의 플로팅 디퓨전 영역은 상기 제2의 면에 배치되는 것을 특징으로 하는 광검출 장치.

청구항 11

제1항에 기재된 광검출 장치와,
광학 렌즈와,
신호 처리 회로를 구비하는 것을 특징으로 하는 광검출 기기.

발명의 설명

기술 분야

[0001] 본 기술은, 종방향 분광 이미지 센서에 이용하기 알맞은 고체 촬상 장치, 및 이 고체 촬상 장치를 구비한 촬상 장치에 관한 것이다.

배경 기술

- [0002] 종래의 이미지 센서에서는, 컬러 필터가 베이어 배열로 형성되어 있는 것이 일반적이었다.
- [0003] 그러나, 베이어 배열에서는, 각 컬러 필터에 의해 흡수된 광을 광전변환에 이용할 수가 없기 때문에, 컬러 필터의 분만큼, 광의 이용 효율이 저하되어 버린다.
- [0004] 그래서, 베이어 배열의 컬러 필터보다도 광의 이용 효율을 높여서, 고감도화나 고해상도화를 도모할 목적으로, 동일 화소에 복수의 포토 다이오드를 적층한, 종방향(縱方向) 분광 이미지 센서가 제안되어 있다(예를 들면, 특허 문헌 1 내지 특허 문헌 3 참조).
- [0005] 실리콘 기판을 이용한 종방향 분광 이미지 센서에서는, 실리콘 기판 중의 깊이에 의해 광의 흡수 과장이 다른 것을 이용하여 색 분리를 행하기 위해, 실리콘 내의 다른 깊이에 포토 다이오드를 적층하는 것이 특징이다.
- [0006] 그리고, 실리콘 기판의 깊은 부분에 형성된 포토 다이오드로부터 전하를 관독하기 위해서는, 불순물 임플란테이션으로 형성된 전하 구배를 갖는 전하 전송 경로(이하, 「임플란테이션 플러그」라고 칭한다)를 통하여, 실리콘 기판의 표면까지 전하를 전송하고 있다.
- [0007] 한편, 실리콘 기판의 표면 부근의 포토 다이오드에 축적된 전하는, 전송 게이트를 이용하여, 플로팅 디퓨전에 관독하고 있다.
- [0008] 상술한 구조의 종방향 분광 이미지 센서에서는, 임플란테이션 플러그나 표면 부근의 전계 축적 영역에 광이 누

입(漏入)되어도, 누입된 광에 의해 광전변환이 발생한다.

- [0009] 그러나, 누입된 광의 파장 성분은, 임플란테이션 플러그에 접속된 포토 다이오드에서 광전변환되는 광의 파장 성분과는 다르기 때문에, 다른 파장 성분의 광에 의한 전하가 혼합되어, 혼색이 생기게 된다.
- [0010] 따라서 혼색을 방지하여 양호한 색 분리를 행하기 위해, 임플란테이션 플러그상에 차광막을 형성할 필요가 있다.
- [0011] 한편, 임플란테이션 플러그상에 차광막을 형성함에 의해, 임플란테이션 플러그를 형성하지 않는 단층의 포토 다이오드의 구성과 비교하여, 임플란테이션 플러그의 분만큼, 포토 다이오드상의 개구율이 작아지고, 감도가 내려간다.
- [0012] 즉, 종방향 분광 이미지 센서의 종래의 구조에서는, 광의 이용 효율이 좋다는 메리트와 함께, 개구율을 내리고 감도를 내리는 방향의 구조도 겸비하고 있어서, 종방향 분광의 메리트를 완전히 살릴 수가 없다.

선행기술문헌

특허문헌

- [0013] (특허문헌 0001) 일본 특개2005-12007호 공보
(특허문헌 0002) 일본 특개2005-151077호 공보
(특허문헌 0003) 일본 특개2006-278446호 공보

발명의 내용

해결하려는 과제

- [0014] 종방향 분광 이미지 센서의 메리트를 완전히 살리기 위해서는, 포토 다이오드상의 개구율을 내리지 않고서, 혼색을 막을 수 있는 구조가 바람직하다.
- [0015] 본 기술의 목적은, 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치, 및 고체 촬상 장치를 구비한 촬상 장치를 제공하는 것이다.

과제의 해결 수단

- [0016] 본 기술의 고체 촬상 장치는, 표면층이 회로 형성면이 된 반도체층과, 이 반도체층 내에, 적층되어 형성된 2층 이상의 광전변환부와, 게이트 전극이 반도체층의 표면부터 반도체층의 내부에 매입되어 형성된, 종형 트랜지스터를 포함한다.
- [0017] 그리고, 2층 이상의 광전변환부 중의 1층의 광전변환부는, 종형 트랜지스터의 게이트 전극의 반도체층에 매입된 부분에까지 걸쳐서 형성되고, 종형 트랜지스터에 의해 형성된 채널에 접속되어 있다.
- [0018] 본 기술의 촬상 장치는, 광학계와, 상기 본 기술의 고체 촬상 장치와, 고체 촬상 장치의 출력 신호를 처리하는 신호 처리 회로를 구비한 것이다.
- [0019] 상술한 본 기술의 고체 촬상 장치의 구성에 의하면, 2층 이상 중의 1층의 광전변환부가, 종형 트랜지스터의 게이트 전극의 반도체층에 매입된 부분에까지 걸쳐서 형성되고, 또한, 종형 트랜지스터에 의해 형성된 채널에 접속되어 있다.
- [0020] 이에 의해, 종형 트랜지스터를 온 상태에 하면, 종형 트랜지스터의 채널에 접속된 광전변환부에서 광전변환된 신호 전하를, 회로 형성면인, 반도체층의 표면층에 판독할 수 있다.
- [0021] 또한, 종형 트랜지스터가 오프 상태가 되는 전하 축적 기간에는, 광전변환부와, 종형 트랜지스터의 주위에 채널이 형성되지 않기 때문에, 파장이 다른 광에 의한 전하가 섞이는 일이 없고, 혼색이 생기지 않는다. 그 때문에, 게이트 전극의 부분을 차광막으로 덮지 않아도 혼색을 막을 수 있다. 이에 의해, 임플란테이션 플러그의 부분을 차광막으로 덮은 구조와 비교하여, 차광막의 개구를 넓혀서 개구율을 올리는 것이 가능해진다.
- [0022] 그리고, 이 광전변환부가, 게이트 전극의 반도체층에 매입된 부분에까지 걸쳐서 형성되어 있기 때문에, 임플란

레이션 플러그를 형성한 구조와 비교하여, 광전변환부의 면적을 크게 하여 감도를 향상하는 것이 가능해진다.

[0023] 상술한 본 기술의 촬상 장치의 구성에 의하면, 본 기술의 고체 촬상 장치를 포함하기 때문에, 고체 촬상 장치에서, 게이트 전극의 부분을 차광막으로 덮지 않아도 혼색을 막을 수 있고, 또한, 광전변환부의 면적을 크게 하여 감도를 향상하는 것이 가능해진다.

발명의 효과

[0024] 상술한 본 기술에 의하면, 혼색이 생기지 않기 때문에, 색 분리가 양호하고, 화질의 양호한 화상을 얻을 수 있다.

[0025] 또한, 본 기술에 의하면, 광전변환부의 면적을 크게 하여 감도를 향상하는 것이 가능해지기 때문에, 높은 감도를 얻을 수 있다.

[0026] 따라서 화질이 양호하고, 높은 감도를 갖는 고체 촬상 장치 및 촬상 장치를 실현할 수 있다.

도면의 간단한 설명

- [0027] 도 1은 제1의 실시의 형태의 고체 촬상 장치의 개략 구성도(평면도).
- 도 2는 제1의 실시의 형태의 고체 촬상 장치의 주요부의 단면도.
- 도 3은 제2의 실시의 형태의 고체 촬상 장치의 주요부의 단면도.
- 도 4는 제3의 실시의 형태의 고체 촬상 장치의 주요부의 단면도.
- 도 5는 제4의 실시의 형태의 고체 촬상 장치의 주요부의 단면도.
- 도 6은 제5의 실시의 형태의 고체 촬상 장치의 주요부의 단면도.
- 도 7은 제6의 실시의 형태의 고체 촬상 장치의 주요부의 단면도.
- 도 8은 제6의 실시의 형태의 컬러 필터의 평면 배치도.
- 도 9는 제7의 실시의 형태의 촬상 장치의 개략 구성도(블록도).
- 도 10의 A, B는 반도체 기관 내에 복수의 광전변환부를 적층하여 마련한, 종래 구조의 단면도.
- 도 11은 도 10의 A의 구성에서 비스듬하게 광이 입사한 경우를 설명하는 도면.

발명을 실시하기 위한 구체적인 내용

[0028] 이하, 본 기술을 실시하기 위한 최선의 형태(이하, 실시의 형태라고 한다)에 관해 설명한다.

[0029] 또한, 설명은 이하의 순서로 행한다.

[0030] 1. 제1의 실시의 형태(고체 촬상 장치)

[0031] 2. 제2의 실시의 형태(고체 촬상 장치)

[0032] 3. 제3의 실시의 형태(고체 촬상 장치)

[0033] 4. 제4의 실시의 형태(고체 촬상 장치)

[0034] 5. 제5의 실시의 형태(고체 촬상 장치)

[0035] 6. 제6의 실시의 형태(고체 촬상 장치)

[0036] 7. 고체 촬상 장치의 변형례

[0037] 8. 제7의 실시의 형태(촬상 장치)

[0038] <1. 제1의 실시의 형태(고체 촬상 장치)>

[0039] 제1의 실시의 형태의 고체 촬상 장치의 개략 구성도(평면도)를, 도 1 에 도시한다.

[0040] 또한, 제1의 실시의 형태의 고체 촬상 장치의 주요부의 단면도를, 도 2에 도시한다.

- [0041] 본 실시의 형태는, CMOS형 고체 촬상 장치(CMOS 이미지 센서)에, 본 기술을 적용한 것이다.
- [0042] 본 실시의 형태의 고체 촬상 장치(1)는, 도 1에 도시하는 바와 같이, 반도체 기판(11), 예를 들면 실리콘 기판에, 광전변환부를 포함하는 화소(2)가 다수 규칙적으로 2차원 배열된 화소부(이른바 촬상 영역)(3)와, 구동 회로 등을 포함하는 주변 회로부가 형성되고 이루어지는 고체 촬상 소자에 의해 구성된다.
- [0043] 화소(2)는, 광전변환부와, MOS 트랜지스터로 이루어지는 화소 트랜지스터를 갖는다.
- [0044] 화소 트랜지스터로서는, 예를 들면, 전송 트랜지스터, 리셋 트랜지스터, 증폭 트랜지스터, 선택 트랜지스터의 적어도 하나 이상을 갖는다.
- [0045] 주변 회로부는, 수직 구동 회로(4)와, 칼럼 신호 처리 회로(5)와, 수평 구동 회로(6)와, 출력 회로(7)와, 제어 회로(8) 등을 갖고서 구성되어 있다.
- [0046] 수직 구동 회로(4)는, 예를 들면 시프트 레지스터에 의해 구성되고, 화소 구동 배선을 선택하여, 선택된 화소 구동 배선에 화소를 구동하기 위한 펄스를 공급하고, 행 단위로 화소를 구동한다. 즉, 수직 구동 회로(4)는, 화소부(3)의 화소(2)를 행 단위로 순차적으로 수직 방향으로 선택 주사하고, 수직 신호선(9)을 통하여 각 화소(2)의 광전변환 소자(예를 들면 포토 다이오드)에서, 수광량에 응하여 생성한 신호 전하에 의거한 화소 신호를, 칼럼 신호 처리 회로(5)에 공급한다.
- [0047] 칼럼 신호 처리 회로(5)는, 화소(2)의 예를 들면 1열마다 배치되어 있고, 1행분의 화소로부터 출력되는 신호에 대해, 화소열마다 노이즈 제거 등의 신호 처리를 행한다. 즉, 칼럼 처리 회로(5)는, 화소(2)에 특유한 고정 패턴 노이즈를 제거하기 위한 CDS나, 신호 증폭, AD 변환 등의 신호 처리를 행한다. 칼럼 신호 처리 회로(5)의 출력단(段)에는, 수평 선택 스위치(도시 생략)가 수평 신호선(10)과의 사이에 접속되어 있다.
- [0048] 출력 회로(7)는, 칼럼 신호 처리 회로(5)의 각각으로부터 수평 신호선(10)을 통하여 순차적으로 공급되는 신호에 대해, 신호 처리를 행하여 출력한다.
- [0049] 입출력 단자(12)는, 외부와 신호의 교환을 행한다.
- [0050] 도 2는, 도 1의 고체 촬상 장치(1)의 하나의 화소(2)의 단면도를 도시하고 있다.
- [0051] 본 실시의 형태의 고체 촬상 장치에서는, 수광부가 형성된 반도체 기판에 대해, 회로나 배선과는 반대의 측부터 광을 입사시키는, 이른바 이면 조사형 구조로 하고 있다.
- [0052] 본 실시의 형태에서는, 도 2에 도시하는 바와 같이, 하나의 화소에서, 반도체 기판(11)의 깊이 방향으로 적층한, 2개의 광전변환부(PD1 및 PD2)가 형성되어 있다.
- [0053] 광전변환부(PD1, PD2)는, 각각, 반도체 기판(11)의 내부에 형성된 포토 다이오드에 의해 구성되어 있다.
- [0054] 그리고, 반도체 기판(11)의 이면(16)측에, 광이 입사하는 수광면이 형성되어 있다.
- [0055] 한편, 반도체 기판(11)의 표면(15)측에, 도시하지 않지만, 이른바 판독 회로 등을 포함하는 회로가 형성된다.
- [0056] 2개의 광전변환부(PD1, PD2) 중, 반도체 기판(11)의 이면(16)측의 제1의 광전변환부(PD1)에서는, 파장이 짧은, 청(B)의 광을 광전변환한다. 표면(15)측의 제2의 광전변환부(PD2)에서는, 파장이 긴, 적(R)의 광을 광전변환한다. 이에 의해, 중방향 분광 이미지 센서가 구성된다.
- [0057] 반도체 기판(11)의 표면(15)측의 제2의 광전변환부(PD2)에는, 전송 게이트(23)를 통하여, 좌측에 플로팅 디퓨전(FD)(24)이 마련되어 있다.
- [0058] 본 실시의 형태에서는, 특히, 반도체 기판(11)의 이면(16)측의 제1의 광전변환부(PD1)에, 중형 트랜지스터(Tr1)가 접속되어 있다.
- [0059] 중형 트랜지스터(Tr1)는, 반도체 기판(11)의 표면(15)측부터 반도체 기판(11)의 내부에까지 매입되어 형성된 게이트 전극(21)을 갖고서 구성되어 있다.
- [0060] 이에 의해, 제1의 광전변환부(PD1)가, 중형 트랜지스터(Tr1)에 의해 형성된 채널에 접속되어 있다.
- [0061] 그리고, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 우측의 반도체 기판(11)의 표면(15)에, 플로팅 디퓨전(FD)(22)이 마련되어 있다.
- [0062] 또한, 제1의 광전변환부(PD1)는, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기판(11)에 매입된 부분

(21A)의 이면(16)측에 걸쳐서 형성되어 있다.

- [0063] 또한, 반도체 기판(11)의 이면(광입사면)(16) 중, 제1의 광전변환부(PD1)가 형성되지 않은 부분을 덮고서, 차광막(25)이 형성되어 있다.
- [0064] 여기서, 본 기술에 대한 비교 대조로서, 반도체 기판 내에 복수의 광전변환부를 적층하여 마련한, 종래 구조의 고체 촬상 장치에 관해, 도 10 내지 도 11을 참조하여 설명한다.
- [0065] 이 종래 구조의 고체 촬상 장치의 단면도를, 도 10의 A 및 도 10의 B에 도시한다.
- [0066] 도 10의 A에 도시하는 바와 같이, 이 고체 촬상 장치에서는, 반도체 기판(51)의 깊은 곳에 형성된, 적(R)용의 제2의 광전변환부(PD2)로부터의 전하 전송에는, 반도체 기판(51)의 상하로 늘어나 형성된, 임플란테이션 플러그(60)를 사용하고 있다.
- [0067] 이 임플란테이션 플러그(60)는, 불순물의 이온 임플란테이션에 의해, 제2의 광전변환부(PD2)의 불순물 영역부터 연속하여, 또한, 반도체 기판(51)의 상하로 늘어나도록 형성된, 불순물 영역으로 구성되어 있다.
- [0068] 그리고, 제2의 광전변환부(PD2)로 얻어진 전하는, 이 임플란테이션 플러그(60)를 통하여 이동하여, 반도체 기판(51)의 표면에 있는 전송 게이트(52)의 전계(電界)로 판독이 가능한 부분에 축적된다.
- [0069] 한편, 반도체 기판(51)의 얇은 곳에 형성된, 청(B)용의 제1의 광전변환부(PD1)로부터의 전하 전송에는, 반도체 기판(51)의 표면에 있는 전송 게이트(54)를 사용하고 있다.
- [0070] 또한, 제1의 광전변환부(PD1) 이외의 부분을 덮고서, 반도체 기판(51)의 상방에, 차광막(56)이 형성되어 있다.
- [0071] 다음에, 전하를 판독할 때의 동작을, 도 10의 B에 도시한다.
- [0072] 전하를 판독할 때에는, 왼쪽의 전송 게이트(54)를 온으로 하여, 도 10의 B에 화살표로 도시하는 바와 같이, 제1의 광전변환부(PD1)의 전하를 왼쪽의 플로팅 디퓨전(FD)(55)에 판독한다.
- [0073] 또한, 오른쪽의 전송 게이트(52)를 온으로 하여, 도 10의 B에 화살표로 도시하는 바와 같이, 제2의 광전변환부(PD2)의 임플란테이션 플러그(60)의 전하를 오른쪽 플로팅 디퓨전(FD)(53)에 판독한다.
- [0074] 임플란테이션 플러그(60)는, 반도체 기판(51)이 깊은 곳부터 얇은 곳으로 늘어나 형성되어 있기 때문에, 얇은 곳을 향함에 따라, 흡수하는 광파장이 짧아져 간다.
- [0075] 이 때문에, 전하 축적 중에 임플란테이션 플러그(60)에 광이 누입되면, 적(R)의 광전변환부(PD2)의 신호에 청색 등의 단파장의 신호가 섞이게 된다.
- [0076] 따라서 양호한 색 분리를 행하기 위해, 차광막(56)으로 임플란테이션 플러그(60)의 위를 덮고 있다.
- [0077] 그러나, 고체 촬상 소자의 미세화나 다(多)화소화가 진행됨에 의해, 화소 사이즈가 작아지면, 비스듬하게 입사하는 광이 증가한다.
- [0078] 비스듬하게 입사하는 광이 증가하면, 도 11에 도시하는 바와 같이, 비스듬하게 입사하는 광이 차광막(56)의 아래의 임플란테이션 플러그(60)에 입사하게 되고, 임플란테이션 플러그(60)에서는 적(R)의 광으로부터 생긴 전하와, 파장이 짧은 청(B) 등의 광에 의해 생긴 전하가 섞여 버린다. 이에 의해, 신호 전하에 혼색이 생기고, 색 분리 특성이 열화한다.
- [0079] 또한, 임플란테이션 플러그(60) 위도 덮고서 차광막(56)을 형성하기 때문에, 임플란테이션 플러그(60)의 분만큼, 차광막(56)의 개구가 좁아지고, 개구율이 저하된다. 이 개구율의 저하에 수반하여, 감도가 저하된다.
- [0080] 도 10 내지 도 11에 도시한 종래의 구조에서는, 반도체 기판(51)의 깊은 곳에 형성된 제2의 광전변환부(PD2)로부터, 임플란테이션 플러그(60)가 반도체 기판(51)의 표면 부근까지 형성되어 있고, 다른 흡수 파장대를 갖는 구조가 연결되어 있다. 이 때문에, 개구율 저하의 원인이 되는 차광막(56)을 임플란테이션 플러그(60) 위에도 형성할 필요가 있다.
- [0081] 이에 대해, 본 실시의 형태의 구조에서는, 반도체 기판(11)의 깊은 곳에 형성된 제1의 광전변환부(PD1)에서 생긴 전하를, 중형 트랜지스터(Tr1)에서 판독한다.
- [0082] 이면 조사형 구조이기 때문에, 반도체 기판(11)의 이면(광입사면)(16)측에 형성된 제1의 광전변환부(PD1)는, 회로 형성면인 표면(15)과는 반대측에 형성되어 있다.

- [0083] 광입사면인 이면(16)측에는, 전송 게이트가 마련되어 있지 않기 때문에, 제1의 광전변환부(PD1)를 폭넓게 형성하고, 개구율, 즉 화소 사이즈에 대한 개구폭의 비를 최대로 하는 것이 가능해진다. 이에 의해, 감도를 최대화하는 것이 가능하다.
- [0084] 또한, 반도체 기관(11)의 표면(15)측에 형성된 제2의 광전변환부(PD2)도, 종래 구조의 임플란테이션 플러그(60)가 없어지는 분만큼, 면적을 크게 할 수 있다.
- [0085] 그리고, 판독에 중형 트랜지스터(Tr1)를 이용함에 의해, 반도체 기관(11)이 깊은 부분에 형성된 제1의 광전변환부(PD1)는, 깊이를 일정하게 하여, 일정한 과장 흡수대를 갖는 것만으로 할 수 있다. 이에 의해, 도 10에 도시한 종래 구조의 임플란테이션 플러그(60)에서 발생하고 있던 혼색을 막을 수 있다.
- [0086] 단, 엄밀하게는, 중형 트랜지스터(Tr1)를 이용하여 플로팅 디퓨전(21)에 전하를 전송한 전하 전송 기간에는, 반도체 기관(11)의 깊은 부분에 형성된 제1의 광전변환부(PD1)와 중형 트랜지스터(Tr1)의 주위에 형성된 채널 부분이 연결된다. 그 때문에, 이 전하 전송 기간에는, 종래 구조와 마찬가지로, 반도체 기관(11) 내의 깊이가 다른 부분의 광전변환 성분이 더하여진다.
- [0087] 그러나, 중형 트랜지스터(Tr1)가 온 상태인 전하 전송 기간은, 전하 축적 기간에 대해 충분히 짧기 때문에, 전하 전송 기간 중의 혼색 성분은 무시할 수 있다.
- [0088] 전하 축적 기간에는, 중형 트랜지스터(Tr1)가 오프 상태이고, 제1의 광전변환부(PD1)와 중형 트랜지스터(Tr1)의 주위에 채널이 형성되지 않기 때문에, 반도체 기관(11) 내의 깊이가 다른 부분의 광전변환 성분이 더하여지는 일이 없다.
- [0089] 또한, 중형 트랜지스터(Tr1)를 이용함에 의해, 도 10에 도시한 종래 구조에서는 임플란테이션 플러그(60)가 형성되어 있어서 광전변환에 기여시키지 않았던 영역에도, 광전변환부를 확대하는 것이 가능해진다.
- [0090] 또한, 중형 트랜지스터(Tr1)의 부분에는, 혼색 억제를 위한 차광막(25)을 형성할 필요가 없어지기 때문에, 개구율을 향상하는 것이 가능해진다.
- [0091] 상술한 본 실시의 형태의 고체 촬상 장치의 구성에 의하면, 반도체 기관(11) 내의 이면(16)측에 형성된 제1의 광전변환부(PD1)에서 광전변환된 신호 전하를, 중형 트랜지스터(Tr1)를 이용하여 판독하는 구성으로 하고 있다.
- [0092] 이에 의해, 중형 트랜지스터(Tr1)가 오프 상태인 전하 축적 기간에는, 제1의 광전변환부(PD1)와 중형 트랜지스터(Tr1)의 주위에 채널이 형성되지 않기 때문에, 과장이 다른 광에 의한 신호 전하가 섞이지 않는다. 즉, 혼색이 생기지 않는다.
- [0093] 또한, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 부분을 차광막(25)로 덮지 않아도 혼색이 생기지 않기 때문에, 차광막(25)의 개구율을 넓혀서 감도의 향상을 도모하는 것이 가능해진다.
- [0094] 또한, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기관(11)에 매입된 부분(21A)의 이면(16)측에 걸쳐서, 제1의 광전변환부(PD1)를 형성하고 있다.
- [0095] 이에 의해, 임플란테이션 플러그를 형성한 구조와 비교하여, 제1의 광전변환부(PD1)의 면적을 크게 하여, 감도를 향상할 수 있다.
- [0096] 따라서 본 실시의 형태의 구성에 의해, 혼색이 생기지 않기 때문에 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치를 실현할 수 있다.
- [0097] <2. 제2의 실시의 형태(고체 촬상 장치)>
- [0098] 제2의 실시의 형태의 고체 촬상 장치의 개략 구성도(주요부의 단면도)를, 도 3에 도시한다. 도 3은, 도 2와 마찬가지로, 고체 촬상 장치의 하나의 화소의 단면도를 도시하고 있다.
- [0099] 본 실시의 형태의 고체 촬상 장치는, 고체 촬상 소자의 구조를, 수광부가 형성된 반도체 기관에 대해, 회로나 배선과 동일층에서 광을 입사시키는, 이른바 표면 조사형 구조로 하고 있다.
- [0100] 본 실시의 형태에서는, 도 3에 도시하는 바와 같이, 반도체 기관(11) 내의 표면(15)측의 부분에, 청(B)의 광을 광전변환하는 제1의 광전변환부(PD1)가 형성되고, 반도체 기관(11) 내의 이면(16)측의 부분에, 적(R)의 광을 광전변환하는 제2의 광전변환부(PD2)가 형성되어 있다. 즉, 제1의 광전변환부(PD1) 및 제2의 광전변환부(PD2)의, 반도체 기관(11)의 표면(15)측과 이면(16)측과의 배치가, 도 2와는 역으로 되어 있다.

- [0101] 그리고, 반도체 기관(11)의 표면(15)측에, 광이 입사하는 수광면이 형성되어 있다.
- [0102] 또한, 반도체 기관(11)의 표면(15)측에, 도시하지 않지만, 이른바 판독 회로 등을 포함하는 회로가 형성된다.
- [0103] 반도체 기관(11)의 표면(15)측의 제1의 광전변환부(PD1)에는, 전송 게이트(23)를 통하여, 좌측에 플로팅 디퓨전(FD)(24)이 마련되어 있다.
- [0104] 본 실시의 형태에서는, 특히, 반도체 기관(11)의 이면(16)측의 제2의 광전변환부(PD2)에, 중형 트랜지스터(Tr1)가 접속되어 있다.
- [0105] 중형 트랜지스터(Tr1)는, 반도체 기관(11)의 표면(15)측부터 반도체 기관(11)의 내부에까지 매입되어 형성된 게이트 전극(21)을 갖고서 구성되어 있다.
- [0106] 이에 의해, 제2의 광전변환부(PD2)가, 중형 트랜지스터(Tr1)에 의해 형성된 채널에 접속되어 있다.
- [0107] 그리고, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 우측의 반도체 기관(11)의 표면(15)에, 플로팅 디퓨전(FD)(22)이 마련되어 있다.
- [0108] 또한, 제2의 광전변환부(PD2)는, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기관(11)에 매입된 부분(21A)의 이면(16)측에까지 걸쳐서 형성되어 있다.
- [0109] 또한, 반도체 기관(11)의 표면(광입사면이면서 회로 형성면)(15) 중, 제1의 광전변환부(PD1)가 형성되지 않은 부분을 덮고서, 차광막(25)가 형성되어 있다.
- [0110] 본 실시의 형태의 구조에서는, 반도체 기관(11)의 깊은 곳에 형성된 제2의 광전변환부(PD2)에서 생긴 전하를, 중형 트랜지스터(Tr1)에서 판독한다.
- [0111] 이 구조에 의해, 도 10에 도시한 종래 구조와 비교하여, 제1의 광전변환부(PD1) 및 제2의 광전변환부(PD2)의 면적을 확대하는 것이 가능해진다.
- [0112] 즉, 반도체 기관(11)의 표면(15)측에 형성되는 제1의 광전변환부(PD1)는, 도 10에 도시한 종래 구조의 임플란테이션 플러그(60)가 없어지는 분만큼, 종래 구조보다도 영역을 확대하여 면적을 크게 할 수 있다.
- [0113] 한편, 이면(16)측에 형성된 제2의 광전변환부(PD2)는, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기관(11)에 매입된 부분(21A)의 이면(16)측에까지 걸쳐서 형성되어 있고, 차광막(25)의 개구와 거의 같은 면적으로까지 확대되어 있다. 이에 의해, 화소 사이즈에 대한 광전변환부의 폭의 비를 최대로 하는 것이 가능해지고, 높은 감도를 얻는 것이 가능해진다.
- [0114] 또한, 그 밖의 구성은, 제1의 실시의 형태와 마찬가지로, 도 1의 평면도에 도시한 구조를 채용할 수 있다.
- [0115] 상술한 본 실시의 형태의 고체 촬상 장치의 구성에 의하면, 반도체 기관(11) 내의 이면(16)측에 형성된 제2의 광전변환부(PD2)에서 광전변환된 신호 전하를, 중형 트랜지스터(Tr1)를 이용하여 판독하는 구성으로 하고 있다.
- [0116] 이에 의해, 중형 트랜지스터(Tr1)가 오프 상태인 전하 축적 기간에는, 제2의 광전변환부(PD2)와 중형 트랜지스터(Tr1)의 주위에 채널이 형성되지 않기 때문에, 혼색이 생기지 않는다.
- [0117] 또한, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 부분을 차광막(25)로 덮지 않아도 혼색이 생기지 않기 때문에, 차광막(25)의 개구율을 넓혀서 감도의 향상을 도모하는 것이 가능해진다.
- [0118] 또한, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기관(11)에 매입된 부분(21A)의 이면(16)측에 걸쳐서, 제2의 광전변환부(PD2)를 형성하고 있다.
- [0119] 이에 의해, 임플란테이션 플러그를 형성한 구조와 비교하여, 제2의 광전변환부(PD2)의 면적을 크게 하여, 감도를 향상할 수 있다.
- [0120] 따라서 본 실시의 형태의 구성에 의해, 혼색이 생기지 않기 때문에 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치를 실현할 수 있다.
- [0121] <3. 제3의 실시의 형태(고체 촬상 장치)>
- [0122] 제3의 실시의 형태의 고체 촬상 장치의 개략 구성도(주요부의 단면도)를, 도 4에 도시한다. 도 4는, 도 2 내지 도 3과 마찬가지로, 고체 촬상 장치의 하나의 화소의 단면도를 도시하고 있다.

- [0123] 본 실시의 형태의 고체 촬상 장치는, 반도체 기판 내에 3층의 광전변환부를 적층한, 이면 조사형 구조로 하고 있다.
- [0124] 본 실시의 형태에서는, 도 4에 도시하는 바와 같이, 반도체 기판(11)의 이면(광입사면)(16)측부터, 3층의 광전변환부가 적층되어 있고, 제1의 실시의 형태의 2개의 광전변환부(PD1, PD2)의 사이에, 녹(G)의 제3의 광전변환부(PD3)가 마련된 구성으로 되어 있다.
- [0125] 제1의 광전변환부(PD1)로부터의 전하의 관독에는, 제1의 실시의 형태와 마찬가지로, 중형 트랜지스터(Tr1)를 이용하고 있다.
- [0126] 본 실시의 형태에서는, 제3의 광전변환부(PD3)로부터의 전하의 관독에, 제2의 중형 트랜지스터(Tr2)를 이용하고 있다. 즉, 이 제3의 광전변환부(PD3)는, 제2의 중형 트랜지스터(Tr2)에 의해 형성된 채널에 접속되어 있다.
- [0127] 제2의 중형 트랜지스터(Tr2)의 게이트 전극(26)은, 반도체 기판(11)에 매입된 부분(26A)의 길이가, 제1의 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기판(11)에 매입된 부분(21A)보다도 짧게 되어 있다.
- [0128] 또한, 제2의 광전변환부(PD2)로부터의 전하의 관독에는, 반도체 기판(11)의 표면(15)상의 도시하지 않은 부분에 형성된, 전송 게이트를 이용한다. 이 전송 게이트는 도 2의 전송 게이트(23)와 같은 구성으로 되고, 신호 전하를 제2의 광전변환부(PD2)로부터 도시하지 않은 플로팅 디퓨전(FD)에 관독한다.
- [0129] 제3의 광전변환부(PD3)는, 제2의 중형 트랜지스터(Tr2)의 게이트 전극(26)의 반도체 기판에 매입된 부분(26A)의 이면(16)측에까지 걸쳐서 형성되어 있다.
- [0130] 제1의 광전변환부(PD1)는, 제2의 중형 트랜지스터(Tr2)의 게이트 전극(26)의 반도체 기판에 매입된 부분(26A)의 이면(16)측부터, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기판(11)에 매입된 부분(21A)의 이면(16)측까지 형성되어 있다.
- [0131] 그 밖의 구성은, 도 1 및 도 2에 도시한 제1의 실시의 형태와 마찬가지로이기 때문에, 중복 설명을 생략한다.
- [0132] 상술한 본 실시의 형태의 고체 촬상 장치의 구성에 의하면, 반도체 기판(11) 내에 형성된 제1의 광전변환부(PD1)와 제3의 광전변환부(PD3)에서 광전변환된 신호 전하를, 각각 중형 트랜지스터(Tr1, Tr2)를 이용하여 관독하는 구성으로 하고 있다.
- [0133] 이에 의해, 중형 트랜지스터(Tr1, Tr2)가 오프 상태인 전하 축적 기간에는, 제1의 광전변환부(PD1)가나 제3의 광전변환부(PD3)와, 중형 트랜지스터(Tr1)의 주위에 채널이 형성되지 않기 때문에, 혼색이 생기지 않는다.
- [0134] 또한, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 부분을 차광막(25)로 덮지 않아도 혼색이 생기지 않기 때문에, 차광막(25)의 개구율을 넓혀서 감도의 향상을 도모하는 것이 가능해진다.
- [0135] 또한, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기판(11)에 매입된 부분(21A)의 이면(16)측에 걸쳐서 제1의 광전변환부(PD1)를 형성하고 있다. 그리고, 제2의 중형 트랜지스터(Tr2)의 게이트 전극(26)의 반도체 기판(11)에 매입된 부분(26A)의 이면(16)측에 걸쳐서 제3의 광전변환부(PD3)를 형성하고 있다.
- [0136] 이에 의해, 임플란테이션 플러그를 형성한 구조와 비교하여, 제1의 광전변환부(PD1) 및 제3의 광전변환부(PD3)의 면적을 크게 하여, 감도를 향상할 수 있다.
- [0137] 따라서 본 실시의 형태의 구성에 의해, 혼색이 생기지 않기 때문에 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치를 실현할 수 있다.
- [0138] <4. 제4의 실시의 형태(고체 촬상 장치)>
- [0139] 제4의 실시의 형태의 고체 촬상 장치의 개략 구성도(주요부의 단면도)를, 도 5에 도시한다. 도 5는, 도 2 내지 도 4와 마찬가지로, 고체 촬상 장치의 하나의 화소의 단면도를 도시하고 있다.
- [0140] 본 실시의 형태의 고체 촬상 장치는, 도 4에 도시한 제3의 실시의 형태와 마찬가지로, 반도체 기판 내에 3층의 광전변환부를 적층한, 이면 조사형 구조로 하고 있다.
- [0141] 본 실시의 형태는, 대부분의 부분이 도 4에 도시한 제3의 실시의 형태의 구성과 같은 구성으로 되어 있지만, 일부의 구성이 제3의 실시의 형태의 구성과는 다르다.
- [0142] 즉, 본 실시의 형태에서는, 도 5에 도시하는 바와 같이, 제2의 중형 트랜지스터(Tr2)의 게이트 전극(26)의 반도체 기판(11)에 매입된 부분(26A)의 길이가, 제1의 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기판(11)

에 매입된 부분(21A)과 거의 동등하다.

- [0143] 또한, 제1의 광전변환부(PD1)는, 제2의 종형 트랜지스터(Tr2)의 게이트 전극(26)의 반도체 기판(11)에 매입된 부분(26A)과 겹쳐지지 않도록, 형성되어 있다.
- [0144] 상술한 본 실시의 형태의 고체 촬상 장치의 구성에 의하면, 반도체 기판(11) 내에 형성된 제1의 광전변환부(PD1)와 제3의 광전변환부(PD3)에서 광전변환된 신호 전하를, 각각 종형 트랜지스터(Tr1, Tr2)를 이용하여 판독하는 구성으로 하고 있다.
- [0145] 이에 의해, 종형 트랜지스터(Tr1, Tr2)가 오프 상태인 전하 축적 기간에는, 제1의 광전변환부(PD1)나 제3의 광전변환부(PD3)와, 종형 트랜지스터(Tr1)의 주위에 채널이 형성되지 않기 때문에, 혼색이 생기지 않는다.
- [0146] 또한, 종형 트랜지스터(Tr1)의 게이트 전극(21)의 부분을 차광막(25)로 덮지 않아도 혼색이 생기지 않기 때문에, 차광막(25)의 개구율을 넓혀서 감도의 향상을 도모하는 것이 가능해진다.
- [0147] 또한, 종형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기판(11)에 매입된 부분(21A)의 이면(16)측에 걸쳐서 제1의 광전변환부(PD1)를 형성하고 있다. 그리고, 제2의 종형 트랜지스터(Tr2)의 게이트 전극(26)의 반도체 기판(11)에 매입된 부분(26A)에 걸쳐서 제3의 광전변환부(PD3)를 형성하고 있다.
- [0148] 이에 의해, 임플란테이션 플러그를 형성한 구조와 비교하여, 제1의 광전변환부(PD1) 및 제3의 광전변환부(PD3)의 면적을 크게 하여, 감도를 향상할 수 있다.
- [0149] 따라서 본 실시의 형태의 구성에 의해, 혼색이 생기지 않기 때문에 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치를 실현할 수 있다.
- [0150] 여기서, 제3의 실시의 형태의 구성과 제4의 실시의 형태의 구성을 비교하면, 각각의 구성의 이점은, 이하와 같다.
- [0151] 제3의 실시의 형태는, 제1의 광전변환부(PD1)의 면적이 넓기 때문에, 그만큼, 적(R)의 광의 감도를 향상할 수 있다.
- [0152] 제4의 실시의 형태는, 2개의 종형 트랜지스터(Tr1, Tr2)의 게이트 전극(21, 26)의 반도체 기판(11) 내의 깊이가 거의 동등하기 때문에, 이들 게이트 전극(21, 26)을 반도체 기판(11)에 매입하는 구멍을, 동시에 형성할 수 있다. 이에 의해, 반도체 기판(11)에 깊이가 다른 구멍을 순차적으로 형성할 필요가 있는, 제3의 실시의 형태의 구성과 비교하여, 제조 공정수를 삭감하는 것이 가능해진다.
- [0153] 또한, 반도체 기판 내에 3층의 광전변환부를 적층하는 구성은, 제3의 실시의 형태나 제4의 실시의 형태와 같은 이면 조사형 구조로 한정되는 것이 아니고, 표면 조사형 구조에 적용하는 것도 가능하다.
- [0154] <5. 제5의 실시의 형태(고체 촬상 장치)>
- [0155] 제5의 실시의 형태의 고체 촬상 장치의 개략 구성도(주요부의 단면도)를, 도 6에 도시한다. 도 6은, 도 2 내지 도 5와 마찬가지로, 고체 촬상 장치의 하나의 화소의 단면도를 도시하고 있다.
- [0156] 본 실시의 형태의 고체 촬상 장치는, 반도체 기판 내에 2층의 광전변환부를 적층하여 종형 트랜지스터를 이용하여 전하를 판독하는 구조와, 광입사면측에 배치된, 컬러 필터 기능 및 광전변환 기능을 갖는 적층 형광전변환층을 조합시킨 구성이다.
- [0157] 본 실시의 형태는, 도 6에 도시하는 바와 같이, 반도체 기판(11) 내에 제1의 광전변환부(PD1) 및 제2의 광전변환부(PD2)가 형성되고, 반도체 기판(11)의 표면(15)측부터 내부에 매입되고, 종형 트랜지스터(Tr1)의 게이트 전극(21)이 형성되어 있다.
- [0158] 또한, 청(B)의 제1의 광전변환부(PD1)는 반도체 기판(11) 내의 이면(16)측에 형성되고, 적(R)의 제2의 광전변환부(PD2)는 반도체 기판(11) 내의 표면(15)측에 형성되어 있다.
- [0159] 제1의 광전변환부(PD1)는, 종형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기판(11) 내에 매입된 부분(21A)의 이면(16)측에 걸쳐서 형성되어 있다.
- [0160] 이들의 구성은, 도 2에 도시한 제1의 실시의 형태와 거의 같은 구성으로 되어 있다.
- [0161] 본 실시의 형태에서는, 또한, 반도체 기판(11)의 이면(16)측에, 녹색(G)의 광을 수광 검출하는, 하나의 유기 광전변환부가 마련되어 있다.

- [0162] 이 유기 광전변환부는, 유기 광전변환 재료로 이루어지는 유기 광전변환층(32)이, 광 입사측의 제1의 전극(31)과, 반도체 기관(11)측의 제2의 전극(33)에 끼여져서 구성되어 있다.
- [0163] 유기 광전변환층(32)은, 녹색(G)의 광을 흡수하여 광전변환을 행함과 함께, 청(B)과 적(R)의 광을 투과하는 컬러 필터의 기능을 갖는다.
- [0164] 제1의 전극(31) 및 제2의 전극(33)은, 투명 도전 재료에 의해 형성한다.
- [0165] 제1의 전극(31) 및 제2의 전극(33)의 투명 도전 재료로서는, 예를 들면, 인듐주석산화물(ITO), 인듐아연산화물 등을 사용할 수 있다.
- [0166] 유기 광전변환층(32)의, 녹색(G)의 광으로 광전변환하는 유기 광전변환 재료로서는, 예를 들면, 로다민계 색소, 메로시아닌계 색소, 퀴나크리돈 등을 포함하는 유기 광전변환 재료를 사용할 수 있다.
- [0167] 유기 광전변환부의 제2의 전극(33)은, 단면이 십자 형상의 배선층(34)을 이용하여, 반도체 기관(11)에 전기적으로 접속되어 있다.
- [0168] 반도체 기관(11)의 이면(16)측의 배선층(34)에 접속된 부분에는, 콘택트 영역(30)이 형성되어 있다.
- [0169] 또한, 이 콘택트 영역(30)에 접속하여, 반도체 기관(11)의 내부에 전하 축적 영역(29)이 형성되어 있다.
- [0170] 유기 광전변환층(32)에서 광전변환된 전하는, 제2의 전극(33) 및 배선층(34)을 경유하여, 콘택트 영역(30)을 통과하고, 반도체 기관(11) 내의 전하 축적 영역(29)에 축적된다.
- [0171] 이 전하 축적 영역(29)에 축적된 전하는, 전송 게이트(27)에 의해, 반도체 기관(11)의 표면(15)측에 형성된 플로팅 디퓨전(FD)(28)에 관통된다.
- [0172] 배선층(34)은, 전하 축적 영역(29)에 대한 차광막으로서도 작용하도록, 텅스텐 등의 차광성을 갖는 금속재료에 의해 형성하는 것이 바람직하다.
- [0173] 유기 광전변환부의 유기 광전변환층(32)은, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 이면(16)측의 부분, 및, 전하 축적 영역(29)의 이면(16)측의 부분을 포함하고, 제1의 광전변환부(PD1)보다도 넓은 면적에서 형성되어 있다. 이에 의해, 유기 광전변환층을 반도체 기관 내의 광전변환부와 거의 같은 넓이로 형성한 구성과 비교하여, 유기 광전변환층(32)에서의 녹색(G)의 광의 감도를 향상할 수 있다.
- [0174] 상술한 본 실시의 형태의 고체 촬상 장치의 구성에 의하면, 반도체 기관(11) 내의 이면(16)측에 형성된 제1의 광전변환부(PD1)에서 광전변환된 신호 전하를, 중형 트랜지스터(Tr1)를 이용하여 관통하는 구성으로 하고 있다.
- [0175] 이에 의해, 중형 트랜지스터(Tr1)가 오프 상태인 전하 축적 기간에는, 제1의 광전변환부(PD1)와 중형 트랜지스터(Tr1)의 주위에 채널이 형성되지 않기 때문에, 혼색이 생기지 않는다.
- [0176] 또한, 중형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기관(11)에 매입된 부분(21A)의 이면(16)측에 걸쳐서 제1의 광전변환부(PD1)를 형성하고 있다.
- [0177] 이에 의해, 임플란테이션 플러그를 형성한 구조와 비교하여, 제1의 광전변환부(PD1)의 면적을 크게 하여, 감도를 향상할 수 있다.
- [0178] 또한, 유기 광전변환부의 유기 광전변환층(32)이 제1의 광전변환부(PD1)보다도 넓은 면적으로 형성되어 있다. 이에 의해, 유기 광전변환층을 제1의 광전변환부와 거의 같은 넓이로 형성한 구성과 비교하여, 유기 광전변환층(32)에서의 녹색(G)의 광의 감도를 향상할 수 있다.
- [0179] 따라서 본 실시의 형태의 구성에 의해, 혼색이 생기지 않기 때문에 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치를 실현할 수 있다.
- [0180] 상술한 실시의 형태에서는, 색의 조합으로서, 유기 광전변환부를 녹색(G), 제1의 광전변환부를 청(B), 제2의 광전변환부를 적(R)이라고 하였지만, 그 밖의 색의 조합도 가능하다.
- [0181] 예를 들면, 유기 광전변환부를 적(R) 또는 청(B)으로 하여, 반도체 기관 내의 2개의 광전변환부를, 그 밖의 대응하는 색으로 설정하는 것이 가능하다.
- [0182] 적(R)의 광으로 광전변환하는 유기 광전변환 재료로서는, 프탈로시아닌계 색소를 포함하는 유기 광전변환 재료를 사용할 수 있다.

- [0183] 청(B)의 광으로 광전변환하는 유기 광전변환 재료로서는, 쿠마린계 색소, 메로시아닌계 색소 등을 포함하는 유기 광전변환 재료를 사용할 수 있다.
- [0184] 또한, 유기 광전변환층과 본 기술의 광전변환부와의 조합은, 표면 조사형 구조에 적용하는 것도 가능하다.
- [0185] 그 경우는, 반도체 기관 내에 형성한 광전변환부는, 광입사면측부터 청(B)의 제1의 광전변환부(PD1), 적(R)의 제2의 광전변환부(PD2)를 배치하고, 종형 트랜지스터를 이용하여 관독하는 것은, 제2의 실시의 형태와 마찬가지로, 적(R)의 제2의 광전변환부(PD2)가 된다.
- [0186] <6. 제6의 실시의 형태(고체 촬상 장치)>
- [0187] 제6의 실시의 형태의 고체 촬상 장치의 개략 구성도(주요부의 단면도)를, 도 7에 도시한다. 도 7은, 고체 촬상 장치의 인접하는 2개의 화소의 단면도를 도시하고 있다.
- [0188] 본 실시의 형태의 고체 촬상 장치는, 반도체 기관 내에 2층의 광전변환부를 적층하여 종형 트랜지스터를 이용하여 전하를 관독하는 구조와, 종래의 반도체 기관 내에 1층의 광전변환부를 형성하여 전송 게이트를 이용하여 전하를 관독하는 구조를 조합시킨 구성이다.
- [0189] 본 실시의 형태는, 도 7에 도시하는 바와 같이, 반도체 기관(11) 내에 제1의 광전변환부(PD1) 및 제2의 광전변환부(PD2)가 형성되고, 반도체 기관(11)의 표면(15)측부터 내부에 매입되어, 종형 트랜지스터(Tr1)의 게이트 전극(21)이 형성되어 있다.
- [0190] 또한, 청(B)의 제1의 광전변환부(PD1)는 반도체 기관(11) 내의 이면(16)측에 형성되고, 적(R)의 제2의 광전변환부(PD2)는 반도체 기관(11) 내의 표면(15)측에 형성되어 있다.
- [0191] 제1의 광전변환부(PD1)는, 종형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기관(11) 내에 매입된 부분(21A)의 이면(16)측에 걸쳐서 형성되어 있다.
- [0192] 또한, 반도체 기관(11)의 이면(16)측의 제1의 광전변환부(PD1) 이외의 부분을 덮고서, 차광막(25)이 형성되어 있다.
- [0193] 이들의 구성은, 도 2에 도시한 제1의 실시의 형태와 거의 같은 구성으로 되어 있다.
- [0194] 본 실시의 형태에서는, 또한, 제1의 광전변환부(PD1) 및 제2의 광전변환부(PD2)가 형성된 제1의 화소에서는, 차광막(25)보다도 광 입사측에, Magenta(Mg)의 컬러 필터(35)가 마련되어 있다.
- [0195] 또한, 이 제1의 화소에 인접하는 제2의 화소에서는, 반도체 기관(11)의 내부에, 녹색(G)의 제3의 광전변환부(PD3)가 형성되고, 차광막(25)보다도 광 입사측에, Green(G)의 컬러 필터(36)가 마련되어 있다. 그리고, 반도체 기관(11)의 표면(15)측에, 제3의 광전변환부(PD3)에서 광전변환된 전하를 전송하는 전송 게이트(27)와, 전송 게이트(27)에 의해 전송된 전하가 보내지는 플로팅 디퓨전(FD)(28)가 마련되어 있다.
- [0196] 또한, 본 실시의 형태에서 컬러 필터의 평면 배치를, 도 8에 도시한다.
- [0197] 도 8에 도시하는 바와 같이, Magenta(Mg)의 컬러 필터와, Green(G)의 컬러 필터를, 체크무늬형상으로 배열하고 있다.
- [0198] 컬러 필터의 평면 배치는, 도 8에 도시한 체크무늬 배열로 한정되지 않고, 그 밖의 평면 배치로 하는 것도 가능하다.
- [0199] 또한, 사용하는 컬러 필터의 색의 종류도, Magenta와 Green의 2종류로 한정되지 않고, 다른 조합도 가능하다.
- [0200] 상술한 본 실시의 형태의 고체 촬상 장치의 구성에 의하면, 반도체 기관(11) 내의 이면(16)측에 형성된 제1의 광전변환부(PD1)에서 광전변환된 신호 전하를, 종형 트랜지스터(Tr1)를 이용하여 관독하는 구성으로 하고 있다.
- [0201] 이에 의해, 종형 트랜지스터(Tr1)가 오프 상태인 전하 축적 기간에는, 제1의 광전변환부(PD1)와 종형 트랜지스터(Tr1)의 주위에 채널이 형성되지 않기 때문에, 혼색이 생기지 않는다.
- [0202] 또한, 종형 트랜지스터(Tr1)의 게이트 전극(21)의 반도체 기관(11)에 매입된 부분(21A)의 이면(16)측에 걸쳐서 제1의 광전변환부(PD1)를 형성하고 있다.
- [0203] 이에 의해, 임플란테이션 플러그를 형성한 구조와 비교하여, 제1의 광전변환부(PD1)의 면적을 크게 하여, 감도를 향상할 수 있다.

- [0204] 따라서 본 실시의 형태의 구성에 의해, 혼색이 생기지 않기 때문에 색 분리가 양호하고, 또한, 높은 감도를 갖는 고체 촬상 장치를 실현할 수 있다.
- [0205] <7. 고체 촬상 장치의 변형례>
- [0206] 본 기술의 고체 촬상 장치에서, 화소부 및 주변 회로부의 구성은, 도 1에 도시한 구성으로 한정되는 것이 아니고, 그 밖의 구성으로 하는 것도 가능하다.
- [0207] 상술한 각 실시의 형태에서는, 포토 다이오드로 이루어지는 광전변환부(PD1, PD2, PD3)를, 실리콘 기판 등의 반도체 기판에 형성하고 있다.
- [0208] 본 기술에서, 적층되는 복수층의 광전변환부를 형성하는 반도체층은, 반도체 기판으로 한정되는 것이 아니고, 반도체 기판상에 반도체 에피택셜층을 형성한 반도체 기체나, SOI 기판의 산화막상의 실리콘 층 등을 이용하는 것도 가능하다.
- [0209] 또한, 본 기술에서, 반도체층의 재료로서는, 실리콘 외에, Ge나 화합물반도체 등의 반도체를 사용하는 것도 가능하다.
- [0210] 본 기술에 관한 고체 촬상 장치는, 예를 들면, 디지털 카메라나 비디오 카메라 등의 카메라 시스템이나, 촬상 기능을 갖는 휴대 전화, 촬상 기능을 구비한 다른 기기 등에 적용할 수 있다.
- [0211] <8. 제7의 실시의 형태(촬상 장치)>
- [0212] 제7의 실시의 형태의 촬상 장치의 개략 구성도(블록도)를, 도 9에 도시한다.
- [0213] 도 9에 도시하는 바와 같이, 이 촬상 장치(121)는, 고체 촬상 장치(122), 광학계(123), 셔터 장치(124), 구동 회로(125), 신호 처리 회로(126)를 갖는다.
- [0214] 광학계(123)는, 광학 렌즈 등에 의해 구성되고, 피사체로부터의 상광(입사광)을 고체 촬상 장치(122)의 화소부에 결상시킨다. 이에 의해, 고체 촬상 장치(122) 내에, 일정 기간 신호 전하가 축적된다. 광학계(123)는, 복수개의 광학 렌즈로 구성된 광학 렌즈계로 하여도 좋다.
- [0215] 고체 촬상 장치(122)로서는, 전술한 각 실시의 형태의 고체 촬상 장치 등, 본 기술에 관한 고체 촬상 장치를 사용한다.
- [0216] 셔터 장치(124)는, 고체 촬상 장치(122)에의 광조사 기간 및 차광 기간을 제어한다.
- [0217] 구동 회로(125)는, 고체 촬상 장치(122)의 전송 동작 및 셔터 장치(124)의 셔터 동작을 제어하는 구동 신호를 공급한다. 구동 회로(125)로부터 공급되는 구동 신호(타이밍 신호)에 의해, 고체 촬상 장치(122)의 신호 전송을 행한다.
- [0218] 신호 처리 회로(126)는, 각종의 신호 처리를 행한다. 신호 처리가 행하여진 영상 신호는, 메모리 등의 기억 매체에 기억되고, 또는, 모니터에 출력된다.
- [0219] 상술한 본 실시의 형태의 촬상 장치(121)의 구성에 의하면, 고체 촬상 장치(122)로서, 전술한 각 실시의 형태의 고체 촬상 장치 등, 본 기술에 관한 고체 촬상 장치를 사용함에 의해, 혼색을 막을 수 있고, 또한, 감도를 향상하는 것이 가능해진다.
- [0220] 본 기술에서, 촬상 장치의 구성은, 도 9에 도시한 구성으로 한정되는 것이 아니고, 본 기술에 관한 고체 촬상 장치를 사용하는 구성이라면, 도 9에 도시한 이외의 구성으로 하는 것도 가능하다.
- [0221] 또한, 본 개시는 이하와 같은 구성도 취할 수 있다.
- [0222] (1) 표면층이 회로 형성면이 된 반도체층과, 상기 반도체층 내에, 적층되어 형성된 2층 이상의 광전변환부와, 게이트 전극이 상기 반도체층의 표면부터 상기 반도체층의 내부에 매입되어 형성된, 중형 트랜지스터를 포함하고, 2층 이상의 상기 광전변환부 중의 1층의 광전변환부는, 상기 중형 트랜지스터의 상기 게이트 전극의 상기 반도체층에 매입된 부분까지 걸쳐서 형성되고, 상기 중형 트랜지스터에 의해 형성되는 채널에 접속되어 있는 고체 촬상 장치.
- [0223] (2) 상기 반도체층의 이면층이 광입사면으로 된, 이면 조사형 구조를 갖는, 상기 (1)에 기재된 고체 촬상 장치.
- [0224] (3) 전하 축적 기간에는, 상기 중형 트랜지스터가 오프 상태여서, 상기 중형 트랜지스터의 상기 채널이 형성되

지 않고, 플로팅 디퓨전과 상기 광전변환부가 연결되지 않는, 상기 (1) 또는 (2)에 기재된 고체 활상 장치.

- [0225] (4) 상기 반도체층에 3층의 상기 광전변환부가 적층되어 있고, 3층의 상기 광전변환부 중, 상기 반도체층의 이면측부터 1층째의 상기 광전변환부 및 2층째의 상기 광전변환부에 대해, 각각 하나씩 상기 종형 트랜지스터가 마련되어 있는, 상기 (1)부터 (3)의 어느 하나에 기재된 고체 활상 장치.
- [0226] (5) 상기 반도체층의 광입사면측에 배치된, 유기 광전변환층으로 이루어지는 광전변환부를 또한 갖는, 상기 (1)부터 (3)의 어느 하나에 기재된 고체 활상 장치.
- [0227] (6) 상기 유기 광전변환층이, 상기 종형 트랜지스터의 상기 게이트 전극의 광입사면측에 걸쳐서 형성되어 있는, 상기 (5)에 기재된 고체 활상 장치.
- [0228] (7) 적층되어 형성된 2층의 상기 광전변환부를 갖는 제1의 화소와, 상기 제1의 화소의 2층의 상기 광전변환부와는 다른 색의 광을 광전변환한 광전변환부를 갖는 제2의 화소를 포함하고, 상기 제1의 화소와 상기 제2의 화소가 규칙적으로 평면 배치되어 화소부가 구성되고, 상기 제1의 화소와 상기 제2의 화소의 위에 각각 흡수 과장이 다른 컬러 필터가 마련되어 있는, 상기 (1)부터 (3)의 어느 하나에 기재된 고체 활상 장치.
- [0229] (8) 광학계와, 상기 (1)부터 (7)의 어느 하나에 기재된 고체 활상 장치와, 상기 고체 활상 장치의 출력 신호를 처리하는 신호 처리 회로를 구비한 활상 장치.
- [0230] 본 기술은, 상술한 실시의 형태로 한정되는 것이 아니고, 본 기술의 요지를 일탈하지 않는 범위에서 그 밖에 다양한 구성을 취할 수 있다.

부호의 설명

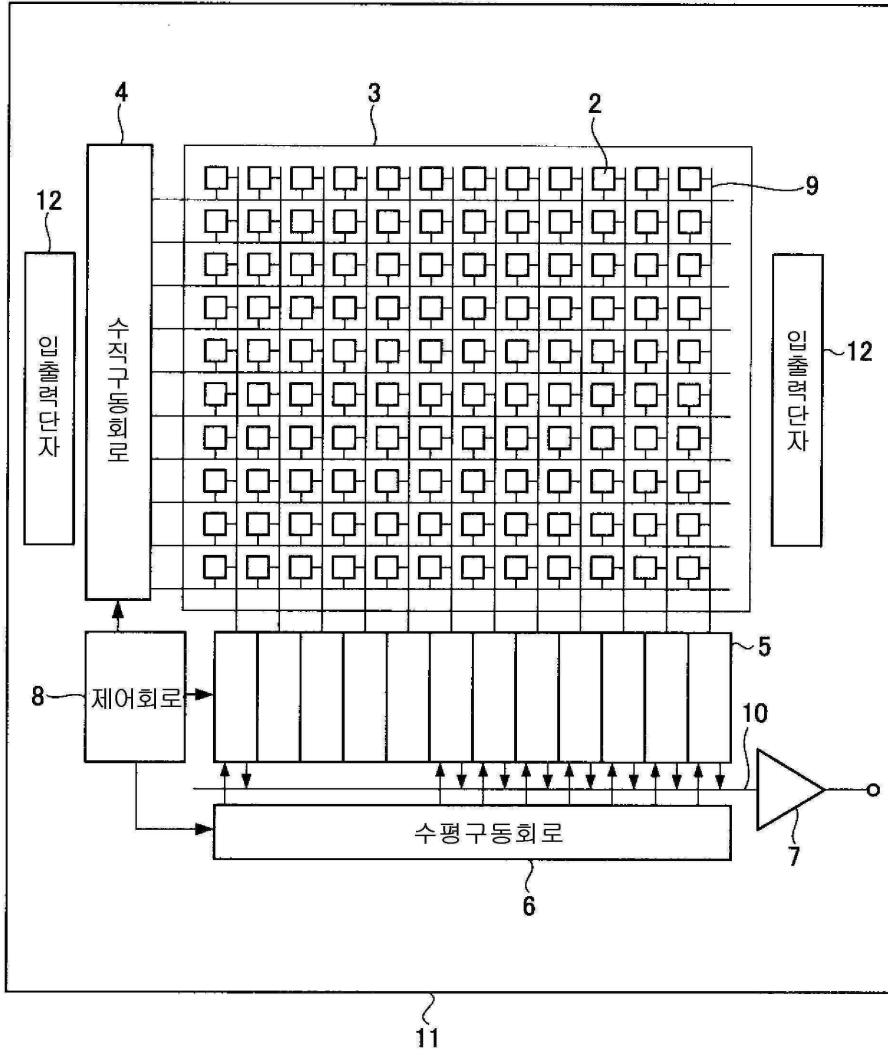
- [0231] 1, 122 : 고체 활상 장치
- 2 : 화소
- 3 : 화소부
- 4 : 수직 구동 회로
- 5 : 칼럼 신호 처리 회로
- 6 : 수평 구동 회로
- 7 : 출력 회로
- 8 : 제어 회로
- 9 : 수직 신호선
- 10 : 수평 신호선
- 11 : 반도체 기관
- 12 : 입출력 단자
- 15 : 표면
- 16 : 이면
- 21, 26 : 게이트 전극
- 22, 24, 28 : 플로팅 디퓨전
- 23, 27 : 전송 게이트
- 25 : 차광막
- 29 : 전하 축적 영역
- 30 : 콘택트 영역
- 31 : 제1의 전극

- 32 : 유기 광전변환층
- 33 : 제2의 전극
- 34 : 배선층
- 35, 36 : 컬러 필터
- 121 : 촬상 장치
- 123 : 광학계
- 124 : 셔터 장치
- 125 : 구동 회로
- 126 : 신호 처리 회로
- PD1 : 제1의 광전변환부
- PD2 : 제2의 광전변환부
- PD3 : 제3의 광전변환부
- Tr1 : 중형 트랜지스터
- Tr2 : 제2의 중형 트랜지스터

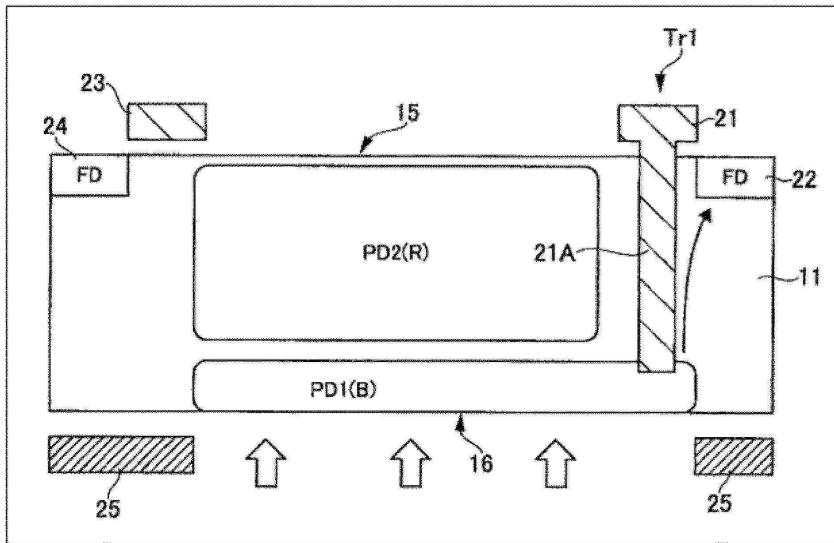
도면

도면1

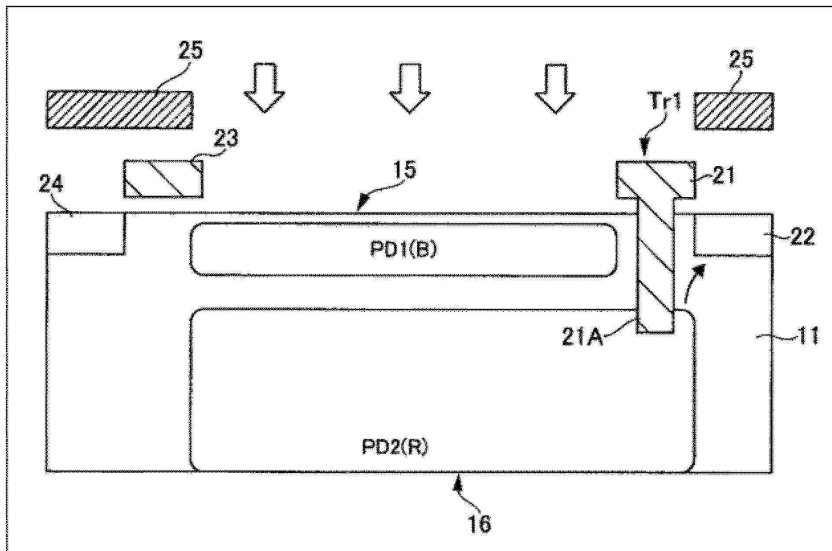
1



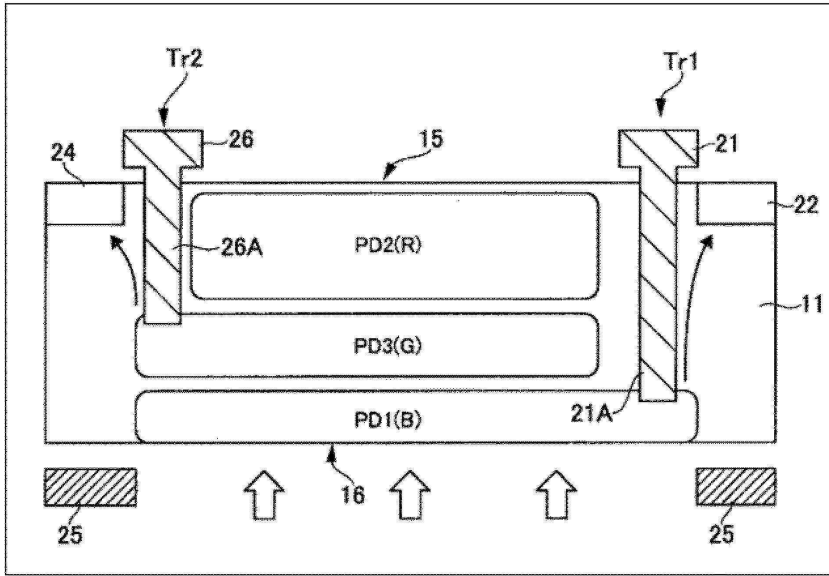
도면2



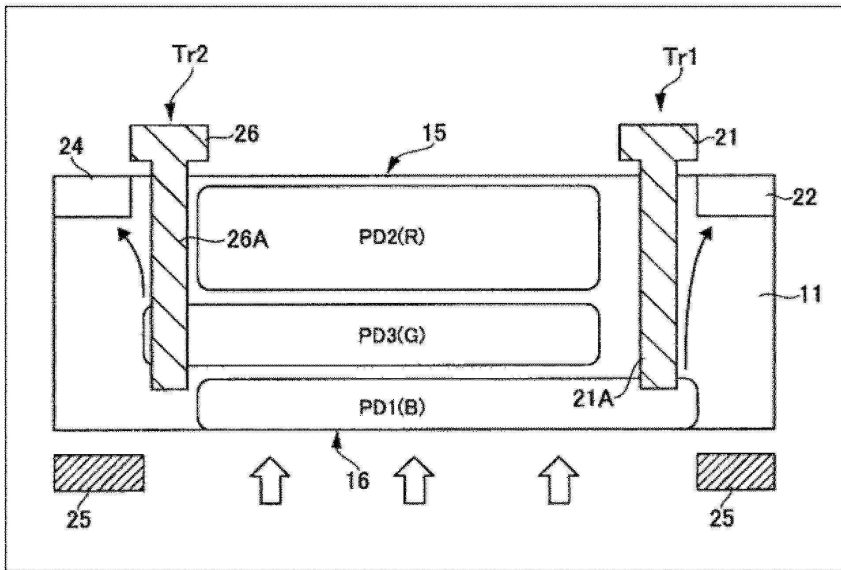
도면3



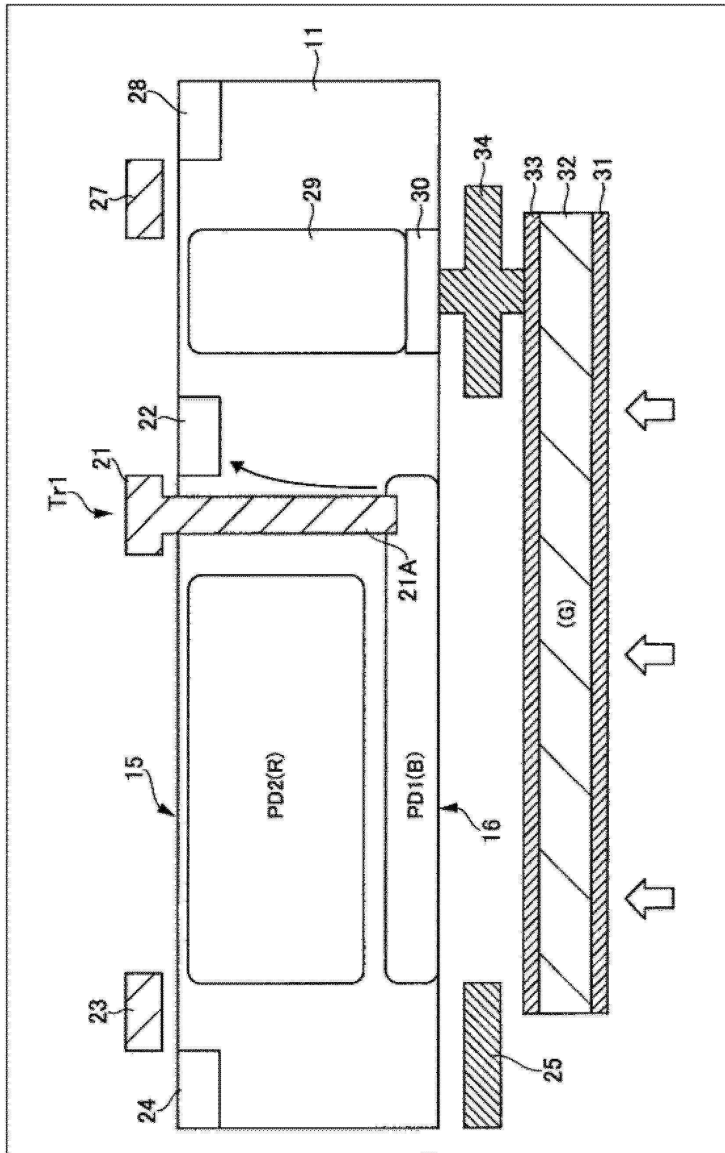
도면4



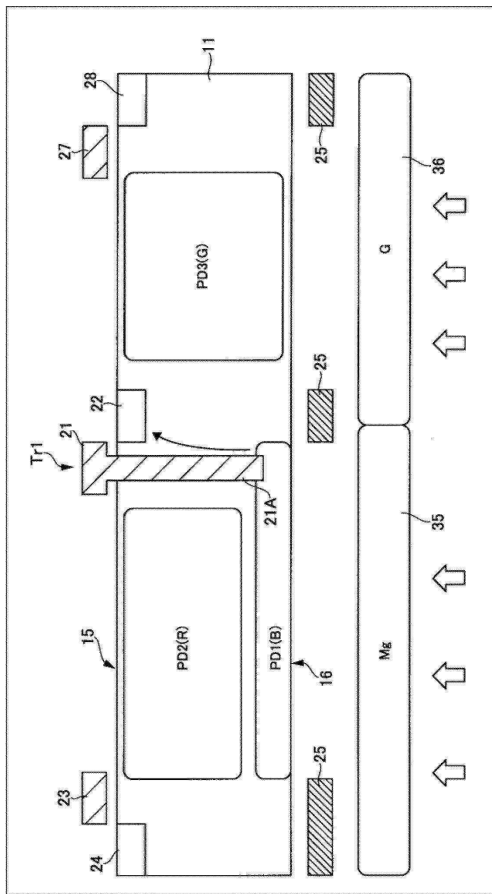
도면5



도면6



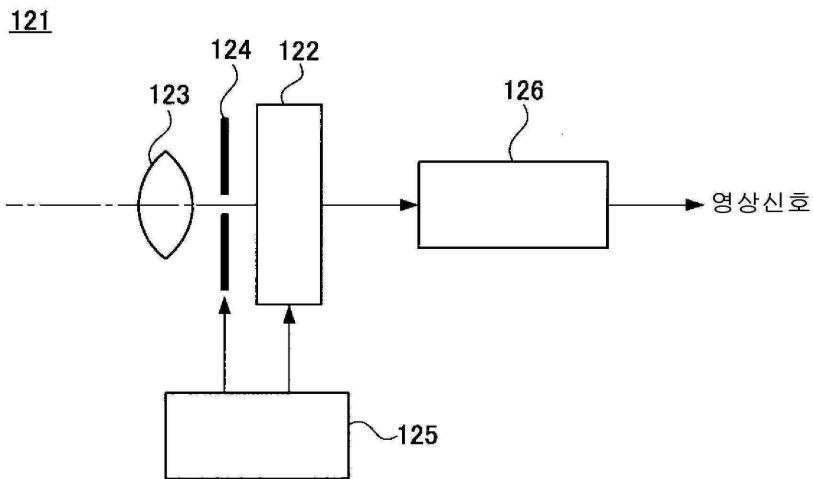
도면7



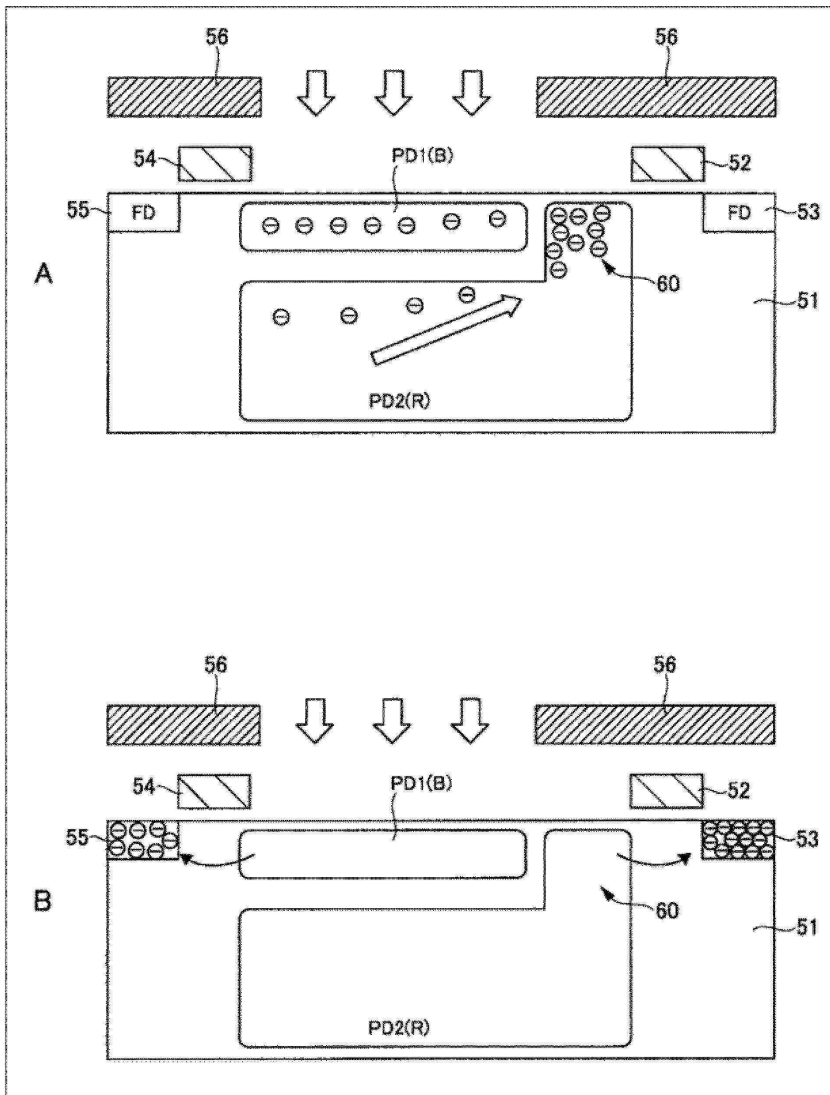
도면8

Mg	G	Mg	G	Mg
G	Mg	G	Mg	G
Mg	G	Mg	G	Mg
G	Mg	G	Mg	G

도면9



도면10



도면11

