

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4605362号
(P4605362)

(45) 発行日 平成23年1月5日(2011.1.5)

(24) 登録日 平成22年10月15日(2010.10.15)

(51) Int.Cl. F I
H04 J 3/00 (2006.01) H04 J 3/00 U

請求項の数 3 (全 16 頁)

(21) 出願番号	特願2004-319239 (P2004-319239)	(73) 特許権者	000004237
(22) 出願日	平成16年11月2日 (2004.11.2)		日本電気株式会社
(65) 公開番号	特開2006-135401 (P2006-135401A)		東京都港区芝五丁目7番1号
(43) 公開日	平成18年5月25日 (2006.5.25)	(74) 代理人	100123788
審査請求日	平成19年7月10日 (2007.7.10)		弁理士 官崎 昭夫
		(74) 代理人	100106138
			弁理士 石橋 政幸
		(74) 代理人	100127454
			弁理士 緒方 雅昭
		(72) 発明者	伊東 佳夫
			東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	山本 克志
			東京都港区芝五丁目7番1号 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 S D H信号挿入分岐変換多重装置

(57) 【特許請求の範囲】

【請求項1】

1つ以上の光 S D H 信号と、1つ以上の無線 S D H 信号と、1つ以上の P D H 無線信号と、デジタルトリビュータ信号の入出力を行い、クロスコネク回路と、該クロスコネク回路に入力する信号を切り替える信号切り替え器と、該コネク回路から出力された信号を分岐させる信号分岐回路により任意のチャネルの信号の挿入、抜き出し、通過を行う S D H 信号挿入分岐変換多重装置。

【請求項2】

複数チャネルの信号が多重された S D H 信号に対して、任意のチャネルの信号を、挿入、抜き出し、通過させる S D H 信号挿入分岐変換多重装置であって、

第1の S D H 信号入力端子から入力された S D H 信号からクロック信号を抽出し、前記 S D H 信号の符号形式を変換して抽出した前記クロック信号とともに出力する第1の S D H インタフェース回路と、

前記第1の S D H インタフェース回路から出力されたデータ信号とクロック信号とを入力し、該データ信号中に多重されている複数チャネルの信号を分離する第1の S D H デマッピング回路と、

複数チャネルのデジタル信号とクロック信号を入力し、入力された該デジタル信号を予め規定されたマッピング方法に基づいてマッピングして入力された前記クロック信号とともに出力する第1の S D H マッピング回路と、

前記第1の S D H マッピング回路から出力されたデータ信号とクロック信号を、規定さ

れたインタフェース形式のSDH信号に変換して第1のSDH信号出力端子から出力する第2のSDHインタフェース回路と、

入力された複数チャンネルのデータ信号を多重化して出力する第1の信号多重化回路と、前記第1の信号多重化回路から出力された多重化デジタル信号に対して、変調を行う際の変調方式に対応したデジタル処理を行う第1の送信デジタル処理回路と、

前記第1の送信デジタル処理回路から入力されたデジタル信号の変調を行い、得られた変調信号を第1の変調信号出力端子から出力する第1の変調器と、

第1の変調信号入力端子から入力された変調信号を復調することによりデジタル信号に変換する第1の復調器と、

前記第1の復調器により復調されたデジタル信号を入力し、前記第1の送信デジタル処理回路において行われたデジタル処理に対応したデジタル処理を行う第1の受信デジタル処理回路と、

10

前記第1の受信デジタル処理回路から出力されたデータ信号を複数チャンネルのデジタル信号に分離して出力する第1の信号分離回路と、

前記第1のSDHデマッピング回路からの複数チャンネルのデジタル信号と、前記第1の信号分離回路からの複数チャンネルのデジタル信号を入力して、予め定められた設定に基づいて、いずれかの経路から入力された信号を各チャンネル毎に選択して出力する第1の信号切り替え器と、

複数チャンネルのデジタル信号とクロック信号とを入力し、予め設定されたチャンネルの信号のみを分岐して前記第1の信号多重化回路に出力し、その他のチャンネルの信号を前記第1のSDHマッピング回路に出力する第1の信号分岐回路と、

20

第2のSDH信号入力端子から入力されたSDH信号からクロック信号を抽出し、前記SDH信号の符号形式を変換して抽出した前記クロック信号とともに出力する第3のSDHインタフェース回路と、

前記第3のSDHインタフェース回路から出力されたデータ信号とクロック信号とを入力し、該データ信号中に多重されている複数チャンネルの信号を分離する第2のSDHデマッピング回路と、

複数チャンネルのデジタル信号とクロック信号を入力し、入力された該デジタル信号を予め規定されたマッピング方法に基づいてマッピングして入力された前記クロック信号とともに出力する第2のSDHマッピング回路と、

30

前記第2のSDHマッピング回路から出力されたデータ信号とクロック信号を、規定されたインタフェース形式のSDH信号に変換して第2のSDH信号出力端子から出力する第4のSDHインタフェース回路と、

入力された複数チャンネルのデータ信号を多重化して出力する第2の信号多重化回路と、前記第2の信号多重化回路から出力された多重化デジタル信号に対して、変調を行う際の変調方式に対応したデジタル処理を行う第2の送信デジタル処理回路と、

前記第2の送信デジタル処理回路から入力されたデジタル信号の変調を行い、得られた変調信号を第2の変調信号出力端子から出力する第2の変調器と、

第2の変調信号入力端子から入力された変調信号を復調することによりデジタル信号に変換する第2の復調器と、

40

前記第2の復調器により復調されたデジタル信号を入力し、前記第2の送信デジタル処理回路において行われたデジタル処理に対応したデジタル処理を行う第2の受信デジタル処理回路と、

前記第2の受信デジタル処理回路から出力されたデータ信号を複数チャンネルのデジタル信号に分離して出力する第2の信号分離回路と、

前記第2のSDHデマッピング回路からの複数チャンネルのデジタル信号と、前記第2の信号分離回路からの複数チャンネルのデジタル信号を入力して、予め定められた設定に基づいて、いずれかの経路から入力された信号を各チャンネル毎に選択して出力する第2の信号切り替え器と、

複数チャンネルのデジタル信号とクロック信号とを入力し、予め設定されたチャンネルの

50

信号のみを分岐して前記第 2 の信号多重化回路に出力し、その他のチャネルの信号を前記第 2 の S D H マッピング回路に出力する第 2 の信号分岐回路と、

P D H ベースバンド信号入力端子から入力された P D H ベースバンド信号からクロック信号を抽出し、入力された前記 P D H ベースバンド信号を、予め設定された形式のデジタル信号に変換して抽出した前記クロック信号とともに出力する第 1 の P D H インタフェース回路と、

入力されたデジタル信号を、予め設定された符号形式の信号に変換して P D H ベースバンド信号出力端子から出力する第 2 の P D H インタフェース回路と、

前記第 1 および第 2 の信号切り替え器から入力された複数チャネルの信号のうち特定のチャネルの信号を分岐して前記第 2 の P D H インタフェース回路に出力し、他のチャネルの信号に対して、前記第 1 の P D H インタフェース回路から入力された信号を挿入して前記第 1 および第 2 の信号分岐回路にそれぞれ出力するクロスコネクタ回路と、

を備えた、請求項 1 に記載の S D H 信号挿入分岐変換多重装置。

【請求項 3】

前記第 2 および第 4 の S D H インタフェース回路は、前記第 1 および第 2 の S D H マッピング回路から出力されたデータ信号とクロック信号を、I T U - T G . 7 0 3 で規定されるインタフェース形式に変換して前記第 1 および第 2 の S D H 信号出力端子からそれぞれ出力する請求項 2 に記載の S D H 信号挿入分岐変換多重装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数チャネルの信号が多重された S D H (Synchronous Digital Hierarchy) 信号に対して、任意のチャネルの信号を、挿入 (add)、抜き出し (drop)、通過 (pass through) させる S D H 信号挿入分岐変換多重装置 (S D H Add-Drop Multiplexer) に関する。

【背景技術】

【0002】

近年、マイクロ波通信システム等において用いられている通信ネットワークの規格としては、I T U - T (International Telecommunication Union-Telecommunication Standardization Sector : 国際電気通信連合・電気通信標準化部門) および I T U - R (ITU-Radio communication sector : 国際電気通信連合の無線通信部門) において標準化された S D H (Synchronous Digital Hierarchy) が用いられるようになってきている。しかし、この S D H が標準化される前には、P D H (Plesiochronous Digital Hierarchy) という伝送規格が存在していた。

【0003】

通信ネットワークの規格として P D H が用いられた P D H システムでは、伝送しようとする信号を S T M (Synchronous Transport Module) - 1 等の S D H 信号に変換した後に伝送を行っている。通信ネットワークの規格として S D H が用いられた S D H システムでは、伝送しようとする信号を E 1 / T 1 等の P D H 信号に変換した後に伝送を行っている。

【0004】

ここで、S T M - 1 とは、S D H で規定された伝送単位のうちの 1 つであり、伝送速度が 1 5 5 . 5 2 M b p s の信号である。また、E 1 信号とは、欧州の階層化規格における伝送単位であり、伝送速度が 2 . 0 4 8 M b p s の信号である。また、T 1 信号とは、北米、日本の階層化規格における伝送単位であり、伝送速度が 1 . 5 4 4 M b p s の信号である。

【0005】

この S D H システムにおいて用いられる S D H 信号は、複数チャネルが多重化された信号であるため、2 つのデジタル変復調装置間を接続するには、入出力各 1 本で合計 2 本の同軸ケーブルを用いるだけでよい。しかし、複数チャネルが 1 つの信号に多重化されて

10

20

30

40

50

いるため、一部のチャンネルを抜き出したり、途中で新たなチャンネルを挿入したりする場合には、任意のチャンネルの信号を、挿入 (add)、抜き出し (drop)、通過 (pass through) させる S D H 信号挿入分岐変換多重装置 (以下 A D M (Add Drop Multiplexer) 装置と略す。) が必要となる。

【 0 0 0 6 】

このような A D M 装置の従来の回路構成を図 4 を参照して説明する。

【 0 0 0 7 】

この従来の A D M 装置は、図 4 に示されるように、S D H インタフェース回路 (S P I :SDH Physical Interface) 3、4、10、11 と、S D H デマッピング回路 5、9 と、S D H マッピング回路 6、8 と、クロスコネクタ回路 7 と、P D H インタフェース回路 (L I U :Line Interface Unit) 14、15 とから構成されている。

10

【 0 0 0 8 】

S D H インタフェース回路 3 は、S D H 信号入力端子 1 から S T M - 1 信号等の S D H 信号を入力し、入力された C M I (Code Mark Inversion) 符号形式の S D H 信号からクロック信号を抽出した後に N R Z (Non Return to Zero) 形式のデータに変換し、抽出したクロック信号と共に後段の S D H デマッピング回路 5 に出力する。

【 0 0 0 9 】

ここで、S D H 信号入力端子 1 から入力される信号には、電気信号の場合と光信号の場合がある。この電気信号および光信号は、ともに I T U - T による規格によって定められた信号であり、電気信号は I T U - T G . 7 0 3 によって規定された信号であり、光信号は I T U - T G . 9 5 7 によって規定された信号となっている。

20

【 0 0 1 0 】

そのため、S D H 信号入力端子 1 から入力される信号が光信号の場合には、S D H インタフェース回路 3 は、C M I 符号変換の代わりに光 / 電気変換を行い、得られたデータおよびクロックを後段の S D H デマッピング回路 5 に出力する。

【 0 0 1 1 】

S D H デマッピング回路 5 は、S D H インタフェース回路 3 から出力されたデータ信号とクロック信号とを入力し、このデータ信号中に多重されている複数チャンネルの信号を分離してクロスコネクタ回路 7 に出力する。例えば、S D H デマッピング回路 5 は、S D H インタフェース回路 3 からの信号を 2 M b p s の伝送速度を有する 6 3 チャンネルの信号に分離してクロスコネクタ回路 7 に出力する。

30

【 0 0 1 2 】

S D H マッピング回路 6 は、クロスコネクタ回路 7 から出力された複数チャンネルのデジタル信号とクロック信号を入力し、この複数チャンネルのデジタル信号を I T U - T G . 7 0 7 により規定されるマッピング方法に基づいてマッピングしてクロック信号とともに S D H インタフェース回路 4 に出力する。

【 0 0 1 3 】

S D H インタフェース回路 4 は、S D H マッピング回路 6、8 から出力されたデータ信号とクロック信号を、I T U - T G . 7 0 3 で規定されるインタフェース形式 (C M I 符号形式) に変換して S D H 信号出力端子 2 から出力する。S D H インタフェース回路 4 は、S D H マッピング回路 6 から入力される信号が光信号の場合も同様に G . 9 5 7 で規定されるインタフェース形式の光信号に変換して出力する。

40

【 0 0 1 4 】

S D H インタフェース回路 10、11、S D H マッピング回路 8、S D H デマッピング回路 9 の動作は、S D H インタフェース回路 3、4、S D H マッピング回路 6、S D H デマッピング回路 5 の動作とそれぞれ同様であるためその説明は省略する。

【 0 0 1 5 】

S D H 信号入力端子 1、13、S D H 信号出力端子 2、12 を装置間接続のみにしようとする場合はインタフェース規格は独自のものとしてもよい。

【 0 0 1 6 】

50

P D Hインタフェース回路 1 5 は、P D Hベースバンド信号入力端子 1 7 から P D Hベースバンド信号を入力し、クロスコネクタ回路 7 において処理が可能な形式のデジタル信号に変換する。具体的には、P D Hベースバンド信号入力端子 1 7 から入力される P D Hベースバンド信号は、バイポーラ符号形式の信号になっているため、P D Hインタフェース回路 1 5 では、入力された P D Hベースバンド信号からクロック信号を抽出し、バイポーラ形式の信号をユニポーラ形式の信号に変換して、ユニポーラ形式に変換された信号とクロック信号とがクロスコネクタ回路 7 に出力される。

【 0 0 1 7 】

P D Hインタフェース回路 1 4 は、クロスコネクタ回路 7 から出力されたユニポーラ信号とクロック信号とを入力し、ユニポーラ信号をバイポーラ符号形式に変換して P D Hベースバンド信号出力端子 1 6 から出力する。

10

【 0 0 1 8 】

クロスコネクタ回路 7 とは、入力された複数チャネルの信号を、各チャネル単位で経路を切り替えるための回路である。具体的には、クロスコネクタ回路 7 は、S D Hデマッピング回路 5、9 から入力された複数チャネルの信号のうち特定のチャネルの信号を分岐して P D Hインタフェース回路 1 4 に出力し、他のチャネルの信号に対して、P D Hインタフェース回路 1 5 から入力された信号を挿入して S D Hマッピング回路 6、8 にそれぞれ出力する。

【 0 0 1 9 】

次に、図 4 に示した従来の A D M 装置を使用して、光のリングネットワークを構成した場合のシステム図を図 5 に示す。この光のリングネットワークは、図 5 に示されるように、A、B、C、D 局という 4 つの中継局が光ケーブル 1 2 1 ~ 1 2 4 によりリング状に接続された構成となっている。そして、A、B、C、D 局は、それぞれ、図 4 に示したような構成の A D M 装置 1 3 1 ~ 1 3 4 により構成されている。

20

【 0 0 2 0 】

図 4 に示したような構成の A D M 装置 1 3 1 ~ 1 3 4 は、入力された S D H 信号に対して P D H 信号を挿入、抜き出し、通過させることが可能な構成となっているため、このような A D M 装置 1 3 1 ~ 1 3 4 で光のリングネットワークを構成しようとする場合には、S D H 信号入出力端子を光ケーブル 1 2 1 ~ 1 2 4 で接続するだけでよい。

【 0 0 2 1 】

図 5 に示したような通信ネットワークシステムでは、中継局間は光ケーブルにより接続されていたが、各中継局間を無線回線により接続するようにした無線のリングネットワークが使用される場合もある（例えば、特許文献 1 参照。）。

30

【 0 0 2 2 】

図 4 に示した従来の A D M 装置を使用して、無線のリングネットワークを構成した場合のシステム図を図 6 に示す。この無線のリングネットワークは、図 6 に示されるように、A、B、C、D 局という 4 つの中継局が無線回線によりリング状に接続された構成となっている。そして、A 局は、A D M 装置 1 3 1 と、変復調装置 (M D) 1 3 5、1 3 6 と、送受信装置 (T R) 1 0 5、1 0 6 と、アンテナ 1 1 3、1 1 4 とから構成されている。また、B 局は、A D M 装置 1 3 2 と、変復調装置 (M D) 1 3 7、1 3 8 と、送受信装置 (T R) 1 0 7、1 0 8 と、アンテナ 1 1 5、1 1 6 とから構成されている。C 局は、A D M 装置 1 3 3 と、変復調装置 (M D) 1 3 9、1 4 0 と、送受信装置 (T R) 1 0 9、1 1 0 と、アンテナ 1 1 7、1 1 8 とから構成されている。また、D 局は、A D M 装置 1 3 4 と、変復調装置 (M D) 1 4 1、1 4 2 と、送受信装置 (T R) 1 1 1、1 1 2 と、アンテナ 1 1 9、1 2 0 とから構成されている。

40

【 0 0 2 3 】

この図 6 に示した無線のリングネットワークでは、A D M 装置 1 3 1 ~ 1 3 4 は S D H 信号の中継を行うような回路構成となっているため、無線ネットワークを構成するためには A D M 装置 1 3 1 ~ 1 3 4 からの S D H 信号を変調信号に変換して送受信装置 1 0 5 ~ 1 1 2 に出力したり、送受信装置 1 0 5 ~ 1 1 2 からの変調信号を S D H 信号に変換する

50

ための変復調装置 135 ~ 142 が必要となっている。このような変復調装置 135 ~ 142 の構成を図 7 に示す。

【0024】

変復調装置 135 ~ 142 は、図 7 に示されるように、それぞれ、SDH インタフェース回路 (SPI) 53、54 と、SDH デマッピング回路 55 と、SDH マッピング回路 56 と、信号多重化回路 (MUX) 64 と、信号分離回路 (DeMUX) 72 と、送信デジタル処理回路 (TDPU) 62 と、受信デジタル処理回路 (RDPU) 70 と、変調器 (MOD) 60 と、復調器 (DEM) 68 とから構成され、SDH 信号入力端子 51 から入力された SDH 信号を SDH デマッピング、信号多重化、送信デジタル処理、変調して変調信号出力端子 58 から出力し、変調信号入力端子 66 から入力された変調信号を復調、受信デジタル処理、信号分離、SDH マッピングして SDH 信号出力端子 52 から出力する。

10

【0025】

SDH インタフェース回路 53、54、SDH デマッピング回路 55、SDH デマッピング回路 56 における処理は、図 4 に示した SDH インタフェース回路 3、4、SDH デマッピング回路 5、SDH デマッピング回路 6 における処理と同様であるためのその説明は省略する。

【0026】

信号多重化回路 64 は、SDH デマッピング回路 55 から入力された、それぞれ 2 Mbps の伝送速度を有するデータ信号を多重化する。

20

【0027】

送信デジタル処理回路 62 は、信号多重化回路 64 から入力された多重化デジタル信号に対して、無線区間特有の冗長ビット (例えば、誤り訂正ビット) の付加等を行うための速度変換を行うとともに変調器 60 の変調方式に対応した列変換を行う。

【0028】

変調器 60 は、送信デジタル処理回路 62 から入力されたデジタル信号の変調を行い、得られた変調信号を変調信号出力端子 58 から出力する。

【0029】

復調器 68 は、変調信号入力端子 66 から入力された変調信号を復調することによりデジタル信号に変換して受信デジタル処理回路 70 に出力する。

30

【0030】

受信デジタル処理回路 70 は、復調器 68 からのデジタル信号を入力し、無線対向側の送信デジタル処理回路 62 において行われたデジタル処理に対応したデジタル処理を行う。

【0031】

信号分離回路 72 は、受信デジタル処理回路 70 から入力されたデータ信号を複数列のデジタル信号に分離して SDH マッピング回路 56 に出力する。

【0032】

上述したように、図 4 に示したような構成の従来の ADM 装置には、中継する信号を入出力するために端子としては、SDH 信号入出力端子 1、2、12、13 しか有していないため、図 6 に示すように、無線のネットワークを構築する場合には外部に、変復調装置 135 ~ 142 および送受信装置 105 ~ 112 が必要になる。

40

【0033】

しかし、図 4、図 7 を比較するとわかるように、例えば、SDH 信号出力端子 12 と SDH 信号入力端子 51 を接続し、SDH 信号入力端子 11 と SDH 信号出力端子 52 を接続した場合、ADM 装置における SDH マッピング回路 8、SDH デマッピング回路 9、SDH インタフェース回路 10、11 と、変復調装置における SDH インタフェース回路 53、54、SDH デマッピング回路 55、SDH マッピング回路 56 が重複することになりシステムを構成するためのコストが大きくなってしまふとい弊害がある。

【0034】

50

図4に示したADM装置の回路構成から、SDHマッピング回路8、SDHデマッピング回路9、SDHインタフェース回路10、11を独立した構成にすればこのような弊害を防ぐことが可能であるように思われる。しかし、クロスコネクタ回路7と、SDHマッピング回路8、SDHデマッピング回路9との間の接続は、複数列の信号であるため、SDHマッピング回路8、SDHデマッピング回路9、SDHインタフェース回路10、11を別構成の装置とした場合、装置間を接続するために多くのケーブルが必要となり逆にコストアップしてしまうことになる。特に、図5に示したような光リングネットワークを構築する場合には各中継局において余分なケーブル接続が発生してしまいシステム構築のためのコストが増加してしまうことになる。

【0035】

10

また、光ケーブルの断線等のネットワーク上の障害が発生した場合でもデータ伝送を確保してシステムの信頼性を向上させるため、光のネットワークと無線のネットワークとデータそれぞれをバックアップするようなことが行われる場合がある。しかし、従来のADM装置では、SDH入出力端子に変復調装置を接続すると光ネットワークを構築することができなくなってしまうため、従来のADM装置を用いて光と無線のネットワークでそれぞれをバックアップする場合、光と無線それぞれ全く別のシステム構成とする必要があった。

【特許文献1】特開2000-165391号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0036】

上述した従来のADM装置では、下記のような問題点があった。

【0037】

(1)無線ネットワークを構成する場合には、外部に無線通信用の変復調装置が必要となるため、回路構成が重複することになりシステム構成のためのコストが増加してしまう。

【0038】

(2)光と無線のネットワークを用いてそれぞれをバックアップするような構成とする場合、光と無線でそれぞれ全く別のシステム構成とする必要がある。

【0039】

30

本発明の目的は、無線ネットワークを構成する場合でも外部に無線通信用の変復調装置を必要とせず、回路構成を重複させずにシステム構成のためのコストを削減することができるとともに、光と無線のネットワークを同一の装置で実現可能なSDH信号分岐挿入変換多重装置を提供することである。

【課題を解決するための手段】

【0040】

上記目的を達成するために、本発明のADM装置は、複数チャネルの信号が多重されたSDH信号に対して、任意のチャネルの信号を、挿入、抜き出し、通過させるSDH信号挿入分岐変換多重装置であって、

第1のSDH信号入力端子から入力されたSDH信号からクロック信号を抽出し、前記SDH信号の符号形式を変換して抽出した前記クロック信号とともに出力する第1のSDHインタフェース回路と、

40

前記第1のSDHインタフェース回路から出力されたデータ信号とクロック信号とを入力し、該データ信号中に多重されている複数チャネルの信号を分離する第1のSDHデマッピング回路と、

複数チャネルのデジタル信号とクロック信号を入力し、入力された該デジタル信号を予め規定されたマッピング方法に基づいてマッピングして入力された前記クロック信号とともに出力する第1のSDHマッピング回路と、

前記第1のSDHマッピング回路から出力されたデータ信号とクロック信号を、規定されたインタフェース形式のSDH信号に変換して第1のSDH信号出力端子から出力する

50

第 2 の S D H インタフェース回路と、

入力された複数チャンネルのデータ信号を多重化して出力する第 1 の信号多重化回路と、
前記第 1 の信号多重化回路から出力された多重化デジタル信号に対して、変調を行う際の変調方式に対応したデジタル処理を行う第 1 の送信デジタル処理回路と、

前記第 1 の送信デジタル処理回路から入力されたデジタル信号の変調を行い、得られた変調信号を第 1 の変調信号出力端子から出力する第 1 の変調器と、

第 1 の変調信号入力端子から入力された変調信号を復調することによりデジタル信号に変換する第 1 の復調器と、

前記第 1 の復調器により復調されたデジタル信号を入力し、前記第 1 の送信デジタル処理回路において行われたデジタル処理に対応したデジタル処理を行う第 1 の受信デジタル処理回路と、

10

前記第 1 の受信デジタル処理回路から出力されたデータ信号を複数チャンネルのデジタル信号に分離して出力する第 1 の信号分離回路と、

前記第 1 の S D H デマッピング回路からの複数チャンネルのデジタル信号と、前記第 1 の信号分離回路からの複数チャンネルのデジタル信号を入力して、予め定められた設定に基づいて、いずれかの経路から入力された信号を各チャンネル毎に選択して出力する第 1 の信号切り替え器と、

複数チャンネルのデジタル信号とクロック信号とを入力し、予め設定されたチャンネルの信号のみを分岐して前記第 1 の信号多重化回路に出力し、その他のチャンネルの信号を前記第 1 の S D H マッピング回路に出力する第 1 の信号分岐回路と、

20

第 2 の S D H 信号入力端子から入力された S D H 信号からクロック信号を抽出し、前記 S D H 信号の符号形式を変換して抽出した前記クロック信号とともに出力する第 3 の S D H インタフェース回路と、

前記第 3 の S D H インタフェース回路から出力されたデータ信号とクロック信号とを入力し、該データ信号中に多重されている複数チャンネルの信号を分離する第 2 の S D H デマッピング回路と、

複数チャンネルのデジタル信号とクロック信号を入力し、入力された該デジタル信号を予め規定されたマッピング方法に基づいてマッピングして入力された前記クロック信号とともに出力する第 2 の S D H マッピング回路と、

前記第 2 の S D H マッピング回路から出力されたデータ信号とクロック信号を、規定されたインタフェース形式の S D H 信号に変換して第 2 の S D H 信号出力端子から出力する第 4 の S D H インタフェース回路と、

30

入力された複数チャンネルのデータ信号を多重化して出力する第 2 の信号多重化回路と、

前記第 2 の信号多重化回路から出力された多重化デジタル信号に対して、変調を行う際の変調方式に対応したデジタル処理を行う第 2 の送信デジタル処理回路と、

前記第 2 の送信デジタル処理回路から入力されたデジタル信号の変調を行い、得られた変調信号を第 2 の変調信号出力端子から出力する第 2 の変調器と、

第 2 の変調信号入力端子から入力された変調信号を復調することによりデジタル信号に変換する第 2 の復調器と、

前記第 2 の復調器により復調されたデジタル信号を入力し、前記第 2 の送信デジタル処理回路において行われたデジタル処理に対応したデジタル処理を行う第 2 の受信デジタル処理回路と、

40

前記第 2 の受信デジタル処理回路から出力されたデータ信号を複数チャンネルのデジタル信号に分離して出力する第 2 の信号分離回路と、

前記第 2 の S D H デマッピング回路からの複数チャンネルのデジタル信号と、前記第 2 の信号分離回路からの複数チャンネルのデジタル信号を入力して、予め定められた設定に基づいて、いずれかの経路から入力された信号を各チャンネル毎に選択して出力する第 2 の信号切り替え器と、

複数チャンネルのデジタル信号とクロック信号とを入力し、予め設定されたチャンネルの信号のみを分岐して前記第 2 の信号多重化回路に出力し、その他のチャンネルの信号を前記

50

第2のSDHマッピング回路に出力する第2の信号分岐回路と、

PDHベースバンド信号入力端子から入力されたPDHベースバンド信号からクロック信号を抽出し、入力された前記PDHベースバンド信号を、予め設定された形式のデジタル信号に変換して抽出した前記クロック信号とともに出力する第1のPDHインタフェース回路と、

入力されたデジタル信号を、予め設定された符号形式の信号に変換してPDHベースバンド信号出力端子から出力する第2のPDHインタフェース回路と、

前記第1および第2の信号切り替え器から入力された複数チャンネルの信号のうち特定のチャンネルの信号を分岐して前記第2のPDHインタフェース回路に出力し、他のチャンネルの信号に対して、前記第1のPDHインタフェース回路から入力された信号を挿入して前記第1および第2の信号分岐回路にそれぞれ出力するクロスコネクタ回路とを備えている。

10

【0041】

本発明では、ADM装置内に無線通信用の変復調装置として、第1および第2の変調器、第1および第2の復調器を設けるとともに、SDH信号を処理するための第1から第4のSDHインタフェース回路および第1および第2のSDHマッピング/デマッピング回路を設けるようにし、第1および第2の信号分岐回路、第1および第2の信号切り替え回路により経路の切り替えを行うようにして変調信号とSDH信号の両方の信号を同時に処理できるようにしている。そのため、無線ネットワークを構成する場合でも、外部に無線通信用の変復調装置が不用となるためシステム構築のためのコストを削減することが可能となる。また、変調信号とSDH信号の両方を同時に処理できるため、光と無線の両方のネットワークを同時に構築することが可能となる。

20

【0042】

また、前記第2および第4のSDHインタフェース回路は、前記第1および第2のSDHマッピング回路から出力されたデータ信号とクロック信号を、ITU-T G.703で規定されるインタフェース形式に変換して前記第1および第2のSDH信号出力端子からそれぞれ出力するようにしてもよい。

【発明の効果】

【0043】

以上説明したように、本発明によれば、下記のような効果を得ることができる。
 (1) 無線ネットワークを構成する場合には、外部に無線通信用の変復調装置が必要となるため、回路構成が重複することになりシステム構成のためのコストが増加してしまう。
 (2) 光と無線のネットワークを用いてそれぞれをバックアップするような構成とする場合、光と無線でそれぞれ全く別のシステム構成とする必要がある。

30

【発明を実施するための最良の形態】

【0044】

次に、本発明の実施の形態について図面を参照して詳細に説明する。

【0045】

図1は本発明の一実施形態のADM装置の構成を示すブロック図である。図1において、図4中の構成要素と同一の構成要素には同一の符号を付し、説明を省略するものとする。

40

【0046】

本実施形態のADM装置は、図1に示されるように、SDHインタフェース回路(SPI)3、4、10、11と、SDHデマッピング回路5、9と、SDHマッピング回路6、8と、クロスコネクタ回路7と、PDHインタフェース回路(LIU)14、15と、変調器(MOD)20、21と、送信デジタル処理回路(TDPU: Transmission Digital Processing Unit)22、23と、信号多重化回路(MUX)24、25と、復調器(DEM)28、29と、受信デジタル処理回路(RDPU: Reception Digital Processing Unit)30、31と、信号分離回路(DeMUX)32、33と、信号分岐回路(HYB)34、35と、信号切り替え器(SW)36、37とから構成されている。

50

【 0 0 4 7 】

本実施形態の A D M 装置は、図 4 に示した従来の A D M 装置に対して、変調器 2 0、2 1 と、送信デジタル処理回路 2 2、2 3 と、信号多重化回路 2 4、2 5 と、復調器 2 8、2 9 と、受信デジタル処理回路 3 0、3 1 と、信号分離回路 3 2、3 3 と、信号分岐回路 3 4、3 5 と、信号切り替え器 3 6、3 7 とを新たに追加した構成となっている。

【 0 0 4 8 】

信号分岐回路 3 4 は、クロスコネクタ回路 7 から出力された複数チャネルのデジタル信号とクロック信号とを入力し、予め設定されたチャネルの信号のみを分岐して信号多重化回路 2 4 に出力し、その他のチャネルの信号を S D H マッピング回路 6 に出力する。

【 0 0 4 9 】

信号多重化回路 2 4 は、信号分岐回路 3 4 により分岐された、それぞれ 2 M b p s の伝送速度を有する N 列 ($N = 6 3$) のデータ信号を多重化して M 列のデジタル信号に変換する N - M 列変換を行う。ここで、ハードウェア構成によって M の値は適切に設定されるが、本実施形態では、 $M = 8$ であるものとして説明を行う。

【 0 0 5 0 】

送信デジタル処理回路 2 2 は、信号多重化回路 2 4 から入力された M 列の多重化デジタル信号を入力し、無線区間特有の冗長ビット (例えば、誤り訂正ビット) の付加等を行うための速度変換を行うとともに変調器 2 0 の変調方式に対応した列変換を行う。例えば、変調器 2 0 の変調方式が 1 2 8 Q A M (Quadrature Amplitude Modulation : 直交振幅変調) 方式ならば、送信デジタル処理回路 2 2 は、信号多重化回路 2 4 からの信号を、7 列のデータ信号とクロック信号に変換して変調器 2 0 に出力する。

【 0 0 5 1 】

変調器 2 0 は、送信デジタル処理回路 2 2 から入力されたデジタル信号の変調を行い、得られた変調信号を変調信号出力端子 1 8 から出力する。

【 0 0 5 2 】

信号多重化回路 2 5、送信デジタル処理回路 2 3、変調器 2 1 の動作については、信号多重化回路 2 4、送信デジタル処理回路 2 2、変調器 2 0 の動作とそれぞれ同様であるためのその説明は省略する。

【 0 0 5 3 】

復調器 2 8 は、変調信号入力端子 2 6 から入力された変調信号を復調することによりデジタル信号に変換して受信デジタル処理回路 3 0 に出力する。

【 0 0 5 4 】

受信デジタル処理回路 3 0 は、復調器 2 8 からのデジタル信号を入力し、無線対向側の送信デジタル処理回路 2 2 において行われたデジタル処理に対応したデジタル処理を行う。具体的には、受信デジタル処理回路 3 0 は、送信デジタル処理回路 2 2 において付加された誤り訂正ビットを用いて誤り訂正 (F E C : Forward Error Correction) を実施し、その後、誤り訂正冗長ビットを削除し M 列のデータ信号を信号分離回路 3 2 に出力する。

【 0 0 5 5 】

信号分離回路 3 2 は、受信デジタル処理回路 3 2 から入力された M 列のデータ信号を N 列のデジタル信号に分離して信号切り替え器 3 6 に出力する。

【 0 0 5 6 】

信号切り替え器 3 6 は、S D H マッピング回路 5 からの複数チャネルのデジタル信号と、信号分離回路 3 2 からの複数チャネルのデジタル信号を入力して、予め定められた設定に基づいて、いずれかの経路から入力された信号を各チャネル毎に選択してクロスコネクタ回路 7 に出力する。

【 0 0 5 7 】

復調器 2 9、受信デジタル処理回路 3 3、信号分離回路 3 3 の動作については、復調器 2 8、受信デジタル処理回路 3 0、信号分離回路 3 2 の動作とそれぞれ同様であるためのその説明は省略する。

10

20

30

40

50

【 0 0 5 8 】

また、信号分岐回路 3 5、信号切り替え器 3 7 の動作についても、信号分岐回路 3 4、信号切り替え器 3 6 の動作とそれぞれ同様であるためその説明は省略する。

【 0 0 5 9 】

本実施形態におけるクロスコネクタ回路 7 は、信号切り替え器 3 6、3 7 から入力された複数チャンネルの信号のうち特定のチャンネルの信号を分岐して P D H インタフェース回路 1 4 に出力し、他のチャンネルの信号に対して、P D H インタフェース回路 1 5 から入力された信号を挿入して信号分岐回路 3 4、3 5 にそれぞれ出力する。

【 0 0 6 0 】

次に、本実施形態の A D M 装置の動作について図 1 を参照して詳細に説明する。

10

【 0 0 6 1 】

図 1 において、S D H 信号入力端子 1 (1 3) から入力された S D H 信号は、S D H インタフェース回路 3 (1 1) を通り S D H デマッピング回路 5 (9) により複数の 2 M b p s 相当の信号に分離され信号切り替え器 3 6 (3 7) に入力される。一方変調信号入力端子 2 6 (2 7) に入力された受信機からの中間周波信号は復調器 2 8 (2 9) によりデジタル信号に復調され受信デジタル処理部 3 0 (3 1) を通り信号分離回路 3 2 (3 3) により複数の 2 M b p s 相当の信号に分離される。

【 0 0 6 2 】

この信号分離回路 3 2 (3 3) により分離された信号と上記の S D H デマッピング回路 5 (9) からの信号の一方が信号切り替え器 3 6 (3 7) により選択され、クロスコネクタ回路 7 に入力され、必要に応じて複数の 2 M b p s 相当の信号の一部が信号分岐回路 3 5 (3 4) に入力され、他の 2 M b p s 信号が P D H インタフェース回路 1 4 を通り P D H ベースバンド信号出力端子 1 6 より他装置へ出力される。

20

【 0 0 6 3 】

また、信号分岐回路 3 5 (3 4) に入力された 2 M b p s 相当の信号はそれぞれ S D H マッピング回路 8 (6)、および信号多重化回路 2 5 (2 4) に入力される。S D H マッピング回路 8 (6) に入力された信号は S D H 信号に多重化され、S D H インタフェース回路 1 0 (4) を通り S D H 信号出力端子 1 2 (2) より他装置へ出力され、信号多重化回路 2 5 (2 4) に入力された信号は多重化された後、送信デジタル処理部 2 3 (2 2) および変調器 2 1 (2 0) により変調され、変調信号出力端子 1 9 (1 8) より送信機へ出力される。

30

【 0 0 6 4 】

次に、本実施形態の A D M 装置を使用して、通信ネットワークを構成した場合のシステム図を図 2、図 3 に示す。

【 0 0 6 5 】

図 2 は、本実施形態の A D M 装置を使用して、光と無線のリングネットワークを構成した場合の例である。図 2 に示した光と無線のリングネットワークは、光ケーブル 1 2 1 ~ 1 2 4 と無線回線によりリング状に接続された 4 つの中継局である A、B、C、D 局により構成されている。

【 0 0 6 6 】

そして、A、B、C、D 局は、それぞれ、A D M 装置 1 0 1、送受信装置 (T R) 1 0 5、1 0 6、アンテナ 1 1 3、1 1 4 と、A D M 装置 1 0 2、送受信装置 1 0 7、1 0 8、アンテナ 1 1 5、1 1 6 と、A D M 装置 1 0 3、送受信装置 1 0 9、1 1 0、アンテナ 1 1 7、1 1 8 と、A D M 装置 1 0 4、送受信装置 1 1 1、1 1 3、アンテナ 1 1 9、1 2 0 とから構成されている。

40

【 0 0 6 7 】

図 2 の A、B、C、D 局では、A D M 装置 1 0 1 ~ 1 0 4 の S D H 信号入出力端子をそれぞれ光ケーブル 1 2 1 ~ 1 2 4 にて接続し、A D M 装置 1 0 1 ~ 1 0 4 の変復信号入出力端子をそれぞれ送受信機 1 0 5 ~ 1 1 2 に接続し、送受信装置 1 0 5 ~ 1 1 2 をアンテナ 1 1 3 ~ 1 2 0 を介し無線にて接続することにより、光と無線のリングネットワークが

50

同時に構成される。

【 0 0 6 8 】

図 2 を参照するとわかるように、本実施形態の A D M 装置 1 0 1 ~ 1 0 4 は、それぞれ、光の S D H インタフェースおよび変調信号入出力インタフェースを同時に有することにより、同一装置で光と無線のネットワークを構成し、お互いにバックアップ回線として使用することができることである。ただし光のネットワークを構成する場合は外部に光ケーブルが、無線のネットワークを構成する場合は外部に送受信機およびアンテナが必要となる。

【 0 0 6 9 】

図 3 は、本実施形態の A D M 装置を使用して、光と無線の混在ネットワークを構成した場合の例である。図 3 に示した光と無線の混在ネットワークは、A、B、C、D 局により構成されていて、A 局は A D M 装置 1 0 1 により構成され、B 局は A D M 装置 1 0 2 と送受信装置 1 0 8 とアンテナ 1 1 6 とから構成され、C 局は A D M 装置 1 0 3 と、送受信装置 1 0 9、1 1 0 と、アンテナ 1 1 7、1 1 8 とから構成され、D 局は A D M 装置 1 0 4 と、送受信装置 1 1 1 と、アンテナ 1 1 9 とから構成されている。

【 0 0 7 0 】

また図 3 の A、B 局間および A、D 局間は光ケーブル 1 2 1、1 2 4 にてそれぞれ接続され、B、C 局間および C、D 局間は無線にて接続されることにより、光と無線が混在するリングネットワークが構成される。

【 0 0 7 1 】

また、本実施形態の A D M 装置 1 0 1 ~ 1 0 4 を用いることにより、光の S D H インタフェースおよび変調信号入出力インタフェースを必要に応じ選択することにより、同一装置により同一ネットワーク内で、光と無線のネットワークを混在させることが可能となる。

【 図面の簡単な説明 】

【 0 0 7 2 】

【 図 1 】 本発明の一実施形態の A D M 装置の構成を示すブロック図である。

【 図 2 】 本発明の一実施形態の A D M 装置を使用して、光と無線のリングネットワークを構成した場合のシステム図である。

【 図 3 】 本発明の一実施形態の A D M 装置を使用して、光と無線の混在ネットワークを構成した場合のシステム図である。

【 図 4 】 従来の A D M 装置の構成を示すブロック図である。

【 図 5 】 従来の A D M 装置を使用して、光のリングネットワークを構成した場合のシステム図である。

【 図 6 】 従来の A D M 装置を使用して、無線のリングネットワークを構成した場合のシステム図である。

【 図 7 】 図 6 中の変復調装置 1 3 5 ~ 1 4 2 の構成を示すブロック図である。

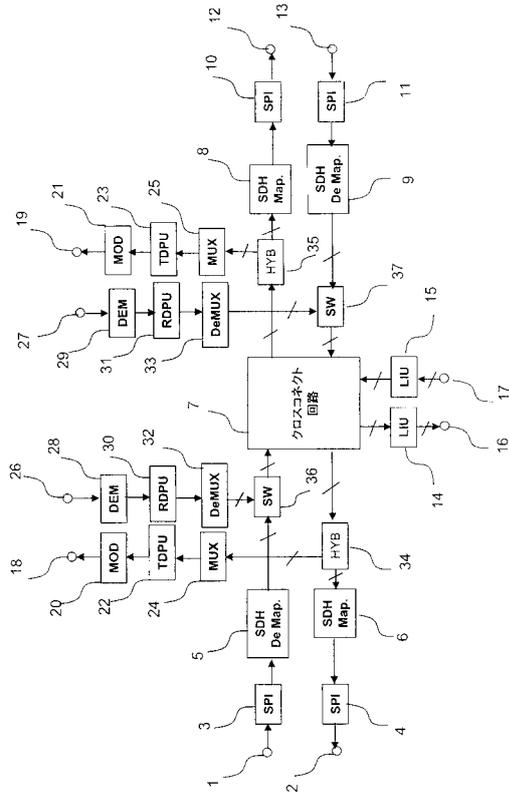
【 符号の説明 】

【 0 0 7 3 】

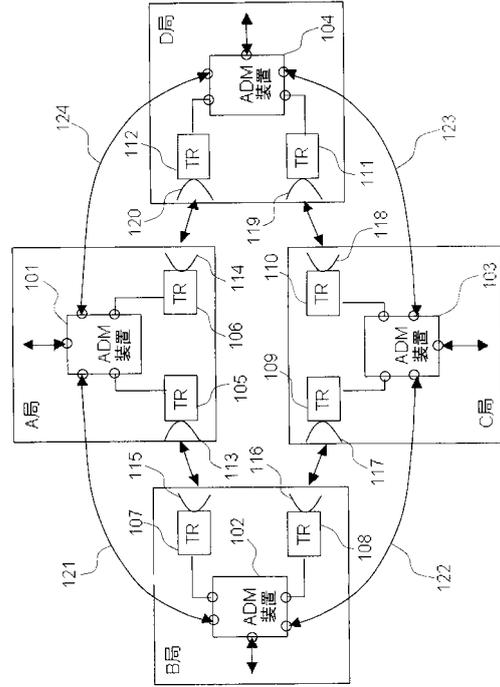
- | | | |
|-------|---------------------------|----|
| 1 | S D H 信号入力端子 | 40 |
| 2 | S D H 信号出力端子 | |
| 3、4 | S D H インタフェース回路 (S P I) | |
| 5 | S D H デマッピング回路 | |
| 6 | S D H マッピング回路 | |
| 7 | クロスコネクタ回路 | |
| 8 | S D H マッピング回路 | |
| 9 | S D H デマッピング回路 | |
| 10、11 | S D H インタフェース回路 (S P I) | |
| 12 | S D H 信号出力端子 | |
| 13 | S D H 信号入力端子 | 50 |

14、15	P D Hインタフェース回路 (L I U)	
16	P D Hベースバンド信号入力端子	
17	P D Hベースバンド信号出力端子	
18、19	変調信号出力端子	
20、21	変調器	
22、23	送信デジタル処理回路 (T D P U)	
24、25	信号多重化回路 (M U X)	
26、27	変調信号入力端子	
28、29	復調器 (D E M)	
30、31	受信デジタル処理回路 (R D P U)	10
32、33	信号分離回路 (D e M U X)	
34、35	信号分岐回路 (H Y B)	
36、37	信号切り替え器 (S W)	
51	S D H信号入力端子	
52	S D H信号出力端子	
53、54	S D Hインタフェース回路 (S P I)	
55	S D Hデマッピング回路	
56	S D Hマッピング回路	
58	変調信号出力端子	
60	変調器 (M O D)	20
62	送信デジタル処理回路 (T D P U)	
64	信号多重化回路 (M U X)	
66	変調信号入力端子	
68	復調器 (D E M)	
70	受信デジタル処理回路 (R D P U)	
72	信号分離回路 (D e M U X)	
101 ~ 104	A D M装置	
105 ~ 112	送受信装置 (T R)	
113 ~ 120	アンテナ	
121 ~ 124	光ケーブル	30
131 ~ 134	A D M装置	
135 ~ 142	変復調装置 (M D)	

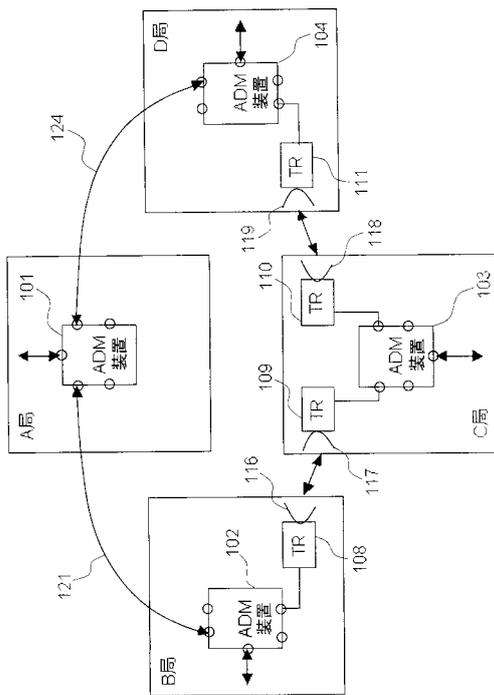
【図1】



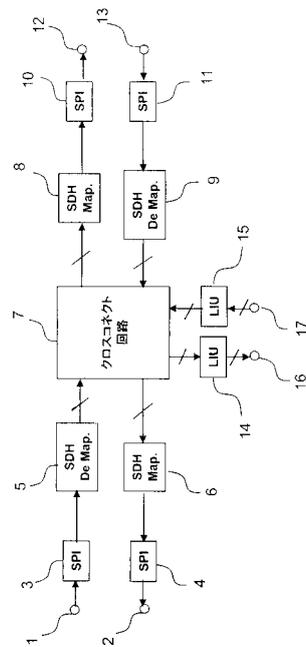
【図2】



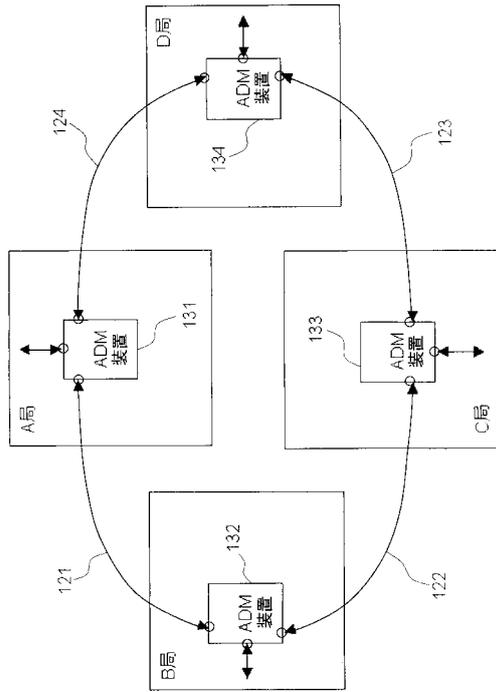
【図3】



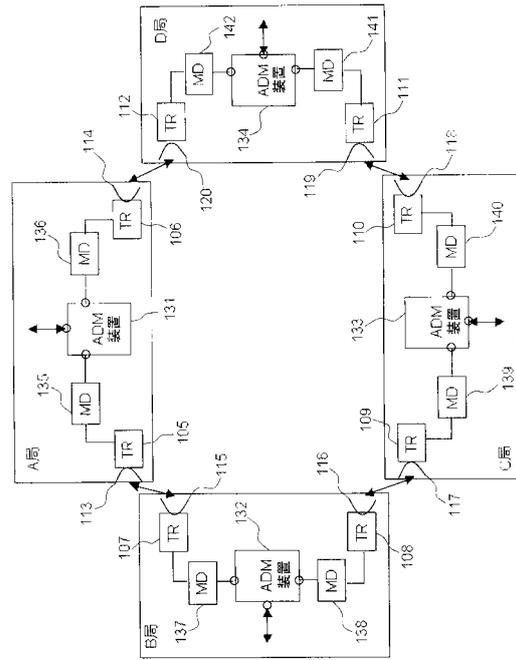
【図4】



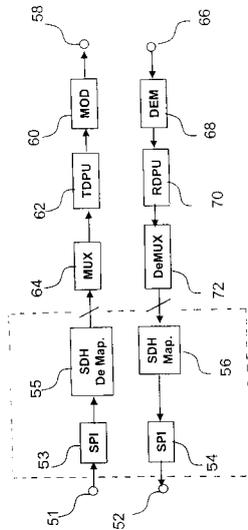
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

審査官 阿部 弘

(56)参考文献 特開平07 - 170238 (JP, A)
特開2001 - 057527 (JP, A)
特開2006 - 060467 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H04J 3/00