

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4019843号

(P4019843)

(45) 発行日 平成19年12月12日(2007.12.12)

(24) 登録日 平成19年10月5日(2007.10.5)

(51) Int. Cl.	F I
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 J
<b>G09F 9/30 (2006.01)</b>	G09F 9/30 365Z
<b>H01L 27/32 (2006.01)</b>	G09G 3/20 611A
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 624B
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 641D
請求項の数 16 (全 23 頁) 最終頁に続く	

(21) 出願番号 特願2002-223162 (P2002-223162)  
(22) 出願日 平成14年7月31日(2002.7.31)  
(65) 公開番号 特開2004-62041 (P2004-62041A)  
(43) 公開日 平成16年2月26日(2004.2.26)  
審査請求日 平成17年7月28日(2005.7.28)

(73) 特許権者 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号  
(74) 代理人 100095728  
弁理士 上柳 雅誉  
(74) 代理人 100107261  
弁理士 須澤 修  
(72) 発明者 河西 利幸  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 濱本 禎広

最終頁に続く

(54) 【発明の名称】 電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器

(57) 【特許請求の範囲】

【請求項1】

第1のトランジスタと、  
前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、  
前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、  
前記導通状態に相対した電流レベルを有する電流が供給される電子素子とを備えた回路部に、  
前記回路部に対して第1の駆動電圧を供給する第1の手段と、  
前記回路部に対して第2の駆動電圧を供給する第2の手段と  
を有し、  
前記第1の駆動電圧は、前記第2の駆動電圧より高い電圧であり、  
前記第1の手段は、少なくとも前記第1のトランジスタを介して容量素子に電気信号を供給する期間において、前記第1の駆動電圧を供給するとともに、  
前記第2の手段は、少なくとも前記第2のトランジスタを介して前記電子素子に導通状態に相対した電流量を供給する期間において、前記第2の駆動電圧を供給することを特徴とする電子回路。

【請求項2】

第1のトランジスタと、

10

20

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相対した電流レベルを有する電流が供給される電子素子とを有した複数の単位回路を備えた電子回路において、

前記単位回路の各々は、

前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、

前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段とを有し、

前記第 1 の駆動電圧は、前記第 2 の駆動電圧より高い電圧であり、

前記第 1 の手段は、少なくとも前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、

前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電子素子に導通状態に相対した電流量を供給する期間において、前記第 2 の駆動電圧を供給する

ことを特徴とする電子回路。

#### 【請求項 3】

第 1 のトランジスタと、

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相対した電流レベルを有する電流が供給される電子素子とを有した複数の単位回路を備えた電子回路において、

前記単位回路の各々の前記第 2 のトランジスタと共通して接続され、前記各第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、

前記単位回路の各々の前記第 2 のトランジスタと共通して接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段とを有し、

前記第 1 の駆動電圧は、前記第 2 の駆動電圧より高い電圧であり、

前記第 1 の手段は、少なくとも前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、

前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電子素子に導通状態に相対した電流量を供給する期間において、前記第 2 の駆動電圧を供給する

ことを特徴とする電子回路。

#### 【請求項 4】

請求項 1 乃至 3 のいずれか 1 つに記載の電子回路において、

前記電子素子は、電流駆動素子であることを特徴とする電子回路。

#### 【請求項 5】

請求項 4 に記載の電子回路において、

前記電流駆動素子は、E L 素子であることを特徴とする電子回路。

#### 【請求項 6】

第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相対した電流量が供給される電子素子とを備えた電子回路の駆動方法において、

10

20

30

40

50

前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記電子回路に第 1 の駆動電圧を供給するとともに、前記第 2 のトランジスタを介して前記電子素子に導通状態に相対した電流量を供給する期間において、前記第 1 の駆動電圧より低い電圧の第 2 の駆動電圧を供給することを特徴とする電子回路の駆動方法。

【請求項 7】

請求項 6 に記載の電子回路の駆動方法において、  
前記電子素子は、電流駆動素子であることを特徴とする電子回路の駆動方法。

【請求項 8】

請求項 7 に記載の電子回路の駆動方法において、  
前記電流駆動素子は、EL 素子であることを特徴とする電子回路の駆動方法。

10

【請求項 9】

第 1 のトランジスタと、  
前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、  
前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相対した電流量が供給される電気光学素子と  
を備えた電子回路を有する電気光学装置であって、

前記電子回路には、

前記電子回路に対して第 1 の駆動電圧を供給する第 1 の手段と、

前記電子回路に対して第 2 の駆動電圧を供給する第 2 の手段と

を有し、

前記第 1 の駆動電圧は、前記第 2 の駆動電圧より高い電圧であり、

前記第 1 の手段は、少なくとも前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、

前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相対した電流量を供給する期間において、前記第 2 の駆動電圧を供給する

ことを特徴とする電気光学装置。

【請求項 10】

第 1 のトランジスタと、

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相対した電流レベルを有する電流が供給される電気光学素子と  
を有した複数の単位回路を備えた電気光学装置において、

前記単位回路の各々は、

前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、

前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段と

を有し、

前記第 1 の駆動電圧は、前記第 2 の駆動電圧より高い電圧であり、

前記第 1 の手段は、少なくとも前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、

前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相対した電流量を供給する期間において、前記第 2 の駆動電圧を供給する

ことを特徴とする電気光学装置。

【請求項 11】

第 1 のトランジスタと、

50

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相對した電流レベルを有する電流が供給される電気光学素子とを有した複数の単位回路を備えた電気光学装置において、

前記単位回路の各々の前記第 2 のトランジスタと共通して接続され、前記各第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、

前記単位回路の各々の前記第 2 のトランジスタと共通して接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段と

を有し、

前記第 1 の駆動電圧は、前記第 2 の駆動電圧より高い電圧であり、

前記第 1 の手段は、少なくとも前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、

前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相對した電流量を供給する期間において、前記第 2 の駆動電圧を供給することを特徴とする電気光学装置。

#### 【請求項 1 2】

請求項 9 乃至 1 1 のいずれか 1 つに記載の電気光学装置において、

前記電気光学素子は、有機 EL 素子であることを特徴とする電気光学装置。

#### 【請求項 1 3】

第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、前記導通状態に相對した電流量が供給される電気光学素子とを備えた電気光学装置の駆動方法において、

前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記電気光学装置に第 1 の駆動電圧を供給するとともに、前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相對した電流量を供給する期間において、前記第 1 の駆動電圧より低い電圧の第 2 の駆動電圧を供給することを特徴とする電気光学装置の駆動方法。

#### 【請求項 1 4】

請求項 1 3 に記載の電気光学装置の駆動方法において、

前記電気光学素子は、有機 EL 素子であることを特徴とする電気光学装置の駆動方法。

#### 【請求項 1 5】

請求項 1 乃至 5 のいずれか 1 つに記載の電子回路を実装したことを特徴とする電子機器。

#### 【請求項 1 6】

請求項 9 乃至 1 2 のいずれか 1 つに記載の電気光学装置を実装したことを特徴とする電子機器。

#### 【発明の詳細な説明】

##### 【0 0 0 1】

##### 【発明の属する技術分野】

本発明は、電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器に関するものである。

##### 【0 0 0 2】

##### 【従来の技術】

近年、電流駆動素子として有機 EL 素子を用いた電気光学装置が開発されている。前記有機 EL 素子は自発光素子であるためバックライトが不要なので、消費電力、視野角、コントラスト比等といった点で、他の電気光学装置と較べて優れた表示品質を有する電気光学装置を実現できるものと期待されている。

##### 【0 0 0 3】

10

20

30

40

50

この種の電気光学装置においては、その表示パネル部に前記有機EL素子を制御するための画素回路がマトリクス状に配設されているアクティブマトリクス型と呼ばれるものがある。アクティブマトリクス型電気光学装置の画素回路は、その内部に有機EL素子を制御するためのトランジスタを備えている。そして、前記表示パネル部にて表示を実行させるためのデータ信号がデータ線駆動回路から各画素回路に供給されると、各画素回路は、そのデータ信号に基づいて前記トランジスタの導通状態を制御して前記有機EL素子を制御するようになっている。

【0004】

図10は、従来の画素回路の一例を示す回路図である。画素回路80は、前記データ信号が電圧信号である電圧プログラム方式の画素回路である。画素回路80は、第1及び第2トランジスタ81、82と、コンデンサ83と、有機EL素子84とから構成されている。第1トランジスタ81はpチャンネルFETであり、第2トランジスタ82はnチャンネルFETである。

10

【0005】

第1トランジスタ81は、有機EL素子84に供給される駆動電流 $I_d$ を制御するためのトランジスタである。第1トランジスタ81は、そのソースが、駆動電圧 $V_{dd}$ を有する駆動電源部85に接続されている。第1トランジスタ81のドレインは、有機EL素子84に接続されている。第1トランジスタ81のゲートは、第2トランジスタ82のドレインに接続されている。尚、駆動電圧 $V_{dd}$ の大きさは、有機EL素子84の輝度階調のレンジに応じて予め設定されている。

20

【0006】

第2トランジスタ82は、スイッチングトランジスタとして機能するトランジスタである。第2トランジスタ82のソースはデータ線Uに接続されている。データ線Uは、前記データ信号であるデータ電圧 $V_d$ を供給するデータ線駆動回路に接続されている。第2トランジスタ82のゲートは、走査線Sに接続されている。第2トランジスタ82は、走査線Sを介して走査線駆動回路から供給される走査信号に基づいてオン・オフ制御されるようになっている。

【0007】

コンデンサ83は、第1トランジスタ81のゲート/ソース間に接続されている。コンデンサ83は、第2トランジスタ82を介してデータ線Uに電気的に接続されている。コンデンサ83は、第2トランジスタ82がオン状態となることによって、データ線Uを介して前記データ電圧 $V_d$ に応じた電荷量が充電されるようになっている。

30

【0008】

このように構成された画素回路80において、まず、前記走査線駆動回路から走査線Sを介して第2トランジスタ82のゲートに、同第2トランジスタ82を所定のデータ書き込み期間でオン状態にする走査信号が供給される。すると、第2トランジスタ82がオン状態となり、データ線Uを介して前記データ書き込み期間内にコンデンサ83にデータ電圧 $V_d$ に応じた電荷量が充電される。そして、前記データ書き込み期間が終了した後に、第2トランジスタ82のゲートに走査線駆動回路から走査線Sを介して同第2トランジスタ82を所定の発光期間内でオフ状態する走査信号が供給される。すると、第2トランジスタ82がオフ状態となり、第1トランジスタ81のコンデンサ83に充電された電荷量に応じた充電電圧 $V_o$ に基づいて第1トランジスタ81の導通状態が制御される。そして、第1トランジスタ81は、前記充電電圧 $V_o$ に応じた駆動電流 $I_d$ が生成され、その駆動電流 $I_d$ が有機EL素子84に供給される。その結果、この駆動電流 $I_d$ に応じて前記有機EL素子84の輝度階調が制御される。

40

【0009】

このとき、第1トランジスタ81は、飽和領域で動作するように設定されている。従って、第1トランジスタ81の飽和領域での駆動電流 $I_d$ は以下の式で表される。

【0010】

$$I_d = (1/2) \cdot \mu \cdot C \cdot (V_o - V_{th})^2$$

50

ここで、 $\beta_0$ は、第1トランジスタの利得係数であって、第1トランジスタのキャリアの移動度を $\mu$ 、ゲート容量をA、チャネル幅をW、チャネル長をLで表すと、利得係数 $\beta_0$ は、 $\beta_0 = (\mu A W / L)$ で表わされる定数である。又、 $V_{th}$ は、第1トランジスタの閾値電圧である。

【0011】

つまり、駆動電流 $I_d$ は、駆動電圧 $V_{dd}$ とは直接的には関係なく、前記充電電圧 $V_o$ で決定される。

又、有機EL素子84にて消費される消費電力 $P_o$ は、以下の式で与えられる。

【0012】

$$P_o = I_d \cdot V_{dd} \\ = (1/2) \beta_0 (V_o - V_{th})^2 \cdot V_{dd}$$

10

従って、消費電力 $P_o$ は、コンデンサ73に充電される充電電圧 $V_o$ と駆動電圧 $V_{dd}$ で決定されることとなる。

【0013】

【発明が解決しようとする課題】

しかしながら、近年、有機EL素子84を用いた電気光学装置において、高精細化に伴って有機EL素子84のコントラストを向上させることが考えられる。有機EL素子84のコントラストを向上させるためには、前記駆動電圧 $V_{dd}$ を高く設定することで、有機EL素子74の輝度階調のレンジを大きくする必要がある。その結果、前記消費電力 $P_o$ が増大することとなる。これは、特に、高い表示品質を有する電気光学装置や大型の表示パネル部を有する電気光学装置に対しては顕著になる。

20

【0014】

本発明は上記問題点を解消するためになされたものであって、その目的は、大きなレンジを実現するための充電電圧を容量素子に供給することができるとともに、電子素子の消費電力を低減させることができる電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器を提供することにある。

【0015】

【課題を解決するための手段】

本発明における電子回路は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相対した電流レベルを有する電流が供給される電子素子とを備えた回路部に、前記回路部に対して第1の駆動電圧を供給する第1の手段と、前記回路部に対して第2の駆動電圧を供給する第2の手段とを有する。

30

【0016】

これによれば、電気信号に相対した電荷量を容量素子に保持させる場合と、前記容量素子に保持された電荷量に基づいて第2のトランジスタの導通状態を制御させる場合とで、回路部に供給する駆動電圧を区別して供給することができる。

【0017】

この電子回路において、前記第1の駆動電圧は、前記第2の駆動電圧より高い電圧であり、前記第1の手段は、少なくとも前記第1のトランジスタを介して容量素子に電気信号を供給する期間において、前記第1の駆動電圧を供給するとともに、前記第2の手段は、少なくとも前記第2のトランジスタを介して前記電子素子に導通状態に相対した電流量を供給する期間において、前記第2の駆動電圧を供給する。

40

【0018】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる。本発明における電子回路は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態

50

が制御される第2のトランジスタと、前記導通状態に相対した電流レベルを有する電流が供給される電子素子とを有した複数の単位回路を備えた電子回路において、前記単位回路の各々は、前記第2のトランジスタと接続され、同第2のトランジスタに対して第1の駆動電圧を供給する第1の手段と、前記第2のトランジスタと接続され、同第2のトランジスタに対して第2の駆動電圧を供給する第2の手段とを有する。

【0019】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させる単位回路をそれぞれ有した電子回路を提供することができる。

【0020】

本発明における電子回路は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相対した電流レベルを有する電流が供給される電子素子とを有した複数の単位回路を備えた電子回路において、前記単位回路の各々の前記第2のトランジスタと共通して接続され、前記各第2のトランジスタに対して第1の駆動電圧を供給する第1の手段と、前記単位回路の各々の前記第2のトランジスタと共通して接続され、同第2のトランジスタに対して第2の駆動電圧を供給する第2の手段とを有する。

【0021】

これによれば、従来の単位回路を使用しつつ前記単位回路に対して外部から容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる電子回路を提供することができる。

【0022】

この電子回路において、前記電子素子は、電流駆動素子である。  
これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電流駆動素子にて消費される消費電力を低減させることができる。

【0023】

この電子回路において、前記電流駆動素子は、EL素子である。  
これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、EL素子にて消費される消費電力を低減させることができる。

【0024】

本発明の電子回路の駆動方法は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相対した電流量が供給される電子素子とを備えた電子回路の駆動方法において、前記第1のトランジスタを介して容量素子に電気信号を供給する期間において、前記電子回路に第1の駆動電圧を供給するとともに、前記第2のトランジスタを介して前記電子素子に導通状態に相対した電流量を供給する期間において、前記第1の駆動電圧より低い電圧の第2の駆動電圧を供給する。

【0025】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる電子回路を駆動させることができる。

【0026】

この電子回路の駆動方法において、前記電子素子は、電流駆動素子である。  
これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電流駆動素子にて消費される消費電力を低減させることができる電子回路を駆動させることができる。

【0027】

この電子回路の駆動方法において、前記電流駆動素子は、EL素子である。

10

20

30

40

50

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、EL素子にて消費される消費電力を低減させることができる電子回路を駆動させることができる。

【0028】

本発明の電気光学装置は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流量が供給される電気光学素子とを備えた電子回路を有する電気光学装置であって、前記電子回路には、前記電子回路に対して第1の駆動電圧を供給する第1の手段と、前記電子回路に対して第2の駆動電圧を供給する第2の手段とを有する。

10

【0029】

これによれば、電気信号に対応した電荷量を容量素子に保持させる場合と、前記容量素子に保持された電荷量に基づいて第2のトランジスタの導通状態を制御させる場合とで、回路部に供給する駆動電圧を区別して供給することができる電気光学装置を提供することができる。

【0030】

この電気光学装置において、前記第1の駆動電圧は、前記第2の駆動電圧より高い電圧であり、前記第1の手段は、少なくとも前記第1のトランジスタを介して容量素子に電気信号を供給する期間において、前記第1の駆動電圧を供給するとともに、前記第2の手段は、少なくとも前記第2のトランジスタを介して前記電気光学素子に導通状態に相對した電

20

【0031】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電気光学素子にて消費される消費電力を低減させることができる。

【0032】

本発明の電気光学装置は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流レベルを有する電流が供給される電気光学素子とを有した複数の単位回路を備えた電気光学装置において、前記単位回路の各々は、前記第2のトランジスタと接続され、同第2のトランジスタに対して第1の駆動電圧を供給する第1の手段と、前記第2のトランジスタと接続され、同第2のトランジスタに対して第2の駆動電圧を供給する第2の手段とを有する。

30

【0033】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電気光学素子にて消費される消費電力を低減させる単位回路をそれぞれ有した電気光学装置を提供することができる。

【0034】

本発明の電気光学装置は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流レベルを有する電流が供給される電気光学素子とを有した複数の単位回路を備えた電気光学装置において、前記単位回路の各々の前記第2のトランジスタと共通して接続され、前記各第2のトランジスタに対して第1の駆動電圧を供給する第1の手段と、前記単位回路の各々の前記第2のトランジスタと共通して接続され、同第2のトランジスタに対して第2の駆動電圧を供給する第2の手段とを有する。

40

【0035】

これによれば、従来の単位回路を使用しつつ前記単位回路に対して外部から容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる電気光学装置を提供することができる。

50

## 【 0 0 3 6 】

この電気光学装置において、前記電気光学素子は、有機EL素子である。  
これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、有機EL素子にて消費される消費電力を低減させることができる。

## 【 0 0 3 7 】

本発明の電気光学装置の駆動方法は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流量が供給される電気光学素子とを備えた電気光学装置の駆動方法において、前記第1のトランジスタを介して容量素子に電気信号を供給する期間において、前記電気光学装置に第1の駆動電圧を供給するとともに、前記第2のトランジスタを介して前記電気光学素子に導通状態に相對した電流量を供給する期間において、前記第1の駆動電圧より低い電圧の第2の駆動電圧を供給する。

10

## 【 0 0 3 8 】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電気光学素子にて消費される消費電力を低減させることができる電気光学装置を駆動させることができる。

## 【 0 0 3 9 】

この電気光学装置の駆動方法において、前記電気光学素子は、有機EL素子である。  
これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、有機EL素子にて消費される消費電力を低減させることができる電気光学装置を駆動させることができる。

20

## 【 0 0 4 0 】

本発明における電子機器は、請求項1乃至6のいずれか1つに記載の電子回路を実装したことを特徴とする電子機器。

これによれば、容量素子に高速で電気信号に対応した電荷量を保持させることができるとともに、電子素子の消費電力を低減させることができる電子機器を提供することができる。

## 【 0 0 4 1 】

本発明における電子機器は、請求項10乃至14のいずれか1つに記載の電子回路を実装したことを特徴とする電子機器。

30

これによれば、容量素子に高速で電気信号に対応した電荷量を保持させることができるとともに、電気光学素子の消費電力を低減させることができる電子機器を提供することができる。

## 【 0 0 4 2 】

## 【 発明の実施の形態 】

## ( 第 1 実施形態 )

以下、本発明を具体化した第1実施形態を図1～4に従って説明する。

## 【 0 0 4 3 】

図1は、電気光学装置としての有機ELディスプレイの回路構成を示すブロック回路図である。図2は、表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。図3は、電子回路としての画素回路の回路図である。図4は、画素回路の動作を示すタイミングチャートである。

40

## 【 0 0 4 4 】

有機ELディスプレイ10は、図1に示すように、制御回路11、電子回路としての表示パネル部12、走査線駆動回路13及びデータ線駆動回路14を備えている。尚、本実施形態における有機ELディスプレイ10は、電圧プログラム方式の画素回路を有する有機ELディスプレイである。

## 【 0 0 4 5 】

有機ELディスプレイ10の制御回路11、走査線駆動回路13及びデータ線駆動回路1

50

4は、それぞれが独立した電子部品によって構成されていてもよい。例えば、制御回路11、走査線駆動回路13及びデータ線駆動回路14が、各々1チップの半導体集積回路装置によって構成されていてもよい。

【0046】

又、制御回路11、走査線駆動回路13及びデータ線駆動回路14の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

【0047】

制御回路11は、図示しない外部装置から出力される画像データに基づいて表示パネル部12に所望の画像を表示するための走査制御信号及びデータ制御信号をそれぞれ作成する。又、制御回路11は、走査制御信号を走査線駆動回路13に出力するとともに、データ制御信号をデータ線駆動回路14に出力する。

10

【0048】

表示パネル部12は、図2に示すように、発光層が有機材料で構成された電子素子または電気光学素子としての有機EL素子21を有する複数の単位回路としての画素回路20がマトリクス状に配設されている。つまり、画素回路20は、列方向に沿って延びるM本のデータ線 $X_m$  ( $m = 1 \sim M$ ;  $m$ は整数)と、行方向に沿って延びるN本の走査線 $Y_n$  ( $n = 1 \sim N$ ;  $n$ は整数)との交差部に対応する位置に配設されている。また、表示パネル部12には、後記する第1及び第2の駆動電圧 $V_{dda}$ 、 $V_{ddb}$ をそれぞれ供給する駆動電源部22が設けられている(図3参照)。そして、前記駆動電源部22は、第1及び第2の電源供給線 $U_a$ 、 $U_b$ を介して第1及び第2の手段としての第1及び第2電圧供給用トランジスタ $T_{ra}$ 、 $T_{rb}$ を備えた電圧供給回路部24に接続されている。そして、電圧供給回路部24に備えられた第1及び第2電圧供給用トランジスタ $T_{ra}$ 、 $T_{rb}$ は画素回路20に接続されている(図3参照)。尚、画素回路20内に配置形成される後記するトランジスタは、通常はTFT(薄膜トランジスタ)で構成されている。

20

【0049】

走査線駆動回路13は、前記制御回路11から出力される走査制御信号に基づいて、表示パネル部12に設けられたN本の走査線 $Y_n$ のうち、1本の走査線を選択し、その選択された走査線に走査信号を供給する。

【0050】

データ線駆動回路14は、複数の単一ラインドライバ23を備えている。各単一ラインドライバ23は、表示パネル部12に設けられたデータ線 $X_m$ と接続されている。単一ラインドライバ23は、それぞれ、制御回路11から出力されるデータ制御信号に基づいて、電気信号としてのデータ電圧 $V_{data}$ を生成する。又、単一ラインドライバ23は、その生成されたデータ電圧 $V_{data}$ をデータ線 $X_m$ を介して各画素回路20に供給する。画素回路20は、このデータ電圧 $V_{data}$ に応じて同画素回路20の内部状態を設定することで、各有機EL素子21に流れる駆動電流 $I_{el}$ を制御して同有機EL素子21の輝度階調を制御するようになっている。

30

【0051】

このように構成された有機ELディスプレイ10の画素回路20及び電圧供給回路部24について図3に従って以下に説明する。尚、各画素回路20の回路構成はすべて同じであるので、説明の便宜上、1つの画素回路及び電圧供給回路部について説明する。

40

【0052】

画素回路20は、第2のトランジスタとしての駆動用トランジスタ $T_{rd}$ 、第1のトランジスタとしてのスイッチング用トランジスタ $T_{rs}$ 、容量素子としての保持用キャパシタ $C_o$ を備えている。駆動用トランジスタ $T_{rd}$ 及びスイッチング用トランジスタ $T_{rs}$ は、それぞれ、pチャンネルFETで構成されている。

【0053】

電圧供給回路部24は、第1及び第2電圧供給用トランジスタ $T_{ra}$ 、 $T_{rb}$ を備えている。又、第1及び第2電圧供給用トランジスタ $T_{ra}$ 、 $T_{rb}$ は、それぞれ、pチャンネル

50

F E Tで構成されている。

【 0 0 5 4 】

駆動用トランジスタT r dは、そのドレインが有機E L素子2 1の陽極に接続されている。有機E L素子2 1の陰極は接地されている。駆動用トランジスタT r dのソースは、第1及び第2電圧供給用トランジスタのドレインにそれぞれ接続されている。第1電圧供給用トランジスタT r aのソースは第1の駆動電圧V d d aを供給する第1の電源供給線U aに接続されている。第1電圧供給用トランジスタT r aのゲートは第2の副走査線Y s 2に接続されている。又、第2電圧供給用トランジスタT r bのソースは第2の駆動電圧V d d bを供給する第2の電源供給線U bに接続されている。第2電圧供給用トランジスタT r bのゲートは第3の副走査線Y s 3に接続されている。

10

【 0 0 5 5 】

第1の駆動電圧V d d aは、有機E L素子2 1の輝度階調におけるレンジを大きくすることで所望のコントラストを実現するために、十分に高く設定されている。又、前記第2の駆動電圧V d d bは第1の駆動電圧V d d aと較べて低く設定されている。そして、画素回路2 0がデータ書き込み期間T r pのときは、第1電圧供給用トランジスタT r aがオン状態となって、駆動用トランジスタT r dのソース/ドレイン間に第1の駆動電圧V d d aが供給されるようになっている。又、画素回路2 0が発光期間T e lのときは、第2電圧供給用トランジスタT r bがオン状態となって、駆動用トランジスタT r dのソース/ドレイン間に第2の駆動電圧V d d bが供給されるようになっている。又、前記データ書き込み期間T r pにおいて、駆動用トランジスタT r dは、飽和領域で動作するように設定されている。ここで、データ書き込み期間T r pとは、有機E L素子2 1の輝度階調を画素回路2 0に設定する期間である。又、発光期間T e lは、前記駆動用トランジスタT r dにて生成された駆動電流I e lが有機E L素子2 1に供給される期間である。

20

【 0 0 5 6 】

駆動用トランジスタT r dのゲートは、スイッチング用トランジスタT r sのドレインに接続されている。スイッチング用トランジスタT r sのソースは、前記単一ラインドライバ2 3にて生成されたデータ電圧V d a t aを各画素回路2 0に供給するデータ線X mに接続されている。又、スイッチング用トランジスタT r sのゲートは、第1の副走査線Y s 1に接続されている。スイッチング用トランジスタT r sは、前記データ書き込み期間T r pにて第1の副走査線Y s 1を介してスイッチング用トランジスタT r sをオン状態にする第1の走査信号S C 1に応答してオン状態となる。又、スイッチング用トランジスタT r sは、前記発光期間T e lにて第1の副走査線Y s 1を介してスイッチング用トランジスタT r sをオフ状態にする第1の走査信号S C 1に応答してオフ状態となる。尚、前記第1、第2、第3の副走査線Y s 1, Y s 2, Y s 3で走査線Y nを構成している。

30

【 0 0 5 7 】

駆動用トランジスタT r dのゲート/ソース間には、保持用キャパシタC oが接続されている。保持用キャパシタC oは、前記スイッチング用トランジスタT r sがオン状態になったとき、即ち、データ書き込み期間T r pになったとき、データ線X mを介して前記単一ラインドライバ2 3にて生成されたデータ電圧V d a t aに相対した電荷量を充電するためのコンデンサである。保持用キャパシタC oの静電容量は駆動用トランジスタT r dのゲートに寄生する寄生容量の影響を無視することができる程度に十分に大きく設定されているので、画素回路2 0は、大きなレンジを実現するのに応じた大きさのデータ電圧V d a t aに対応した電荷量を保持用キャパシタC oに充電することができる。このことによって、データ電圧V d a t aに正確な駆動電流I e lを有機E L素子2 1に供給させることができる。

40

【 0 0 5 8 】

次に、前記のように構成された画素回路2 0の駆動方法について図3及び図4に従って説明する。図4は、スイッチング用トランジスタT r s、第1電圧供給用トランジスタT r a、第2電圧供給用トランジスタT r bのそれぞれの駆動状態と、有機E L素子2 1に流れる駆動電流I e lとのタイミングチャートである。又、図4において、T c及びT e l

50

は、それぞれ、駆動周期及び発光期間を表している。駆動周期  $T_c$  は、データ書き込み期間  $T_{rp}$  と発光期間  $T_{el}$  とから成っている。駆動周期  $T_c$  は、前記有機 EL 素子 21 の輝度階調が 1 回ずつ更新される周期を意味しており、所謂、走査周期と同じものである。

【0059】

画素回路 20 において、まず、前記走査線駆動回路 13 から第 1 の副走査線  $Y_{s1}$  を介してデータ書き込み期間  $T_{rp}$  に、スイッチング用トランジスタ  $T_{rs}$  をオン状態にする第 1 の走査信号  $SC_1$  が、同スイッチング用トランジスタ  $T_{rs}$  のゲートに供給される。又、走査線駆動回路 13 から第 2 の副走査線  $Y_{s2}$  を介して、第 1 電圧供給用トランジスタ  $T_{ra}$  をオン状態にする第 2 の走査信号  $SC_2$  が供給されているとともに、第 3 の副走査線  $Y_{s3}$  を介して、第 2 電圧供給用トランジスタ  $T_{rb}$  をオフ状態にする第 3 の走査信号  $SC_3$  がそれぞれ供給される。

10

【0060】

すると、スイッチング用トランジスタ  $T_{rs}$  が前記データ書き込み期間  $T_{rp}$  でオン状態になる。又、第 1 電圧供給用トランジスタ  $T_{ra}$  がオン状態になるとともに、第 2 電圧供給用トランジスタ  $T_{rb}$  がオフ状態になる。

【0061】

このことによって、保持用キャパシタ  $C_o$  には、前記単一ラインドライバ 23 にて生成されたデータ電圧  $V_{data}$  に相対した電荷量が充電されて、保持用キャパシタ  $C_o$  には、その充電された電荷量に応じた電圧  $V_1$  が生じる。このとき、第 1 の駆動電圧  $V_{dda}$  は十分に高く設定されているので、保持用キャパシタ  $C_o$  に大きなレンジを実現することができるデータ電圧  $V_{data}$  を供給することができる。

20

【0062】

次に、データ書き込み期間  $T_{rp}$  が終了した後、走査線駆動回路 13 から第 1 の副走査線  $Y_{s1}$  を介してスイッチング用トランジスタ  $T_{rs}$  を、所定の発光期間  $T_{el}$  に、オフ状態にする第 1 の走査信号  $SC_1$  が同スイッチング用トランジスタ  $T_{rs}$  のゲートに供給される。又、走査線駆動回路 13 からは、第 2 の副走査線  $Y_{s2}$  を介して、第 1 電圧供給用トランジスタ  $T_{ra}$  をオフ状態にするための第 2 の走査信号  $SC_2$  が供給されるとともに、第 3 の副走査線  $Y_{s3}$  を介して、第 2 電圧供給用トランジスタ  $T_{rb}$  をオン状態にするための第 3 の走査信号  $SC_3$  が供給される。

【0063】

すると、スイッチング用トランジスタ  $T_{rs}$  が前記発光期間  $T_{el}$  でオフ状態になる。又、第 1 電圧供給用トランジスタ  $T_{ra}$  がオフ状態になるとともに、第 2 電圧供給用トランジスタ  $T_{rb}$  がオン状態になる。

30

【0064】

このことによって、駆動用トランジスタ  $T_{rd}$  のドレイン/ソース間に第 2 の駆動電圧  $V_{ddb}$  が供給される。ここで、駆動用トランジスタ  $T_{rd}$  のゲート寄生容量の大きさが保持用キャパシタ  $C_o$  に比べて無視できる程度に小さいとき、期間  $T_{rp}$  から期間  $T_{el}$  への移行において保持用キャパシタ  $C_o$  の電荷量は維持される。すなわち、駆動用トランジスタ  $T_{rd}$  のソース/ゲート間電圧は保存されることになる。すると、前記保持用キャパシタ  $C_o$  に充電された電荷量に応じた電圧  $V_1$  に応じた駆動電流  $I_{el}$  が生成されて、前記有機 EL 素子 21 に供給される。従って、有機 EL 素子 21 は前記データ電圧  $V_{data}$  に応じた輝度階調で発光することとなる。このとき、駆動用トランジスタ  $T_{rd}$  は飽和領域で動作し、前記駆動電流  $I_{el}$  は以下の式で表される。

40

【0065】

$$I_{el} = (1/2) (\mu A W / L) (V_1 - V_{th})^2$$

ここで、 $\mu$  は、駆動用トランジスタ  $T_{rd}$  の利得係数であって、駆動用トランジスタ  $T_{rd}$  のキャリアの移動度を  $\mu$ 、ゲート容量を  $A$ 、チャンネル幅を  $W$ 、チャンネル長を  $L$  で表わすと、利得係数  $\mu A W / L$  は、 $\mu A W / L$  で表わされる定数である。又、 $V_{th}$  は、駆動用トランジスタ  $T_{rd}$  の閾値電圧である。

【0066】

50

そして、有機EL素子21にて消費される消費電力Pは、以下の式で与えられる。

$$P = I_{e1} \cdot V_{ddb}$$

$$= (1/2) (V_1 - V_{th})^2 \cdot V_{ddb}$$

従って、発光期間 $T_{e1}$ においては、第1駆動電圧 $V_{dda}$ より低い電圧である第2の駆動電圧 $V_{ddb}$ を使用して駆動電流 $I_{e1}$ を有機EL素子21に供給することによって、消費電力Pを従来の消費電力より小さくすることができる。

【0067】

このようにすることによって、保持用キャパシタC<sub>o</sub>に大きなレンジを実現することができるデータ電圧 $V_{data}$ を供給することができるとともに、有機EL素子の消費電力Pを低減させることができる画素回路20を提供することができる。

10

【0068】

前記実施形態の画素回路及び画素回路の駆動方法によれば、以下のような特徴を得ることができる。

(1) 本実施形態では、駆動用トランジスタ $T_{rd}$ のソースに、異なる駆動電圧を有する第1の駆動電圧 $V_{dda}$ 及び第2の駆動電圧 $V_{ddb}$ を供給するようにした。そして、データ書き込み期間 $T_{rp}$ においては、駆動用トランジスタ $T_{rd}$ に第2の駆動電圧 $V_{ddb}$ より高い第1の駆動電圧 $V_{dda}$ を供給するようにした。つまり、保持用キャパシタC<sub>o</sub>に充電される電荷量に応じた電圧 $V_1$ のレンジは、前記駆動用トランジスタ $T_{rd}$ に供給する駆動電圧が高い程、大きくすることができる。

【0069】

20

その結果、保持用キャパシタC<sub>o</sub>に大きなレンジを実現することができるデータ電圧 $V_{data}$ を供給することができる。

又、発光期間 $T_{e1}$ においては、駆動用トランジスタ $T_{rd}$ に第1の駆動電圧 $V_{dda}$ より低い第2の駆動電圧 $V_{ddb}$ を供給するようにした。このとき、駆動用トランジスタ $T_{rd}$ のゲート寄生容量の大きさを保持用キャパシタC<sub>o</sub>に比べて無視できる程度に小さくしておけば、期間 $T_{rp}$ から期間 $T_{e1}$ への移行において駆動用トランジスタ $T_{rd}$ のソース/ゲート間電圧を保存することが可能となる。それによって、駆動電圧として第2の駆動電圧 $V_{ddb}$ が供給されているときに流れる駆動電流 $I_{e1}$ は、駆動電圧として第1の駆動電圧 $V_{dda}$ が供給されているときに流れる $I_{e1}$ と同じ大きさになる。すなわち、駆動電圧を低電圧化しつつも同等の駆動電流 $I_{e1}$ を流すことができる。

30

【0070】

その結果、発光期間 $T_{e1}$ においては、駆動用トランジスタ $T_{rd}$ に第2の駆動電圧 $V_{ddb}$ を供給することで有機EL素子21を発光させる時に消費される消費電力Pを低減させることができる。

【0071】

(2) 本実施形態では、保持用キャパシタC<sub>o</sub>の静電容量を十分に大きく設定することによって、駆動電流 $I_{e1}$ が駆動用トランジスタ $T_{rd}$ のゲートに寄生する寄生容量の影響を無視するようにした。このことによって、データ電圧 $V_{data}$ に正確な駆動電流 $I_{e1}$ を有機EL素子21に供給させることができる。(第2実施形態)

次に、本発明を具体化した第2実施形態を図5に従って説明する。尚、本実施形態において、前記第1実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

40

【0072】

図5は、有機ELディスプレイ10の表示パネル部12に配設された画素回路30及び電圧供給回路部24の回路図である。画素回路30は、データ信号が電流信号である電流プログラム方式の画素回路である。画素回路30は、駆動用トランジスタ $T_{rd}$ 、制御用トランジスタ $T_{rc}$ 、第1及び第2スイッチング用トランジスタ $T_{rs1}$ 、 $T_{rs2}$ 、保持用キャパシタC<sub>o</sub>及び有機EL素子21を含む。

【0073】

前記駆動用トランジスタ $T_{rd}$ 、制御用トランジスタ $T_{rc}$ 及び第1スイッチング用トラ

50

ンジスタ  $T_{rs1}$  は、それぞれ  $p$  チャネル  $FET$  である。

第1スイッチング用トランジスタ  $T_{rs1}$  のソースは、制御用トランジスタ  $T_{rc}$  のドレインと、第2スイッチング用トランジスタ  $T_{rs2}$  のドレインと、駆動用トランジスタ  $T_{rd}$  のドレインとにそれぞれ接続されている。第1スイッチング用トランジスタ  $T_{rs1}$  のドレインは、データ線  $X_m$  を介してデータ線駆動回路14に電氣的に接続されている。本実施形態におけるデータ線駆動回路14は、前記制御回路11から出力されるデータ制御信号に基づいてデータ電流  $I_{data}$  を生成し、その生成されたデータ電流  $I_{data}$  を各画素回路30に供給する。

【0074】

制御用トランジスタ  $T_{rc}$  のソースは、駆動用トランジスタ  $T_{rd}$  のゲートに接続されている。保持用キャパシタ  $C_o$  は、駆動用トランジスタ  $T_{rd}$  のソース/ゲート間に接続されている。

10

【0075】

有機  $EL$  素子21の陽極は、第2スイッチング用トランジスタ  $T_{rs2}$  のソースに接続され、有機  $EL$  素子21の陰極は接地されている。又、第1及び第2スイッチング用トランジスタ  $T_{rs1}$ 、 $T_{rs2}$  と制御用トランジスタ  $T_{rc}$  の各ゲートは、第1の副走査線  $Y_{s1}$  に共通して接続されている。

【0076】

このように構成された画素回路30において、駆動用トランジスタ  $T_{rd}$  のソースは、第1及び第2電圧供給用トランジスタ  $T_{ra}$ 、 $T_{rb}$  のドレインにそれぞれ接続されている。第1電圧供給用トランジスタ  $T_{ra}$  のソースは第1の駆動電圧  $V_{dda}$  を供給する第1の電源供給線  $U_a$  に接続されている。第1電圧供給用トランジスタ  $T_{ra}$  のゲートは第2の副走査線  $Y_{s2}$  に接続されている。又、第2電圧供給用トランジスタ  $T_{rb}$  のソースは第2の駆動電圧  $V_{ddb}$  を供給する第2の電源供給線  $U_b$  に接続されている。第2電圧供給用トランジスタ  $T_{rb}$  のゲートは第3の副走査線  $Y_{s3}$  に接続されている。

20

【0077】

次に、前記のように構成された画素回路30の駆動方法について説明する。

前記画素回路30において、まず、走査線駆動回路13から第1の副走査線  $Y_{s1}$  を介してデータ書き込み期間  $T_{rp}$  に、制御用トランジスタ  $T_{rc}$  及び第1スイッチング用トランジスタ  $T_{rs1}$  をオン状態（第2スイッチング用トランジスタ  $T_{rs2}$  をオフ状態）にする第1の走査信号  $SC1$  が、制御用トランジスタ  $T_{rc}$ 、第1及び第2スイッチング用トランジスタ  $T_{rs1}$ 、 $T_{rs2}$  の各ゲートに供給される。又、走査線駆動回路13から第2の副走査線  $Y_{s2}$  を介して、第1電圧供給用トランジスタ  $T_{ra}$  をオン状態にする第2の走査信号  $SC2$  が供給されているとともに、第3の副走査線  $Y_{s3}$  を介して、第2電圧供給用トランジスタ  $T_{rb}$  をオフ状態にする第3の走査信号  $SC3$  がそれぞれ供給される。

30

【0078】

すると、制御用トランジスタ  $T_{rc}$  及び第1スイッチング用トランジスタ  $T_{rs1}$  が前記データ書き込み期間  $T_{rp}$  でオン状態になる。又、第1電圧供給用トランジスタ  $T_{ra}$  がオン状態になるとともに、第2電圧供給用トランジスタ  $T_{rb}$  がオフ状態になる。

40

【0079】

このことによって、保持用キャパシタ  $C_o$  には、前記単一ラインドライバ23にて生成されたデータ電流  $I_{data}$  に相対した電荷量が充電されて、保持用キャパシタ  $C_o$  には、その充電された電荷量に応じた電圧  $V_1$  が生じる。このとき、第1の駆動電圧  $V_{dda}$  は十分に高く設定されているので、保持用キャパシタ  $C_o$  に大きなレンジを実現することができるデータ電流  $I_{data}$  を供給することができる。

【0080】

次に、データ書き込み期間  $T_{rp}$  が終了した後、走査線駆動回路13から第1の副走査線  $Y_{s1}$  を介して制御用トランジスタ  $T_{rc}$  及び第1スイッチング用トランジスタ  $T_{rs1}$  を、所定の発光期間  $T_{el}$  に、オフ状態（第2スイッチング用トランジスタ  $T_{rs2}$  をオ

50

ン状態)にする第1の走査信号SC1が同スイッチング用トランジスタTrsのゲートに供給される。又、走査線駆動回路13からは、第2の副走査線Ys2を介して、第1電圧供給用トランジスタTraをオフ状態にするための第2の走査信号SC2が供給されるとともに、第3の副走査線Ys3を介して、第2電圧供給用トランジスタTrbをオン状態にするための第3の走査信号SC3が供給される。

【0081】

すると、制御用トランジスタTrc及び第1スイッチング用トランジスタTrs1が前記発光期間Te1でオフ状態になる。又、第1電圧供給用トランジスタTraがオフ状態になるとともに、第2電圧供給用トランジスタTrbがオン状態になる。

【0082】

このことによって、駆動用トランジスタTrdのドレイン/ソース間に第2の駆動電圧Vddbが供給される。ここで、駆動用トランジスタTrdのゲート寄生容量の大きさが保持用キャパシタCoに比べて無視できる程度に小さいとき、期間Trpから期間Te1への移行において保持用キャパシタCoの電荷量は維持される。すなわち、駆動用トランジスタTrdのソース/ゲート間電圧は保存されることになる。すると、前記保持用キャパシタCoに充電された電荷量に応じた電圧V1に応じた駆動電流Ie1が生成されて、前記有機EL素子21に供給される。従って、有機EL素子21は前記データ電流Idataに応じた輝度階調で発光することとなる。つまり、発光期間Te1においては、第1駆動電圧Vddaより低い電圧である第2の駆動電圧Vddbを使用して駆動電流Ie1を有機EL素子21に供給することによって、消費電力Pを従来の消費電力より小さくすることができる。

【0083】

従って、データ信号が電流信号である電流プログラム方式の画素回路30においても、前記第1実施形態と同様な効果を得ることができる。

(第3実施形態)

次に、本発明を具体化した第3実施形態を図6に従って説明する。尚、本実施形態において、前記第1実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

【0084】

図6は、有機ELディスプレイ10の表示パネル部12に配設された画素回路40及び電圧供給回路部24の回路図である。画素回路40は、データ信号が電流信号である電流プログラム方式の画素回路である。画素回路40は、駆動用トランジスタTrd、制御用トランジスタTrc、第1及び第2スイッチング用トランジスタTrs1, Trs2、保持用キャパシタCo及び有機EL素子21を含む。

【0085】

前記駆動用トランジスタTrdはpチャンネルFETである。又、制御用トランジスタTrc、第1及び第2スイッチング用トランジスタTrs1, Trs2はそれぞれ、nチャンネルFETである。

【0086】

第1スイッチング用トランジスタTrs1のドレインは、制御用トランジスタTrcのソースと、第2スイッチング用トランジスタTrs2のドレインと、駆動用トランジスタTrdのドレインとにそれぞれ接続されている。第1スイッチング用トランジスタTrs1のソースは、データ線Xmを介してデータ線駆動回路14に接続されている。本実施形態におけるデータ線駆動回路14は、前記制御回路11から出力されるデータ制御信号に基づいてデータ電流Idataを生成し、その生成されたデータ電流Idataを各画素回路30に供給する。

【0087】

制御用トランジスタTrcのドレインは、駆動用トランジスタTrdのゲートに接続されている。保持用キャパシタCoは、駆動用トランジスタTrdのソース/ゲート間に接続されている。

10

20

30

40

50

## 【 0 0 8 8 】

有機EL素子21の陽極は、第2スイッチング用トランジスタTrs2のソースに接続され、有機EL素子21の陰極は接地されている。又、第1スイッチング用トランジスタTrs1と制御用トランジスタTrcの各ゲートは、第1の走査制御線Yss1に共通して接続されている。又、第2スイッチング用トランジスタTrs2のゲートは、第2の走査制御線Yss2に接続されている。前記第1の走査制御線Yss1と前記第2の走査制御線Yss2とで第1の副走査線Ys1を構成している。

## 【 0 0 8 9 】

このように構成された画素回路40において、駆動用トランジスタTrdのソースは、第1及び第2電圧供給用トランジスタTra, Trbのドレインにそれぞれ接続されている。第1電圧供給用トランジスタTraのソースは第1の駆動電圧Vddaを供給する第1の電源供給線Uaに接続されている。第1電圧供給用トランジスタTraのゲートは第2の副走査線Ys2に接続されている。又、第2電圧供給用トランジスタTrbのソースは第2の駆動電圧Vddbを供給する第2の電源供給線Ubに接続されている。第2電圧供給用トランジスタTrbのゲートは第3の副走査線Ys3に接続されている。

10

## 【 0 0 9 0 】

次に、前記のように構成された画素回路40の駆動方法について説明する。

前記画素回路40において、走査線駆動回路13から第1の副走査線Ys1を構成する前記第1の走査制御線Yss1を介してデータ書き込み期間Trpに、制御用トランジスタTrc及び第1スイッチング用トランジスタTrs1をオン状態にする第1の走査制御信号SC11が、制御用トランジスタTrc及び第1スイッチング用トランジスタTrs1のゲートに供給される。このとき、走査線駆動回路13から第1の副走査線Ys1を構成する前記第2の走査制御線Yss2を介して前記データ書き込み期間Trpに、第2スイッチング用トランジスタTrs2をオフ状態にする第2の副走査信号SC12が、第2スイッチング用トランジスタTrs2のゲートに供給される。

20

## 【 0 0 9 1 】

又、このとき、走査線駆動回路13から第2の副走査線Ys2を介して、第1電圧供給用トランジスタTraをオン状態にする第2の走査信号SC2が供給されているとともに、第3の副走査線Ys3を介して、第2電圧供給用トランジスタTrbをオフ状態にする第3の走査信号SC3がそれぞれ供給される。

30

## 【 0 0 9 2 】

すると、制御用トランジスタTrc及び第1スイッチング用トランジスタTrs1が前記データ書き込み期間Trpでオン状態になるとともに、第2スイッチング用トランジスタTrs2が前記データ書き込み期間Trpでオフ状態になる。又、このとき、第1電圧供給用トランジスタTraがオン状態になるとともに、第2電圧供給用トランジスタTrbがオフ状態になる。

## 【 0 0 9 3 】

このことによって、保持用キャパシタCoには、前記単一ラインドライバ23にて生成されたデータ電流Idataに相對した電荷量が充電されて、保持用キャパシタCoには、その充電された電荷量に応じた電圧V1が生じる。このとき、第1の駆動電圧Vddaは十分に高く設定されているので、保持用キャパシタCoに大きなレンジを実現することができるデータ電流Idataを供給することができる。

40

## 【 0 0 9 4 】

次に、データ書き込み期間Trpが終了した後、走査線駆動回路13から前記第1の走査制御線Yss1を介して所定の発光期間Telに、制御用トランジスタTrc及び第1スイッチング用トランジスタTrs1をオフ状態にする第1の走査制御信号SC11が、制御用トランジスタTrc及び第1スイッチング用トランジスタTrs1のゲートに供給される。このとき、走査線駆動回路13から前記第2の走査制御線Yss2を介して前記発光期間Telに、第2スイッチング用トランジスタTrs2をオン状態にする第2の副走査信号SC12が、第2スイッチング用トランジスタTrs2のゲートに供給される。

50

## 【0095】

又、このとき、走査線駆動回路13から第2の副走査線 $Ys2$ を介して、第1電圧供給用トランジスタ $Tra$ をオフ状態にする第2の走査信号 $SC2$ が供給されるとともに、第3の副走査線 $Ys3$ を介して、第2電圧供給用トランジスタ $Trb$ をオン状態にする第3の走査信号 $SC3$ がそれぞれ供給される。

## 【0096】

すると、制御用トランジスタ $Trc$ 及び第1スイッチング用トランジスタ $Trs1$ が前記発光期間 $Te1$ でオフ状態になる。又、第1電圧供給用トランジスタ $Tra$ がオフ状態になるとともに、第2電圧供給用トランジスタ $Trb$ がオン状態になる。

## 【0097】

このことによって、駆動用トランジスタ $Trd$ のドレイン/ソース間に第2の駆動電圧 $Vddb$ が供給される。ここで、駆動用トランジスタ $Trd$ のゲート寄生容量の大きさが保持用キャパシタ $Co$ に比べて無視できる程度に小さいとき、期間 $Trp$ から期間 $Te1$ への移行において保持用キャパシタ $Co$ の電荷量は維持される。すなわち、駆動用トランジスタ $Trd$ のソース/ゲート間電圧は保存されることになる。すると、前記保持用キャパシタ $Co$ に充電された電荷量に応じた電圧 $V1$ に応じた駆動電流 $Ie1$ が生成されて、前記有機 $EL$ 素子21に供給される。従って、有機 $EL$ 素子21は前記データ電流 $Idata$ に応じた輝度階調で発光することとなる。

## 【0098】

つまり、発光期間 $Te1$ においては、第1駆動電圧 $Vdda$ より低い電圧である第2の駆動電圧 $Vddb$ を使用して駆動電流 $Ie1$ を有機 $EL$ 素子21に供給することによって、消費電力 $P$ を従来の消費電力より小さくすることができる。

## 【0099】

従って、データ信号が電流信号である電流プログラム方式の画素回路40においても、前記第1実施形態と同様な効果を得ることができる。

(第4実施形態)

次に、本発明を具体化した第4実施形態を図7に従って説明する。尚、本実施形態において、前記第1実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

## 【0100】

図7は、有機 $EL$ ディスプレイ10の画素回路50及び電圧供給回路部24の回路図である。画素回路50は、データ信号が電流信号である電流プログラム方式の画素回路である。画素回路50は、駆動用トランジスタ $Trd$ 、トランジスタ $Trm$ 、第1及び第2スイッチング用トランジスタ $Trs1$ 、 $Trs2$ 、保持用キャパシタ $Co$ 及び有機 $EL$ 素子21を含む。

## 【0101】

前記駆動用トランジスタ $Trd$ 、トランジスタ $Trm$ 及び第1スイッチング用トランジスタ $Trs1$ は、それぞれpチャンネル $FET$ である。又、第2スイッチング用トランジスタ $Trs2$ は、nチャンネル $FET$ である。

## 【0102】

第1スイッチング用トランジスタ $Trs1$ は、トランジスタ $Trm$ のゲート/ドレイン間に接続されている。トランジスタ $Trm$ のソースは第1電圧供給用トランジスタ $Tra$ のドレインに接続されている。つまり、トランジスタ $Trm$ は、駆動用トランジスタ $Trd$ とカレントミラー回路を形成する。又、トランジスタ $Trm$ のゲートは、駆動用トランジスタ $Trd$ のゲートに接続されている。

## 【0103】

保持用キャパシタ $Co$ は、駆動用トランジスタ $Trd$ のソース/ゲート間に接続されている。第2スイッチング用トランジスタ $Trs2$ のソースは、データ線 $Xm$ を介してデータ線駆動回路14に接続されている。

## 【0104】

10

20

30

40

50

有機EL素子21の陽極は、駆動用トランジスタTrdのドレインに接続され、有機EL素子21の陰極は接地されている。

第1スイッチング用トランジスタTrs1のゲートは、第1の走査制御線Yss1に共通して接続されている。又、第2スイッチング用トランジスタTrs2のゲートは、第2の走査制御線Yss2に接続されている。そして、前記第1の走査制御線Yss1と前記第2の走査制御線Yss2とで第1の副走査線Ys1を構成している。

【0105】

このように構成された画素回路50において、駆動用トランジスタTrdのソースは、第1及び第2電圧供給用トランジスタTra, Trbのドレインにそれぞれ接続されている。第1電圧供給用トランジスタTraのソースは第1の駆動電圧Vddaを供給する第1の電源供給線Uaに接続されている。第1電圧供給用トランジスタTraのゲートは第2の副走査線Ys2に接続されている。又、第2電圧供給用トランジスタTrbのソースは第2の駆動電圧Vddbを供給する第2の電源供給線Ubに接続されている。第2電圧供給用トランジスタTrbのゲートは第3の副走査線Ys3に接続されている。

10

【0106】

次に、前記のように構成された画素回路50の駆動方法について説明する。

前記画素回路50において、前記走査線駆動回路13から第1の副走査線Ys1を構成する第1の走査制御線Yss1を介してデータ書き込み期間Trpに、第1スイッチング用トランジスタTrs1をオン状態にする第1の走査制御信号SC11が、第1スイッチング用トランジスタTrs1のゲートに供給される。このとき、走査線駆動回路13から第1の副走査線Ys1を構成する前記第2の走査制御線Yss2を介して前記データ書き込み期間Trpに、第2スイッチング用トランジスタTrs2をオン状態にする第2の副走査信号SC12が、第2スイッチング用トランジスタTrs2のゲートに供給される。

20

【0107】

又、走査線駆動回路13から第2の副走査線Ys2を介して、第1電圧供給用トランジスタTraをオン状態にする第2の走査信号SC2が供給されているとともに、第3の副走査線Ys3を介して、第2電圧供給用トランジスタTrbをオフ状態にする第3の走査信号SC3がそれぞれ供給される。

【0108】

すると、第1及び第2スイッチング用トランジスタTrs1, Trs2が前記データ書き込み期間Trpでオン状態になる。又、第1電圧供給用トランジスタTraがオン状態になるとともに、第2電圧供給用トランジスタTrbがオフ状態になる。

30

【0109】

このことによって、保持用キャパシタCoには、前記単一ラインドライバ23にて生成されたデータ電流Idataに相対した電荷量が充電されて、保持用キャパシタCoには、その充電された電荷量に応じた電圧V1が生じる。このとき、第1の駆動電圧Vddaは十分に高く設定されているので、保持用キャパシタCoに大きなレンジを実現することができるデータ電流Idataを供給することができる。

【0110】

次に、データ書き込み期間Trpが終了した後、走査線駆動回路13から前記第1の走査制御線Yss1を介して所定の発光期間Telに、第1スイッチング用トランジスタTrs1をオフ状態にする第1の走査制御信号SC11が、第1スイッチング用トランジスタTrs1のゲートに供給される。このとき、走査線駆動回路13から前記第2の走査制御線Yss2を介して前記発光期間Telに、第2スイッチング用トランジスタTrs2をオフ状態にする第2の副走査信号SC12が、第2スイッチング用トランジスタTrs2のゲートに供給される。

40

【0111】

又、このとき、走査線駆動回路13から第2の副走査線Ys2を介して、第1電圧供給用トランジスタTraをオフ状態にする第2の走査信号SC2が供給されているとともに、第3の副走査線Ys3を介して、第2電圧供給用トランジスタTrbをオン状態にする第

50

3の走査信号SC3がそれぞれ供給される。

【0112】

すると、第1及び第2スイッチング用トランジスタTrs1, Trs2が前記発光期間Te1でオフ状態になる。又、第1電圧供給用トランジスタTraがオフ状態になるとともに、第2電圧供給用トランジスタTrbがオン状態になる。

【0113】

このことによって、駆動用トランジスタTrdのドレイン/ソース間に第2の駆動電圧Vddbが供給される。ここで、駆動用トランジスタTrdのゲート寄生容量の大きさが保持用キャパシタCoに比べて無視できる程度に小さいとき、期間Trpから期間Te1への移行において保持用キャパシタCoの電荷量は維持される。すなわち、駆動用トランジスタTrdのソース/ゲート間電圧は保存されることになる。すると、前記保持用キャパシタCoに充電された電荷量に応じた電圧V1に応じた駆動電流Ie1が生成されて、前記有機EL素子21に供給される。従って、有機EL素子21は前記データ電流Idataに応じた輝度階調で発光することとなる。つまり、発光期間Te1においては、第1駆動電圧Vddaより低い電圧である第2の駆動電圧Vddbを使用して駆動電流Ie1を有機EL素子21に供給することによって、消費電力Pを従来の消費電力より小さくすることができる。

10

【0114】

従って、データ信号が電流信号である電流プログラム方式の画素回路50においても、前記第1実施形態と同様な効果を得ることができる。

20

(第5実施形態)

次に、第1～第4実施形態で説明した電気光学装置としての有機ELディスプレイ10の電子機器の適用について図8及び図9に従って説明する。有機ELディスプレイ10は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

【0115】

図8は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図8において、パーソナルコンピュータ60は、キーボード61を備えた本体部62と、前記有機ELディスプレイ10を用いた表示ユニット63とを備えている。この場合においても、有機ELディスプレイ10を用いた表示ユニット63は前記実施形態と同様な効果を発揮する。この結果、低消費電力の画素回路20、30、40及び50を備えたモバイル型パーソナルコンピュータ60を提供することができる。

30

【0116】

図9は、携帯電話の構成を示す斜視図を示す。図9において、携帯電話70は、複数の操作ボタン71、受話口72、送話口73、前記有機ELディスプレイ10を用いた表示ユニット74を備えている。この場合においても、有機ELディスプレイ10を用いた表示ユニット74は前記実施形態と同様な効果を発揮する。この結果、低消費電力の画素回路20、30、40及び50を備えた携帯電話70を提供することができる。

【0117】

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

40

上記実施形態では、電流駆動素子として有機EL素子21を用いたが、これを他の電流駆動素子に適用してもよい。例えば、LEDやFED等の発光素子のような電流駆動素子に適用してもよい。

【0118】

上記実施形態では、電気光学装置として、有機EL素子21を有する画素回路20、30、40及び50を用いた有機ELディスプレイ10に適用したが、これを、発光層が無機材料で構成された無機EL素子を有する画素回路を用いたディスプレイに適用してもよい。

【0119】

50

前記実施形態では、1色からなる有機EL素子21の画素回路20、30、40及び50を設けた有機ELディスプレイ10であったが、赤色、緑色及び青色の3色の有機EL素子21に対して各色用の画素回路20、30、40及び50を設けたELディスプレイに応用しても良い。

【0120】

【発明の効果】

請求項1～18に記載の発明によれば、大きなレンジを実現するための充電電圧を容量素子に供給することができるとともに、電子素子の消費電力を低減させることができる。

【図面の簡単な説明】

【図1】本実施形態の有機ELディスプレイの回路構成を示すブロック回路図である。 10

【図2】表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。

【図3】本実施形態の画素回路の回路図である。

【図4】本実施形態の画素回路の動作を説明するためのタイミングチャートである。

【図5】第2実施形態を説明するための画素回路の回路図である。

【図6】第3実施形態を説明するための画素回路の回路図である。

【図7】第4実施形態を説明するための画素回路の回路図である。

【図8】第5実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図である。

【図9】第5実施形態を説明するための携帯電話の構成を示す斜視図である。 20

【図10】従来の画素回路の回路図である。

【符号の説明】

C o 容量素子としての保持用キャパシタ

T r a 第1の手段としての第1電圧供給用トランジスタ

T r b 第2の手段としての第2電圧供給用トランジスタ

T r d 第2のトランジスタとしての駆動用トランジスタ

T r s 第1のトランジスタとしてのスイッチング用トランジスタ

V d a t a 電気信号としてのデータ電圧

1 0 電気光学装置としての有機ELディスプレイ

1 2 電子回路としての表示パネル部 30

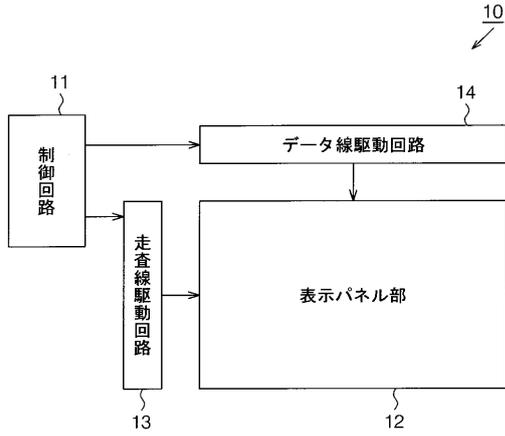
2 0 単位回路としての画素回路

2 1 電気光学素子、電子素子及び電流駆動素子としての有機EL素子

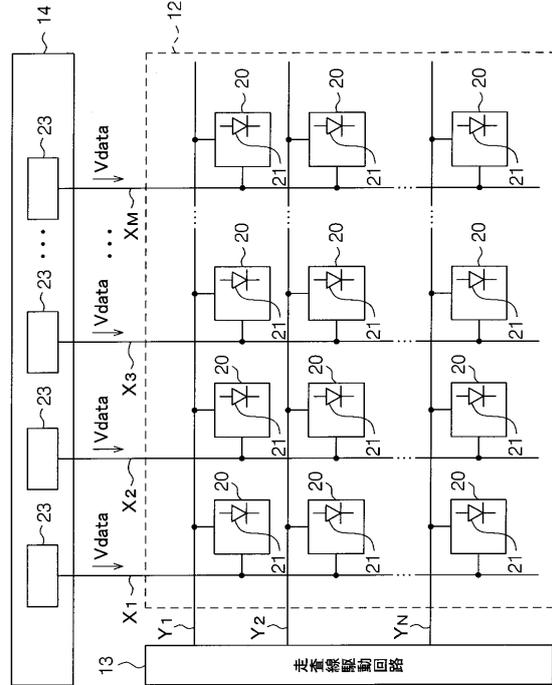
6 0 電子機器としてのモバイル型パーソナルコンピュータ

7 0 電子機器としての携帯電話

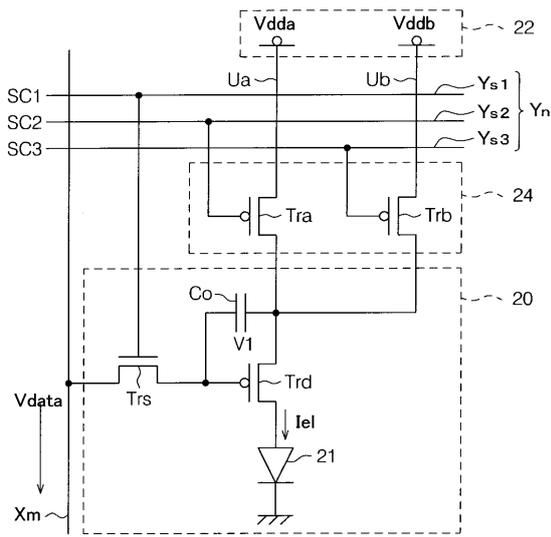
【図1】



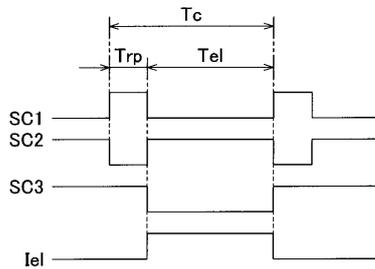
【図2】



【図3】



【図4】



【図5】

