

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-212748
(P2004-212748A)

(43) 公開日 平成16年7月29日(2004.7.29)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/36	G09G 3/36	2H093
G02F 1/133	G02F 1/133 550	5C006
G09G 3/20	G09G 3/20 611A	5C080
	G09G 3/20 612L	
	G09G 3/20 621B	
審査請求 未請求 請求項の数 9 O L (全 12 頁) 最終頁に続く		

(21) 出願番号 特願2003-759 (P2003-759)
 (22) 出願日 平成15年1月7日(2003.1.7)

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (71) 出願人 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100075096
 弁理士 作田 康夫
 (72) 発明者 工藤 泰幸
 神奈川県川崎市麻生区王禅寺1099番地
 株式会社日立製作所システム開発研究所
 内

最終頁に続く

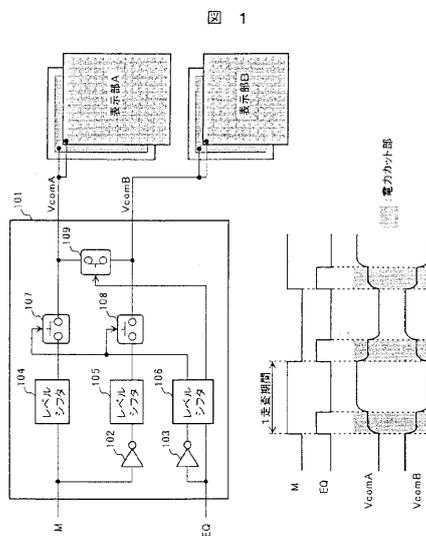
(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【要約】

【課題】 複数の表示部を有する表示装置の交流化に伴う消費電力を削減する。

【解決手段】 2種類の独立した画面(メイン画面とサブ画面)を有するアクティブマトリクス型の液晶表示装置において、メイン画面とサブ画面の液晶駆動用電極へそれぞれ位相の反転した電圧波形を印加し、交流化のタイミングに同期して、双方の電極を一時的にショートするスイッチ手段を設けた。これにより、メインとサブ画面における液晶駆動電圧は、上記ショート期間において電力を消費することなく振幅のほぼ中点にまで遷移させることが可能となり、外部に新たな部品を設けることなく消費電力を削減することができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

液晶層を介して対向して配置される 2 枚の基板の一方の内面に対向電極、他方の内面に複数本の行電極と列電極、および該行電極に平行した複数本のストレージ電極を形成し、該行電極と列電極のそれぞれの交点付近に 3 端子のスイッチング素子、液晶セル、および保持容量で構成される画素を形成し、

該スイッチング素子の第 1、第 2、第 3 の端子は、それぞれ該行電極、該列電極、および該液晶セルと保持容量に接続され、該液晶セルの対向側は該対向電極に接続され、該保持容量の対向側は、該ストレージ電極に接続される、表示部と、

上位装置から入力されるタイミング信号を、液晶駆動用タイミング信号に変換するタイミング制御部と、

該列電極に、表示データと液晶印加電圧の交流化タイミングを示す交流化信号によって決定する列電圧を、該液晶駆動用タイミング信号に従って出力する列電極駆動部と、

該行電極に、該スイッチング素子のオン・オフを制御するための行電圧を、該液晶駆動用タイミング信号に従って出力する行電極駆動部と、

該対向電極と該ストレージ電極に、該交流化信号に従った共通の V c o m 電圧を出力する V c o m 生成部と、

該行電圧、該列電圧、該 V c o m 電圧の基準となる電位を生成する電源回路を備えた液晶表示装置において、

前記表示部は、第 1 及び第 2 の表示部を具備し、

該第 1 及び第 2 の表示部に与える前記 V c o m 電圧は、互いに位相が反転しており、該交流化信号の変化時に伴う一定の期間、該 V c o m 電圧の供給が断たれ、その一定の期間、該第 1 及び第 2 の表示部にある対向電極並びにストレージ電極がショート状態になることを特徴とする液晶表示装置。

【請求項 2】

請求項 1 の液晶表示装置において、

前記 V c o m 生成部は、前記交流化信号の変化時に伴う一定の期間、前記 V c o m 電圧の供給を断つためのスイッチと、双方の表示部にある対向電極並びにストレージ電極をショート状態にするスイッチを具備し、これらのスイッチは互いに連動することを特徴とする液晶表示装置。

【請求項 3】

請求項 1 及び 2 の液晶表示装置において、

前記列電極駆動部または前記行電極駆動部は、前記第 1 と第 2 の表示部を共に駆動し、上位装置から入力されるタイミング信号は、1 フレーム期間の前半が第 1 の表示部用、後半が第 2 の表示部用であることを特徴とする液晶表示装置。

【請求項 4】

請求項 1 から 3 の液晶表示装置において、

前記交流化信号の変化周期は、1 行を走査する時間である 1 走査期間であることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 ~ 4 の液晶表示装置において、

タイミング制御部、列電極駆動部、行電極駆動部、V c o m 生成部、電源回路は、1 チップの L S I で構成されていることを特徴とする液晶表示装置。

【請求項 6】

液晶層を介して対向して配置される 2 枚の基板の一方の内面に対向電極、他方の内面に複数本の行電極と列電極、および該行電極に平行した複数本のストレージ電極を形成し、該行電極と列電極のそれぞれの交点付近に 3 端子のスイッチング素子、液晶セル、および保持容量で構成される画素を形成し、

10

20

30

40

50

該スイッチング素子の第 1、第 2、第 3 の端子は、それぞれ該行電極、該列電極、および該液晶セルと保持容量に接続され、該液晶セルの対向側は該対向電極に接続され、該保持容量の対向側は、該ストレージ電極に接続される、表示部と、
 上位装置から入力されるタイミング信号を、液晶駆動用タイミング信号に変換するタイミング制御部と、
 該列電極に、表示データと液晶印加電圧の交流化タイミングを示す交流化信号によって決定する列電圧を、該液晶駆動用タイミング信号に従って出力する列電極駆動部と、
 該行電極に、該スイッチング素子のオン・オフを制御するための行電圧を、該液晶駆動用タイミング信号に従って出力する行電極駆動部と、
 該対向電極と該ストレージ電極に、該交流化信号に従った共通の V c o m 電圧を出力する V c o m 生成部と、
 該行電圧、該列電圧、該 V c o m 電圧の基準となる電位を生成する電源回路を備えた液晶表示装置を駆動する駆動方法において、
 前記表示部は、互いに独立した第 1 及び第 2 の表示部を具備し、
 該第 1 及び第 2 の表示部に与える前記 V c o m 電圧の位相を互いに反転させ、該交流化信号の変化時に伴う一定の期間、該 V c o m 電圧の供給を断ち、その期間、該第 1 及び第 2 の表示部にある対向電極並びにストレージ電極をショート状態にすることを特徴とする液晶表示装置の駆動方法。

【請求項 7】

請求項 6 の液晶表示装置の駆動方法において、
 前記列電極駆動部または前記行電極駆動部は、前記第 1 と第 2 の表示部を共に駆動し、上位装置から入力されるタイミング信号は、1 フレーム期間の前半が第 1 の表示部用、後半が第 2 の表示部用であることを特徴とする液晶表示装置の駆動方法。

【請求項 8】

請求項 6 及び 7 の液晶表示装置において、
 前記交流化信号の変化周期は、1 行を走査する時間である 1 走査期間であることを特徴とする液晶表示装置の駆動方法。

【請求項 9】

マトリックス状に配置された複数の画素部と、前記画素部の接続される行電極及び列電極と及び対向電極及びストレージ電極とを有する表示部と、
 表示データと前記画素部へ印加する電圧を交流化するための交流化信号によって決定された列電圧を、前記列電極に出力する列電極駆動部と、
 行単位に前記画素部を選択するための行電圧を、前記行電極に出力する行電極駆動部と、
 前記交流化信号に従った共通の V c o m 電圧を、前記対向電極及び前記ストレージ電極に出力する V c o m 電圧生成部と、
 前記列電圧、前記行電圧、前記共通電圧の基準となる電位を生成する電源回路とを備えた表示装置において、
 前記表示部は、第 1 の表示部と第 2 の表示部とを有し、
 前記 V c o m 電圧生成部は、前記第 1 の表示部に出力する第 1 の V c o m 電圧と前記第 2 の表示部に出力する第 2 の V c o m 電圧とが互いに位相が反転するように、前記第 1 の V c o m 電圧及び前記第 2 の V c o m 電圧を出力し、
 当該表示装置は、さらに、前記行電圧を前記行電極に出力している 1 走査期間内ごとに、前記第 1 の表示部に接続される第 1 の対向電極と前記第 2 の表示部に接続される第 2 の対向電極とをショートさせると共に前記第 1 の表示部に接続される第 1 のストレージ電極と前記第 2 の表示部に接続される第 2 のストレージ電極とをショートさせるショート手段を備えた表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数の表示部を有する表示装置及びその駆動方法に係り、特に、液晶、有機EL、プラズマを用いた表示装置及びその駆動方法に関する。

【0002】

【従来の技術】

印加する電圧の実効値で各画素の透過率（明るさ）を制御するアクティブマトリクス型の液晶表示装置は、液晶の劣化現象を防止するため、液晶印加電圧の極性を一定期間毎に反転する、いわゆる交流化が必要である。この交流化においては、液晶及び構成材料の有する容量成分が充放電するため、電力が消費される。

【0003】

この充放電に伴う電力を削減する方法として、下記の特許文献1に記載の方法がある。この方法は、液晶駆動用電極の接続先を、液晶駆動回路または外部ストレージ容量に切り替えるスイッチを設け、1走査期間の第1の期間で外部ストレージ容量、第2の期間で液晶駆動回路を選択する。ここで、外部ストレージ容量が十分大きい場合、前記第1の期間において、電力を消費することなく駆動電圧を交流振幅のほぼ中点にまで遷移させることが可能となる。これにより、何もしない場合に比べて消費電力を削減することができる。

10

【0004】

【特許文献1】

米国特許USP5,852,426

【0005】

【発明が解決しようとする課題】

20

上記した従来技術においては、液晶駆動回路の外部にストレージ容量を設置する必要があった。このため、この技術を適用する場合、ストレージ容量の配置や、ストレージ容量への配線といった、新規回路基板設計が必要となり、また部品点数も増加する。

【0006】

また、近年の携帯電話向け液晶表示装置においては、メインとサブの2画面を背中合せに配置し、メインとサブで異なる情報を表示する構成が主流になりつつある。この2画面構成に従来技術を適用する場合、部品実装のスペースが少ないことから、適応がより困難になることが予想される。

【0007】

本発明の目的は、複数の表示部を有する場合に、交流化に伴う消費電力を削減する表示装置及びその駆動方法を提供することにある。

30

【0008】

【課題を解決するための手段】

本発明では、図1に示すように第1の表示部Aと第2の表示部Bの駆動用電極へそれぞれ位相の反転した電圧波形を印加し、交流化のタイミングに同期して、双方の電極を一時的にショートさせることにした。これにより、第1の表示部Aと第2の表示部Bの駆動電圧は、上記ショート期間（電力カット部）において電力を消費することなく振幅のほぼ中点にまで遷移させることが可能となり、外部に新たな部品を設けることなく消費電力を削減することができる。

【0009】

尚、ショート期間は、1走査期間内で、1走査期間よりも短い。

40

【0010】

【発明の実施の形態】

以下、本発明第1の実施の形態を、図2～9を用いて説明する。図2は本発明第1の実施の形態に係る液晶表示装置の構成を示す図である。図2において、201は本発明の液晶表示装置であり、101はVcom生成部、202はタイミング制御部、203と206は列電極駆動部AとB、204と207は行電極駆動部AとB、205と208は表示部AとB、209は電源回路である。ここで、表示部A205と表示部B206はそれぞれメイン画面とサブ画面であり、図3に示すように、画面内の各画素は3端子のスイッチ素子、液晶セル、及び保持容量が配置され、スイッチ素子のドレイン端子は列電極、ゲート

50

端子は行電極、ソース端子は液晶セルと保持容量に接続される。また、液晶セルの他方の端子は対向電極に、保持容量の他方の端子はストレージ電極にそれぞれ接続され、これらは共にVcom生成部101によって駆動される。なお、この接続構成を実現するため、例えば列電極、行電極、ストレージ電極は液晶を挟持する2枚の透明基板の一方の内面にマトリクス状に形成され、対向電極は他方の内面にべた状に形成される。

【0011】

以下、本液晶表示装置201を線順次走査することを前提に、対向電極とストレージ電極の印加電圧を振幅させる、いわゆるコモン反転駆動を実施する場合を例にとり、各ブロックの動作について説明する。

【0012】

まず、タイミング制御部202へは、外部のグラフィックコントローラから画像入力信号群が転送される。画像入力信号群の内訳は、垂直同期を示すVsync、水平同期を示すHsync、転送クロックであるDclk、有効表示期間を示すDtmg、表示データであるDataであり、Vsync、Hsync、及びDclkは表示部Aと表示部Bで共通のものとする。また、DtmgとDataは表示部Aと表示部Bで異なるため、信号名の末尾にAとBを付記して区別することにする。

10

【0013】

画像入力信号群は、タイミング制御部202により、液晶駆動用信号に変換され、出力される。液晶駆動用信号の内訳は、図5に示すように、先頭ラインの走査タイミングを示すFLM、列電極への電圧印加タイミングを示すCL1、有効表示データの転送期間を示すENAとENB、交流化の極性を示すM、対向電極及びストレージ電極間のショート期間を示すEQ、行電極への電圧印加タイミングを示すCL3、表示データの転送クロックを示すCL2、表示データを示すDTAとDTBの各信号を生成して出力する。なお、本実施例において、DTAとDTBは1画素につき6ビットの階調情報を持つものとし、交流化信号Mは1走査期間ごとにハイとローがトグルものとする。

20

【0014】

次に、列電極駆動部A203及び列電極駆動部B206の内部構成を図6に示す。なお、双方の駆動回路は、出力する本数が異なる他は同じ構成と動作であることから、図6の説明においては信号名の末尾にAとBは付記しないものとする。図6において、601はラッチ回路A、602はラッチ回路B、603は電圧生成回路、604は電圧セレクト回路であり、入力信号は、DT、CL1、CL2、EN、Mである。ラッチ回路A601は、ENがハイ期間におけるDTをCL2を用いて順次取り込み、これらをPDTとして出力する。ラッチ回路BはPDTを受け、CL1に同期して一斉にLDTとして出力する。電圧生成部603は、電源回路209から与えられる電圧を分圧し、64レベルの電圧V0～V63を生成して出力する。ここで、V0～V63は表示輝度を制御する基となる電圧であり、各々のレベルは液晶の印加電圧-透過率特性に合わせて最適設定されているものとする。電圧セレクト回路604は、各列のLDTと交流化信号Mに従い、V0～V63の中からひとつを選択し、Vxとして出力する。この選択動作の一例を図8に、動作のタイミングチャートを図7に示す。以上説明したように、列電圧生成部A203及び列電圧生成部B306は、入力される1行分の表示データを電圧レベルに変換し、各々の列電極へ出力する動作を繰り返す。

30

40

【0015】

次に、行電極駆動部A204及び行電極駆動部B207の内部構成を図9に示す。なお、先の列電極駆動部と同じ理由から、行電極駆動部AとBについても信号名の末尾にAとBは付記せずに説明する。図9において、901はシフトレジスタ回路、902はレベルシフト回路であり、入力信号はFLMとCL3である。シフトレジスタ回路901は、図10に示すように、FLMのハイをCL3の立上りで取り込み、これをCL3に同期して順次シフトして出力する。レベルシフト回路902は、シフトレジスタ回路901からの信号を電圧変換して行電極へ出力するが、この際、ハイ電圧は先に述べた画素のスイッチ素子がオン状態、ロー電圧とはオフ状態となる様に予め電圧レベルが定められており、これ

50

らは共に電源回路209から与えられる。以上の動作から、行電極駆動部は行電極を1行づつ線順次に選択走査することが可能である。

【0016】

次に、Vcom生成部101について説明する。Vcom生成部101の構成は、本発明の概念を示した図1に記載されており、102と103はインバータ、104～106はレベルシフタ、107～109はスイッチであり、入力信号はMとEQである。インバータ102は、交流化タイミングの位相を表示部Aと表示部Bで反転するための手段であり、入力されるM信号を反転してレベルシフタ105へ出力する。次に、レベルシフタ104と105は、M信号の振幅を変換してVcom信号の基をスイッチ107と108へ出力する。ここで、変換後の電圧レベルは、コモン反転駆動を実現する上で最適となるように予め定められており、これらのレベルは電源回路209から与えられる。次に、スイッチ107～109は、表示部Aと表示部Bに印加する電圧を一時的にショートする手段である。より具体的に説明すると、スイッチ107と108は、EQ信号がローの時、レベルシフタ出力を対向電極とストレージ電極へ接続し、ハイの時はこの接続を切り離す。また、スイッチ109は、EQ信号がハイの時、表示部Aの対向電極（及びストレージ電極）表示部Bの対向電極（及びストレージ電極）へ接続し、ローの時はこれらの接続を切り離す。なお、上記動作を実現するため、EQ信号を反転するインバータ103、及びEQ信号と反転EQ信号の信号レベルを調整するレベルシフタ106を、Vcom生成部101内に設けた。

10

【0017】

以上説明した動作により、本発明第1の実施の形態の液晶表示装置は、表示部Aと表示部B（メイン画面とサブ画面）に印加する液晶駆動電圧の位相が反転しており、これらが一時的にショートされるため、低消費電力化が図れる。また、この動作を実現するにあたっては、外部容量などの追加部品が無いことから、低コストで装置を提供することが可能である。尚、メイン画面の階調数は、サブ画面の階調数よりも多くてもよい。また、メイン画面に表示するデータとサブ画面に表示するデータとは異ってもよい。

20

【0018】

以下、本発明第2の実施の形態を、図11～14を用いて説明する。本発明第2の実施の形態は、列電極駆動部AとB、及び行電極駆動部AとBをそれぞれ一体化した例である。図11において、1101は液晶表示制御装置、1102はタイミング生成部、1103は列電極駆動部、1104は行電極駆動部である。なお、図中のその他の構成手段は、本発明第1の実施の形態と同じであり、同じ番号を符ってある。

30

【0019】

まず、タイミング制御部1102へは、外部のグラフィックコントローラから画像入力信号群が転送される。画像入力信号群の種類は本発明第1の実施の形態と同じであるが、図12に示すようにDtmgとDataは1種類であり、Vsync周期の前半で表示部A用、後半で表示部B用のDtmgとDataが転送されることに特徴がある。そして、図13に示す液晶駆動用信号群に変換して出力する。

【0020】

列電極駆動部1103は、本発明第1の列電極駆動回路203と同様に、入力される1行分の表示データを電圧レベルに変換し、各々の列電極へ出力する動作を繰り返す。ここで、列電極駆動部1103は表示部Aと表示部Bの両方の列電極を駆動することから、表示部Aと表示部Bの列電極は共通とした。

40

【0021】

次に、行電極駆動部1104は、本発明第1の行電極駆動部A204と行電極駆動部B207を一体化させ、表示部Aから表示部Bの順番で、行電極を1行づつ線順次に選択走査する動作を行う。この動作タイミングを図14に示す。

【0022】

その他の構成要素に関しては、本発明第1の実施の形態と同じ構成、動作であるため、その説明は省略する。

50

【0023】

以上説明した、本発明第2の実施の形態の液晶表示装置は、表示部Aと表示部B（メイン画面とサブ画面）に印加する液晶駆動電圧の位相が反転しており、これらが一時的にショートされるため、低消費電力化が図れる。また、この動作を実現するにあたっては、外部容量などの追加部品が無いことから、低コストで装置を提供することが可能である。さらに、表示部Aと表示部Bにおける列電極と行電極の駆動回路を、それぞれ一つで実現できるため、コスト低減が可能である。

【0024】

なお、本発明の実施の形態においては、M信号の切り換え周期を1走査期間毎としたが、これに限られる訳ではなく、複数走査期間毎でも良い。この場合、EQはMの切り換え後の最初の1走査期間に対してのみハイとローを出力し、それ以外の期間ではローであることが望ましい。

10

【0025】

また、本発明の実施の形態においては、画素内の保持容量の接続先をストレージ電極としたが、これに限られる訳ではなく、前段あるいは後段の行電極へ接続する構成に対しても容易に適用できることは明白である。

【0026】

印加する電圧の実効値で各画素の透過率（明るさ）を制御する、2種類の独立した画面（メイン画面とサブ画面）を有するアクティブマトリクス型の液晶表示装置において、メイン画面とサブ画面の液晶駆動用電極へそれぞれ位相の反転した電圧波形を印加し、交流化のタイミングに同期して、双方の電極を一時的にショートするスイッチ手段を設けた。これにより、メインとサブ画面における液晶駆動電圧は、上記ショート期間において電力を消費することなく振幅のほぼ中点にまで遷移させることが可能となり、外部に新たな部品を設けることなく消費電力を削減することができる。

20

【0027】

【発明の効果】

本発明によれば、複数の表示部を有する表示装置の交流化に伴う消費電力を削減することができる。

【図面の簡単な説明】

【図1】本発明の概念を示す、Vcom生成部のブロック図及びタイミングチャートである。

30

【図2】本発明第1の実施の形態に係る、液晶表示装置の構成を示すブロック図である。

【図3】本発明第1の実施の形態に係る、表示部の構成を示す回路図である。

【図4】本発明第1の実施の形態に係る、タイミング制御部の入力信号を示すタイミングチャートである。

【図5】本発明第1の実施の形態に係る、タイミング制御部の出力信号を示すタイミングチャートである。

【図6】本発明第1の実施の形態に係る、列電極駆動部の構成を示すブロック図である。

【図7】本発明第1の実施の形態に係る、列電圧生成部の動作を示すタイミングチャートである。

40

【図8】本発明第1の実施の形態に係る、列電極駆動部の動作説明図である。

【図9】本発明第1の実施の形態に係る、行電極駆動部の構成を示すブロック図である。

【図10】本発明第1の実施の形態に係る、行電極駆動部の動作を示すタイミングチャートである。

【図11】本発明第2の実施の形態に係る、液晶表示制御装置の構成を示すブロック図である。

【図12】本発明第2の実施の形態に係る、タイミング制御部の入力信号を示すタイミングチャートである。

【図13】本発明第2の実施の形態に係る、タイミング制御部の出力信号を示すタイミングチャートである。

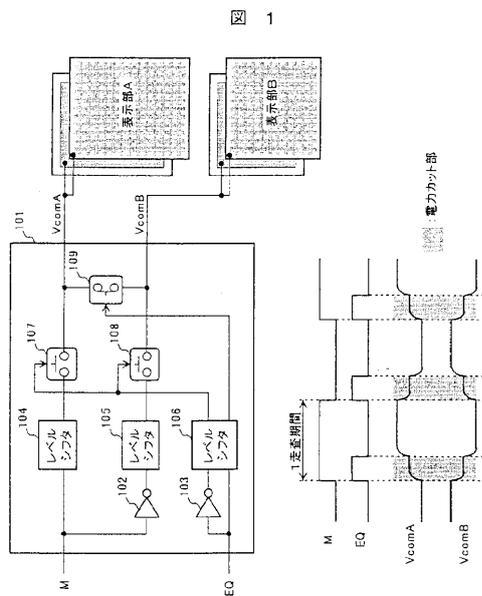
50

【図14】本発明第2の実施の形態に係る、行電極駆動部の動作を示すタイミングチャートである。

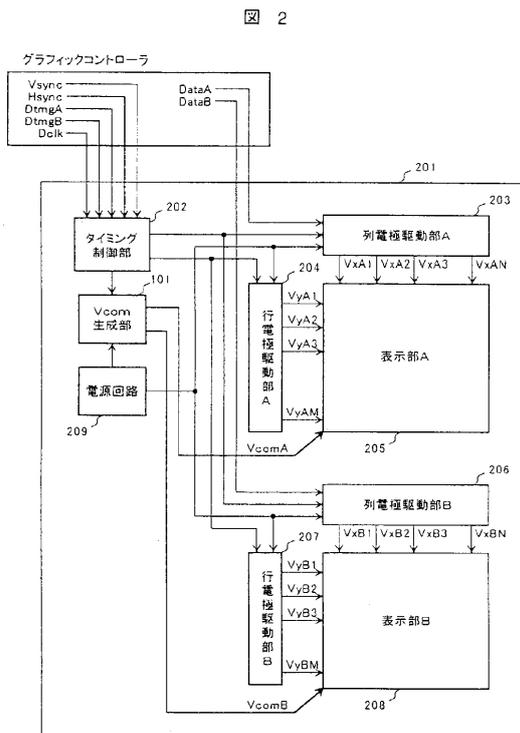
【符号の説明】

101...Vcom生成部、201...液晶表示装置、202...タイミング制御部、203...列電極駆動部A、204...行電極駆動部A、205...表示部A、206...列電極駆動部B、207...行電極駆動部B、208...表示部B、209...電源回路。

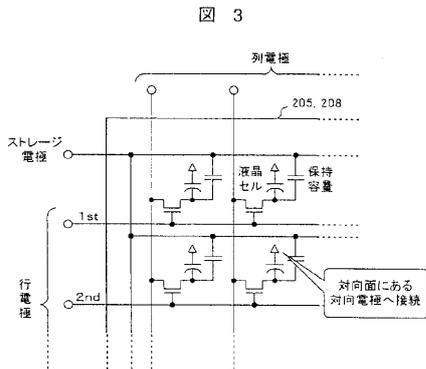
【図1】



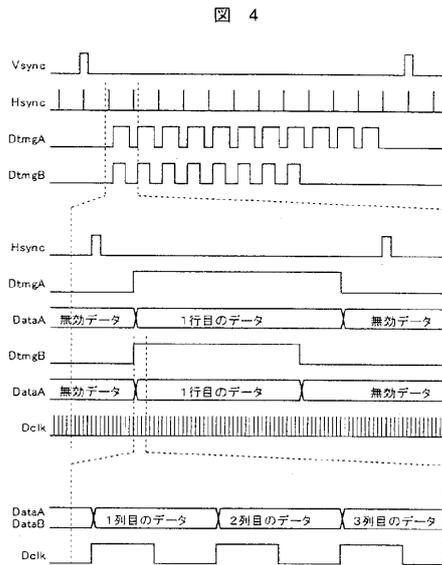
【図2】



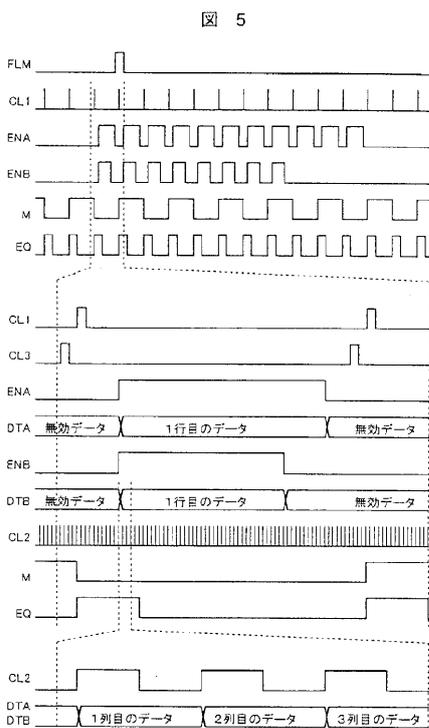
【 図 3 】



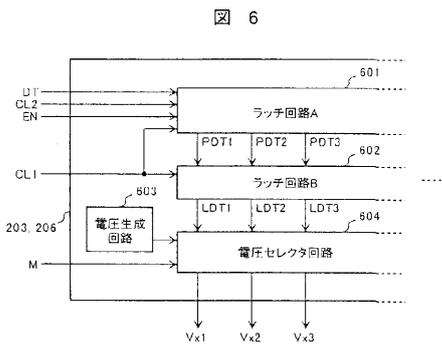
【 図 4 】



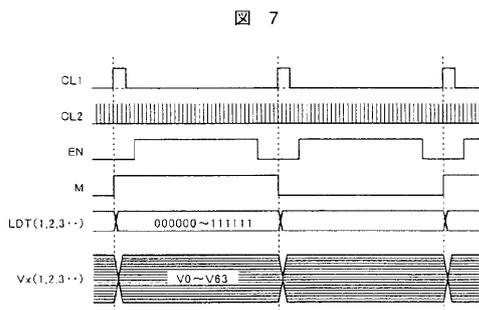
【 図 5 】



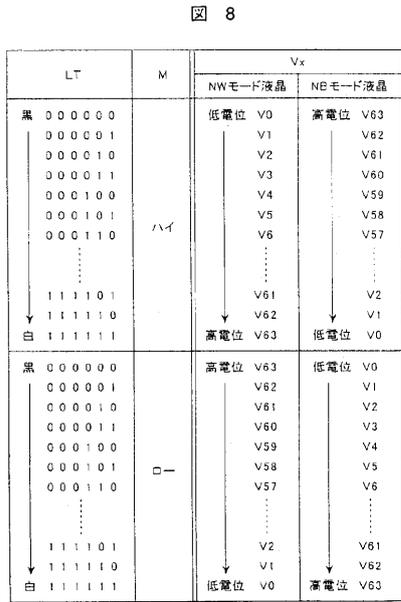
【 図 6 】



【 図 7 】

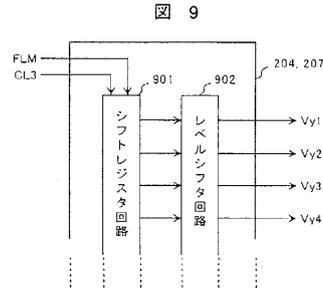


【 図 8 】

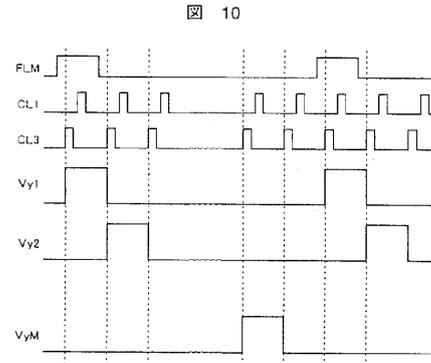


NWモード液晶：電圧無印加時に白表示の液晶
 NEモード液晶：電圧無印加時に黒表示の液晶

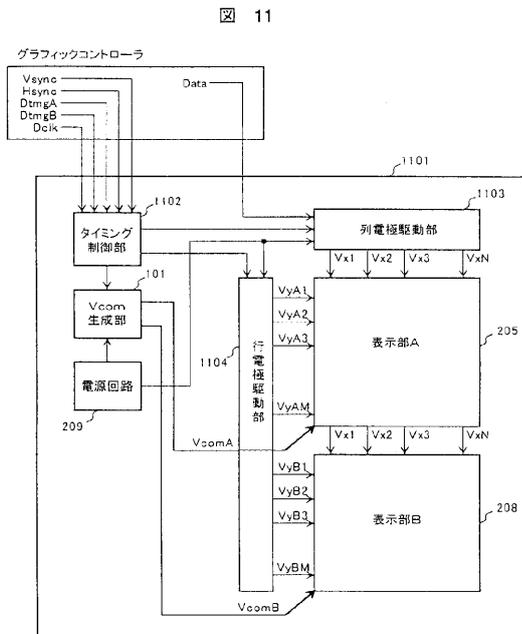
【 図 9 】



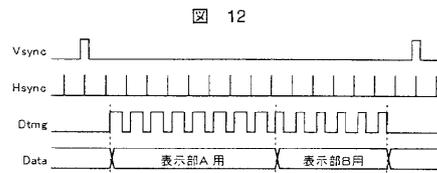
【 図 10 】



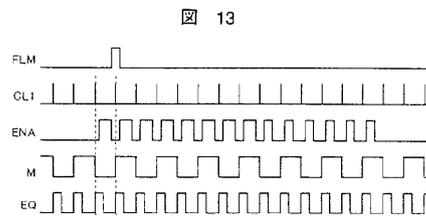
【 図 11 】



【 図 12 】

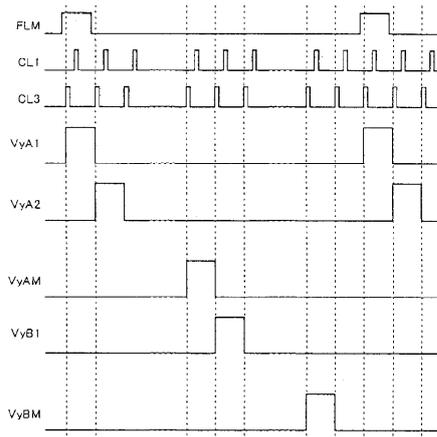


【 図 13 】



【 図 1 4 】

図 14



フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 1 M
	G 0 9 G 3/20	6 2 4 C
	G 0 9 G 3/20	6 8 0 D

(72)発明者 赤井 亮仁
神奈川県川崎市麻生区王禅寺 1 0 9 9 番地 株式会社日立製作所システム開発研究所内

(72)発明者 大門 一夫
東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所半導体グループ内

(72)発明者 松戸 利充
千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

Fターム(参考) 2H093 NA16 NA31 NA43 NC02 NC09 NC11 NC13 NC16 NC18 NC22
NC26 NC34 NC35 NC36 ND39
5C006 AC11 AC25 AC27 AF42 AF51 AF53 AF61 AF68 AF69 AF71
AF84 BB16 BC03 BC11 BC20 BF46 FA34 FA38 FA47
5C080 AA05 AA06 AA10 BB05 CC07 DD26 FF11 JJ02 JJ03