



(12) 发明专利申请

(10) 申请公布号 CN 105140291 A

(43) 申请公布日 2015. 12. 09

(21) 申请号 201510409418. 2

(22) 申请日 2015. 07. 13

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 张慧 王强涛

(74) 专利代理机构 北京三高永信知识产权代理
有限责任公司 11138

代理人 徐立

(51) Int. Cl.

H01L 29/786(2006. 01)

H01L 29/423(2006. 01)

H01L 29/66(2006. 01)

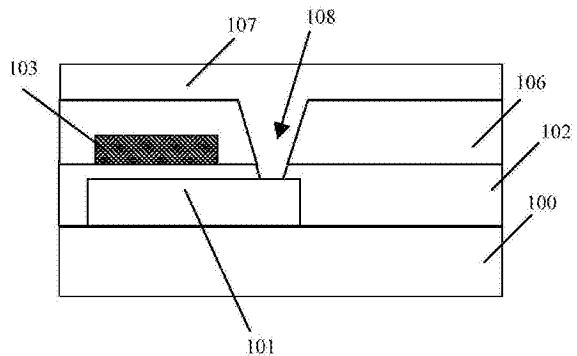
权利要求书2页 说明书6页 附图3页

(54) 发明名称

薄膜晶体管及其制作方法、阵列基板以及显示装置

(57) 摘要

本发明公开了一种薄膜晶体管及其制作方法、阵列基板以及显示装置,属于显示装置领域。所述薄膜晶体管包括:基板、以及依次形成于所述基板上的第一栅极、有源层和第二栅极,沿垂直于所述基板的方向,所述有源层夹设于所述第一栅极和所述第二栅极之间,所述第一栅极和所述第二栅极均与所述有源层绝缘设置,所述第一栅极为金属挡光层,所述第一栅极与所述第二栅极通过过孔连接,所述有源层为低温多晶硅材料有源层。



1. 一种薄膜晶体管,其特征在于,所述薄膜晶体管包括:基板、以及依次形成于所述基板上的第一栅极、有源层和第二栅极,沿垂直于所述基板的方向,所述有源层夹设于所述第一栅极和所述第二栅极之间,所述第一栅极和所述第二栅极均与所述有源层绝缘设置,所述第一栅极为金属挡光层,所述第一栅极与所述第二栅极通过过孔连接,所述有源层为低温多晶硅材料有源层。

2. 根据权利要求1所述的薄膜晶体管,其特征在于,所述第一栅极包括位于所述有源层的正下方的第一部分以及从所述第一部分延伸出来的第二部分,所述第二部分与所述第二栅极通过所述过孔连接。

3. 根据权利要求1所述的薄膜晶体管,其特征在于,所述第一栅极和所述第二栅极采用相同的材料制成。

4. 根据权利要求1所述的薄膜晶体管,其特征在于,所述第一栅极为 Cr、Al、Cu、Ti、Ta 或 Mo 金属层,或者 Cr、Al、Cu、Ti、Ta 或 Mo 中的至少两种形成的合金层。

5. 根据权利要求1所述的薄膜晶体管,其特征在于,所述薄膜晶体管还包括覆盖在所述第一栅极上的缓冲层和覆盖在所述有源层上的栅极绝缘层,所述过孔依次穿过所述栅极绝缘层和所述缓冲层。

6. 根据权利要求1所述的薄膜晶体管,其特征在于,所述薄膜晶体管还包括分别设置在所述有源层相对两侧且与所述有源层相接触的源极和漏极。

7. 一种薄膜晶体管制作方法,其特征在于,所述方法包括:

提供一基板;

在所述基板上制作第一栅极,所述第一栅极为金属挡光层;

在所述第一栅极上制作有源层,所述有源层为低温多晶硅材料有源层;

在所述有源层上制作第二栅极,所述第二栅极与所述第一栅极通过过孔连接,沿垂直于所述基板的方向,所述有源层夹设于所述第一栅极和所述第二栅极之间,所述第一栅极和所述第二栅极均与所述有源层绝缘设置。

8. 根据权利要求7所述的方法,其特征在于,所述第一栅极包括位于所述有源层的正下方的第一部分以及从所述第一部分延伸出来的第二部分,所述第二部分与所述第二栅极通过所述过孔连接。

9. 根据权利要求7或8所述的方法,其特征在于,所述第一栅极和所述第二栅极采用相同的材料制成。

10. 根据权利要求9所述的方法,其特征在于,所述第一栅极为 Cr、Al、Cu、Ti、Ta 或 Mo 金属层,或者 Cr、Al、Cu、Ti、Ta 或 Mo 中的至少两种形成的合金层。

11. 根据权利要求7或8所述的方法,其特征在于,所述方法还包括:

在所述第一栅极上制作缓冲层;

在所述有源层上制作栅极绝缘层;

制作所述过孔,所述过孔依次穿过所述栅极绝缘层和所述缓冲层。

12. 根据权利要求7或8所述的方法,其特征在于,所述方法还包括:生长源极和漏极,所述源极和漏极设置在所述有源层相对两侧且与所述有源层相接触。

13. 一种阵列基板,其特征在于,所述阵列基板包括权利要求1-6任一项所述的薄膜晶

体管。

14. 根据权利要求 13 所述的阵列基板,其特征在于,所述阵列基板包括驱动区域和显示区域,所述驱动区域包括所述薄膜晶体管。

15. 一种显示装置,其特征在于,所述显示装置包括权利要求 13 所述的阵列基板。

薄膜晶体管及其制作方法、阵列基板以及显示装置

技术领域

[0001] 本发明涉及显示装置领域，特别涉及一种薄膜晶体管及其制作方法、阵列基板以及显示装置。

背景技术

[0002] 薄膜晶体管是液晶显示装置中必不可少的控制器件，普通的薄膜晶体管主要包括栅极、设置在栅极上的栅极绝缘层、设置在栅极绝缘层上的有源层、以及设置在有源层相对两侧的源极和漏极。

[0003] 而随着显示技术的发展，新出现了一种具有双栅极结构的薄膜晶体管，这种双栅极结构的薄膜晶体管主要包括第一栅极、设置在第一栅极上的第一栅极绝缘层、设置在第一栅极绝缘层上的有源层、设置在有源层相对两侧的源极和漏极、设置在源极和漏极上的第二栅极绝缘层以及设于第二栅极绝缘层上的第二栅极。

[0004] 这种双栅极结构的薄膜晶体管的制作工艺相比于单栅极结构的薄膜晶体管的制作工艺，增加了额外的第二栅极（蒸镀、曝光、显影、刻蚀）和第二栅极绝缘层（蒸镀）的制作过程，大大增加了工艺程序的复杂程度以及成本投入。

发明内容

[0005] 本发明实施例提供了一种薄膜晶体管及其制作方法、阵列基板以及显示装置，使得双栅极结构的薄膜晶体管的制作工艺得到简化。所述技术方案如下：

[0006] 第一方面，本发明实施例提供了一种薄膜晶体管，所述薄膜晶体管包括：基板、以及依次形成于所述基板上的第一栅极、有源层和第二栅极，沿垂直于所述基板的方向，所述有源层夹设于所述第一栅极和所述第二栅极之间，所述第一栅极和所述第二栅极均与所述有源层绝缘设置，所述第一栅极为金属挡光层，所述第一栅极与所述第二栅极通过过孔连接，所述有源层为低温多晶硅材料有源层。

[0007] 在本发明实施例的一种实现方式中，所述第一栅极包括位于所述有源层的正下方的第一部分以及从所述第一部分延伸出来的第二部分，所述第二部分与所述第二栅极通过所述过孔连接。

[0008] 在本发明实施例的另一种实现方式中，所述第一栅极和所述第二栅极采用相同的材料制成。

[0009] 在本发明实施例的另一种实现方式中，所述第一栅极为 Cr、Al、Cu、Ti、Ta 或 Mo 金属层，或者 Cr、Al、Cu、Ti、Ta 或 Mo 中的至少两种形成的合金层。

[0010] 在本发明实施例的另一种实现方式中，所述薄膜晶体管还包括覆盖在所述第一栅极上的缓冲层和覆盖在所述有源层上的栅极绝缘层，所述过孔依次穿过所述栅极绝缘层和所述缓冲层。

[0011] 在本发明实施例的另一种实现方式中，所述薄膜晶体管还包括分别设置在所述有源层相对两侧且与所述有源层相接触的源极和漏极。

[0012] 第二方面,本发明实施例还提供了一种薄膜晶体管制作方法,所述方法包括:

[0013] 提供一基板;

[0014] 在所述基板上制作第一栅极,所述第一栅极为金属挡光层;

[0015] 在所述第一栅极上制作有源层,所述有源层为低温多晶硅材料有源层;

[0016] 在所述有源层上制作第二栅极,所述第二栅极与所述第一栅极通过过孔连接,沿垂直于所述基板的方向,所述有源层夹设于所述第一栅极和所述第二栅极之间,所述第一栅极和所述第二栅极均与所述有源层绝缘设置。

[0017] 在本发明实施例的另一种实现方式中,所述第一栅极包括位于所述有源层的正下方的第一部分以及从所述第一部分延伸出来的第二部分,所述第二部分与所述第二栅极通过所述过孔连接。

[0018] 在本发明实施例的另一种实现方式中,所述第一栅极和所述第二栅极采用相同的材料制成。

[0019] 在本发明实施例的另一种实现方式中,所述第一栅极为 Cr、Al、Cu、Ti、Ta 或 Mo 金属层,或者 Cr、Al、Cu、Ti、Ta 或 Mo 中的至少两种形成的合金层。

[0020] 在本发明实施例的另一种实现方式中,所述方法还包括:

[0021] 在所述第一栅极上制作缓冲层;

[0022] 在所述有源层上制作栅极绝缘层;

[0023] 制作所述过孔,所述过孔依次穿过所述栅极绝缘层和所述缓冲层。

[0024] 在本发明实施例的另一种实现方式中,所述方法还包括:

[0025] 生长源极和漏极,所述源极和漏极设置在所述有源层相对两侧且与所述有源层相接触。

[0026] 第三方面,本发明实施例还提供了一种阵列基板,所述阵列基板包括前文所述的薄膜晶体管。

[0027] 在本发明实施例的一种实现方式中,所述阵列基板包括驱动区域和显示区域,所述驱动区域包括所述薄膜晶体管。

[0028] 第四方面,本发明实施例还提供了一种显示装置,所述显示装置包括前文所述的阵列基板。

[0029] 本发明实施例提供的技术方案带来的有益效果是:

[0030] 本发明实施例通过在低温多晶硅材料薄膜晶体管中,沿垂直于基板的方向,有源层夹设于第一栅极和第二栅极之间,第一栅极为金属挡光层,第一栅极与第二栅极通过过孔连接,由于金属挡光层和第二栅极是低温多晶硅材料薄膜晶体管中原有的,因此在一般低温多晶硅材料薄膜晶体管制作过程的基础上,只需要新增一个过孔加工步骤,即可形成双栅极结构,较之现有的双栅极结构的薄膜晶体管的制作过程,减少了制作工艺步骤,节省了成本投入。另外,采用双栅极结构可以增加薄膜晶体管的开态电流,从而增强了薄膜晶体管的充电能力,也就是说双栅极结构的薄膜晶体管可以以较小的沟道宽度达到与单栅极结构的薄膜晶体管相同的开态电流,因此可以适当减小薄膜晶体管的尺寸;对于采用了 GOA 工艺的显示器件而言,驱动区域薄膜晶体管尺寸减小,可以达到显示器件窄边框的要求,显示区域薄膜晶体管尺寸减小,可以增加显示器件的开口率。

附图说明

[0031] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0032] 图 1 是本发明实施例提供的一种薄膜晶体管的结构示意图;

[0033] 图 2 是本发明实施例提供的一种薄膜晶体管的结构示意图;

[0034] 图 3 是本发明实施例提供的一种薄膜晶体管制作方法的流程图;

[0035] 图 4 是本发明实施例提供的另一种薄膜晶体管制作方法的流程图。

具体实施方式

[0036] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方式作进一步地详细描述。附图中各层薄膜的厚度和形状不反映阵列基板的真实比例,目的只是示意说明本发明内容。

[0037] 本发明实施例提供了一种薄膜晶体管,包括:基板、以及依次形成于基板上的第一栅极、有源层和第二栅极,沿垂直于基板的方向,有源层夹设于第一栅极和第二栅极之间,第一栅极和第二栅极均与有源层绝缘设置,第一栅极为金属挡光层,第一栅极与第二栅极通过过孔连接,有源层为低温多晶硅材料有源层。

[0038] 本发明实施例通过在低温多晶硅材料薄膜晶体管中,沿垂直于基板的方向,有源层夹设于第一栅极和第二栅极之间,第一栅极为金属挡光层,第一栅极与第二栅极通过过孔连接,由于金属挡光层和第二栅极是低温多晶硅材料薄膜晶体管中原有的,因此在一般低温多晶硅材料薄膜晶体管制作过程的基础上,只需要新增一个过孔加工步骤,即可形成双栅极结构,较之现有的双栅极结构的薄膜晶体管的制作过程,减少了制作工艺步骤,节省了成本投入。另外,采用双栅极结构可以增加薄膜晶体管的开态电流,从而增强了薄膜晶体管的充电能力,也就是说双栅极结构的薄膜晶体管可以以较小的沟道宽度达到与单栅极结构的薄膜晶体管相同的开态电流,因此可以适当减小薄膜晶体管的尺寸;对于采用了 GOA 工艺的显示器件而言,驱动区域薄膜晶体管尺寸减小,可以达到显示器件窄边框的要求,显示区域薄膜晶体管尺寸减小,可以增加显示器件的开口率。

[0039] 图 1 显示了本发明实施例提供的一薄膜晶体管的具体结构。图 1 是本发明实施例提供的一种薄膜晶体管的截面示意图。如图 1 所示,该薄膜晶体管包括:基板 100、以及形成于基板 100 上的第一栅极 101、设置在第一栅极 101 上的缓冲层 102、设置在缓冲层 102 上的有源层 103、设置在有源层 103 相对两侧且与有源层 103 相接触的源极 104 和漏极 105、设置在源极 104 和漏极 105 上的栅极绝缘层 106、穿过栅极绝缘层 106 和缓冲层 102 的过孔、以及设于栅极绝缘层 106 上且通过过孔(图 1 未示出)与第一栅极 101 连接的第二栅极 107,第一栅极 101 为金属挡光层,有源层 103 为低温多晶硅材料有源层。

[0040] 结合图 2,图 2 为该薄膜晶体管在另一个方向上的截面图,在图 2 中可以看到过孔 108,如图 2 所示,第二栅极 107 通过过孔 108 与第一栅极 101 相连。

[0041] 具体地,第一栅极 101 形成在基板 100 上,基板 100 可为玻璃基板、透明塑料基板等。

[0042] 如图 2 所示,第一栅极 101 包括两个部分,具体包括位于有源层 103 的正下方的第一部分以及从第一部分延伸出来的第二部分,第二部分与第二栅极 107 通过过孔连接。第一栅极 101 包括上述第二部分,可以保证第二栅极 107 与第一栅极 101 的连接。

[0043] 具体地,第一栅极 101 和第二栅极 107 可以采用相同的材料制作而成。

[0044] 更具体地,第一栅极 101 可以为 Cr、Al、Cu、Ti、Ta 或 Mo 金属层,或者 Cr、Al、Cu、Ti、Ta 或 Mo 中的至少两种形成的合金层,这样既能保证金属挡光层的挡光效果,又能保证其作为第一栅极的电性能。

[0045] 具体地,缓冲层 102 和栅极绝缘层 106 均可以为硅的氮化物(例如 SiN)或硅的氧化物(例如 SiO₂)。缓冲层 102 的作用在于将第一栅极 101 与有源层 103 隔绝,避免杂质进入有源层 103,影响有源层 103 的性能。

[0046] 具体地,薄膜晶体管的有源层具体可以是 P 型晶体管或 N 型晶体管,这里不做赘述。

[0047] 图 3 提供了一种薄膜晶体管制作方法的流程图,参见图 3,该方法包括:

[0048] 步骤 200:提供一基板。

[0049] 其中,基板可为玻璃基板、透明塑料基板等。

[0050] 步骤 201:在基板上制作第一栅极,第一栅极为金属挡光层。

[0051] 步骤 202:在第一栅极上制作有源层,有源层为低温多晶硅材料有源层。

[0052] 步骤 203:在有源层上制作第二栅极,第二栅极与第一栅极通过过孔连接,沿垂直于基板的方向,有源层夹设于第一栅极和第二栅极之间,第一栅极和第二栅极均与有源层绝缘设置。

[0053] 在上述步骤中,第一栅极、有源层、第二栅极及过孔的具体制作过程与图 4 提供的薄膜晶体管制作方法中记载的相同,这里不做赘述。

[0054] 本发明实施例通过在低温多晶硅材料薄膜晶体管中,沿垂直于基板的方向,有源层夹设于第一栅极和第二栅极之间,第一栅极为金属挡光层,第一栅极与第二栅极通过过孔连接,由于金属挡光层和第二栅极是低温多晶硅材料薄膜晶体管中原有的,因此在一般低温多晶硅材料薄膜晶体管制作过程的基础上,只需要新增一个过孔加工步骤,即可形成双栅极结构,较之现有的双栅极结构的薄膜晶体管的制作过程,减少了制作工艺步骤,节省了成本投入。另外,采用双栅极结构可以增加薄膜晶体管的开态电流,从而增强了薄膜晶体管的充电能力,也就是说双栅极结构的薄膜晶体管可以以较小的沟道宽度达到与单栅极结构的薄膜晶体管相同的开态电流,因此可以适当减小薄膜晶体管的尺寸;对于采用了 GOA 工艺的显示器件而言,驱动区域薄膜晶体管尺寸减小,可以达到显示器件窄边框的要求,显示区域薄膜晶体管尺寸减小,可以增加显示器件的开口率。

[0055] 图 4 提供了另一种薄膜晶体管制作方法的流程图,该方法具体可用于制作图 1 和 2 所提供的薄膜晶体管,参见图 4,该方法包括:

[0056] 步骤 300:提供一基板。

[0057] 其中,基板可为玻璃基板、透明塑料基板等。

[0058] 步骤 301:在基板上方制作第一栅极。

[0059] 其中,第一栅极包括两个部分,具体包括位于有源层的正下方的第一部分以及从第一部分延伸出来的第二部分,第二部分与第二栅极通过过孔连接。第一栅极包括上述第

二部分,可以保证第二栅极与第一栅极的连接。

[0060] 具体地,第一栅极和第二栅极采用相同的材料制成。

[0061] 具体地,第一栅极可以为 Cr、Al、Cu、Ti、Ta 或 Mo 金属层,或者 Cr、Al、Cu、Ti、Ta 或 Mo 中的至少两种形成的合金层,这样既能保证金属挡光层的挡光效果,又能保证其作为第一栅极的电性能。

[0062] 步骤 302:在第一栅极上制作缓冲层。

[0063] 具体地,缓冲层可以为硅的氮化物或硅的氧化物。缓冲层的作用在于将第一栅极与有源层隔绝,避免杂质进入有源层,影响有源层的性能。

[0064] 步骤 303:在缓冲层上制作有源层,有源层为低温多晶硅材料有源层。

[0065] 具体地,薄膜晶体管的有源层具体可以是 P 型晶体管或 N 型晶体管。具体制作时:在缓冲层上沉积非晶硅薄膜;利用高能量的准分子激光照射到非晶硅薄膜表面,使非晶硅融化、冷却、再结晶,得到低温多晶硅薄膜;对低温多晶硅薄膜进行刻蚀,得到有源层图形;对刻蚀后的有源层进行 N 型掺杂、P 型掺杂从而得到 P 型晶体管或 N 型晶体管。

[0066] 更具体地,非晶硅薄膜的沉积优选等离子体增强化学气相沉积(英文 Plasma Enhanced Chemical Vapor Deposition,简称 PECVD)的方法,其他形成方式如低压化学气相沉积(英文 Low Pressure Vapor Deposition,简称 LPCVD)或溅镀的方式均可。

[0067] 当然上述有源层制作过程只是作为举例,任何可以实现的低温多晶硅有源层制作工艺均可应用于此,本发明实施例对此不做限制。

[0068] 步骤 304:在有源层相对两侧制作源极和漏极,源极和漏极设置在有源层相对两侧且与有源层相接触。

[0069] 具体地,源极和漏极可采用离子注入方式形成于有源层的相对两侧。源极和漏极相对地设置在有源层的两侧,且与有源层的两侧连接。

[0070] 步骤 305:在源极和漏极上制作栅极绝缘层。

[0071] 步骤 306:制作过孔,过孔依次穿过栅极绝缘层和缓冲层的过孔。

[0072] 具体地,步骤 306 可以包括:

[0073] 采用刻蚀工艺依次刻蚀栅极绝缘层和缓冲层形成过孔,过孔的形成采用常用的刻蚀工艺,加工方便。

[0074] 步骤 307:制作第二栅极,第二栅极设于栅极绝缘层上且通过过孔与第一栅极连接。

[0075] 其中,第二栅极可以为 Cr、Al、Cu、Ti、Ta 或 Mo 金属层,或者 Cr、Al、Cu、Ti、Ta 或 Mo 中的至少两种形成的合金层。

[0076] 在上述制作方法中,第一栅极、缓冲层、栅极绝缘层和第二栅极等结构的制作工艺可以采用常用的刻蚀工艺实现,通常包括蒸镀、曝光、显影和刻蚀等步骤。

[0077] 本发明实施例还提供了一种阵列基板,该阵列基板包括前述任一实施例提供的薄膜晶体管。具体地,该阵列基板包括衬底基板,衬底基板上设有栅线、数据线、像素电极层和前述薄膜晶体管,该薄膜晶体管的漏极与像素电极层连接,薄膜晶体管的栅极(包括第一栅极和第二栅极)与栅线连接,薄膜晶体管的源极与数据线连接。

[0078] 进一步地,阵列基板包括驱动区域和显示区域,驱动区域包括前述薄膜晶体管。薄膜晶体管包括第一栅极和第二栅极形成的双栅极结构,双栅极结构可以增加薄膜晶体管的

开态电流,从而增强了薄膜晶体管的充电能力,也就是说双栅极结构的薄膜晶体管可以以较小的沟道宽度达到与单栅极结构的薄膜晶体管相同的开态电流,因此可以适当减小薄膜晶体管的尺寸;对于采用了GOA工艺的显示器件而言,驱动区域薄膜晶体管尺寸减小,可以达到显示器件窄边框的要求。

[0079] 其中,像素电极层可以为透明的导电金属氧化物层,例如ITO(Indium Tin Oxides,氧化铟锡)、IZO(Indium Zinc Oxides,氧化铟锌)等。

[0080] 基于相同的发明构思,本发明实施例还提供了一种显示装置,该显示装置包括前述实施例提供的阵列基板。

[0081] 在具体实施时,本发明实施例提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0082] 以上仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

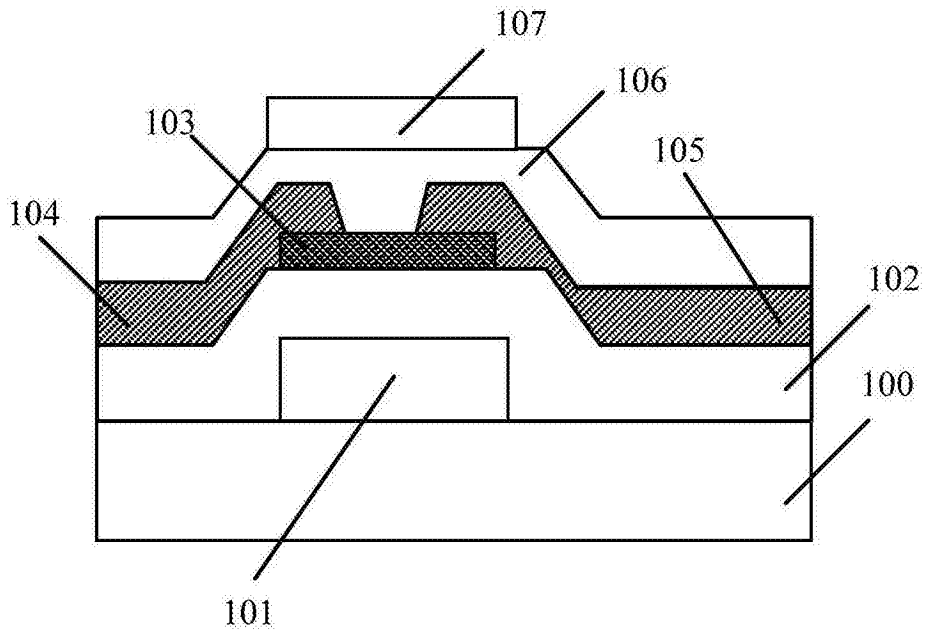


图 1

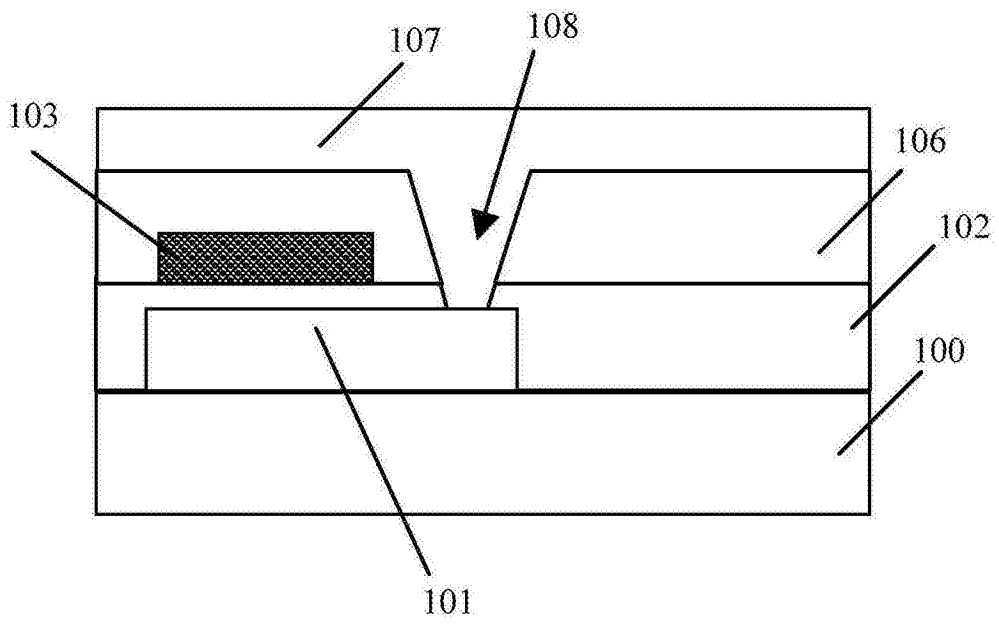


图 2

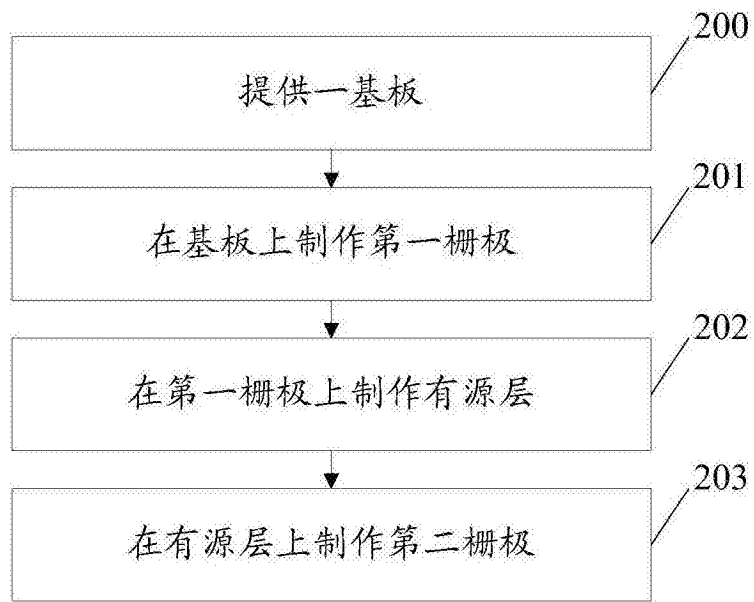


图 3

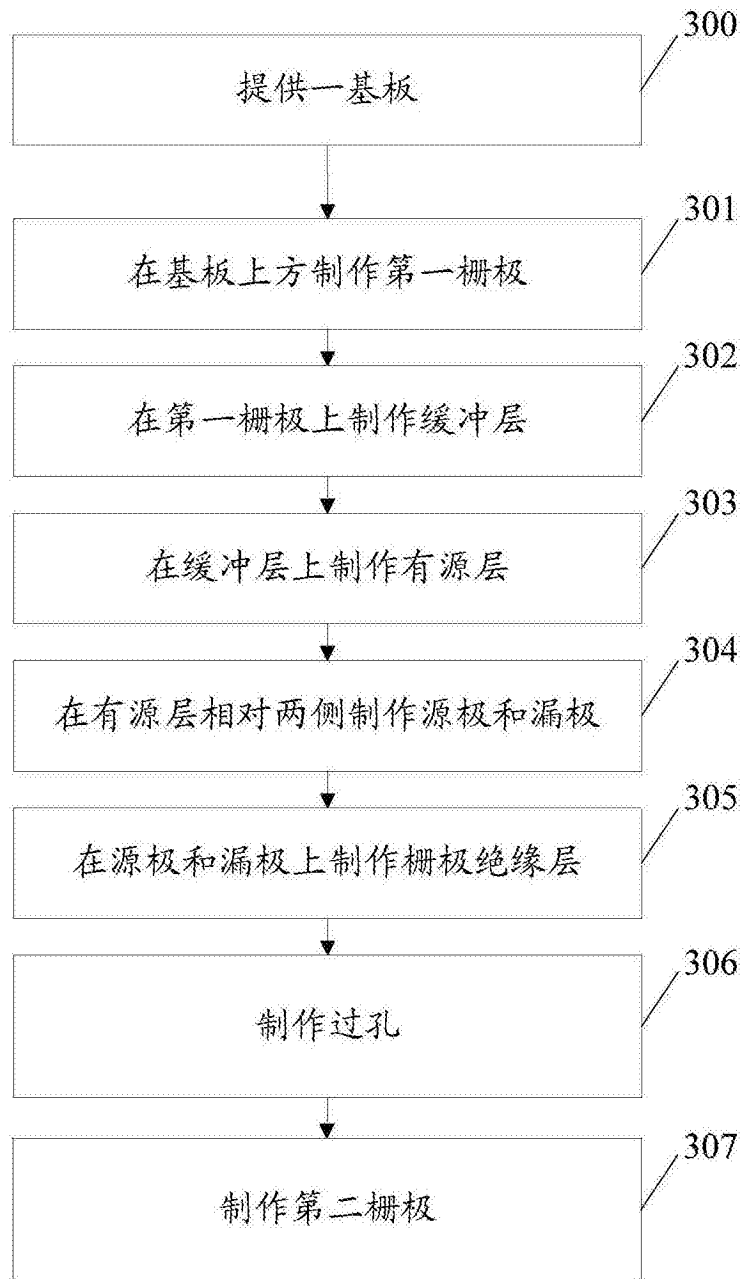


图 4