

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-17220

(P2008-17220A)

(43) 公開日 平成20年1月24日(2008.1.24)

(51) Int. Cl.		F I		テーマコード (参考)
H03H 19/00	(2006.01)	H03H 19/00		5J023
H03H 11/04	(2006.01)	H03H 11/04	A	5J098

審査請求 未請求 請求項の数 4 O L (全 24 頁)

(21) 出願番号	特願2006-187057 (P2006-187057)	(71) 出願人	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(22) 出願日	平成18年7月6日(2006.7.6)	(74) 代理人	100095957 弁理士 亀谷 美明
		(74) 代理人	100096389 弁理士 金本 哲男
		(74) 代理人	100101557 弁理士 萩原 康司
		(72) 発明者	飯田 幸生 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		Fターム(参考)	5J023 CA01 CB01 CB10 5J098 AA14 AB01 AC02 AC09 AC12 AC19 AD14 CB05

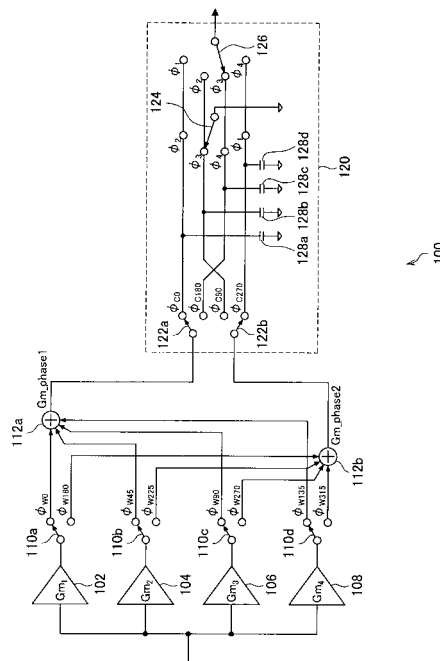
(54) 【発明の名称】 チャージドメインフィルタ回路

(57) 【要約】

【課題】 低域成分を効率良く通過させることができ、さらに、その周波数特性を自在に変更可能な、新規かつ改良されたチャージドメインフィルタ回路を提供すること。

【解決手段】 入力電圧を電流に変換して出力するトランスコンダクタ102、104、106、108と、周波数特性がSINC関数であるSINCフィルタ回路120と、を含み、充電時間に対応するインパルス応答と、トランスコンダクタンスの重み付けに対応するインパルス応答との畳み込みを行ってインパルス応答を生成することを特徴とする、チャージドメインフィルタ回路100が提供される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

入力電圧を電流に変換して出力する複数のトランスコンダクタと；
前記複数のトランスコンダクタからの出力が入力され、周波数特性が S I N C 関数である S I N C フィルタ回路と；
を含んで構成され、

前記 S I N C フィルタ回路はキャパシタを含み、
前記キャパシタの充電時間に対応するインパルス応答と、前記複数のトランスコンダクタのトランスコンダクタンスの重み付けに対応するインパルス応答との畳み込みを行ってインパルス応答を生成することを特徴とする、チャージドメインフィルタ回路。

10

【請求項 2】

前記畳み込みは、前記複数のトランスコンダクタの出力電流を、位相の異なる複数の矩形窓で切り出して加算することによって行うことを特徴とする、請求項 1 に記載のチャージドメインフィルタ回路。

【請求項 3】

前記畳み込みは、前記 S I N C フィルタ回路において異なる位相でサンプリングした前記キャパシタの電荷を加算することによって行うことを特徴とする、請求項 1 に記載のチャージドメインフィルタ回路。

【請求項 4】

前記複数のトランスコンダクタと前記 S I N C フィルタ回路との間にスイッチ部をさらに含むことを特徴とする、請求項 1 に記載のチャージドメインフィルタ回路。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、チャージドメインフィルタ回路に関する。

【背景技術】

【0002】

R F (R a d i o F r e q u e n c y ; 高周波) 回路とデジタル回路とを、 C M O S (C o m p l e m e n t a r y M e t a l O x i d e S e m i c o n d u c t o r) 回路の一つのチップに収めた、無線通信用 S o C (S y s t e m O n C h i p) に
おいて、 R F 回路を小型化および低消費電力化するために、高速クロックによる電流モードサンプリングや、スイッチト・キャパシタ回路などのアナログ離散時間信号処理技術を用いて、フィルタリングやデシメーションを行う技術の開発が行われている（非特許文献 1 参照）。

30

【0003】

また、オペアンプを用いずに、トランスコンダクタとスイッチだけで、周波数特性が S I N C 関数特性を有する S I N C フィルタ回路を構成する、チャージドメインフィルタ回路が考案されている（非特許文献 2 参照）。チャージドメインフィルタ回路は、トランスコンダクタとスイッチだけでフィルタを構成するために、 G H z 帯の R F 信号を直接サンプリングしたり、フィルタリングしたりすることが可能である。以下、 S I N C フィルタ
回路を構成するチャージドメインフィルタ回路について説明する。

40

【0004】

図 17 は、従来の S I N C フィルタ回路を構成するチャージドメインフィルタ回路の構成について説明する説明図である。図 17 に示したように、従来の S I N C フィルタ回路を構成するチャージドメインフィルタ回路 10 は、トランスコンダクタ 12 と、第 1 のスイッチ 14 と、第 2 のスイッチ 16 と、第 3 のスイッチ 18 と、キャパシタ 20 a、20 b、20 c、20 d と、を含んで構成される。

【0005】

図 18 は、図 17 に示したチャージドメインフィルタ回路 10 に印加するクロック信号のタイミングチャートについて説明する説明図である。図 18 に示した 4 種類の位相の異

50

なるクロック信号 1、 2、 3、 4 は、チャージドメインフィルタ回路 10 の第 1 のスイッチ 14、第 2 のスイッチ 16 および第 3 のスイッチ 18 の動作を制御するためのものである。

【0006】

トランスコンダクタ 12 は、入力信号の電圧に比例した電流を出力するものである。

【0007】

第 1 のスイッチ 14 は、トランスコンダクタ 12 からの出力電流を各キャパシタに印加してキャパシタの充電を行う際に、充電を行うキャパシタを選択するためのものである。図 17 に示したチャージドメインフィルタ回路 10 においては、第 1 のスイッチ 14 は 4 種類のクロック信号 1、 2、 3、 4 によって端子が切り換えられ、端子が切り換えられることによって各キャパシタの充電を行う。

10

【0008】

第 2 のスイッチ 16 は、残留した電荷を取り除いて初期化を行うキャパシタを選択するためのものである。図 17 に示したチャージドメインフィルタ回路 10 においては、第 2 のスイッチ 16 は 4 種類のクロック信号 1、 2、 3、 4 によって端子が切り換えられる。第 2 のスイッチ 16 の端子を切り換えることで各キャパシタが接地され、キャパシタに過去の信号による電荷が残留しないように、残留した電荷を取り除いて初期化を行う。

【0009】

第 3 のスイッチ 18 は、各キャパシタに充電された電荷を後段の回路に出力するために、キャパシタを選択するためのものである。図 17 に示したチャージドメインフィルタ回路 10 においては、第 3 のスイッチ 18 は 4 種類のクロック信号 1、 2、 3、 4 によって端子が切り換えられ、端子が切り換えられることによって、各キャパシタに充電された電荷は後段の回路に出力される。

20

【0010】

第 1 のスイッチ 14、第 2 のスイッチ 16、および第 3 のスイッチ 18 に示した端子 1、 2、 3、 4 は、クロック信号 1、 2、 3、 4 がそれぞれオンになった際に接続される端子を意味している。

【0011】

トランスコンダクタ 12 が出力する入力信号の電圧に比例した電流は、第 1 のスイッチ 14 によって選択された 1 つのキャパシタに時間 t だけ印加される。時間 t だけ印加された結果、チャージドメインフィルタ回路 10 は、選択されたキャパシタに蓄えられた電荷が後段の回路に出力されることでサンプリングされる。例えば、第 1 のキャパシタ 20 a は、クロック信号 1 によって第 1 のスイッチ 14 が制御されてトランスコンダクタ 12 から出力される電流によって充電されると、クロック信号 2 によって第 3 のスイッチ 18 が制御されて、蓄えられた電荷を後段の回路に出力する。そして第 1 のキャパシタ 20 a は、クロック信号 4 によって第 2 のスイッチが制御されて接地されることで、残留していた電荷を放出して初期化される。

30

【0012】

キャパシタ 20 a、20 b、20 c、20 d は、第 1 のスイッチ 14、第 2 のスイッチ 16、第 3 のスイッチ 18 の動作によって、時間 t でのサンプリング動作をそれぞれ繰り返す。入力信号が矩形の時間窓 t によってサンプリングされるため、チャージドメインフィルタ回路 10 の周波数特性は図 19 に示したような特性を有する。図 19 に示したように、チャージドメインフィルタ回路 10 の周波数特性は SINC 関数のような特性を有することから、この回路は SINC フィルタ回路と呼ばれる。

40

【0013】

【非特許文献 1】L.Richard Carley and Tamal Mukherjee, "High-Speed Low-Power Integrating CMOS Sample-and-Hold Amplifier Architecture," Proceedings of IEEE1995 Custom Integrated Circuits Conference, pp 543-546, May 1995.

【非特許文献 2】J. Yuan, "A Charge Sampling Mixer with Embedded Filter Functionf

50

or Wireless Applications", Proceedings of IEEE 2000 International Conference on Microwave and Millimeter Wave Technology, pp. 315-318, Sept., 2000.

【非特許文献3】A. Mirzaie, R. Bagheri, S. Chehrazi and A. A. Abidi, "A Second-Order Anti-Aliasing Prefilter for an SDR Receiver", Proceedings of IEEE 2005 Custom Integrated Circuits Conference, pp. 629-632, Sept., 2005.

【発明の開示】

【発明が解決しようとする課題】

【0014】

しかし、従来のチャージドメインSINCフィルタ回路は低域通過フィルタとしての特性は悪い。図17に示した従来のSINCフィルタ回路においては、例えばサンプリング周期 t を $t = 1 \text{ ns}$ とした場合には、周波数が $1/t \sim 1/2t$ 、つまり $1 \text{ GHz} \sim 2 \text{ GHz}$ の範囲のセカンドローブは、 -13 db 程度と大きくなってしまいう問題がある。 10

【0015】

チャージドメインフィルタ回路では、サンプリングレートを変えずに高次のフィルタリングを行うのは容易ではない。非特許文献3に記載されている方法によれば、周波数特性をSINCの2乗にして低域成分の特性を向上させているが、FIR(Finite Impulse Response;有限インパルス応答)フィルタのように周波数特性を自在に変更することは出来ず、応用が困難であった。

【0016】

中心周波数や帯域幅の異なる複数の無線通信サービスの利用を1つの端末で実現しようとする場合には、従来においては、利用するサービスに応じたフィルタ回路を用意する必要があり、RF回路の規模は利用しようとするサービスが増えると、それに伴って大きくなってしまいう問題がある。そのため、回路規模を増大せずに様々な中心周波数や帯域幅を有する無線通信サービスを利用することは困難であった。 20

【0017】

そこで、本発明は、上記問題に鑑みてなされたものであり、本発明の目的とするところは、低域成分を効率良く通過させることができ、さらに、その周波数特性を自在に変更可能な、新規かつ改良されたチャージドメインフィルタ回路を提供することにある。

【課題を解決するための手段】

【0018】

上記課題を解決するために、本発明のある観点によれば、入力電圧を電流に変換して出力する複数のトランスコンダクタと、複数のトランスコンダクタからの出力が入力され、周波数特性がSINC関数であるSINCフィルタ回路と、を含んで構成され、SINCフィルタ回路はキャパシタを含み、キャパシタの充電時間に対応するインパルス応答と、複数のトランスコンダクタのトランスコンダクタンスの重み付けに対応するインパルス応答との畳み込みを行ってインパルス応答を生成することを特徴とする、チャージドメインフィルタ回路が提供される。 30

【0019】

かかる構成によれば、複数のトランスコンダクタは入力電圧を電流に変換して出力し、SINCフィルタ回路はSINC関数特性を持つ周波数特性を有し、チャージドメインフィルタ回路のインパルス応答は、充電時間に対応するインパルス応答と、トランスコンダクタンスの重み付けに対応するインパルス応答とを畳み込んで生成される。その結果、本発明のある観点によるチャージドメインフィルタ回路によれば、充電時間とトランスコンダクタンスの重み付けを変化させることで周波数特性を自在に変更することができる。 40

【0020】

上記畳み込みは、複数のトランスコンダクタの出力電流を、位相の異なる複数の矩形窓で切り出して加算することによって行ってもよい。かかる構成によれば、トランスコンダクタンスの重み付けに対応するインパルス応答は、複数のトランスコンダクタの出力電流を、位相の異なる複数の矩形窓で切り出して加算することによって得られる。その結果、トランスコンダクタの出力電流の加算によってトランスコンダクタンスの重み付けに対応 50

するインパルス応答が変化し、チャージドメインフィルタ回路の周波数特性を変更することができる。

【0021】

上記置み込みは、SINCフィルタ回路において異なる位相でサンプリングしたキャパシタの電荷を加算することによって行ってもよい。かかる構成によれば、充電時間に対応するインパルス応答は、異なる位相でサンプリングした電荷を加算することによって得られる。その結果、異なる位相でサンプリングした電荷の加算によって充電時間に対応するインパルス応答が変化し、チャージドメインフィルタ回路の周波数特性を変更することができる。

【0022】

複数のトランスコンダクタとSINCフィルタ回路との間に、スイッチ部をさらに含むいてもよい。かかる構成によれば、スイッチ部は所定のタイミングでスイッチの開閉を行い、複数のトランスコンダクタからの出力電流のSINCフィルタ回路への印加を制御する。その結果、本発明のある観点によるチャージドメインフィルタ回路を用いて所定の帯域幅においてフィルタリングを行うバンドパスチャージサンプリングを行うことができる。

10

【発明の効果】

【0023】

以上説明したように本発明によれば、低域成分を効率良く通過させることができ、さらに周波数特性を自在に変更可能な、新規かつ改良されたチャージドメインフィルタ回路を提供することができる。

20

【発明を実施するための最良の形態】

【0024】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0025】

(第1の実施形態)

まず、本発明の第1の実施形態にかかるチャージドメインフィルタ回路について説明する。

30

【0026】

図1は、本発明の第1の実施形態に係るチャージドメインフィルタ回路について説明する説明図である。図1に示したように、本発明の第1の実施形態に係るチャージドメインフィルタ回路100は、トランスコンダクタ102、104、106、108と、スイッチ110a、110b、110c、110dと、加算器112a、112bと、SINCフィルタ回路120と、を含んで構成される。

【0027】

SINCフィルタ回路120は、さらに、第1のスイッチ122a、122bと、第2のスイッチ124と、第3のスイッチ126と、キャパシタ128a、128b、128c、128dと、を含んで構成される。

40

【0028】

トランスコンダクタ102、104、106、108は、入力信号の電圧に比例した電流を出力する。本実施形態においては、トランスコンダクタを4つ用いてチャージドメインフィルタ回路を構成しているが、本発明を実施する上ではトランスコンダクタの数は4つに限られない。また、トランスコンダクタのトランスコンダクタンスは全て同じ値を有していてもよく、異なる値を有していてもよい。以下では、4つのトランスコンダクタのトランスコンダクタンスは全て同じ値を有するものとして説明する。

【0029】

スイッチ110a、110b、110c、110dは、トランスコンダクタからの出力を加算器に入力する際に、入力の対象となる加算器を選択するものである。スイッチ11

50

0 a、1 1 0 b、1 1 0 c、1 1 0 dは、それぞれ位相の異なるクロック信号によって端子が切り換えられる。本実施形態においては、8種類の位相の異なるクロック信号によって各スイッチの端子を切り換えるが、本発明を実施する上ではスイッチの数はこれに限られない。

【0030】

加算器1 1 2 a、1 1 2 bは、トランスコンダクタからの出力を加算して出力するものである。出力を加算する対象となるトランスコンダクタは、スイッチ1 1 0 a、1 1 1 0 b、1 1 0 c、1 1 0 dによって選択される。

【0031】

S I N Cフィルタ回路1 2 0は、入力された信号のフィルタリングを行って出力するものである。S I N Cフィルタ回路1 2 0は2つの入力信号を用いてフィルタリングを行う。

10

【0032】

第1のスイッチ1 2 2 aおよび1 2 2 bは、充電対象となるキャパシタを選択するものである。第1のスイッチ1 2 2 aはキャパシタ1 2 8 a、1 2 8 cのどちらかを選択し、第1のスイッチ1 2 2 bはキャパシタ1 2 8 b、1 2 8 dのどちらかを選択する。本実施形態においては、第1のスイッチ1 2 2 aおよび1 2 2 bは、4種類の位相の異なるクロック信号によって端子が切り換えられる。

【0033】

第2のスイッチ1 2 4は、初期化の対象となるキャパシタを選択するためのスイッチである。第2のスイッチ1 2 4によって、S I N Cフィルタ回路1 2 0の各キャパシタの残留電荷を取り除くための初期化を行う際に、初期化を行うキャパシタを選択する。本発明の第1の実施形態に係るチャージドメインフィルタ回路1 0 0においては、4種類のクロック信号によって第2のスイッチ1 2 4の端子が切り換えられる。第2のスイッチ1 2 4の端子を切り換えることによって、キャパシタに過去の信号による電荷が残留しないように、切り換えられた端子に接続されたキャパシタの初期化を行う。

20

【0034】

第3のスイッチ1 2 6は、電荷を後段の回路に出力するキャパシタを選択するためのスイッチである。第3のスイッチ1 2 6によって、S I N Cフィルタ回路1 2 0の各キャパシタに充電された電荷を後段の回路に出力するために、電荷を出力するキャパシタを選択する。本発明の第1の実施形態に係るチャージドメインフィルタ回路1 0 0においては、4種類のクロック信号によって端子が切り換えられて、切り換えられた端子に接続されたキャパシタに充電された電荷を後段の回路に出力する。

30

【0035】

キャパシタ1 2 8 a、1 2 8 b、1 2 8 c、1 2 8 dは、電荷を蓄積するものである。電荷は、トランスコンダクタからの出力電流によって蓄積される。キャパシタ1 2 8 a、1 2 8 b、1 2 8 c、1 2 8 dは、同じ容量を有していることが望ましい。

【0036】

以上、本発明の第1の実施形態に係るチャージドメインフィルタ回路の構成について説明した。次に、本発明の第1の実施形態に係るチャージドメインフィルタ回路の動作について説明する。

40

【0037】

図2は、本発明の第1の実施形態に係るチャージドメインフィルタ回路に入力するクロック信号について説明する説明図である。図2に示したように、本発明の第1の実施形態に係るチャージドメインフィルタ回路には、16種類のクロック信号が入力される。以下、本発明の第1の実施形態に係るチャージドメインフィルタ回路に入力されるクロック信号について説明する。

【0038】

クロック信号 w_0 、 w_{45} 、 w_{90} 、 w_{135} 、 w_{180} 、 w_{225} 、 w_{270} 、 w_{315} は、スイッチ1 1 0 a、1 1 0 b、1 1 0 c、1 1 0 dに対して入

50

力される。スイッチ 110 a にはクロック信号 w_0 および w_{180} が、スイッチ 110 b にはクロック信号 w_{45} および w_{225} が、スイッチ 110 c にはクロック信号 w_{90} および w_{270} が、スイッチ 110 d にはクロック信号 w_{135} および w_{315} が、それぞれ入力される。

【0039】

クロック信号 w_0 と w_{180} 、クロック信号 w_{45} と w_{225} 、クロック信号 w_{90} と w_{270} 、クロック信号 w_{135} と w_{315} は、それぞれ対応関係にあり、クロック信号 w_0 がオンになっている間は、クロック信号 w_{180} はオフになっている。同様に、クロック信号 w_{45} がオンになっている間は、クロック信号 w_{225} はオフになっており、クロック信号 w_{90} がオンになっている間は、クロック信号 w_{270} はオフになっており、クロック信号 w_{135} がオンになっている間は、クロック信号 w_{315} はオフになっている。

10

【0040】

このように、1つのスイッチに対して2種類のクロック信号を入力することで、スイッチに設けられた端子の切り換えを行うことができる。

【0041】

以上、本発明の第1の実施形態に係るチャージドメインフィルタ回路に入力されるクロック信号について説明した。次に、チャージドメインフィルタ回路にクロック信号が入力された際の、チャージドメインフィルタ回路の各部の動作について説明する。

【0042】

スイッチ 110 a は、クロック信号 w_0 がオンになったときに、クロック信号 w_0 に対応する端子に接続する。そして、クロック信号 w_0 がオンになってから時間 t が経過してクロック信号 w_0 がオフになり、クロック信号 w_{180} がオンになると、スイッチ 110 a は、クロック信号 w_{180} に対応する端子に接続する。

20

【0043】

その他のスイッチも、2種類のクロック信号によって端子が切り換えられる。スイッチ 110 b は、クロック信号 w_{45} がオンになったときに、クロック信号 w_{45} に対応する端子に接続する。そして、クロック信号 w_{45} がオンになってから時間 t が経過してクロック信号 w_{45} がオフになり、クロック信号 w_{225} がオンになると、スイッチ 110 b は、クロック信号 w_{225} に対応する端子に接続する。

30

【0044】

同様に、スイッチ 110 c は、クロック信号 w_{90} がオンになったときに、クロック信号 w_{90} に対応する端子に接続し、スイッチ 110 d は、クロック信号 w_{135} がオンになったときに、クロック信号 w_{135} に対応する端子に接続する。そして、スイッチ 110 c は、クロック信号 w_{90} がオンになってから時間 t が経過してクロック信号 w_{90} がオフになり、クロック信号 w_{270} がオンになると、クロック信号 w_{270} に対応する端子に接続し、スイッチ 110 d は、クロック信号 w_{135} がオンになってから時間 t が経過してクロック信号 w_{135} がオフになり、クロック信号 w_{315} がオンになると、クロック信号 w_{315} に対応する端子に接続する。

【0045】

スイッチ 110 a、110 b、110 c、110 d からの出力は、加算器 112 a、112 b のどちらかに入力される。つまり、各スイッチに入力されたクロック信号のオン、オフの状態によって加算される信号が選択されることになる。

40

【0046】

例えば、クロック信号 w_0 、 w_{45} 、 w_{90} 、 w_{135} がオンになっている場合は、4つのトランスコンダクタからの出力は全て加算器 112 a に入力される。また、クロック信号 w_0 、 w_{45} 、 w_{270} 、 w_{315} がオンになっている場合には、トランスコンダクタ 102、104 からの出力は加算器 112 a に入力され、トランスコンダクタ 106、108 からの出力は加算器 112 b に入力される。

【0047】

50

図2のGm__phase 1は加算器112aから出力される信号の大きさと時間との関係を示したものであり、図2のGm__phase 2は加算器112bから出力される信号の大きさと時間との関係を示したものである。Gm__phase 1およびGm__phase 2に示したように、加算器112a、112bからの出力は、時間と共に段階的に変化する。

【0048】

例えば、 w_0 、 w_{45} 、 w_{90} 、 w_{135} がオンになっている場合は、4つのトランスコンダクタからの出力は全て加算器112aに入力されるため、Gm__phase 1は一番大きな値を有している。また、 w_0 、 w_{45} 、 w_{270} 、 w_{315} がオンになっている場合は、トランスコンダクタ102、104からの出力が加算器112aに、トランスコンダクタ106、108からの出力が加算器112bにそれぞれ入力されるため、Gm__phase 1とGm__phase 2とは同じ値を有することになる。

10

【0049】

時間と共に変化する加算器112a、112bからの出力を、SINCフィルタ回路120に所定のタイミングで入力することで、SINCフィルタ回路の周波数特性の改善を図ることができる。そして、SINCフィルタ回路120への入力は、第1のスイッチ122a、122bと、クロック信号 c_0 、 c_{90} 、 c_{180} 、 c_{270} によって制御される。クロック信号 c_0 と c_{180} とが対応関係にあり、クロック信号 c_{90} と c_{270} とが対応関係にある。

【0050】

まず、クロック信号 c_0 がオフからオンになると、第1のスイッチ122aは、クロック信号 c_0 に対応する端子に接続される。その結果、加算器112aからの出力は、キャパシタ128aに入力され、電荷がキャパシタ128aに蓄積される。

20

【0051】

ここで、加算器112aからの出力は時間の経過とともに段階的に変化するので、キャパシタ128aに入力される電流も時間の経過とともに段階的に変化する。

【0052】

クロック信号 c_0 がオンになってから時間 $2t$ が経過すると、クロック信号 c_0 がオフとなり、クロック信号 c_{180} がオンとなる。従って、加算器112aからの出力は、キャパシタ128cに入力され、電荷がキャパシタ128cに蓄積される。キャパシタ128cに入力される電流もキャパシタ128aに入力される電流同様に段階的に変化する。

30

【0053】

クロック信号 c_{180} がオンになってから時間 $2t$ が経過すると、クロック信号 c_{180} がオフとなり、クロック信号 c_0 がオンとなる。このように、周期 $2t$ でクロック信号 c_0 とクロック信号 c_{180} とがオン、オフを繰り返すことで、キャパシタ128a、128cへの充電が繰り返されることになる。

【0054】

一方、第1のスイッチ122bは、クロック信号 c_{90} がオフからオンになると、クロック信号 c_{90} に対応する端子に接続される。その結果、加算器112bからの出力は、キャパシタ128bに入力され、電荷がキャパシタ128bに蓄積される。加算器112bからの出力も、加算器112aからの出力同様に段階的に変化するので、キャパシタ128bに入力される電流も段階的に変化する。

40

【0055】

クロック信号 c_{90} がオンになってから時間 $2t$ が経過すると、クロック信号 c_{90} がオフに変化して、クロック信号 c_{270} がオンに変化する。従って、加算器112bからの出力は、キャパシタ128dに入力され、電荷がキャパシタ128dに蓄積される。キャパシタ128dに入力される電流もキャパシタ128bに入力される電流同様に段階的に変化する。

【0056】

50

キャパシタ 128 a、128 b、128 c、128 d に蓄えられた電荷は、第 3 のスイッチ 126 によって後段の回路に出力される。そして、電荷の出力タイミングはクロック信号 c_1 、 c_2 、 c_3 、 c_4 の 4 つのクロック信号によって制御される。

【0057】

例えば、キャパシタ 128 a は、クロック信号 c_0 がオンからオフに変化した後、クロック信号 c_1 がオフからオンに変化し、第 3 のスイッチ 126 はクロック信号 c_1 に対応する端子に接続される。すると、キャパシタ 128 a に蓄えられていた電荷は、第 3 のスイッチ 126 を通って後段の回路に出力される。

【0058】

クロック信号 c_1 がオンに変化してから時間 t が経過すると、クロック信号 c_1 はオンからオフに変化する。クロック信号 c_1 がオフに変化すると、クロック信号 c_2 がオンに変化する。クロック信号 c_2 がオンに変化すると、第 3 のスイッチ 126 はクロック信号 c_2 に対応する端子に接続される。すると、キャパシタ 128 b に蓄えられていた電荷は、第 3 のスイッチ 126 を通って後段の回路に出力される。

10

【0059】

ここで、キャパシタ 128 b は、第 1 のスイッチ 122 b がクロック信号 c_{90} に対応する端子に接続されている時に、加算器 112 b から出力される電流によって電荷が蓄えられる。そのクロック信号 c_{90} は、クロック信号 c_2 がオフからオンに変化するタイミングで、オンからオフに変化する。従って、クロック信号 c_2 がオンに変化したとき、クロック信号 c_{90} のオンによってキャパシタ 128 b に蓄えられた電荷が、第 3 の

20

【0060】

クロック信号 c_2 がオンに変化してから時間 t が経過すると、クロック信号 c_2 はオンからオフに変化する。クロック信号 c_2 がオフに変化すると、クロック信号 c_3 がオンに変化する。クロック信号 c_3 がオンに変化すると、第 3 のスイッチ 126 はクロック信号 c_3 に対応する端子に接続される。すると、キャパシタ 128 c に蓄えられていた電荷は、第 3 のスイッチ 126 を通って後段の回路に出力される。

【0061】

ここで、キャパシタ 128 c は、第 1 のスイッチ 122 a がクロック信号 c_{180} に対応する端子に接続されている時に、加算器 112 a から出力される電流によって電荷が蓄えられる。そのクロック信号 c_{180} は、クロック信号 c_3 がオフからオンに変化するタイミングで、オンからオフに変化する。従って、クロック信号 c_3 がオンに変化したとき、クロック信号 c_{180} のオンによってキャパシタ 128 c に蓄えられた電荷が、第 3 のスイッチ 126 によって後段の回路に出力される。

30

【0062】

クロック信号 c_3 がオフからオンに変化してから時間 t が経過すると、クロック信号 c_3 はオンからオフに変化する。クロック信号 c_3 がオフに変化すると、クロック信号 c_4 がオンに変化する。クロック信号 c_4 がオンに変化すると、第 3 のスイッチ 126 はクロック信号 c_4 に対応する端子に接続される。すると、キャパシタ 128 d に蓄えられていた電荷は、第 3 のスイッチ 126 を通って後段の回路に出力される。

40

【0063】

ここで、キャパシタ 128 d は、第 1 のスイッチ 122 b がクロック信号 c_{270} に対応する端子に接続されている時に、加算器 112 b から出力される電流によって電荷が蓄えられる。そのクロック信号 c_{270} は、クロック信号 c_4 がオフからオンに変化するタイミングで、オンからオフに変化する。従って、クロック信号 c_4 がオンに変化したとき、クロック信号 c_{270} のオンによってキャパシタ 128 d に蓄えられた電荷が、第 3 のスイッチ 126 によって後段の回路に出力される。

【0064】

クロック信号 c_4 がオフからオンに変化してから時間 t が経過すると、クロック信号 c_1 はオンからオフに変化する。このように、クロック信号 $c_1 \sim c_4$ のオン・オフ動作を

50

繰り返すことで、キャパシタ 1 2 8 a、1 2 8 b、1 2 8 c、1 2 8 d に蓄えられていた電荷は順次後段の回路に出力される。

【0065】

各キャパシタから後段の回路へ電荷が出力されると、キャパシタを接地することによって、キャパシタに残留している電荷を取り除いて初期化を行う。各キャパシタの初期化は、第2のスイッチ 1 2 4 を介して行う。

【0066】

クロック信号 ϕ_1 がオフになってクロック信号 ϕ_2 がオンに変化した時、第2のスイッチ 1 2 4 はクロック信号 ϕ_2 に対応する端子に接続される。すると、キャパシタ 1 2 8 a は第2のスイッチ 1 2 4 を介して接地されるため、キャパシタ 1 2 8 a に残留していた電荷が放出されて初期化される。 10

【0067】

クロック信号 ϕ_2 がオンになってから時間 t が経過して、クロック信号 ϕ_2 がオンからオフに変化すると、クロック信号 ϕ_3 がオフからオンに変化する。クロック信号 ϕ_3 がオンに変化すると、第2のスイッチ 1 2 4 はクロック信号 ϕ_3 に対応する端子に接続される。すると、キャパシタ 1 2 8 b は第2のスイッチ 1 2 4 を介して接地されるため、キャパシタ 1 2 8 b に残留していた電荷が放出されて初期化される。

【0068】

クロック信号 ϕ_3 がオンになってから時間 t が経過して、クロック信号 ϕ_3 がオンからオフに変化すると、クロック信号 ϕ_4 がオフからオンに変化する。クロック信号 ϕ_4 がオンに変化すると、第2のスイッチ 1 2 4 はクロック信号 ϕ_4 に対応する端子に接続される。すると、キャパシタ 1 2 8 c は第2のスイッチ 1 2 4 を介して接地されるため、キャパシタ 1 2 8 c に残留していた電荷が放出されて初期化される。 20

【0069】

クロック信号 ϕ_4 がオンになってから時間 t が経過して、クロック信号 ϕ_4 がオンからオフに変化すると、クロック信号 ϕ_1 がオフからオンに変化する。クロック信号 ϕ_1 がオンに変化すると、第2のスイッチ 1 2 4 はクロック信号 ϕ_1 に対応する端子に接続される。すると、キャパシタ 1 2 8 d は第2のスイッチ 1 2 4 を介して接地されるため、キャパシタ 1 2 8 c に残留していた電荷が放出されて初期化される。

【0070】

このように、クロック信号 $\phi_1 \sim \phi_4$ のオン・オフ動作を繰り返すことで、キャパシタ 1 2 8 a、1 2 8 b、1 2 8 c、1 2 8 d に残留していた電荷が放出され、各キャパシタの初期化が行われる。 30

【0071】

上記のように、キャパシタ 1 2 8 a、1 2 8 b、1 2 8 c、1 2 8 d が時間 t で充電、出力、初期化動作を繰り返すので、サンプリング動作は時間 t ごとに途切れなく遂行される。

【0072】

図1に示したチャージドメインフィルタ回路 100において、入力から加算器 112 a までを一つのトランスコンダクタとみなすと、図2の G_{m_phase1} に示したように 40 周期 $2t$ で階段状の三角波でトランスコンダクタンスが変化していることになる。同様に、入力から加算器 112 b までを一つのトランスコンダクタとみなすと、図2の G_{m_phase2} に示したように、 G_{m_phase1} とは異なる位相を有する、周期 $2t$ で階段状の三角波でトランスコンダクタンスが変化していることになる。従って、チャージドメインフィルタ回路 100 は、三角波の窓で連続時間信号を切り出した後、SINCフィルタ回路 120 で積分していることになる。

【0073】

図3は、本発明の第1の実施形態に係るチャージドメインフィルタ回路のインパルス応答の様子について説明する説明図である。上述したように、チャージドメインフィルタ回路 100 は、三角波の窓で連続時間信号を切り出した後、SINCフィルタ回路 120 で 50

積分している、これは図3の(b)に示した三角波状のインパルス応答を畳み込んだことと等価になる。従って、チャージドメインフィルタ回路100はFIRフィルタとして動作する。

【0074】

そして、図3の(b)に示した三角波状のインパルス応答は、図3の(a)に示した2つの矩形インパルス応答を畳み込んだものである。ここで、2つの矩形インパルス応答は、パルス幅とトランスコンダクタの数に対応する。本実施形態においては、パルス幅が4クロック、トランスコンダクタの数が4つであるので、インパルスの数が共に4本の矩形インパルス応答となる。

【0075】

2つの矩形インパルス応答を畳み込むので、チャージドメインフィルタ回路100の周波数応答はSINCの2乗の特性を有する。図4は、本発明の第1の実施形態に係るチャージドメインフィルタ回路100の、サンプリング周期 t を $t = 1 \text{ ns}$ とした場合の周波数応答について説明する説明図である。図4に示したように、チャージドメインフィルタ回路100の周波数特性は、図18に示した従来のSINCフィルタ回路の周波数特性に比べて、周波数 $1/t \sim 2/t$ 、すなわち周波数が $1 \text{ GHz} \sim 2 \text{ GHz}$ の間のセカンドロープにおける周波数特性が落ち込んでいるのが分かる。

【0076】

ここで、本発明の一実施形態に係るチャージドメインフィルタ回路100は、トランスコンダクタのトランスコンダクタンスの大きさを変化させることで、周波数特性を変化させることができる。

【0077】

図5は、本発明の第1の実施形態に係るチャージドメインフィルタ回路のインパルス応答の様子について説明する説明図である。例えば、トランスコンダクタ104、106のトランスコンダクタンスが、トランスコンダクタ102、108のトランスコンダクタンスの2倍である場合は、図5の(a)の G_m に示すように、台形のインパルス応答となる。従って、トランスコンダクタンスを変化させた場合のチャージドメインフィルタ回路100のインパルス応答は図5の(b)に示すような形となり、このときのチャージドメインフィルタ回路100の周波数特性は図6に示したようなグラフになる。

【0078】

以上説明したように、本発明の第1の実施形態に係るチャージドメインフィルタ回路によれば、トランスコンダクタンスの重み付けによって周波数特性を自在に変更することができる。

【0079】

(第2の実施形態)

本発明の第1の実施形態では、トランスコンダクタからの出力電流の加算タイミングを制御することで、周波数特性を自在に変更することができるチャージドメインフィルタ回路について説明した。本発明の第2の実施形態では、SINCフィルタ回路からの出力電荷の加算タイミングを制御することで、周波数特性を自在に変更することができるチャージドメインフィルタ回路について説明する。

【0080】

図7は、本発明の第2の実施形態に係るチャージドメインフィルタ回路について説明する説明図である。以下、図7を用いて本発明の第2の実施形態に係るチャージドメインフィルタ回路について説明する。

【0081】

図7に示したように、本発明の第2の実施形態に係るチャージドメインフィルタ回路200は、トランスコンダクタ202、204、206、208と、SINCフィルタ回路220、240、260、280と、を含んで構成される。

【0082】

SINCフィルタ回路220は、第1のスイッチ222と、第2のスイッチ224と、

10

20

30

40

50

第3のスイッチ226と、キャパシタ228a、228b、228c、228dと、を含んで構成される。同様に、SINCフィルタ回路240は、第1のスイッチ242と、第2のスイッチ244と、第3のスイッチ246と、キャパシタ248a、248b、248c、248dと、を含み、SINCフィルタ回路260は、第1のスイッチ262と、第2のスイッチ264と、第3のスイッチ266と、キャパシタ268a、268b、268c、268dと、を含み、SINCフィルタ回路280は、第1のスイッチ282と、第2のスイッチ284と、第3のスイッチ286と、キャパシタ288a、288b、288c、288dと、を含んで構成される。

【0083】

トランスコンダクタ202、204、206、208は、入力信号の電圧に比例した電流を出力する。本実施形態においては、トランスコンダクタを4つ用いてチャージドメインフィルタ回路を構成しているが、本発明を実施する上ではトランスコンダクタの数は4つに限られない。また、トランスコンダクタのトランスコンダクタンスは全て同じ値を有していてもよく、異なる値を有していてもよい。以下では、4つのトランスコンダクタのトランスコンダクタンスは全て同じ値を有するものとして説明する。

10

【0084】

第1のスイッチ222、242、262および282は、充電対象となるキャパシタを選択するものである。第1のスイッチ222はキャパシタ228a、228b、228c、228dのいずれかを選択する。同様に、第2のスイッチ242はキャパシタ248a、248b、248c、248dのいずれかを選択し、第2のスイッチ262はキャパシタ268a、268b、268c、268dのいずれかを選択し、第2のスイッチ282はキャパシタ288a、288b、288c、288dのいずれかを選択する。本実施形態においては、第1のスイッチ222、242、262および282は、それぞれ4つの端子を有し、4種類の位相の異なるクロック信号によって端子が切り換えられるものとする。

20

【0085】

第2のスイッチ224、244、264、284は、初期化対象のキャパシタを選択するためのスイッチである。第2のスイッチ224、244、264、284によって、SINCフィルタ回路220、240、260、280の各キャパシタの残留電荷を取り除くための初期化を行う際に、初期化を行うキャパシタを選択する。本実施形態に係るチャージドメインフィルタ回路200においては、4種類のクロック信号によって端子が切り換えられて、キャパシタに過去の信号による電荷が残留しないように、切り換えられた端子に接続されたキャパシタの初期化を行う。なお、本発明を実施する上で端子の数はこれに限られない。

30

【0086】

第3のスイッチ226、246、266、286は、電荷を出力するキャパシタを選択するためのスイッチである。第3のスイッチ226、246、266、286によって、SINCフィルタ回路220、240、260、280の各キャパシタに充電された電荷を後段の回路に出力するために、電荷を出力するキャパシタを選択する。本実施形態に係るチャージドメインフィルタ回路200においては、4種類のクロック信号によって端子が切り換えられて、切り換えられた端子に接続されたキャパシタに充電された電荷を後段の回路に出力する。

40

【0087】

なお、本発明を実施する上では、各スイッチの数や、各スイッチにおける端子の数は上記で示した数に限られない。

【0088】

キャパシタ228a、228b、228c、228d、248a、248b、248c、248d、268a、268b、268c、268d、288a、288b、288c、288dは、電荷を蓄積するものである。各キャパシタは同じ容量を有していることが望ましい。なお、本実施形態においては1つのSINCフィルタ回路あたり4つのキャパ

50

シタを含んで構成されているが、SINCフィルタ回路あたりのキャパシタの数はこれに限られない。

【0089】

以上、本発明の第2の実施形態に係るチャージドメインフィルタ回路の構成について説明した。次に、本発明の第2の実施形態に係るチャージドメインフィルタ回路の動作について説明する。

【0090】

図8は、本発明の第2の実施形態に係るチャージドメインフィルタ回路に入力するクロック信号について説明する説明図である。チャージドメインフィルタ回路200は、クロック信号 $\phi_1 \sim \phi_{16}$ の16種類のクロック信号が入力される。

10

【0091】

第1のスイッチ222は、4種類のクロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} によって制御される。クロック信号 ϕ_1 がオフからオンに変化すると、第1のスイッチ222は、クロック信号 ϕ_1 に対応する端子に接続される。

【0092】

第1のスイッチ222がクロック信号 ϕ_1 に対応する端子に接続されると、トランスコンダクタ202からの出力電流がキャパシタ228aに入力される。トランスコンダクタ202からの出力電流がキャパシタ228aに入力されることにより、キャパシタ228aにはトランスコンダクタ202からの出力電流によって電荷が蓄積される。

【0093】

時間tが経過して、クロック信号 ϕ_1 がオンからオフに変化すると、クロック信号 ϕ_5 がオンからオフに変化する。クロック信号 ϕ_5 がオフからオンに変化すると、第1のスイッチ222は、クロック信号 ϕ_5 に対応する端子に接続される。

20

【0094】

第1のスイッチ222がクロック信号 ϕ_5 に対応する端子に接続されると、トランスコンダクタ202からの出力電流がキャパシタ228bに入力される。トランスコンダクタ202からの出力電流がキャパシタ228bに入力されることにより、キャパシタ228bにはトランスコンダクタ202からの出力電流によって電荷が蓄積される。

【0095】

さらに時間tが経過して、クロック信号 ϕ_5 がオンからオフに変化すると、クロック信号 ϕ_9 がオンからオフに変化する。クロック信号 ϕ_9 がオフからオンに変化すると、第1のスイッチ222は、クロック信号 ϕ_9 に対応する端子に接続される。

30

【0096】

第1のスイッチ222がクロック信号 ϕ_9 に対応する端子に接続されると、トランスコンダクタ202からの出力電流がキャパシタ228cに入力される。トランスコンダクタ202からの出力電流がキャパシタ228cに入力されることにより、キャパシタ228cにはトランスコンダクタ202からの出力電流によって電荷が蓄積される。

【0097】

さらに時間tが経過して、クロック信号 ϕ_9 がオンからオフに変化すると、クロック信号 ϕ_{13} がオンからオフに変化する。クロック信号 ϕ_{13} がオフからオンに変化すると、第1のスイッチ222は、クロック信号 ϕ_{13} に対応する端子に接続される。

40

【0098】

第1のスイッチ222がクロック信号 ϕ_{13} に対応する端子に接続されると、トランスコンダクタ202からの出力電流がキャパシタ228dに入力される。トランスコンダクタ202からの出力電流がキャパシタ228dに入力されることにより、キャパシタ228dにはトランスコンダクタ202からの出力電流によって電荷が蓄積される。

【0099】

さらに時間tが経過して、クロック信号 ϕ_{13} がオンからオフになると、クロック信号 ϕ_1 がオンからオフに変化する。このように、クロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} のオン・オフを繰り返すことで、第1のスイッチ222は接続する端子が切り換えられ、ト

50

ランスコンダクタ202からの出力電流によって、キャパシタ228a、228b、228c、228dに順次電荷が蓄積される。

【0100】

このように、SINCフィルタ回路220の各キャパシタには、4種類のクロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} のオン・オフの繰り返しによって電荷が蓄積される。同様に、SINCフィルタ回路240、260、280の各キャパシタにもクロック信号のオン・オフの繰り返しによって電荷が蓄積される。しかし、これらのキャパシタへの電荷の蓄積は、SINCフィルタ回路220の第1のスイッチ222に入力されるクロック信号とは異なる位相を有するクロック信号のオン・オフによって制御される。

【0101】

例えば、SINCフィルタ回路240の第1のスイッチ242には、4種類のクロック信号 ϕ_2 、 ϕ_6 、 ϕ_{10} 、 ϕ_{14} が入力される。これらのクロック信号は、図8に示したように、クロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} と比べて $t/4$ ずれている位相を有する。

10

【0102】

また、SINCフィルタ回路260の第1のスイッチ262には、クロック信号 ϕ_3 、 ϕ_7 、 ϕ_{11} 、 ϕ_{15} が入力され、これらのクロック信号は、図8に示したように、クロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} と比べて $t/2$ ずれている位相を有する。そして、SINCフィルタ回路280の第1のスイッチ282には、クロック信号 ϕ_4 、 ϕ_8 、 ϕ_{12} 、 ϕ_{16} が入力され、これらのクロック信号は、図8に示したように、クロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} と比べて $3t/4$ ずれている位相を有する。

20

【0103】

このように、位相が異なるクロック信号をSINCフィルタ回路に入力することによって、各SINCフィルタ回路のキャパシタの充電タイミングをずらすことができる。

【0104】

キャパシタに蓄積された電荷は、第3のスイッチ226、246、266、286によって後段の回路に出力される。第3のスイッチ226、246、266、286は、4種類の位相の異なるクロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} のオン・オフによって端子が切り換えられ、各キャパシタに蓄えられている電荷を後段の回路に出力させる。ここで、クロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} は、第1のスイッチ222に入力されるクロック信号と同じものである。

30

【0105】

クロック信号 ϕ_1 がオンになっている間、ランスコンダクタ202からの出力電流によって蓄えられたキャパシタ228aの電荷は、クロック信号 ϕ_9 がオンになっている時に後段の回路に出力される。同様に、キャパシタ228bの電荷はクロック信号 ϕ_{13} がオンになっている時に、キャパシタ228cの電荷はクロック信号 ϕ_1 がオンになっている時に、キャパシタ228dの電荷はクロック信号 ϕ_5 がオンになっている時に、それぞれ後段の回路に出力される。

【0106】

ここで、後段の回路には、SINCフィルタ回路220のキャパシタに蓄えられた電荷だけでなく、SINCフィルタ回路240、260、280のキャパシタに蓄えられた電荷も出力される。SINCフィルタ回路240の第3のスイッチ246、SINCフィルタ回路260の第3のスイッチ264、SINCフィルタ回路280の第3のスイッチ284も、SINCフィルタ回路220の第3のスイッチ224と同様に、クロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} のオン・オフによって端子が切り換えられる。

40

【0107】

キャパシタ228a、248a、268a、288aは、それぞれ位相の異なるクロック信号 ϕ_1 、 ϕ_2 、 ϕ_3 、 ϕ_4 の入力によって充電されるが、出力はクロック信号 ϕ_9 がオンになったタイミングで同時に行われる。従って、キャパシタ228a、248a、268a、288aに蓄えられた電荷が加算されて後段の回路に出力されることになる。

50

【0108】

その他のキャパシタも同様に、位相の異なるクロック信号の入力によって電荷が蓄積され、蓄積された電荷は同じクロック信号の入力によって後段の回路に出力される。キャパシタ228b、248b、268b、288bは、それぞれ位相の異なるクロック信号₅、₆、₇、₈の入力によって充電され、出力はクロック信号₁₃がオンになったタイミングで同時に行われる。キャパシタ228c、248c、268c、288cは、それぞれ位相の異なるクロック信号₉、₁₀、₁₁、₁₂の入力によって充電され、出力はクロック信号₁がオンになったタイミングで同時に行われる。そして、キャパシタ228d、248d、268d、288dは、それぞれ位相の異なるクロック信号₁₃、₁₄、₁₅、₁₆の入力によって充電され、出力はクロック信号₅がオンになったタイミングで同時に行われる。 10

【0109】

第3のスイッチ226、246、266、286を介して各キャパシタから後段の回路へ電荷が出力されると、各キャパシタに残留している電荷をキャパシタの接地によって取り除いて初期化を行う。各キャパシタの初期化は、第2のスイッチ224、244、264、284を介して行う。第2のスイッチは4種類の位相の異なるクロック信号₁、₅、₉、₁₃のオン・オフによって端子が切り換えられる。

【0110】

クロック信号₉がオフになってクロック信号₁₃がオンになった時、第2のスイッチ224はクロック信号₁₃に対応する端子に接続される。すると、キャパシタ228aは第2のスイッチ224を介して接地されるため、キャパシタ228aに残留していた電荷が放出されて初期化される。クロック信号₉がオフになってクロック信号₁₃がオンになると、第2のスイッチ244、264、284も同様にクロック信号₁₃に対応する端子に接続されるため、キャパシタ248a、268a、288aに残留していた電荷も同様に放出されて初期化される。 20

【0111】

クロック信号₁₃がオンになってから時間tが経過して、クロック信号₁₃がオンからオフに変化すると、クロック信号₁がオフからオンに変化する。クロック信号₁がオンになると、第2のスイッチ224はクロック信号₁に対応する端子に接続される。すると、キャパシタ228bは第2のスイッチ224を介して接地されるため、キャパシタ228bに残留していた電荷が放出されて初期化される。クロック信号₁₃がオフになってクロック信号₁がオンになると、第2のスイッチ244、264、284も同様にクロック信号₁に対応する端子に接続されるため、キャパシタ248b、268b、288bに残留していた電荷も同様に放出されて初期化される。 30

【0112】

クロック信号₁がオンになってから時間tが経過して、クロック信号₁がオンからオフに変化すると、クロック信号₅がオフからオンに変化する。クロック信号₅がオンに変化すると、第2のスイッチ224はクロック信号₅に対応する端子に接続される。すると、キャパシタ228cは第2のスイッチ224を介して接地されるため、キャパシタ228cに残留していた電荷が放出されて初期化される。クロック信号₁がオフになってクロック信号₅がオンになると、第2のスイッチ244、264、284も同様にクロック信号₅に対応する端子に接続されるため、キャパシタ248c、268c、288cに残留していた電荷も同様に放出されて初期化される。 40

【0113】

クロック信号₅がオンになってから時間tが経過して、クロック信号₅がオンからオフに変化すると、クロック信号₉がオフからオンに変化する。クロック信号₉がオンに変化すると、第2のスイッチ224はクロック信号₉に対応する端子に接続される。すると、キャパシタ228dは第2のスイッチ224を介して接地されるため、キャパシタ228dに残留していた電荷が放出されて初期化される。クロック信号₅がオフになってクロック信号₉がオンになると、第2のスイッチ244、264、284も同様 50

にクロック信号 ϕ_9 に対応する端子に接続されるため、キャパシタ 248c、268c、288c に残留していた電荷も同様に放出されて初期化される。

【0114】

このように、クロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} のオン・オフ動作を繰り返すことで、SINCフィルタ回路 220 のキャパシタ 228a、228b、228c、228d に残留していた電荷が放出され、各キャパシタの初期化が行われる。同様に、SINCフィルタ回路 240、260、280 の各キャパシタの初期化処理も、第 2 のスイッチ 244、264、284 にクロック信号 ϕ_1 、 ϕ_5 、 ϕ_9 、 ϕ_{13} を入力することによって行われる。

【0115】

上記のように、各キャパシタが充電、出力、初期化を途切れなく繰り返す。図 8 の Dump ϕ_9 は、第 3 のスイッチ 226、246、266、286 にクロック信号 ϕ_9 が入力された場合における、後段の回路へ出力する電荷量全体の変化を示している。例えば、キャパシタ 228a、248a、268a、288a に注目した場合、各キャパシタへの充電タイミングはクロック信号 $\phi_1 \sim \phi_4$ によって制御される。クロック信号 $\phi_1 \sim \phi_4$ はそれぞれ異なる位相を有するため、クロック信号 ϕ_9 が入力された場合における後段の回路へ出力する電荷量は、時間とともに段階的に変化する。従って、キャパシタ 228a、248a、268a、288a の電荷の合計は、図 8 の Dump ϕ_9 のような三角波の窓で連続時間信号を切り出した後に積分したことになる。

【0116】

同様に、キャパシタ 228b、248b、268b、288b の電荷の合計は、図 8 の Dump ϕ_{13} のような三角波の窓で連続時間信号を切り出した後に積分したことになる。キャパシタ 228c、248c、268c、288c の電荷の合計は、図 8 の Dump ϕ_1 のような三角波の窓で連続時間信号を切り出した後に積分したことになる。キャパシタ 228d、248d、268d、288d の電荷の合計は、図 8 の Dump ϕ_5 のような三角波の窓で連続時間信号を切り出した後に積分したことになる。そのため、サンプリングと FIR フィルタのフィルタリング動作も、時間 t ごとに途切れなく遂行される。

【0117】

図 7 に示したチャージドメインフィルタ回路 200 も、本発明の第 1 の実施形態で示したチャージドメインフィルタ回路 100 と同様に、インパルス応答は 2 つの矩形インパルスを畳み込んだものとなる。そして、チャージドメインフィルタ回路 200 のインパルス応答は、図 3 の (b) に示したものと同様に三角波状のインパルス応答となる。従って、チャージドメインフィルタ回路 200 は FIR フィルタとして動作し、チャージドメインフィルタ回路 200 の周波数特性は、サンプリング周期 t を $t = 1 \text{ ns}$ とした場合に、図 4 に示したチャージドメインフィルタ回路 100 の周波数応答と同様の特性を有することになる。

【0118】

ここで、本発明の第 2 の実施形態に係るチャージドメインフィルタ回路 200 の周波数特性も、トランスコンダクタのトランスコンダクタンスの値を変化させることで変化させることができる。

【0119】

例えば、トランスコンダクタ 204、206 のトランスコンダクタンスが、トランスコンダクタ 202、208 のトランスコンダクタンスの 2 倍である場合は、図 5 の (a) の G_m に示すように、台形のインパルス応答となる。従って、トランスコンダクタンスを変化させた場合のチャージドメインフィルタ回路 200 のインパルス応答も、本発明の第 1 の実施形態に係るチャージドメインフィルタ回路 100 のインパルス応答と同様に、図 5 の (b) に示すような形となる。従って、チャージドメインフィルタ回路 200 の周波数特性も、図 6 に示したようなグラフになる。

【0120】

すなわち、本発明の第 2 の実施形態に係るチャージドメインフィルタ回路も、トランス

10

20

30

40

50

コンダクタンスの重み付けを変更することで周波数特性を変更することが可能な F I R フィルタとなる。

【 0 1 2 1 】

以上説明したように、本発明の第 2 の実施形態に係るチャージドメインフィルタ回路によっても、トランスコンダクタンスの重み付けによって周波数特性を自在に変更することができる。

【 0 1 2 2 】

上記のように、重み付けされたトランスコンダクタンスと、電流を積分する矩形の窓とを畳み込むことで、F I R フィルタのインパルス応答を生成することができる。そこで、トランスコンダクタの重み付けや、キャパシタの充電を行うクロックがオンとなる時間を変化させることで、様々な形に F I R フィルタのインパルス応答を生成することができる。

10

【 0 1 2 3 】

(応用例 1)

図 9 はインパルス応答の一例について説明する説明図である。キャパシタの充電を行うクロックのパルス幅を 3 クロックとして、トランスコンダクタを 5 つ設け、そのうちの 3 つを、他の 2 つの 2 倍のトランスコンダクタンスを有するトランスコンダクタにした場合、インパルス応答は図 9 の (b) のような形になる。図 9 の (b) のインパルス応答は、図 5 の (b) に示したインパルス応答と同じ形である。従って、この場合の周波数特性も、サンプリング周期 t を $t = 1 \text{ ns}$ とした場合に、図 6 に示したようなグラフとなる。

20

【 0 1 2 4 】

(応用例 2)

図 10 は別のインパルス応答の一例について説明する説明図である。キャパシタの充電を行うクロックのパルス幅を 5 クロックとして、トランスコンダクタを 3 つ設け、全て同じトランスコンダクタンスを有するトランスコンダクタにした場合、インパルス応答は図 10 の (b) のような形になる。この場合の周波数特性は、サンプリング周期 t を $t = 1 \text{ ns}$ とした場合に、図 11 に示したグラフとなる。

【 0 1 2 5 】

(応用例 3)

図 12 はさらに別のインパルス応答の一例について説明する説明図である。キャパシタの充電を行うクロックのパルス幅を 4 クロックとして、トランスコンダクタを 4 つ設け、そのうちの 2 つを、他の 2 つの 2 倍のトランスコンダクタンスを有するトランスコンダクタにした場合、インパルス応答は図 12 の (b) のような形になる。この場合の周波数特性は、サンプリング周期 t を $t = 1 \text{ ns}$ とした場合に、図 13 に示したグラフとなる。

30

【 0 1 2 6 】

(応用例 4)

図 14 はさらに別のインパルス応答の一例について説明する説明図である。キャパシタの充電を行うクロックのパルス幅を 4 クロックとして、トランスコンダクタを 4 つ設け、そのうちの 1 つを、他の 3 つとは逆の極性のトランスコンダクタンスを有するトランスコンダクタにした場合、インパルス応答は図 14 の (b) のような形になる。この場合の周波数特性は、サンプリング周期 t を $t = 1 \text{ ns}$ とした場合に、図 15 に示したグラフとなる。

40

【 0 1 2 7 】

このように、キャパシタの充電を行うクロックのパルス幅やトランスコンダクタのトランスコンダクタンスを変化させることで、様々な周波数特性を得ることができる。従って、通過させようとする信号の帯域や用途に合わせてトランスコンダクタンスやキャパシタの充電時間を調整することによって、1 つの回路で様々な帯域の信号を通過させることが可能となり、回路規模を増大させずに複数の無線通信サービスを利用することができる。

【 0 1 2 8 】

(第 3 の実施形態)

50

本発明の別の応用例として、本発明の第3の実施形態にかかるチャージドメインフィルタ回路を用いたバンドパスチャージサンプリング（BPCS、非特許文献2参照）について述べる。

【0129】

図16は、本発明の第3の実施形態に係るチャージドメインフィルタ回路について説明する説明図である。図16に示したように、本発明の第3の実施形態に係るチャージドメインフィルタ回路300は、トランスコンダクタ302、304、306、308と、スイッチ310a、310b、310c、310dと、加算器312a、312bと、SINCフィルタ回路320と、第1スイッチ部330と、第2スイッチ部340と、を含んで構成される。

10

【0130】

SINCフィルタ回路320は、さらに、第1のスイッチ322a、322bと、第2のスイッチ324と、第3のスイッチ326と、キャパシタ328a、328b、328c、328dと、を含んで構成される。第1スイッチ部330は、スイッチ332a、332bを含み、第2スイッチ部340は、スイッチ342a、342bを含む。

【0131】

第1スイッチ部330および第2スイッチ部340は、トランスコンダクタからのSINCフィルタ回路320への出力を制御するものである。第1スイッチ部330は、トランスコンダクタからの出力を制御し、第2スイッチ部340は、トランスコンダクタからの出力の逆相の出力を制御する。

20

【0132】

第1スイッチ部330と第2スイッチ部340には、それぞれ正反対の位相のクロック信号が入力される。つまり、第1スイッチ部330にオンのクロック信号が入力されている時には第2スイッチ部340にはクロック信号が入力されず、第2スイッチ部340にオンのクロック信号が入力されている時には、第1スイッチ部330にはオンのクロック信号は入力されない。

【0133】

第1スイッチ部330と第2スイッチ部340に入力するクロック信号のオン・オフを繰り返すことで、トランスコンダクタからの出力と、トランスコンダクタからの出力の逆相の出力とが、交互にSINCフィルタ回路320へ入力される。すなわち、第1スイッチ部330と第2スイッチ部340に入力するクロック信号が乗算されるので、周波数変換が行われる。従って、チャージドメインフィルタ回路300は、所定の周波数を中心としたフィルタリング特性を有するフィルタ回路となる。

30

【0134】

以上説明したように、本発明の第3の実施形態にかかるチャージドメインフィルタ回路によれば、所定の周波数を中心としたバンドパスチャージサンプリングを行うことができる。周波数特性は、第1の実施形態および第2の実施形態同様に、トランスコンダクタンスの値や、キャパシタへの充電時間を変化させることによって自在に変化させることができる。従って、通過させようとする信号の帯域や用途に合わせてトランスコンダクタンスやキャパシタの充電時間を調整することによって、1つの回路で様々な帯域の信号を通過させることが可能となり、回路規模を増大させずに複数の無線通信サービスを利用することができる。

40

【0135】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【図面の簡単な説明】

【0136】

【図1】本発明の第1の実施形態に係るチャージドメインフィルタ回路について説明する

50

説明図である。

【図 2】本発明の第 1 の実施形態に係るチャージドメインフィルタ回路に入力するクロック信号について説明する説明図である。

【図 3】本発明の第 1 の実施形態に係るチャージドメインフィルタ回路のインパルス応答の様子について説明する説明図である。

【図 4】本発明の第 1 の実施形態に係るチャージドメインフィルタ回路の周波数応答について説明する説明図である。

【図 5】本発明の第 1 の実施形態に係るチャージドメインフィルタ回路のインパルス応答の様子について説明する説明図である。

【図 6】図 5 のインパルス応答の場合におけるチャージドメインフィルタ回路の周波数応答について説明する説明図である。 10

【図 7】本発明の第 2 の実施形態に係るチャージドメインフィルタ回路について説明する説明図である。

【図 8】本発明の第 2 の実施形態に係るチャージドメインフィルタ回路に入力するクロック信号について説明する説明図である。

【図 9】インパルス応答の一例について説明する説明図である。

【図 10】別のインパルス応答の一例について説明する説明図である。

【図 11】図 10 のインパルス応答の場合におけるチャージドメインフィルタ回路の周波数応答について説明する説明図である。

【図 12】さらに別のインパルス応答の一例について説明する説明図である。 20

【図 13】図 12 のインパルス応答の場合におけるチャージドメインフィルタ回路の周波数応答について説明する説明図である。

【図 14】さらに別のインパルス応答の一例について説明する説明図である。

【図 15】図 14 のインパルス応答の場合におけるチャージドメインフィルタ回路の周波数応答について説明する説明図である。

【図 16】本発明の第 3 の実施形態に係るチャージドメインフィルタ回路について説明する説明図である。

【図 17】従来の S I N C フィルタ回路を構成するチャージドメインフィルタ回路の構成について説明する説明図である。

【図 18】従来のチャージドメインフィルタ回路に印加するクロック信号のタイミングチャートについて説明する説明図である。 30

【図 19】従来のチャージドメインフィルタ回路の周波数特性を示す説明図である。

【符号の説明】

【0137】

100、200、300 チャージドメインフィルタ回路

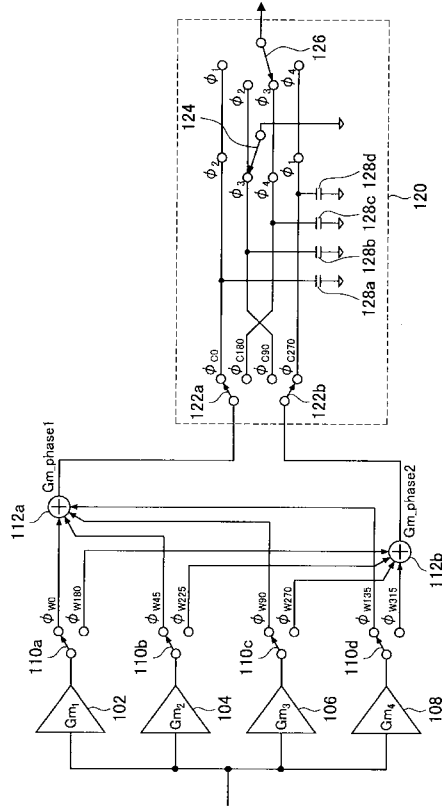
102、104、106、108、202、204、206、208、302、304
、306、308 トランスコンダクタ

120、220、240、260、280、320 S I N C フィルタ回路

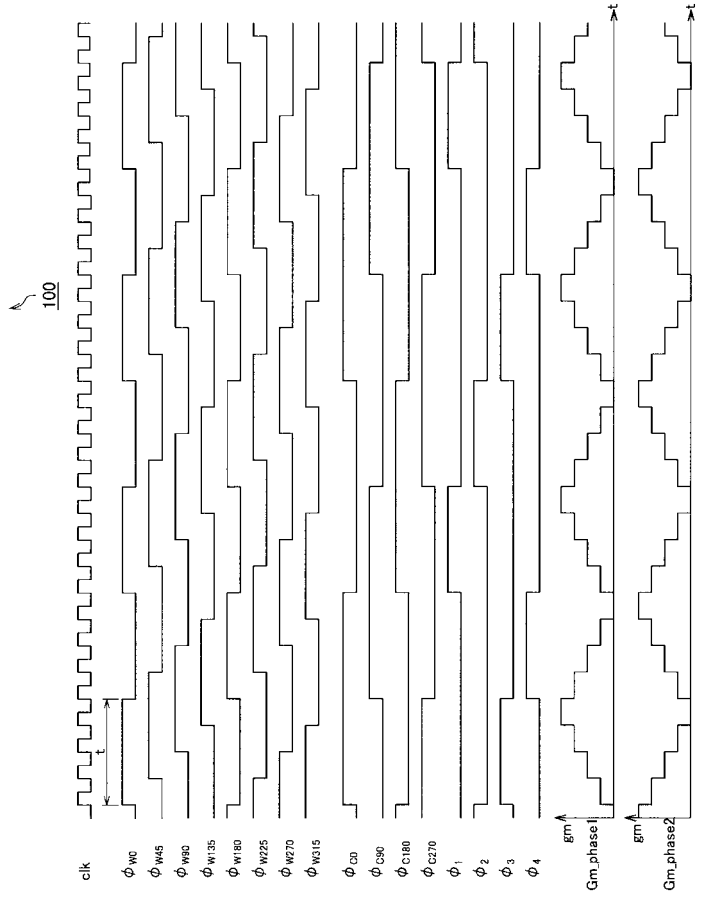
330 第 1 スイッチ部

340 第 2 スイッチ部

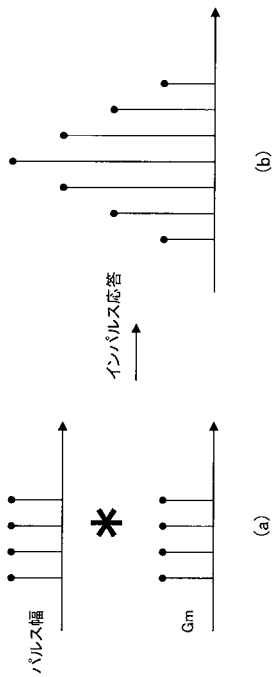
【 図 1 】



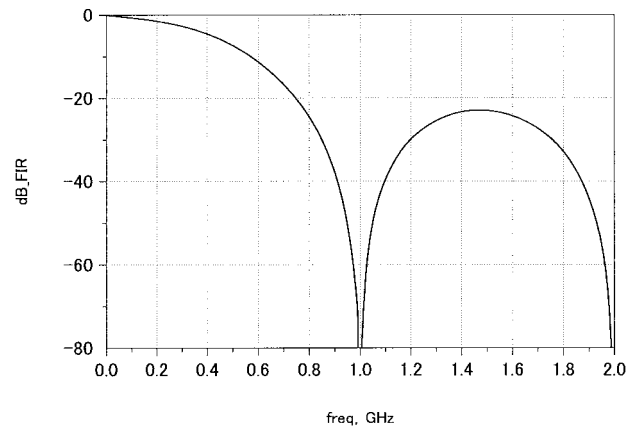
【 図 2 】



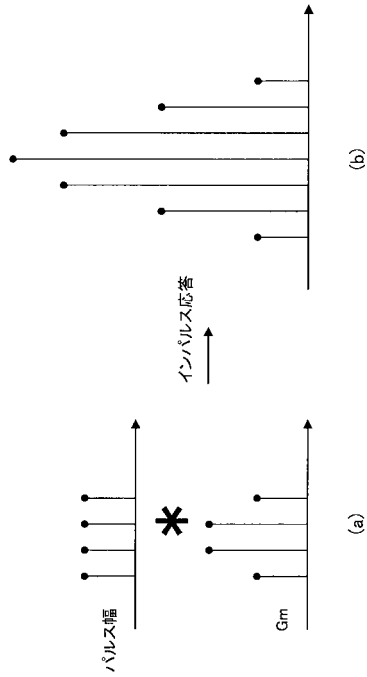
【 図 3 】



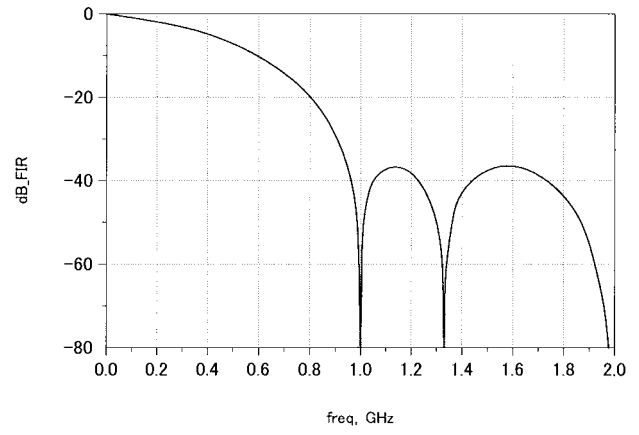
【 図 4 】



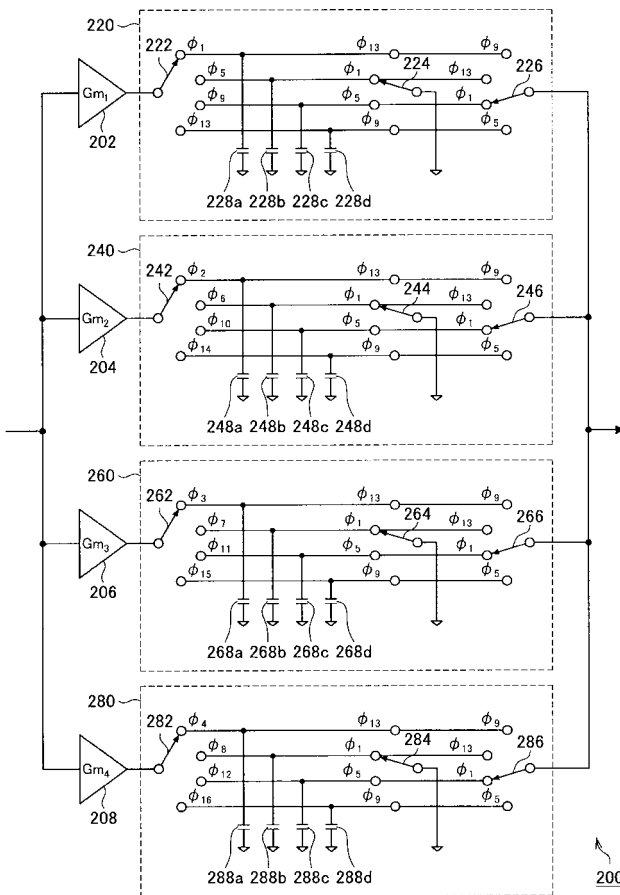
【 図 5 】



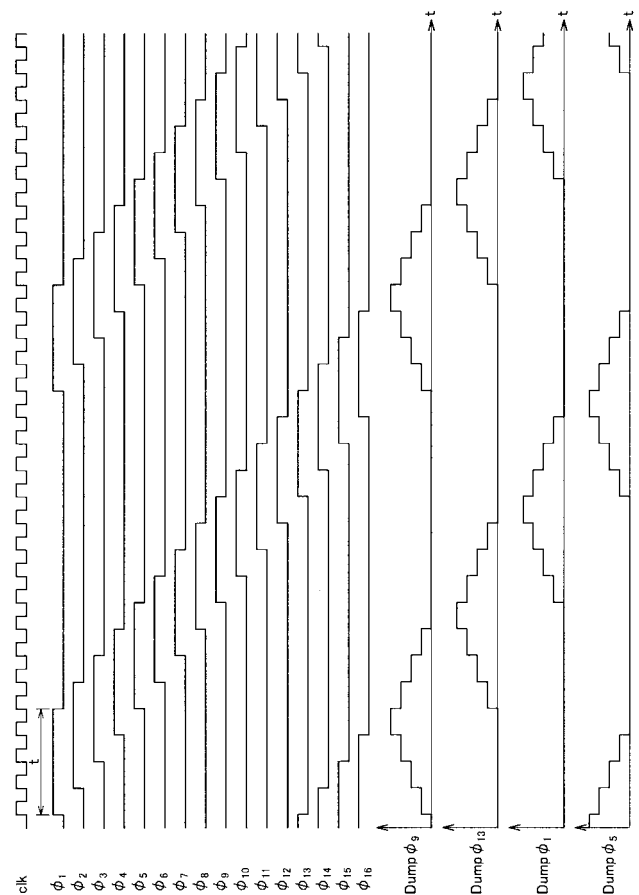
【 図 6 】



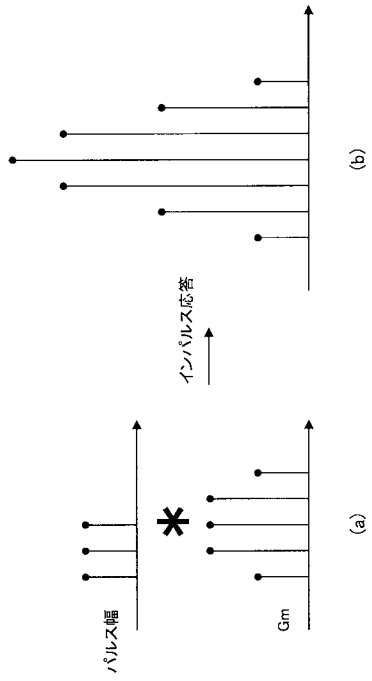
【 図 7 】



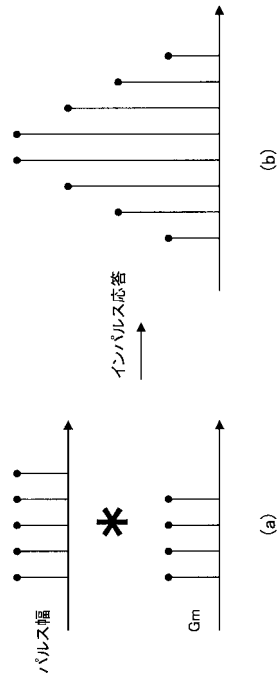
【 図 8 】



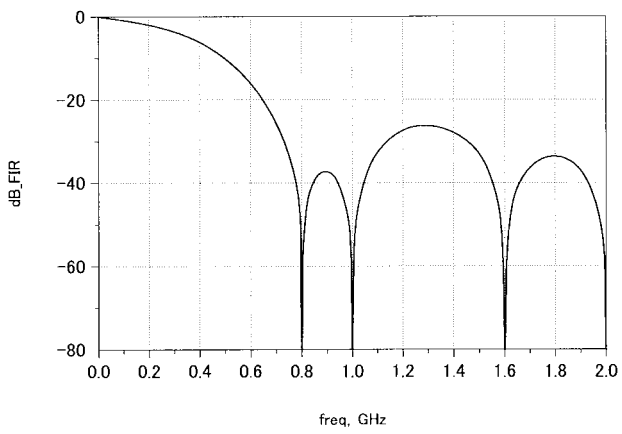
【 図 9 】



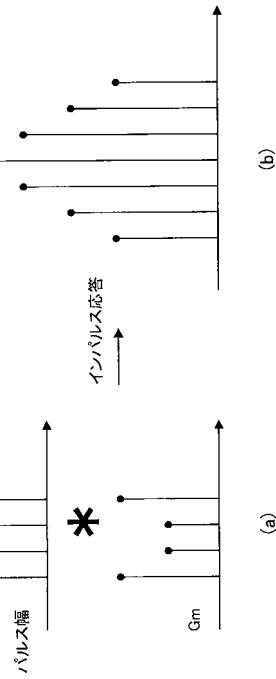
【 図 10 】



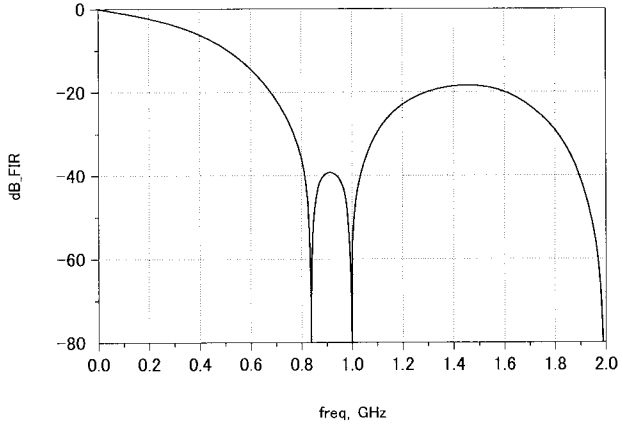
【 図 11 】



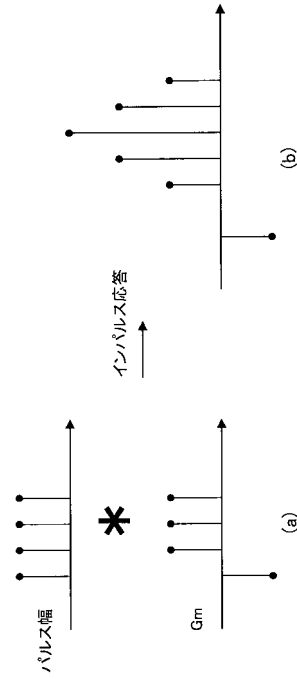
【 図 12 】



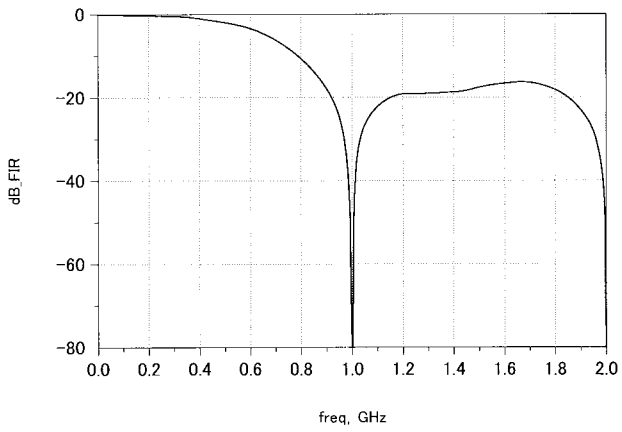
【図 13】



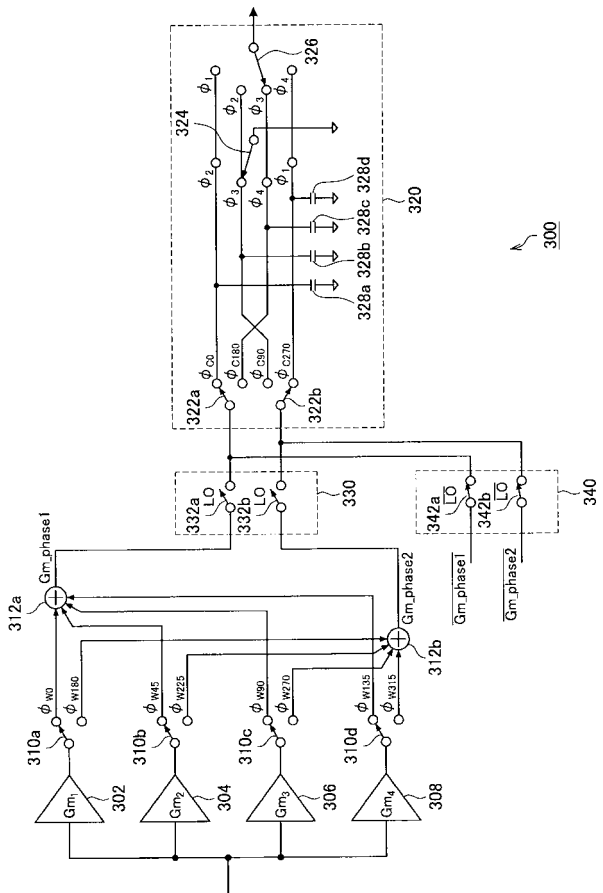
【図 14】



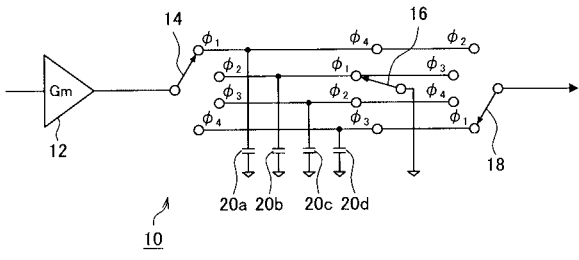
【図 15】



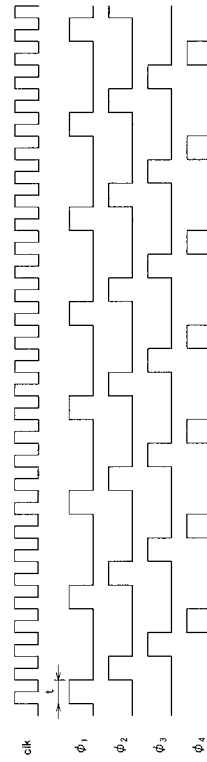
【図 16】



【 図 17 】



【 図 18 】



【 図 19 】

