

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

5 【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

10

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

15 主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

20

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種通訊系統，特別是關於一種通訊系統的多取樣資料回覆電路。

5

【先前技術】

一般而言，通訊系統包括一發送器及一接收器用以發送及接收資料，由於在資料傳送的過程中可能因外部環境干擾而發生變化，因此接收器中將包含一資料回覆電路來確保資料是正確的。圖 1 係傳統的資料回覆電路 100，其包括一閃鎖電路 102，在發送器送出資料 DIN 的同時，產生一時脈 CLK 對應資料 DIN，使得資料回覆電路 100 可以根據時脈 CLK 來確認正確的資料。圖 2 顯示一個單位間隔(Unit Interval; UI)的資料 DIN，UI 也稱為單位位元時間(bit time)，其為資料速率(data rate)的倒數，也就是說，當 IO 匯流排中的資料速率增加時，UI 的長度將縮短，箭頭 104 表示時脈 CLK 由低準位轉為高準位的位置。接收器具有一時間餘裕(timing margin)，當 IO 匯流排中的資料速率增加時，時間餘裕將減少。時間餘裕越高，發送器及接收器之間的通訊穩定性也越高，在理想狀態下，如圖 2 所示，有效的時間餘裕(timing margin)等於一個 UI。

然而，資料 DIN 在傳送時可能因傳送環境的不穩定或不理想而使資料邊緣產生抖動(jitter)，此外，也可能因資料 DIN 與時脈 CLK 傳送的延遲時間不同而產生偏移

(skew)。圖 3 顯示資料 DIN 邊緣發生抖動時的清況。圖 4 顯示資料 DIN 比時脈 CLK 晚到的清況，其中箭頭 104 向前偏移 Tskew。圖 5 顯示資料 DIN 比時脈 CLK 早到的清況，其中箭頭 104 向後偏移 Tskew。圖 6 係圖 4 及圖 5 的疊眼圖。在考慮抖動的清況下，如圖 3 所示，假設抖動的區間大小為 TJ，那麼有效的時間餘裕

$$T_m = UI - T_J \quad \text{公式 1}$$

10 若將偏移的清況也考慮在內，如圖 6 所示，在扣除抖動及偏移的影響後，有效的時間餘裕

$$T_m = UI - T_J - 2T_{skew} \quad \text{公式 2}$$

15 如前所述，當資料速率增加時，UI 將減少，因此隨著資料速率的提高，抖動及偏移已成為造成通訊不穩定的主因，舉例來說，當資料速率為 250Mbit/s 時，UI 將為 4ns，假設 $T_J = 1\text{ns}$ ， $T_{skew} = 1\text{ns}$ ，根據公式 2 可求得時間餘裕 $T_m = 1\text{ns}$ ，故在資料速率為 250Mbit/s 的清況下，接收器還
20 能容許這樣的抖動及偏移，但當資料速率提高為 400Mbit/s 時，UI 將縮小為 2.5ns，根據公式 2 可得知時間餘裕 $T_m = -0.5\text{ns}$ ，是以接收器無法容許這樣的抖動及偏移的發生。

在習知技術中，一般係使用多取樣技術來改善抖動及

偏移造成的影響，有關多取樣技術可參照美國專利公開第 2004/0005021 號、美國專利公開第 2004/0022196 號及美國專利公開第 2004/0042577 號。然而，習知實現多取樣技術的電路較複雜，故成本也較高。

5 因此，一種低成本的多取樣資料回覆電路，乃為所冀。

【發明內容】

本發明的目的之一，在於提出一種低成本的多取樣資料回覆電路。

10 本發明的目的之一，在於提出一種增加接收器時間餘裕的多取樣資料回覆電路。

根據本發明，一種應用在接收器的多取樣資料回復電路及方法包括三個取樣電路分別根據一第一時脈、一第二時脈及一第三時脈對一輸入資料取樣產生一第一取樣資料、一第二取樣資料及一第三取樣資料，藉由該第一、第二及第三取樣資料判斷該輸入資料之邊緣的位置，據以選
15 取能使該接收器具有最佳時間餘裕的取樣資料。

由於，本發明的多取樣資料回復電路架構較為簡單，因此成本也較低。

20

【實施方式】

圖 7 係本發明的實施例，在三倍多取樣資料回覆電路 200 中，作為取樣電路的門鎖電路 202 以時脈 CLK1 對資料 DIN 進行取樣產生取樣資料 D1，作為取樣電路的門鎖

電路 204 以時脈 CLK2 對資料 DIN 進行取樣產生取樣資料 D2，作為取樣電路的閘鎖電路 206 以時脈 CLK3 對資料 DIN 進行取樣產生取樣資料 D3，其中時脈 CLK1 超前時脈 CLK2 一延遲時間 TD，時脈 CLK2 超前時脈 CLK3 一延遲時間 TD，閘鎖電路 208 作為一延遲電路延遲取樣資料 D3 產生取樣資料 D0，邊緣偵測電路 210 根據取樣資料 D0、D1、D2 及 D3 來判斷資料 DIN 之邊緣的位置，狀態機 214 再根據邊緣偵測電路 210 輸出的偵測信號 EARLY 及 LATE 產生選擇信號 S1 及 S3 給多工器 212 以決定將取樣資料 D1、D2 或 D3 連接至輸出端 DOUT。在此實施例中，閘鎖電路 208 係使用時脈 CLK1，但在其他實施例中，閘鎖電路 208 也可以使用時脈 CLK2 或 CLK3 或著是其他時脈。

圖 8 顯示在考慮抖動情況下，圖 7 中電路 200 對資料 DIN 取樣的示意圖，其中箭頭 216 表示時脈 CLK1 取樣的位置，箭頭 218 表示時脈 CLK2 取樣的位置，箭頭 220 表示時脈 CLK3 取樣的位置。圖 9 及圖 10 係考慮抖動及偏移情況下，圖 7 中電路 200 對資料 DIN 取樣的示意圖，其中圖 9 係資料 DIN 晚到的情況，圖 10 係資料 DIN 早到的情況。本發明的多取樣資料回覆電路 200 將根據資料 DIN 之邊緣的位置，而從取樣資料 D1、D2 及 D3 中選取其中之一以獲得最佳的時間餘裕。舉例來說，在不考慮偏移的情況下，如圖 8 所示，時脈 CLK1、CLK2 及 CLK3 對應在資料 DIN 上的位置就如箭頭 216、218 及 220 所示，在此情況下，時脈 CLK2 的位置具有較佳的時間餘裕，故電路

200 將選擇取樣資料 D2 給後續的電路。在考慮偏移的情況下，若資料 DIN 晚到，如圖 9 所示，時脈 CLK3 的位置具有較佳的時間餘裕，故電路 200 將選擇取樣資料 D3 給後續的電路。在考慮偏移的情況下，若資料 DIN 早到，如圖 10 所示，時脈 CLK1 的位置具有較佳的時間餘裕，故電路 200 將選擇取樣資料 D1 給後續的電路。圖 11 係圖 8、圖 9 及圖 10 的疊眼圖，其中點狀線表示圖 8 所示的狀況，虛線表示圖 9 的狀況，實線表示圖 10 的狀況。由圖 11 的疊眼圖可得知，由於三倍多取樣資料回覆電路 200 係從三個取樣資料 D1、D2 及 D3 中選取最適當的一個，而時脈 CLK1 與時脈 CLK3 之間相差了 2TD，因此，應用三倍多取樣資料回覆電路 200 的接收器，在考慮抖動及偏移的情況下，可得到有效的時間餘裕

$$T_m = UI - T_J - 2T_{skew} + 2TD \quad \text{公式 3}$$

由於時間餘裕的增加，電路 200 將可以使用在更高速的 IO 匯流排。

在三倍多取樣資料回覆電路 200 中，取樣資料 D0 的功用是在某些情況下用來幫助判斷資料 DIN 之邊緣的位置，例如，在圖 8 的情況下，三個取樣點都在資料 DIN 的邊緣之間，因此無法以取樣資料 D1、D2 及 D3 來判斷資料 DIN 之邊緣的位置，此時便需要取樣資料 D0 來幫助判別資料 DIN 的邊緣位置。

圖 12 係三倍多取樣資料回覆電路 200 的操作狀態圖，在此實施例中包括四種狀態，其中狀態 300 表示當信號 S1 及 S2 均為低準位時，選擇取樣資料 D2 作為輸出，狀態 302 表示當信號 S1 為低準位而信號 S3 為高準位時，選擇取樣資料 D3 作為輸出，狀態 304 表示當信號 S1 為高準位而信號 S3 為低準位時，選擇取樣資料 D1 作為輸出，狀態 306 表示當信號 S1 及 S3 均為高準位時，選擇取樣資料 D2 作為輸出。在初始狀態下，即圖 16 的狀態 300，狀態機 214 所輸出的信號 S1 及 S2 均為低準位，故輸出 DOUT 等於取樣資料 D2。在狀態 300 下，若邊緣偵測電路 210 偵測到資料 DIN 的邊緣在取樣資料 D1 及 D2 之間，就產生高準位的信號 EARLY，使得狀態機 214 輸出低準位的信號 S1 及高準位的信號 S3，進而使多工器 212 選擇取樣資料 D3 作為輸出，此時電路 200 由狀態 300 進入狀態 302。在狀態 300 下，若邊緣偵測電路 210 偵測到資料 DIN 的邊緣在取樣資料 D2 及 D3 之間，就產生高準位的信號 LATE，使得狀態機 214 輸出高準位的信號 S1 及低準位的信號 S3，進而使多工器 212 選擇取樣資料 D1 作為輸出，此時電路 200 由狀態 300 進入狀態 304。在狀態 302 下，若邊緣偵測電路 210 偵測到資料 DIN 的邊緣在取樣資料 D0 及 D1 之間，就產生高準位的信號 LATE，使得狀態機 214 輸出低準位的信號 S1 及 S3，進而使多工器 212 選擇取樣資料 D2 作為輸出，此時電路 200 由狀態 302 進入狀態 300。在狀態 304 下，若邊緣偵測電路 210 偵測到資料 DIN 的邊

緣在取樣資料 D0 及 D1 之間，就產生高準位的信號 EARLY，使得狀態機 214 輸出低準位的信號 S1 及 S3，進而使多工器 212 選擇取樣資料 D2 作為輸出，此時電路 200 由狀態 304 進入狀態 300。當信號 S1 及 S3 均為高準位時，
 5 表示電路 200 進入異常狀態 306，此時信號 EARLY 及 LATE 均為低準位，並重置電路 200 回到狀態 300。除上述以外的其他狀況將使電路 200 維持原狀態。

圖 13 係圖 7 中邊緣偵測電路 210 的實施例，其中互斥或閘 400 根據取樣資料 D0 及 D1 產生信號 EG01，互斥或閘 402 根據取樣資料 D1 及 D2 產生信號 EG12，互斥或閘 404 根據取樣資料 D2 及 D3 產生信號 EG23，信號 S1 經反相器 406 反相產生信號 S1B，信號 S3 經反相器 408 反相產生信號 S3B，及閘 410 根據信號 EG01、S1 及 S3B 輸出一信號給或閘 418，及閘 412 根據信號 EG12、S1B 及 S3B 輸出一信號給或閘 418，及閘 414 根據信號 EG23、S1B 及 S3B 輸出一信號給或閘 420，及閘 416 根據信號 EG01、S1B 及 S3 輸出一信號給或閘 420，或閘 418 根據及閘 410 及 412 的輸出產生信號 EARLY，或閘 420 根據及閘 414 及 416 的輸出產生信號 LATE。
 10
 15
 20

圖 14 係圖 7 中狀態機 214 的實施例，其中反相器 508 用以反相信號 EARLY 產生信號 EARLYB，反相器 518 用以反相信號 LATE 產生信號 LATEB，及閘 500 根據信號 S1 及 EARLYB 輸出一信號給或閘 510，及閘 502 根據信號 S3B 及 LATE 輸出一信號給或閘 510，或閘 510 根據及閘

500 及 502 的輸出產生一信號至閘鎖電路 514 的輸入端 D，閘鎖電路 514 根據或閘 510 的輸出及時脈 CLK1 產生信號 S1 及 S1B，及閘 504 根據信號 S3 及 LATEB 輸出一信號給或閘 512，及閘 506 根據信號 S1B 及 EARLY 輸出一信號給或閘 512，或閘 512 根據及閘 504 及 506 的輸出產生一信號至閘鎖電路 516 的輸入端 D，閘鎖電路 516 根據或閘 512 的輸出及時脈 CLK1 產生信號 S3 及 S3B，反及閘 522 根據信號 S1 及 S3 輸出一信號給及閘 520，及閘 520 根據反及閘 522 的輸出及重置信號 RESETB 產生一信號以重置閘鎖電路 514 及 516。在此實施例中，閘鎖電路 514 及 516 係使用時脈 CLK1，但在其他實施例中，閘鎖電路 514 及 516 也可以使用時脈 CLK2 或 CLK3 或著是其他時脈。

圖 15 係圖 7 中多工器 212 的實施例，其中反相器 600 將信號 S1 反相產生信號 S1B，反相器 602 將信號 S3 反相產生信號 S3B，及閘 604 根據取樣資料 D2 及信號 S1B 及 S3B 輸出一信號，及閘 606 根據取樣資料 D1 及信號 S1 及 S3B 輸出一信號，及閘 608 根據取樣資料 D3 及信號 S1B 及 S3 輸出一信號，及閘 610 根據取樣資料 D2 及信號 S1 及 S3 輸出一信號，或閘 612 根據及閘 604、606、608 及 610 的輸出產生信號 DOUT。

本發明的三倍多取樣資料回覆電路 200 比習知的三倍多取樣資料回覆電路使用更少的閘鎖電路以及一些簡單的判斷電路，因此電路較為簡單，成本也較低。

【圖式簡單說明】

圖 1 係傳統的資料回覆電路；

圖 2 顯示在理想狀態下，一個單位間隔的資料 DIN；

圖 3 顯示資料 DIN 邊緣發生抖動時的清況；

5 圖 4 顯示資料 DIN 比時脈 CLK 晚到的清況；

圖 5 顯示資料 DIN 比時脈 CLK 早到的清況；

圖 6 係圖 4 及圖 5 的疊眼圖；

圖 7 係本發明的實施例；

圖 8 係圖 7 中電路 200 對資料 DIN 取樣的第一實施例；

10 圖 9 係圖 7 中電路 200 對資料 DIN 取樣的第二實施例；

圖 10 係圖 7 中電路 200 對資料 DIN 取樣的第三實施例；

圖 11 係圖 8、圖 9 及圖 10 的疊眼圖；

圖 12 係三倍多取樣資料回覆電路 200 的操作狀態圖。

15 圖 13 係圖 7 中邊緣偵測電路 210 的實施例；

圖 14 係圖 7 中狀態機 214 的實施例；以及

圖 15 係圖 7 中多工器 212 的實施例。

【主要元件符號說明】

20	100	資料回覆電路
	102	門鎖電路
	104	箭頭
	200	多取樣資料回覆電路
	202	門鎖電路

- 204 門鎖電路
- 206 門鎖電路
- 208 門鎖電路
- 210 邊緣偵測電路
- 5 212 多工器
- 214 狀態機
- 216 箭頭
- 218 箭頭
- 220 箭頭
- 10 300 當信號 S1 及 S3 均為低準位時，選擇取樣資料 D2 作為輸出的狀態
- 302 當信號 S1 為低準位而信號 S3 為高準位時，選擇取樣資料 D3 作為輸出的狀態
- 304 當信號 S1 為高準位而信號 S3 為低準位時，
- 15 選擇取樣資料 D1 作為輸出的狀態
- 306 當信號 S1 及 S3 均為高準位時，選擇取樣資料 D2 作為輸出的狀態
- 400 互斥或閘
- 402 互斥或閘
- 20 404 互斥或閘
- 406 反相器
- 408 反相器
- 410 及閘
- 412 及閘

	414	及 閘
	416	及 閘
	418	或 閘
	420	或 閘
5	500	及 閘
	502	及 閘
	504	及 閘
	506	及 閘
●	508	反相器
10	510	或 閘
	512	或 閘
	514	門鎖電路
	516	門鎖電路
	518	反相器
15	520	及 閘
●	522	反及 閘
	600	反相器
	602	反相器
	604	及 閘
20	606	及 閘
	608	及 閘
	610	及 閘
	612	或 閘

五、中文發明摘要：

一種應用在接收器的多取樣資料回復電路及方法，包括多個取樣電路對一輸入資料取樣而產生多個取樣資料，一邊緣偵測電路根據該多個取樣資料判斷該輸入資料之邊緣的位置，並據以選擇該多個取樣資料其中之一，使得該接收器具有最佳的時間餘裕。

六、英文發明摘要：

十、申請專利範圍：

1. 一種應用在接收器的多取樣資料回復電路，用以改善該接收器的時間餘裕，該多取樣資料回復電路包括：

5 一第一取樣電路，以一第一時脈取樣一輸入資料產生一第一取樣資料；

一第二取樣電路，以一第二時脈取樣該輸入資料產生一第二取樣資料，該第一時脈超前該第二時脈一第一時間；

10 一第三取樣電路，以一第三時脈取樣該輸入資料產生一第三取樣資料，該第二時脈超前該第三時脈一第二時間；

一邊緣偵測電路，根據該第一、第二及第三取樣資料判斷該輸入資料之邊緣的位置，並據以產生一偵測信號；以及

15 一狀態機，根據該偵測信號產生一選擇信號以選取該第一、第二或第三取樣資料其中之一至該多取樣資料回復電路的輸出。

2. 如請求項 1 之多取樣資料回復電路，其中該第一、第二及第三取樣電路各包括一閃鎖電路。

20 3. 如請求項 1 之多取樣資料回復電路，更包括一延遲電路延遲該第一、第二或第三取樣資料產生一第四取樣資料。

4. 如請求項 3 之多取樣資料回復電路，其中該延遲電路包括一閃鎖電路。

5. 如請求項 3 之多取樣資料回復電路，其中該邊緣偵測電路包括一邏輯電路，根據該第一、第二、第三及第四取樣資料以及該選擇信號產生該偵測信號。
6. 如請求項 5 之多取樣資料回復電路，其中該狀態機更包括根據該偵測信號及該選擇信號產生該選擇信號。
7. 如請求項 1 之多取樣資料回復電路，更包括一多工器根據該選擇信號切換第一、第二及第三取樣資料至該多取樣資料回復電路的輸出。
8. 一種應用在接收器的多取樣資料回復方法，用以改善該接收器的時間餘裕，該方法包括下列步驟：
 - (a)以一第一時脈、一第二時脈及一第三時脈對一輸入資料取樣產生一第一取樣資料、一第二取樣資料及一第三取樣資料，該第一時脈超前該第二時脈一第一時間，該第二時脈超前該第三時脈一第二時間；以及
 - (b)從該第一、第二及第三取樣資料中選取其中之一連接至該多取樣資料回復電路之輸出，以作為初始狀態；
 - (c)以該第一、第二及第三取樣資料判斷該輸入資料之邊緣的位置；
 - (d)根據目前連接至該輸出的取樣資料及該輸入資料之邊緣的位置切換連接至該輸出的取樣資料；以及
 - (e)重覆步驟(c)至(d)直到該接收器關閉。

9. 如請求項 8 之方法，更包括延遲該第一、第二或第三取樣資料產生一第四取樣資料。

10. 如請求項 9 之方法，其中該步驟(d)包括：

若目前連接至該輸出的取樣資料為第二取樣資料，而該輸入資料之邊緣位於該第一及第二取樣資料之間時，切換該第三取樣資料至該輸出；

若目前連接至該輸出的取樣資料為第二取樣資料，而該輸入資料之邊緣位於該第二及第三取樣資料之間時，切換該第一取樣資料至該輸出；

若目前連接至該輸出的取樣資料為第一取樣資料，而該輸入資料之邊緣位於該第一及第四取樣資料之間時，切換該第二取樣資料至該輸出；

若目前連接至該輸出的取樣資料為第三取樣資料，而該輸入資料之邊緣位於該第一及第四取樣資料之間時，切換該第二取樣資料至該輸出；以及

若上述情況均不滿足時，重置回該初始狀態或維持原狀。

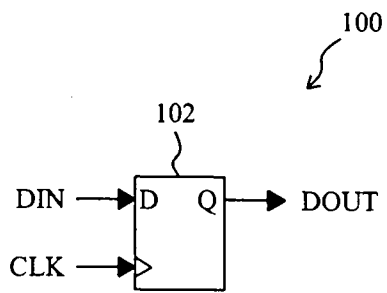


圖1

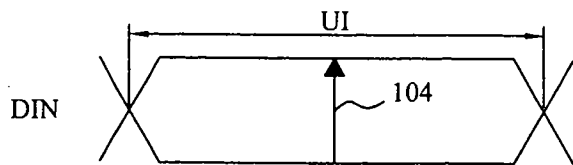


圖2

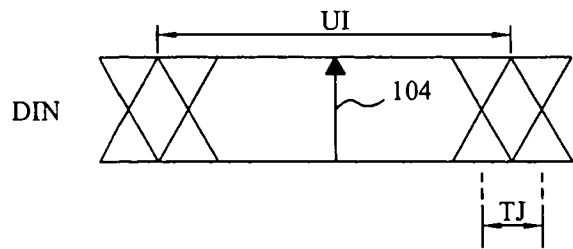


圖3

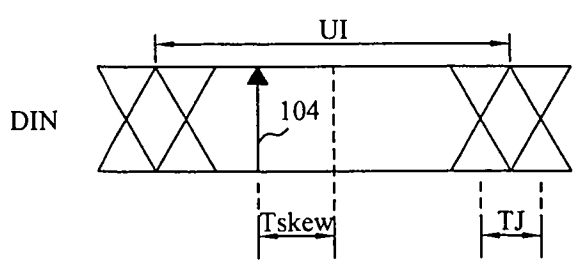


圖4

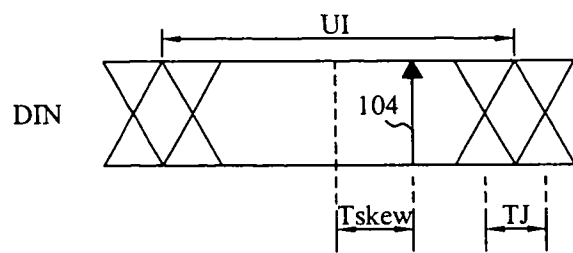


圖5

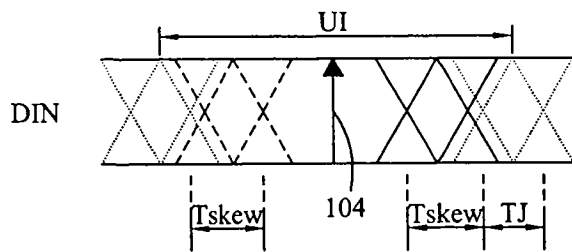


圖6

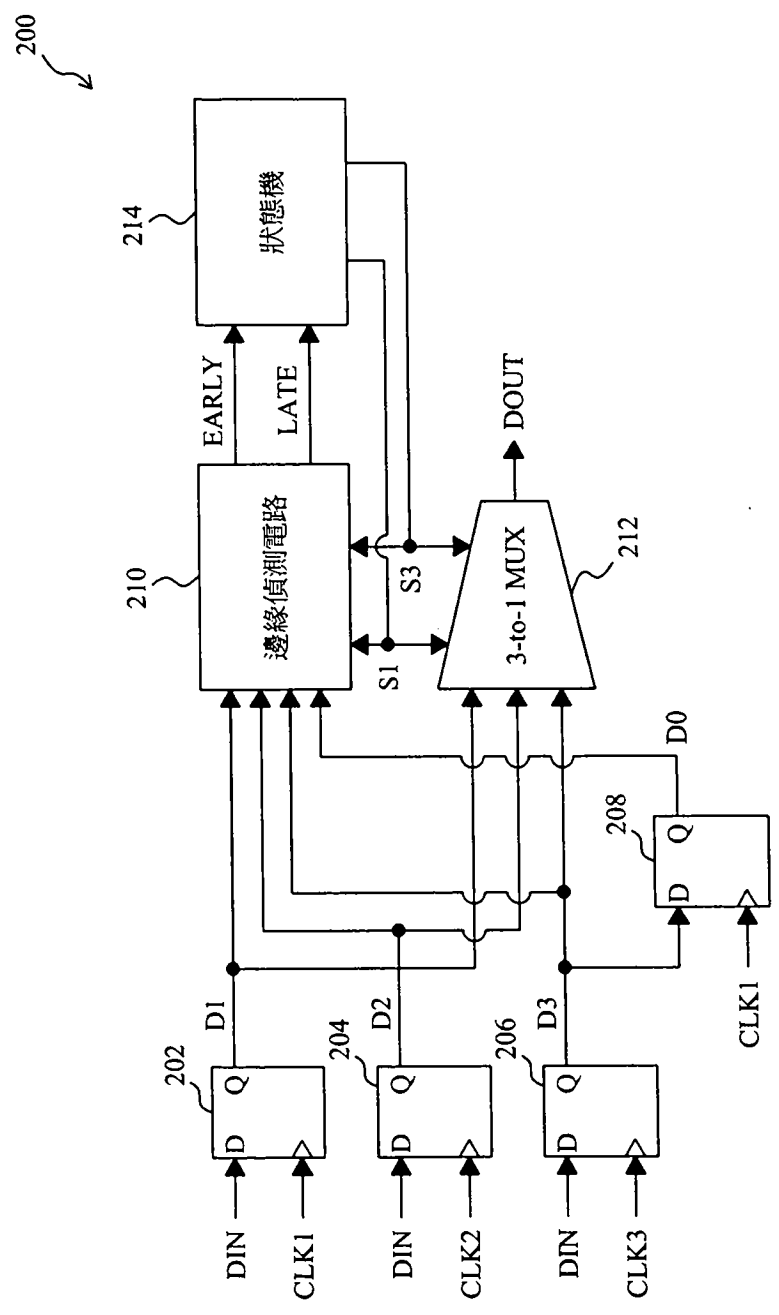


圖7

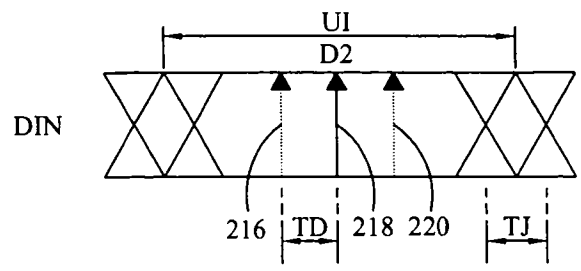


圖8

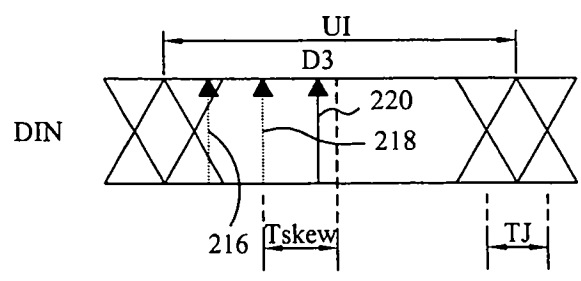


圖9

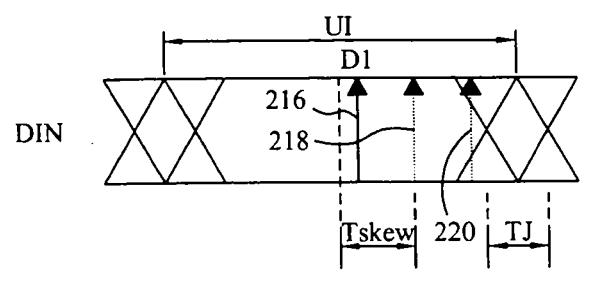


圖 10

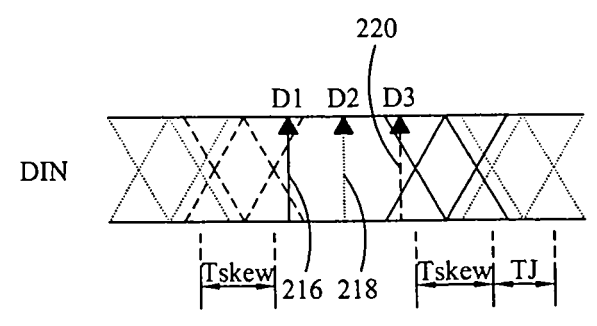


圖 11

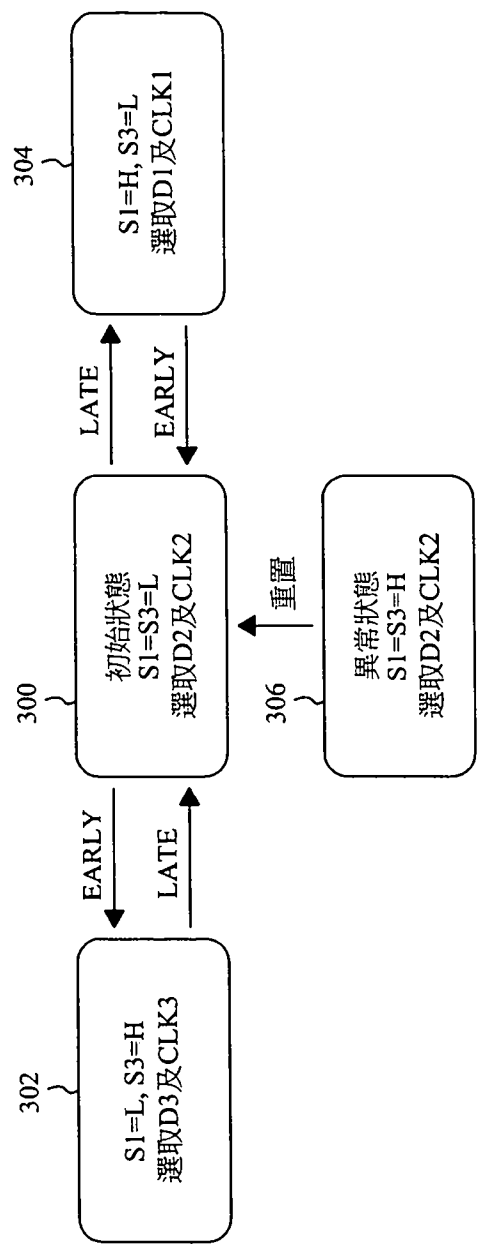


圖12

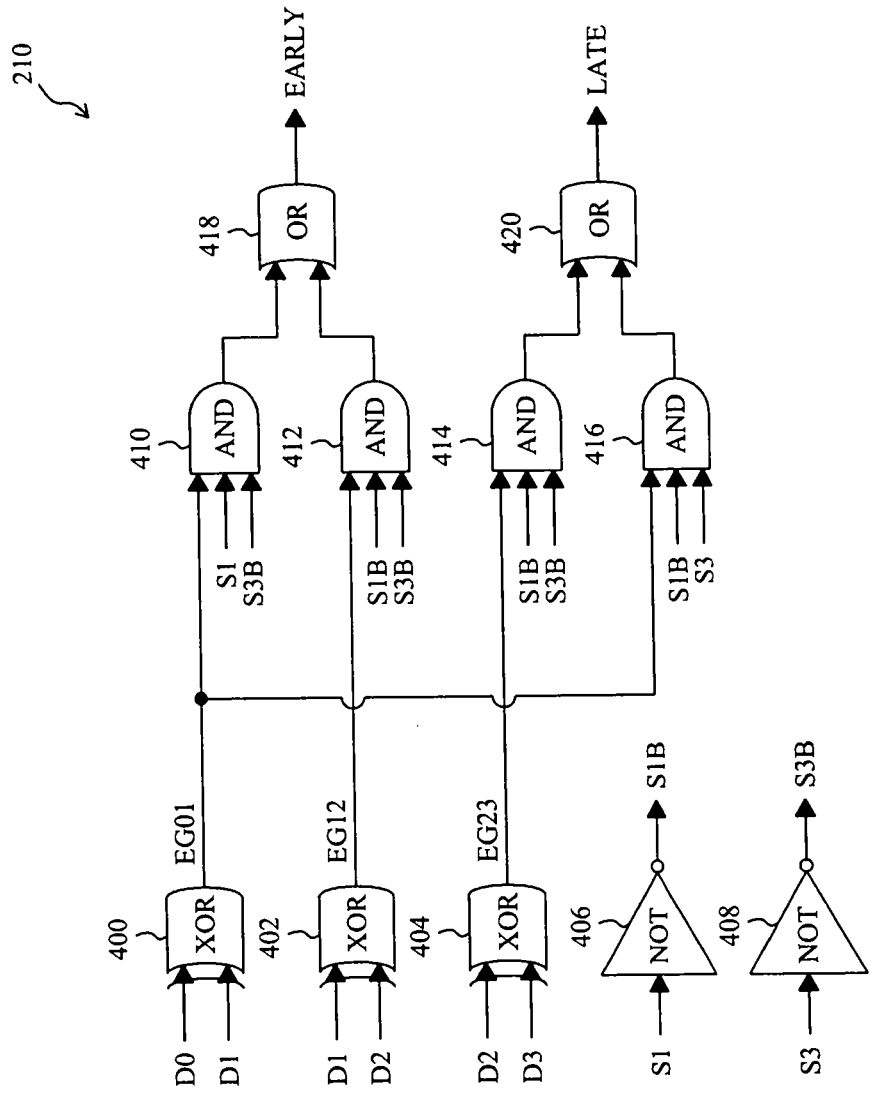


圖13

214

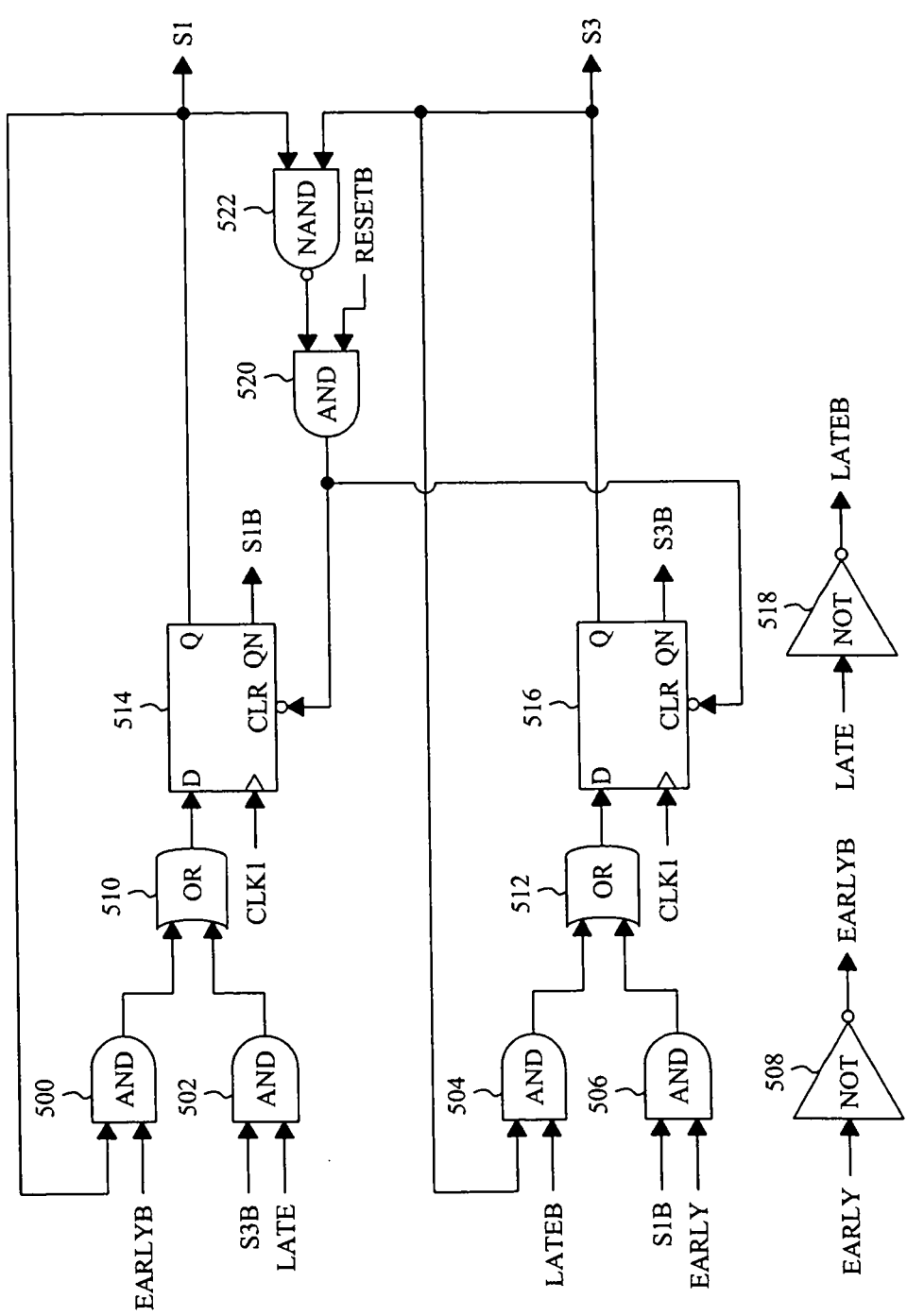


圖14

212

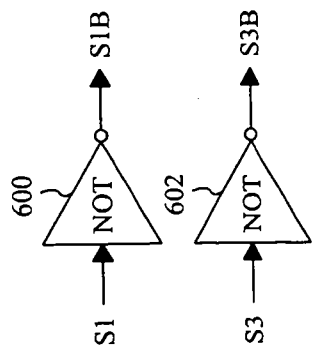
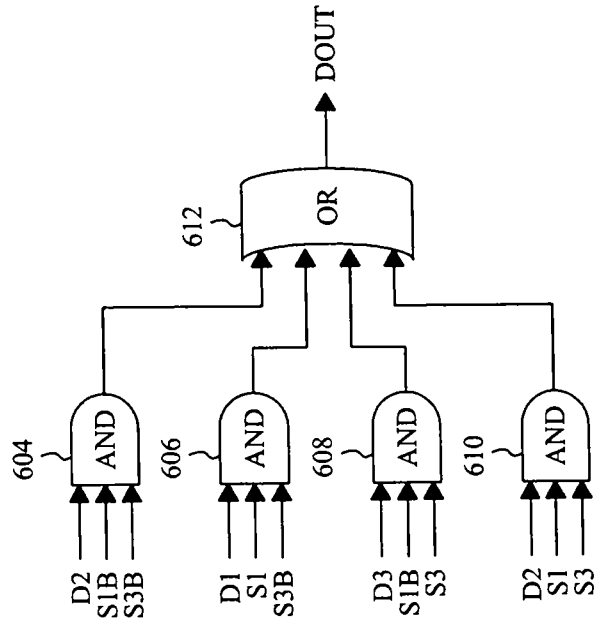


圖15

七、指定代表圖：

(一)本案指定代表圖為：第(7)圖。

(二)本代表圖之元件符號簡單說明：

	200	多取樣資料回覆電路
5	202	閃鎖電路
	204	閃鎖電路
	206	閃鎖電路
	208	閃鎖電路
	210	邊緣偵測電路
10	212	多工器
	214	狀態機

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

15

發明專利說明書

88年4月28日修正替換頁

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96103871

※申請日期：96.2.2

※IPC 分類：H04B 1/16 (2006.01)

H04L 7/00 (2006.01)

一、發明名稱：(中文/英文)

應用在接收器的多取樣資料回復電路及方法/

MULTI-SAMPLING DATA RECOVERY CIRCUIT AND
METHOD THEREOF APPLIED IN RECEIVER

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

聯陽半導體股份有限公司/ITE TECH. INC.

代表人：(中文/英文) 陳志逢/CHEN, CHIH-FENG

住居所或營業所地址：(中文/英文)

新竹科學工業園區創新一路 13 號 3 樓/3F., NO. 13, INNOVATION ROAD
I, SCIENCE-BASED INDUSTRIAL PARK, HSINCHU, TAIWAN, R. O. C.

國籍：(中文/英文) 中華民國/TW

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 李鑄環/TZUEN-HWAN LEE

2. 蕭舜元/SHUN-YUAN HSIAO

國籍：(中文/英文)

1. 中華民國/TW

2. 中華民國/TW