



(12) 发明专利

(10) 授权公告号 CN 114629440 B

(45) 授权公告日 2022.09.13

(21) 申请号 202210532734.9

H02M 1/14 (2006.01)

(22) 申请日 2022.05.17

(56) 对比文件

(65) 同一申请的已公布的文献号

CN 106374881 A, 2017.02.01

申请公布号 CN 114629440 A

审查员 白超

(43) 申请公布日 2022.06.14

(73) 专利权人 深圳市泰德半导体有限公司

地址 518000 广东省深圳市南山区南山街道登良社区粤海路5号粤海工业村3.4栋3栋-408(深圳动漫园)

(72) 发明人 刘仕强 贺策林 姜建理 周泽坤

(74) 专利代理机构 深圳中创智财知识产权代理有限公司 44553

专利代理师 郑一帆 李春林

(51) Int. Cl.

H03B 5/12 (2006.01)

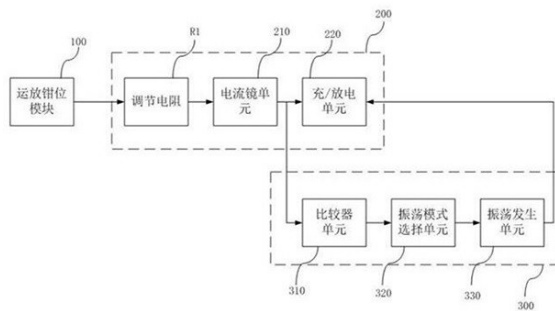
权利要求书2页 说明书7页 附图2页

(54) 发明名称

可编程振荡器电路及电源管理芯片

(57) 摘要

本发明公开了一种可编程振荡器电路及电源管理芯片,包括运放钳位模块、振荡频率调节模块和振荡发生模块;振荡频率调节模块包括调节电阻、电流镜单元和充/放电单元,振荡发生模块包括比较器单元、振荡模式选择单元和振荡发生单元,电流镜单元用于镜像输入支路的电流输出至充/放电单元,所述调节电阻用于控制电流镜单元输入支路的电流大小,从而控制充/放电单元的充电速度;振荡模式选择单元用于控制振荡发生单元的振荡模式,比较器单元采样充/放电单元的充/放电电压,根据与基准电压的比较结果控制所述振荡发生单元的振荡频率,通过该振荡器电路产生的振荡时钟信号,实现了对电源管理芯片的开关变换器控制过程中次谐波振荡的稳定补偿。



1. 一种可编程振荡器电路,其特征在于,所述可编程振荡器电路包括:用于提供稳定电平的运放钳位模块、以及与所述运放钳位模块的输出端连接的振荡频率调节模块和与所述振荡频率调节模块连接的振荡发生模块;

所述振荡频率调节模块包括调节电阻、电流镜单元和充/放电单元,所述调节电阻连接在电流镜单元的输入支路上,所述电流镜单元的输出端与所述充/放电单元的输入端连接,所述充/放电单元的控制端与所述振荡发生模块连接;

所述振荡发生模块包括比较器单元、振荡模式选择单元和振荡发生单元,所述比较器单元的输入端与所述充/放电单元的输入端连接,所述比较器单元的输出端经所述振荡模式选择单元与所述振荡发生单元连接,所述振荡发生单元的输出反馈端与所述充/放电单元的控制端连接;

所述电流镜单元用于镜像输入支路的电流输出至所述充/放电单元,所述调节电阻用于控制电流镜单元输入支路的电流大小,从而控制所述充/放电单元的充电速度;

所述振荡模式选择单元用于控制所述振荡发生单元的振荡模式,所述比较器单元采样所述充/放电单元的充/放电电压,并根据与基准电压的比较结果控制所述振荡发生单元的振荡频率;

所述充/放电单元220包括第一电容C1、第一NMOS管MN1、第二电容C2和第二NMOS管MN2,第一电容C1的正极作为充/放电单元220的输入端,第一NMOS管MN1的栅极和第二NMOS管MN2的栅极作为充/放电单元220的控制端;第一电容C1的正极与电流镜单元210的输出端、第一NMOS管MN1的漏极连接,第一电容C1的负极和第一NMOS管MN1的源极连接并接地,第一NMOS管MN1的栅极与振荡发生单元330的第一输出反馈端CLK连接;第二电容C2的正极与固定电流偏置信号的输出端、第二NMOS管MN2的漏极连接,第二电容C2的负极和第二NMOS管MN2的源极连接并接地,第二NMOS管MN2的栅极与振荡发生单元330的第二输出反馈端CLK_INV连接;所述振荡发生单元330的第一输出反馈端CLK和第二输出反馈端CLK_INV的电平信号相反。

2. 根据权利要求1所述的可编程振荡器电路,其特征在于,所述比较器单元包括第一比较器和第二比较器,所述第一比较器的同相输入端和所述第二比较器的同相输入端作为所述比较器单元的输入端,所述第一比较器的输出端和所述第二比较器的输出端作为所述比较器单元的输出端;所述第一比较器的同相输入端与所述第一电容的正极连接,所述第一比较器的反相输入端与基准电压信号连接,所述第一比较器的输出端所述振荡模式选择单元的一输入端连接,第二比较器的同相输入端与所述第二电容的正极连接,所述第二比较器的反相输入端与基准电压信号连接,所述第二比较器的输出端与所述振荡发生单元的另一输入端连接。

3. 根据权利要求2所述的可编程振荡器电路,其特征在于,所述振荡发生单元包括RS锁存器、第一施密特反相器和第一反相器,所述RS锁存器的输入R端和输入S端作为所述振荡发生单元的输入端,所述第一施密特反相器的输出端和第一反相器的输出端作为所述振荡发生单元的输出端;所述RS锁存器的输入R端与所述振荡模式选择单元的输出端连接,所述RS锁存器的输入S端与所述第二比较器的输出端连接,所述RS锁存器的输出Q端与所述第一施密特反相器的输入端连接,所述第一施密特反相器的输出端与所述第一NMOS管的栅极、所述第一反相器的输入端连接,所述第一反相器的输出端与所述第二NMOS管的栅极连接。

4. 根据权利要求1-3中任一项所述的可编程振荡器电路,其特征在于,所述振荡器电路的振荡模式包括自振荡模式和外部时钟同步振荡模式,所述振荡器电路还包括外部时钟锁定单元,所述振荡模式选择单元包括或门,所述或门的一输入端与所述比较器单元的输出端连接,或门的另一输入端与外部时钟锁定单元的输出端连接;当所述外部时钟锁定单元输出逻辑信号“0”时,所述振荡器电路为自振荡模式,当所述外部时钟锁定单元的输出逻辑信号“1”时,所述振荡器电路为外部时钟同步振荡模式。

5. 根据权利要求4所述的可编程振荡器电路,其特征在于,所述振荡器电路还包括外部时钟电路和第三电容,当所述振荡器电路的振荡模式为外部时钟同步振荡模式时,所述外部时钟电路的输出端经第三电容耦合至所述运放钳位模块的输出端上。

6. 根据权利要求5所述的可编程振荡器电路,其特征在于,所述外部时钟锁定单元包括第二施密特反相器、第二反相器和D触发器,所述第二施密特反相器的输入端与所述运放钳位模块的输出端连接,所述第二施密特反相器的输出端与所述第二反相器的输入端连接,所述第二反相器的输出端与所述D触发器的输入C1k端连接,所述D触发器的输入D端与供电电源连接,所述D触发器的输入R端与所述振荡发生单元的一输出端连接,所述D触发器的输出Q端与所述或门的另一输入端连接。

7. 根据权利要求6所述的可编程振荡器电路,其特征在于,所述D触发器为上升沿触发。

8. 根据权利要求7所述的可编程振荡器电路,其特征在于,所述外部时钟电路的振荡频率大于所述振荡器电路的自振荡频率。

9. 一种电源管理芯片,其特征在于,所述芯片包括如权利要求1-8中任一项所述的可编程振荡器电路。

可编程振荡器电路及电源管理芯片

技术领域

[0001] 本发明涉及电源管理技术领域,尤其涉及一种可编程振荡器电路及包括该可编程振荡器电路的电源管理芯片。

背景技术

[0002] 直流-直流开关变换器具有小体积、高驱动能力、高精度、输出电压灵活可调等优点,是一种热门的电源管理方案。DC-DC变换器根据其输出电压范围可以分为降压变换器、升压变换器和降压升压变换器。在降压变换器中,在反馈环路的作用下,占空比被调节使输出电压维持在设计值附近,并且环路能够对输入电压改变和输出电流改变等情况进行自行调节。脉冲宽度调制(Pulse Width Modulation,PWM)是开关变换器的控制方法之一,它包含电压模式(Voltage-mode)控制与电流模式(Current-mode)控制。峰值电流模控制作为一种典型的电流模控制方式,它具有快速瞬态响应、简单的过流保护方案等优点。但当电流模反馈环路占空比高于50%时,会发生次谐波振荡以及电感平均电流波动等现象最终会带来系统失控、抗电源干扰能力弱等问题。为避免上述现象,需要在采样电感电流上叠加斜坡补偿,在斜坡补偿技术中关键模块就是振荡器电路。

发明内容

[0003] 本发明的主要目的在于提供一种可编程振荡器电路及包括该可编程振荡器电路的电源管理芯片,以实现电源管理芯片的开关变换器控制过程对次谐波振荡进行稳定补偿。

[0004] 为实现上述目的,本发明提供了一种可编程振荡器电路,所述可编程振荡器电路包括:用于提供稳定电平的运放钳位模块、以及与所述运放钳位模块的输出端连接的振荡频率调节模块和与所述振荡频率调节模块连接的振荡发生模块;

[0005] 所述振荡频率调节模块包括调节电阻、电流镜单元和充/放电单元,所述调节电阻连接在电流镜单元的输入支路上,所述电流镜单元的输出端与所述充/放电单元的输入端连接,所述充/放电单元的控制端与所述振荡发生模块连接;

[0006] 所述振荡发生模块包括比较器单元、振荡模式选择单元和振荡发生单元,所述比较器单元的输入端与所述充/放电单元的输入端连接,所述比较器单元的输出端经所述振荡模式选择单元与所述振荡发生单元连接,所述振荡发生单元的输出反馈端与所述充/放电单元的控制端连接;

[0007] 所述电流镜单元用于镜像输入支路的电流输出至所述充/放电单元,所述调节电阻用于控制电流镜单元输入支路的电流大小,从而控制所述充/放电单元的充电速度;

[0008] 所述振荡模式选择单元用于控制所述振荡发生单元的振荡模式,所述比较器单元采样所述充/放电单元的充/放电电压,并根据与基准电压的比较结果控制所述振荡发生单元的振荡频率。

[0009] 可选的,所述充/放电单元包括第一电容、第一NMOS管、第二电容和第二NMOS管,所

述第一电容的正极作为所述充/放电单元的输入端,所述第一NMOS管的栅极和第二NMOS管的栅极作为所述充/放电单元的控制端;所述第一电容的正极与所述电流镜单元的输出端、所述第一NMOS管的漏极连接,所述第一电容的负极和所述第一NMOS管的源极连接并接地,所述第一NMOS管的栅极与所述振荡发生单元的第一输出反馈端连接;所述第二电容的正极与固定电流偏置信号的输出端、所述第二NMOS管的漏极连接,所述第二电容的负极和所述第二NMOS管的源极连接并接地,所述第二NMOS管的栅极与所述振荡发生单元的第二输出反馈端连接。

[0010] 可选的,所述比较器单元包括第一比较器和第二比较器,所述第一比较器的同相输入端和所述第二比较器的同相输入端作为所述比较器单元的输入端,所述第一比较器的输出端和所述第二比较器的输出端作为所述比较器单元的输出端;所述第一比较器的同相输入端与所述第一电容的正极连接,所述第一比较器的反相输入端与基准电压信号连接,所述第一比较器的输出端所述振荡模式选择单元的一输入端连接,第二比较器的同相输入端与所述第二电容的正极连接,所述第二比较器的反相输入端与基准电压信号连接,所述第二比较器的输出端与所述振荡发生单元的一输入端连接。

[0011] 可选的,所述振荡发生单元包括RS锁存器、第一施密特反相器和第一反相器,所述RS锁存器的输入R端和输入S端作为所述振荡发生单元的输入端,所述第一施密特反相器的输出端和第一反相器的输出端作为所述振荡发生单元的输出端;所述RS锁存器的输入R端与所述振荡模式选择单元的输出端连接,所述RS锁存器的输入S端与所述第二比较器的输出端连接,所述RS锁存器的输出Q端与所述第一施密特反相器的输入端连接,所述第一施密特反相器的输出端与所述第一NMOS管的栅极、所述第一反相器的输入端连接,所述第一反相器的输出端与所述第二NMOS管的栅极连接。

[0012] 可选的,所述振荡电路的振荡模式包括自振荡模式和外部时钟同步振荡模式,所述振荡器电路还包括外部时钟锁定单元,所述振荡模式选择单元包括或门,所述或门的一输入端与所述比较器单元的输出端连接,或门的另一输入端与外部时钟锁定单元的输出端连接;当所述外部时钟锁定单元输出逻辑信号“0”时,所述振荡电路为自振荡模式,当所述外部时钟锁定单元的输出逻辑信号“1”时,所述振荡电路为外部时钟同步振荡模式。

[0013] 可选的,所述振荡器电路还包括外部时钟电路和第三电容,当所述振荡电路的振荡模式为外部时钟同步振荡模式时,所述外部时钟电路的输出端经第三电容耦合至所述运放钳位模块的输出端上。

[0014] 可选的,所述外部时钟锁定单元包括第二施密特反相器、第二反相器和D触发器,所述第二施密特反相器的输入端与所述运放钳位模块的输出端连接,所述第二施密特反相器的输出端与所述第二反相器的输入端连接,所述第二反相器的输出端与所述D触发器的输入C1k端连接,所述D触发器的输入D端与供电电源连接,所述D触发器的输入R端与所述振荡发生单元的一输出端连接,所述D触发器的输出Q端与所述或门的另一输入端连接。

[0015] 可选的,所述D触发器为上升沿触发。

[0016] 可选的,所述外部时钟电路的振荡频率大于所述振荡器电路的自振荡频率。

[0017] 为了解决上述的问题,本发明还提供了一种电源管理芯片,所述电源管理芯片包括如上任一项所述的可编程振荡器电路。

[0018] 采用本发明实施例,具有如下有益效果:

[0019] 通过对本发明提供的可编程振荡器电路的实施,该电路的振荡模式有两种,包括自振荡模式和外部时钟同步振荡模式,本振荡器电路不仅可实现输出的振荡信号频率可编程调节,还具有外部时钟同步功能。通过采用外部挂接的调节电阻,对调节电阻的阻值进行调节,实现电流镜单元不同的输入电流,镜像至输出支路用于给充/放电单元进行充电,来实现充电速度的控制;不同的充电速度使得比较器单元所采样的充/放电电压与基准电压的比较结果所持续的时间不同,从而控制振荡发生单元输出高电平或者低电平的持续时间不同,最终实现对振荡发生单元振荡频率的调节。该振荡器电路生成的振荡时钟信号用于电源管理芯片的开关变换器控制过程对次谐波振荡进行稳定补偿。

附图说明

[0020] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0021] 其中:

[0022] 图1为本发明实施例提供的可编程振荡器电路的一种结构框图;

[0023] 图2为本发明实施例提供的可编程振荡器电路的具体电路原理图;

[0024] 图3为本发明实施例提供的可编程振荡器电路的外部时钟锁定单元的具体电路原理图。

具体实施方式

[0025] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0026] 以上实施例的各技术特征可以进行任意的组合,为使描述简洁,未对上述实施例中的各个技术特征所有可能的组合都进行描述,然而,只要这些技术特征的组合不存在矛盾,都应当认为是本说明书记载的范围。

[0027] 请参阅图1,为本发明实施例中可编程振荡器电路的结构示意图,该可编程振荡器电路主要由三大模块组成,分别是用于提供稳定电平的运放钳位模块100、以及与运放钳位模块100的输出端连接的振荡频率调节模块200和与振荡频率调节模块200连接的振荡发生模块300。本实施例的可编程振荡器电路用于电源管理芯片,芯片内部各集成电路模块的工作电压均处于低电压水平,本实施例的运放钳位模块100将电平钳位在2V左右作为振荡器起振的基准电平输出至振荡频率调节模块200。

[0028] 具体地,该振荡频率调节模块200包括调节电阻R1、电流镜单元210和充/放电单元220,该振荡发生模块300包括比较器单元310、振荡模式选择单元320和振荡发生单元330,调节电阻R1连接在电流镜单元210的输入支路上,电流镜单元210的输出端与充/放电单元220的输入端连接,充/放电单元220的控制端与振荡发生模块300连接;比较器单元310的输入端与充/放电单元220的输入端连接,比较器单元310的输出端经振荡模式选择单元320与

振荡发生单元330连接,振荡发生单元330的输出反馈端与充/放电单元220的控制端连接。

[0029] 该电流镜单元210用于镜像输入支路的电流输出至充/放电单元220,调节电阻R1用于控制电流镜单元210输入支路的电流大小,从而控制充/放电单元220的充电速度;振荡模式选择单元320用于控制振荡发生单元330的振荡模式,比较器单元310采样充/放电单元220的充/放电电压,并根据与基准电压的比较结果控制振荡发生单元330的振荡频率。

[0030] 本实施例振荡调节单元采用外部挂接的调节电阻R1,该调节电阻R1的阻值可调节,电流镜单元210输入支路的电平恒定,通过挂接不同阻值的调节电阻R1实现电流镜单元210不同的输入电流,镜像至输出支路用于给充/放电单元220进行充电,来实现充电速度的控制;不同的充电速度使得比较器单元310所采样的充/放电电压与基准电压的比较结果所持续的时间不同,从而控制振荡发生单元330输出高电平或者低电平的持续时间不同,最终实现对振荡发生单元330振荡频率的调节。

[0031] 本实施例中,振荡发生单元330的振荡模式有两种,包括自振荡模式和外部时钟同步振荡模式,振荡模式选择单元320根据实际需求选择振荡模式,通常,自振荡模式下生成的振荡信号用于为电源管理芯片的振荡器电路本身提供振荡时钟信号,而外部时钟同步振荡模式下生成的振荡信号用于给电源管理芯片其他模块提供振荡时钟信号。从而,本振荡器电路不仅可实现输出的振荡信号频率可编程调节,还具有外部时钟同步功能。

[0032] 具体地,参考图2,充/放电单元220包括第一电容C1、第一NMOS管MN1、第二电容C2和第二NMOS管MN2,第一电容C1的正极作为充/放电单元220的输入端,第一NMOS管MN1的栅极和第二NMOS管MN2的栅极作为充/放电单元220的控制端;第一电容C1的正极与电流镜单元210的输出端、第一NMOS管MN1的漏极连接,第一电容C1的负极和第一NMOS管MN1的源极连接并接地,第一NMOS管MN1的栅极与振荡发生单元330的第一输出反馈端CLK连接;第二电容C2的正极与固定电流偏置信号的输出端、第二NMOS管MN2的漏极连接,第二电容C2的负极和第二NMOS管MN2的源极连接并接地,第二NMOS管MN2的栅极与振荡发生单元330的第二输出反馈端CLK_INV连接。

[0033] 振荡发生单元330的第一输出反馈端CLK和第二输出反馈端CLK_INV的电平信号相反,即第一输出反馈端CLK输出低电平时,第二输出反馈端CLK_INV输出高电平;第一输出反馈端CLK输出高电平时,第二输出反馈端CLK_INV输出低电平。因此,当第一输出反馈端CLK输出低电平且第二输出反馈端CLK_INV输出高电平时,该第一NMOS管MN1断开、第二NMOS管MN2导通,则初始情况为电流镜单元210的输出端将镜像输入支路的电流对第一电容C1进行充电;直至第一输出反馈端CLK和第二输出反馈端CLK_INV的信号进行反转,第一输出反馈端CLK输出高电平且第二输出反馈端CLK_INV输出低电平后,则第一NMOS管MN1导通、第二NMOS管MN2断开,此时,第二电容C2被固定电流偏置信号输出的固定电流进行充电,第一电容C1经第一NMOS管MN1与地连通形成放电回路,对地进行放电。当第一输出反馈端CLK和第二输出反馈端CLK_INV的信号进行再次反转时,第一输出反馈端CLK输出低电平且第二输出反馈端CLK_INV输出高电平后,则第一NMOS管MN1断开、第二NMOS管MN2导通,第一电容C1被电流镜单元210输出的电流进行再次充电,第二电容C2经第二NMOS管MN2与地连通形成放电回路,对地进行放电;此时进行下一循环,从而振荡发生单元330产生的振荡信号反馈至充/放电单元220,对充/放电单元220的充放电过程进行控制,而振荡发生单元330的振荡信号的频率本身又是有充/放电单元220的充电速度决定的,最终,该循环过程的频率均由调节

电阻R1的阻值进行调节。

[0034] 具体地,比较器单元310包括第一比较器COMP1和第二比较器COMP2,第一比较器COMP1的同相输入端和第二比较器COMP2的同相输入端作为比较器单元310的输入端,第一比较器COMP1的输出端和第二比较器COMP2的输出端作为比较器单元310的输出端;第一比较器COMP1的同相输入端与第一电容C1的正极连接,第一比较器COMP1的反相输入端与基准电压信号连接,第一比较器COMP1的输出端振荡模式选择单元320的一输入端连接,第二比较器COMP2的同相输入端与第二电容C2的正极连接,第二比较器COMP2的反相输入端与基准电压信号连接,第二比较器COMP2的输出端振荡发生单元330的一输入端连接。

[0035] 在本实施例中,第一比较器COMP1和第二比较器COMP2的基准电压信号相同,也就是说第一比较器COMP1和第二比较器COMP2的比较基准相同。第一比较器COMP1是通过采样第一电容C1上的电压值与基准电压信号进行比较,第二比较器COMP2是通过采样第二电容C2上的电压值与基准电压信号进行比较,即采样第一电容C1或者第二电容C2上的充电电压多久能达到基准电压信号的大小来控制振荡发生单元330所产生的时钟振荡信号的频率。

[0036] 具体地,振荡发生单元330包括RS锁存器RS_Latch1、第一施密特反相器INV_S1和第一反相器INV1,RS锁存器RS_Latch1的输入R端和输入S端作为振荡发生单元330的输入端,第一施密特反相器INV_S1的输出端和第一反相器INV1的输出端作为振荡发生单元330的输出端;RS锁存器RS_Latch1的输入R端与振荡模式选择单元320的输出端连接,RS锁存器RS_Latch1的输入S端与第二比较器COMP2的输出端连接,RS锁存器RS_Latch1的输出Q端与第一施密特反相器INV_S1的输入端连接,第一施密特反相器INV_S1的输出端与第一NMOS管MN1的栅极、第一反相器INV1的输入端连接,第一反相器INV1的输出端与第二NMOS管MN2的栅极连接。

[0037] 当初始状态时,第一电容C1充电至基准电压时,第一比较器COMP1输出高电平,此时RS锁存器RS_Latch1的R端为高电平、S端均为低电平,Q端为置“0”状态,输出低电平。相应地,第一施密特反相器INV_S1的输出端输出高电平、第一反相器INV1的输出端输出低电平分别作用至第一NMOS管MN1的栅极和第二NMOS管MN2的栅极,则第二电容C2开始充电、第一电容C1开始放电,直至第二电容C2充电至基准电压,第二比较器COMP2输出高电平时,当RS锁存器RS_Latch1的R端、S端进行第一次电平转换分别变换为R端为低电平、S端为高电平时,则Q端为置“1”状态,输出高电平。相应地,第一施密特反相器INV_S1的输出端输出低电平、第一反相器INV1的输出端输出高电平分别作用至第一NMOS管MN1的栅极和第二NMOS管MN2的栅极,第一电容C1进行充电、第二电容C2进行放电,从而进入下一循环过程。通过RS锁存器RS_Latch1、第一施密特反相器INV_S1和第一反相器INV1构成的振荡发生单元330作用,使得振荡发生单元330形成稳定的振荡时钟信号输出。

[0038] 具体地,振荡器电路还包括外部时钟锁定单元340,振荡模式选择单元320包括或门OR1,或门OR1的一输入端与比较器单元310的输出端连接,或门OR1的另一输入端与外部时钟锁定单元340的输出端CLK_OUT连接;当所述外部时钟锁定单元340输出逻辑信号“0”时,所述振荡电路为自振荡模式,当所述外部时钟锁定单元340的输出逻辑信号“1”时,所述振荡电路为外部时钟同步振荡模式;本实施例中采用如下逻辑:当外部时钟锁定单元340输出逻辑信号“0”时,振荡电路为自振荡模式,当外部时钟锁定单元340的输出逻辑信号“1”时,振荡电路为外部时钟同步振荡模式。

[0039] 通过或门OR1来实现振荡模式的选择,该振荡模式的选择是根据外部时钟锁定单元340的输出信号来决定的。通过本振荡器电路可根据实际应用场景来选择多种振荡模式,拓宽电源管理芯片的应用范围。

[0040] 进一步地,参照图2及图3,振荡器电路还包括外部时钟电路和第三电容C1,当振荡电路的振荡模式为外部时钟同步振荡模式时,外部时钟电路的输出端经第三电容C1耦合至运放钳位模块100的输出端上;外部时钟锁定单元340包括第二施密特反相器INV_S2、第二反相器INV2和D触发器DFF1,第二施密特反相器INV_S2的输入端与运放钳位模块100的输出端连接,第二施密特反相器INV_S2的输出端与第二反相器INV2的输入端连接,第二反相器INV2的输出端与D触发器DFF1的输入C1k端连接,D触发器DFF1的输入D端与供电电源连接,D触发器DFF1的输入R端与振荡发生单元330的一输出端CLK连接,D触发器DFF1的输出Q端与或门OR1的另一输入端连接。

[0041] 在本实施例中,D触发器DFF1为上升沿触发,且外部时钟电路的振荡频率大于所述振荡器电路的自振荡频率。通过外部时钟锁定单元340,不仅可以实现对外部时钟同步振荡模式进行锁定,并且还可实现在同步振荡模式下,本振荡器电路所产生的振荡信号随外部时钟频率变化。

[0042] 结合图2、图3,对本实施例振荡器电路的整体原理阐述如下:RT Pin脚电压被运放作用而被钳位到2V,使用者可以通过在外部挂接调节电阻R1来控制电流镜单元210输入支路上的电流大小,通过电流镜镜像该输入支路电流给第一电容C1充电,即可通过调节电阻R1来设置给内部第一电容C1充电的速度。当第一电容C1被充电至2V时,第一比较器COMP1输出逻辑信号“1”给后级电路,经过或门OR1作用输出逻辑“1”信号给RS锁存器RS_Latch1的R端,其中CLK_OUT信号仅在时钟同步模式情况下为“1”,在自振荡模式下始终为“0”,RS锁存器RS_Latch1Q端输出逻辑信号“0”,经过第一施密特反相器INV_S1作用,输出CLK信号,逻辑为“1”,经过第一反相器INV1输出CLK信号的反相信号,CLK_INV信号逻辑为“0”。此时由于第一NMOS管MN1导通,第一电容C1将被放电至GND,同时第二NMOS管MN2关断,第二电容C2开始由一股固定电流开始充电,当第二电容C2上压降达到2V,第二比较器COMP2输出逻辑信号“1”给RS锁存器RS_Latch1S端,RS锁存器RS_Latch1Q端输出逻辑信号“1”,经过第一施密特反相器INV_S1作用,输出CLK信号,逻辑为“0”,经过第一反相器INV1输出CLK信号的反相信号,CLK_INV信号逻辑为“1”。此时,第一NMOS管MN1关断,第一电容C1将由RT端的调节电阻R1设置的电流开始充电,由于第二NMOS管MN2导通,第二电容C2将被放电至GND。自此重复之前的动作,得到CLK方波信号,实现自振荡功能,RT Pin脚上挂载的电阻阻值大小通过控制电流大小来改变第一电容C1的充电速度,第一电容C1的充电时间决定了CLK信号的低电平时间,第二电容C2的充电时间决定CLK信号高电平时间,由芯片内部固定电流大小控制。

[0043] 当振荡器电路处于外部时钟同步模式下时,外部时钟方波信号通过第三电容C1耦合进入RT Pin脚,RT pin脚电压在原有的被运放钳位至2V电平之上叠加进方波信号的幅度值。外部时钟信号的高电平时间不能够过长,防止RT pin脚上的电位在叠加进高电平信号后被运放作用调节回2V。RT Pin脚信号通过第二施密特反向器INV_S2和第二反相器INV2到达D触发器DFF1的C1k端,由于该D触发器DFF1为上升沿触发,D触发器DFF1Q端输出CLK_OUT信号,逻辑为“1”,通过或门OR1作用,输出逻辑“1”给RS锁存器RS_Latch1R端,RS锁存器RS_Latch1Q端输出逻辑信号“0”,经过第一施密特反相器INV_S1INV_S2和第一反相

器INV1INV1的作用,分别输出逻辑为“1”的CLK信号和逻辑为“0”的CLK_INV信号。此时第一电容C1被放电至GND,第二电容C2开始充电,D触发器DFF1R端接收逻辑为“1”的CLK信号,Q端输出逻辑信号“0”,此时或门OR1输出逻辑“0”,释放RS锁存器RS_Latch1。当第二电容C2上的压降达到2V时,经过逻辑电路作用,CLK信号为“0”,CLK_INV信号为“1”。此时第一电容C1开始充电,第二电容C2被放电至GND。但在第一电容C1充电至2V之前,RT Pin脚就会接收到外部时钟信号的下一个上升沿,因为先前已经规定外部时钟振荡频率大于内部自振荡频率,如此CLK信号在外部时钟上升沿作用下变为逻辑“1”,如此便实现内部CLK的振荡频率与外部时钟同步,实现外部时钟同步振荡功能。

[0044] 进一步的,本申请还提供了一种电源管理芯片,该电源管理芯片包括上述实施例提供的可编程振荡器电路,通过该可编程振荡器电路可产生频率可调节的自振荡时钟信号或者可同步外部时钟信号的振荡时钟信号。

[0045] 以上所述实施例仅表达了本申请的几种实施方式,其描述较为具体和详细,但不能因此而理解为对本申请专利范围的限制。应当指出的是,对于本领域的普通技术人员来说,在不脱离本申请构思的前提下,还可以做出若干变形和改进,这些都属于本申请的保护范围。因此,本申请专利的保护范围应以所附权利要求为准。

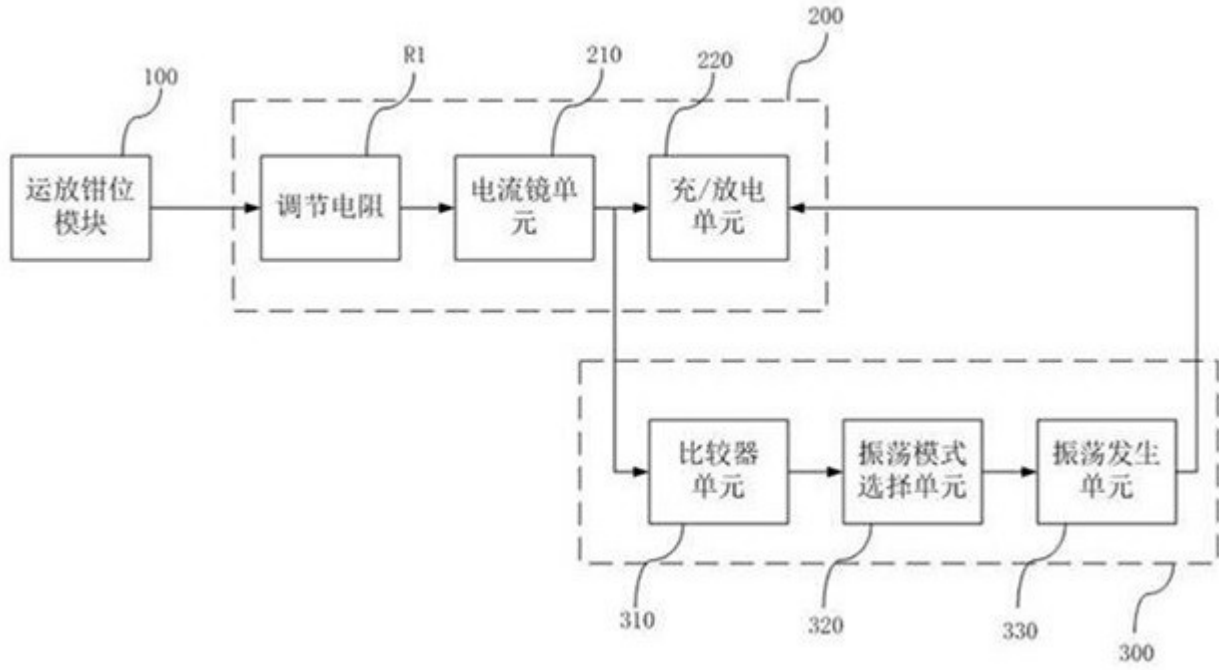


图1

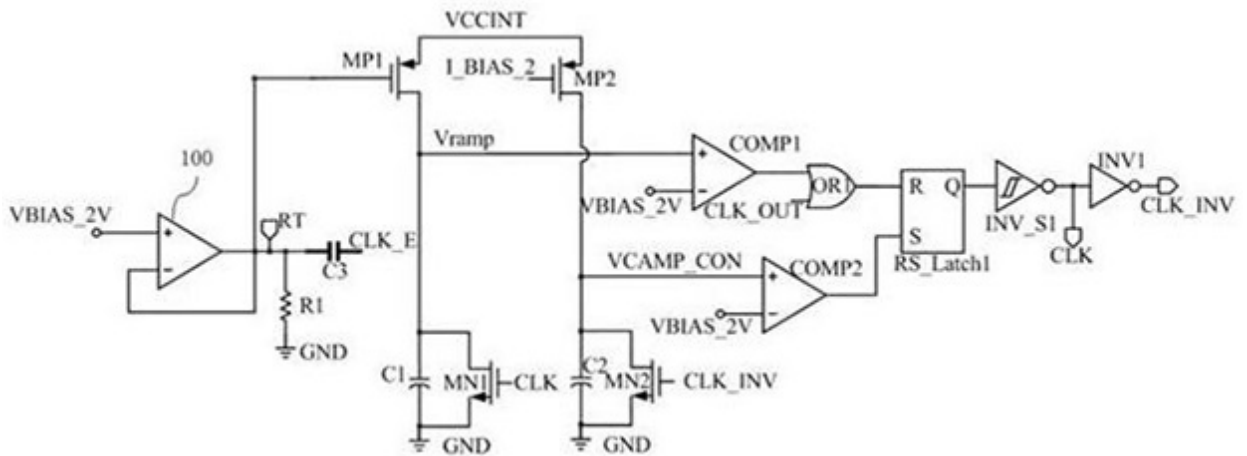


图2

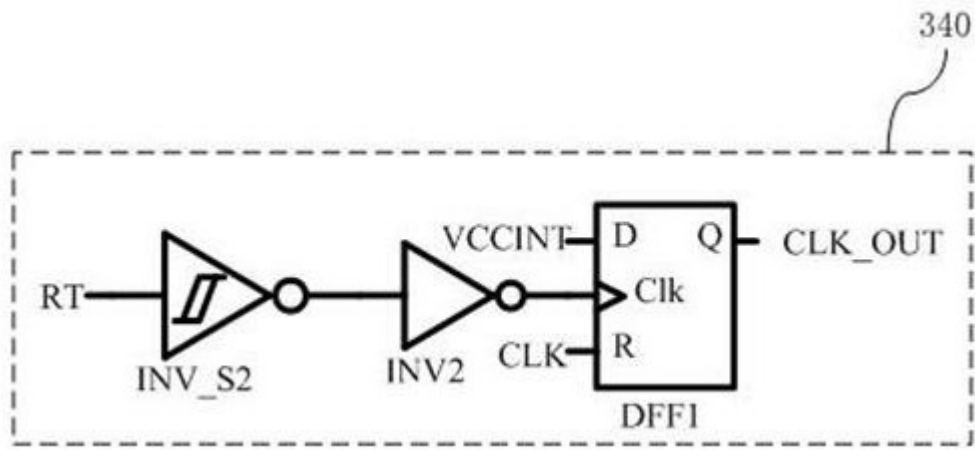


图3