



(12) 发明专利申请

(10) 申请公布号 CN 113791365 A

(43) 申请公布日 2021.12.14

(21) 申请号 202111101571.0

(22) 申请日 2021.09.18

(71) 申请人 诚瑞光学(南宁)有限公司

地址 530031 广西壮族自治区南宁市高岭路100号粉针剂车间厂房

(72) 发明人 梁超业 刘党旗 赵晓磊 李行军 程建锋

(74) 专利代理机构 广东普罗米修斯律师事务所

44615

代理人 齐则琳 黄利平

(51) Int. Cl.

G01R 31/52 (2020.01)

G01R 31/28 (2006.01)

G01D 21/02 (2006.01)

G02B 7/02 (2021.01)

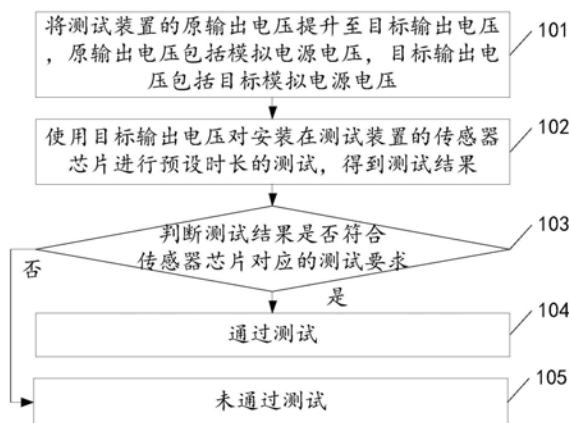
权利要求书2页 说明书11页 附图5页

(54) 发明名称

一种测试方法以及相关测试装置

(57) 摘要

本发明提供了一种测试方法以及相关测试装置,应用于自动对准设备中的测试装置。本发明的测试方法可以在传感器组件与镜头组件进行对准封装的正常制程测试中发现传感器组件的传感器芯片存在模拟电源电压AVDD对地短路的缺陷。本发明的测试方法包括:将所述测试装置的原输出电压提升至目标输出电压,所述原输出电压包括模拟电源电压,所述目标输出电压包括目标模拟电源电压;使用所述目标输出电压对安装在所述测试装置的传感器芯片进行预设时长的测试,得到测试结果;判断所述测试结果是否符合所述传感器芯片对应的测试要求;所述测试结果符合所述测试要求,则通过测试;若所述测试结果不符合所述测试要求,则未通过测试。



1. 一种测试方法,其特征在于,应用于自动对准设备中的测试装置,包括:
将所述测试装置的原输出电压提升至目标输出电压,所述原输出电压包括模拟电源电压,所述目标输出电压包括目标模拟电源电压;
使用所述目标输出电压对安装在所述测试装置的传感器芯片进行预设时长的测试,得到测试结果;
判断所述测试结果是否符合所述传感器芯片对应的测试要求;
若所述测试结果符合所述测试要求,则通过测试;
若所述测试结果不符合所述测试要求,则未通过测试。
2. 根据权利要求1所述的测试方法,其特征在于,所述传感器芯片设于传感器组件中,在将所述测试装置的原输出电压提升至目标输出电压之前,所述测试方法还包括:
将镜头组件与所述传感器芯片进行对准;
记录所述镜头组件与所述传感器芯片对准时的空间坐标位置;
在通过测试之后,所述测试方法还包括:
依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组,以使得所述传感器芯片被封装在所述镜头模组中。
3. 根据权利要求2所述的测试方法,其特征在于,在记录所述镜头组件与所述传感器芯片对准时的空间坐标位置之后,依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合之前,所述测试方法还包括:
分离所述镜头组件与所述传感器组件;
在预设画胶位置进行画胶,所述预设画胶位置为所述镜头组件与所述传感器组件的接触面。
4. 根据权利要求3所述的测试方法,其特征在于,所述在预设画胶位置进行画胶之后,依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合之前,所述测试方法还包括:
进行画胶质量检查。
5. 根据权利要求4所述的测试方法,其特征在于,在所述在预设画胶位置进行画胶和所述进行画胶质量检查的同时进行所述预设时长的测试。
6. 根据权利要求5所述的测试方法,其特征在于,所述在预设画胶位置进行画胶所需要的时间为画胶时长,所述进行画胶质量检查所需要的时间为检查时长,所述预设时长比所述画胶时长与所述检查时长之和短。
7. 根据权利要求6所述的测试方法,其特征在于,在未通过测试之后,所述测试方法还包括:
暂停执行依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合的步骤;
将所述传感器组件放置于故障区。
8. 根据权利要求3所述的测试方法,其特征在于,所述传感器组件包括支架,所述依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组,包括:
依照所述空间坐标位置将所述镜头组件与所述支架进行贴合;
使用特定频率的光线对所述预设画胶位置进行照射,以使得胶水固化并将所述镜头组件与所述支架固定,得到所述镜头模组。

9. 根据权利要求1所述的测试方法,其特征在于,所述将所述测试装置的原输出电压提升至目标输出电压包括:

通过DCDC模块将所述模拟电源电压提升至目标模拟电源电压。

10. 根据权利要求9所述的测试方法,其特征在于,所述DCDC模块包括PW5200芯片。

11. 一种测试装置,其特征在于,应用于自动对准设备,包括:

升压单元,用于将所述测试装置的原输出电压提升至目标输出电压,所述原输出电压包括模拟电源电压,所述目标输出电压包括目标模拟电源电压;

测试单元,用于使用所述目标输出电压对安装在所述测试装置的传感器芯片进行预设时长的测试,得到测试结果;

判断单元,用于判断所述测试结果是否符合所述传感器芯片对应的测试要求;

第一确定单元,用于若所述测试结果符合所述测试要求,则确定通过测试;

第二确定单元,用于若所述测试结果不符合所述测试要求,则未通过测试。

一种测试方法以及相关测试装置

【技术领域】

[0001] 本发明涉及镜头模组测试技术领域,特别是一种测试方法以及相关测试装置。

【背景技术】

[0002] 根据摩尔定律,随着用于镜头模组中实现将光信号转化为电信号的CMOS (Complementary Metal Oxide Semiconductor,互补金属氧化物半导体)芯片的发展,CMOS芯片的像素尺寸(Pixel size)越来越小,当CMOS芯片的像素尺寸低于1.0微米(um)时,CMOS芯片接近电路设计的物理极限,CMOS芯片的模拟电源电压AVDD(analog voltage device)存在对地短路现象。

[0003] 在对镜头模组进行组装的工厂中,需要将带有传感器芯片的传感器组件与镜头组件进行对准封装,而当前工厂对将传感器组件与镜头组件进行对准封装的正常制程测试流程不能及时发现传感器组件的传感器芯片存在模拟电源电压AVDD对地短路的缺陷,进一步导致可能存在缺陷的传感器芯片被封装到镜头模组中,进而导致镜头模组在终端电子设备不能正常使用,造成资源浪费。

[0004] 因此,有必要提供一种测试方法以及相关测试装置,在传感器组件与镜头组件进行对准封装的正常制程测试中发现传感器组件的传感器芯片存在模拟电源电压AVDD对地短路的缺陷,避免存在缺陷的传感器芯片被封装到镜头模组中,减少资源浪费。

【发明内容】

[0005] 本发明的目的在于提供一种测试方法以及相关测试装置,旨在将传感器组件与镜头组件进行对准封装的正常制程测试中发现镜头模组中传感器芯片存在模拟电源电压AVDD对地短路的缺陷。

[0006] 本发明的技术方案如下:

[0007] 本发明第一方面提供一种测试方法,应用于自动对准设备中的测试装置,包括:

[0008] 将所述测试装置的原输出电压提升至目标输出电压,所述原输出电压包括模拟电源电压,所述目标输出电压包括目标模拟电源电压;

[0009] 使用所述目标输出电压对安装在所述测试装置的传感器芯片进行预设时长的测试,得到测试结果;

[0010] 判断所述测试结果是否符合所述传感器芯片对应的测试要求;

[0011] 若所述测试结果符合所述测试要求,则通过测试;

[0012] 若所述测试结果不符合所述测试要求,则未通过测试。

[0013] 可选的,所述传感器芯片设于传感器组件中,在将所述测试装置的原输出电压提升至目标输出电压之前,所述测试方法还包括:

[0014] 将镜头组件与所述传感器芯片进行对准;

[0015] 记录所述镜头组件与所述传感器芯片对准时的空间坐标位置;

[0016] 在通过测试之后,所述测试方法还包括:

[0017] 依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组,以使得所述传感器芯片被封装在所述镜头模组中。

[0018] 可选的,在记录所述镜头组件与所述传感器芯片对准时的空间坐标位置之后,依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合之前,所述测试方法还包括:

[0019] 分离所述镜头组件与所述传感器组件;

[0020] 在预设画胶位置进行画胶,所述预设画胶位置为所述镜头组件与所述传感器组件的接触面。

[0021] 可选的,在对所述镜头组件的预设画胶位置进行画胶之后,依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合之前,所述测试方法还包括:

[0022] 进行画胶质量检查。

[0023] 可选的,在所述在预设画胶位置进行画胶和所述进行画胶质量检查的同时进行所述预设时长的测试。

[0024] 可选的,所述在预设画胶位置进行画胶所需要的时间为画胶时长,所述进行画胶质量检查所需要的时间为检查时长,所述预设时长比所述画胶时长与所述检查时长之和短。

[0025] 可选的,在未通过测试之后,所述测试方法还包括:

[0026] 暂停执行依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合的步骤;

[0027] 将所述传感器组件放置于故障区。

[0028] 可选的,所述传感器组件包括支架,所述依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组,包括:

[0029] 依照所述空间坐标位置将所述镜头组件与所述支架进行贴合;

[0030] 使用特定频率的光线对所述预设画胶位置进行照射,以使得胶水固化并将所述镜头组件与所述支架固定,得到所述镜头模组。

[0031] 可选的,所述将所述测试装置的原输出电压提升至目标输出电压包括:

[0032] 通过DCDC模块将所述模拟电源电压提升至目标模拟电源电压。

[0033] 可选的,所述DCDC模块包括PW5200芯片。

[0034] 本发明第二方面提供一种测试装置,应用于自动对准设备,包括:

[0035] 升压单元,用于将所述测试装置的原输出电压提升至目标输出电压,所述原输出电压包括模拟电源电压,所述目标输出电压包括目标模拟电源电压;

[0036] 测试单元,用于使用所述目标输出电压对安装在所述测试装置的传感器芯片进行预设时长的测试,得到测试结果;

[0037] 判断单元,用于判断所述测试结果是否符合所述传感器芯片对应的测试要求;

[0038] 第一确定单元,用于若所述测试结果符合所述测试要求,则确定通过测试;

[0039] 第二确定单元,用于若所述测试结果不符合所述测试要求,则确定未通过测试。

[0040] 可选的,所述传感器芯片设于传感器组件中,所述测试装置还包括:

[0041] 对准单元,用于将镜头组件与所述传感器芯片进行对准;

[0042] 记录单元,用于记录所述镜头组件与所述传感器芯片对准时的空间坐标位置;

- [0043] 贴合单元,用于依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组,以使得所述传感器芯片被封装在所述镜头模组中。
- [0044] 可选的,所述测试装置还包括:
- [0045] 分离单元,用于分离所述镜头组件与所述传感器组件;
- [0046] 画胶单元,用于在预设画胶位置进行画胶,所述预设画胶位置为所述镜头组件与所述传感器组件的接触面。
- [0047] 可选的,所述测试装置还包括:
- [0048] 检查单元,用于进行画胶质量检查。
- [0049] 可选的,在所述在预设画胶位置进行画胶和所述进行画胶质量检查的同时进行所述预设时长的测试。
- [0050] 可选的,所述在预设画胶位置进行画胶所需要的时间为画胶时长,所述进行画胶质量检查所需要的时间为检查时长,所述预设时长比所述画胶时长与所述检查时长之和短。
- [0051] 可选的,所述测试装置还包括:
- [0052] 暂停单元,用于暂停执行依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合的步骤;
- [0053] 放置单元,用于将所述传感器组件放置于故障区。
- [0054] 可选的,所述传感器组件包括支架,所述贴合单元依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组时,具体包括:
- [0055] 依照所述空间坐标位置将所述镜头组件与所述支架进行贴合;
- [0056] 使用特定频率的光线对所述预设画胶位置进行照射,以使得胶水固化并将所述镜头组件与所述支架固定,得到所述镜头模组。
- [0057] 可选的,所述升压单元将所述测试装置的原输出电压提升至目标输出电压时,具体包括:
- [0058] 通过DCDC模块将所述模拟电源电压提升至目标模拟电源电压。
- [0059] 可选的,所述DCDC模块包括PW5200芯片。
- [0060] 本发明第三方面提供了一种计算机设备,包括:
- [0061] 处理器、存储器、总线、输入输出接口;
- [0062] 所述处理器通过总线与所述存储器、所述输入输出接口相连;
- [0063] 所述存储器中存储有程序;
- [0064] 所述处理器执行所述存储器中存储的所述程序时,实现前述第一方面中任一项所述的测试方法。
- [0065] 本发明第四方面提供一种计算机存储介质,所述计算机存储介质中存储有指令,所述指令在计算机上执行时,使得所述计算机执行如前述第一方面中任一项所述的测试方法。
- [0066] 本发明第五方面提供一种计算机程序产品,所述计算机程序产品在计算机上执行时,使得所述计算机执行如前述第一方面中任意一项所述的测试方法。
- [0067] 本发明的有益效果在于:本发明应用于自动对准设备中的测试装置的测试方法,在当前工厂对传感器组件与镜头组件进行对准封装的正常制程测试流程中增加了对传感

器芯片进行高压测试的测试环节,这个测试环节主要包括:将测试装置的原输出电压提升至目标输出电压,克服原测试装置的原输出电压不能满足较高测试电压要求的缺陷,其中原输出电压包括模拟电源电压AVDD,目标输出电压包括目标模拟电源电压;使用目标输出电压对安装在测试装置的传感器芯片进行预设时长的测试,得到测试结果;判断测试结果是否符合传感器芯片对应的测试要求;若测试结果符合测试要求,则通过测试;若测试结果不符合测试要求,则未通过测试。可见,通过本发明增加了对传感器芯片进行高压测试的测试环节,根据测试环节得出的测试结果与对应的测试要求对比得到的未通过测试的结论,就可以在传感器芯片的正常制程测试中发现传感器芯片存在模拟电源电压AVDD对地短路的缺陷,避免存在缺陷的传感器芯片被封装到镜头模组中,减少资源浪费。

【附图说明】

- [0068] 图1为本发明测试方法的一个实施例流程示意图;
- [0069] 图2为本发明测试方法的另一个实施例流程示意图;
- [0070] 图3为本发明测试装置的一个实施例结构示意图;
- [0071] 图4为本发明测试装置的另一个实施例结构示意图;
- [0072] 图5为本发明计算机设备的一个实施例结构示意图;
- [0073] 图6为本发明测试装置中增加DCDC模块时对应的一个实施例电路图;
- [0074] 图7为本发明的测试对象镜头模组的一个实施例结构示意图;
- [0075] 图8为图7实施例镜头模组沿A-A方向进行剖切后的一个剖视图。

【具体实施方式】

[0076] 下面结合附图和实施方式对本发明作进一步说明。

[0077] 首先需要说明的是,本发明实施例以传感器芯片为CMOS (Complementary Metal Oxide Semiconductor,互补金属氧化物半导体) 芯片为例进行说明,根据本发明所揭示的测试方法,本领域技术人员可以将该测试方法应用到其他芯片的类似测试过程,针对其他芯片使用本发明测试方法的测试过程在此不做详细介绍。

[0078] 具体的,以本发明测试方法应用在将带有CMOS芯片的传感器组件与镜头组件进行对准封装的制程测试中为例,在当前工厂对传感器组件与镜头组件对准封装的正常制程测试流程中,由于CMOS芯片的像素尺寸未低于1.0微米(μm),CMOS芯片未接近电路设计的物理极限,CMOS芯片的模拟电源电压AVDD(analog voltage device)很少概率出现对地短路现象,所以当前工厂对CMOS芯片的正常制程测试的流程中不设有对CMOS芯片进行模拟电源电压AVDD的测试环节。而且当前工厂对传感器组件与镜头组件对准封装的正常制程测试是通过自动对准设备(Automatic Alignment Equipment)的测试装置(或测试板)进行,该测试装置可以给正在接受测试传感器组件的CMOS芯片提供三路电压(模拟电源电压AVDD、电路电压DOVDD、数字器件电压DVDD),其中模拟电源电压AVDD为2.8伏特,电路电压DOVDD为1.8伏特,数字器件电压DVDD为1.15伏特;而为了对传感器组件的CMOS芯片进行高压测试的测试环节,需要提高该测试装置中的上述三路电压(模拟电源电压AVDD、电路电压DOVDD、数字器件电压DVDD)才能激发CMOS芯片进行高压测试,具体需要将上述三路电压(模拟电源电压AVDD、电路电压DOVDD、数字器件电压DVDD)在额定电压基础上增加至1.4倍(模拟电源电压

AVDD为3.92伏特、电路电压DOVDD为2.52伏特、数字器件电压DVDD为1.61伏特)才能达到对CMOS芯片进行高压测试的测试环节的电压要求,而该测试装置的最大输出电压只有3伏特,使得模拟电源电压AVDD无法增加到3.92伏特。

[0079] 本发明在原测试装置的电路基础上增加DCDC模块,例如DCDC模块选用增压芯片PW5200,通过增压芯片PW5200将上述的模拟电源电压AVDD输出的2.8伏特转换为3.92伏特,另外两路的升压可以通过原测试装置的电路实现:将电路电压DOVDD输出的1.8伏特转换为2.52伏特、数字器件电压DVDD输出的1.15伏特转换为1.61伏特。请参阅图6,图6为本发明测试装置中增加DCDC模块时对应增加的一个实施例电路图,此处的DCDC模块为增压芯片PW5200,其中通过测试装置的VPP接口与增压芯片PW5200的EN端口连接,并且对增压芯片PW5200的其他端口添加相应的电子元器件后进行如图6所示的连接,进而实现通过测试装置的VPP接口控制增压芯片PW5200的EN端口,自由开关增压芯片PW5200,实现将模拟电源电压AVDD的2.8伏特与3.92伏特的电压切换输出。需要说明的是,上述的电路图所揭示的连接方式仅仅是示例,在实际应用中还可以存在其他的等效连接方式,在此对在原测试装置的电路基础上增加DCDC模块的电路连接方式不做具体限定。只要在原测试装置的电路基础上适配地增加DCDC模块,均可以不用付出创造性劳动转用本发明的下列测试方法。

[0080] 具体的,请参阅7,图7展示了本发明的测试对象镜头模组的一个实施例结构,镜头模组主要由传感器组件710与镜头组件720构成,图7状态的镜头模组为经过将传感器组件710与镜头组件720对准封装后得到。可以理解的是,在执行本发明的测试方法过程中,传感器组件710与镜头组件720是分离状态,其中传感器组件710被固定在自动对准设备的测试装置中,并且该测试装置可以与传感器组件710的接线端口713进行电连接,镜头组件720被自动对准设备测试装置的机械夹爪所夹持。请结合参阅图8,下面对发明的测试对象镜头模组进行简要介绍,传感器组件主要包括:CMOS芯片711、电路板基座712、接线端口713、支架714、滤光片715等,其中CMOS芯片711与电路板基座712上的电路焊接固定,电路板基座712中的电路与接线端口713电连接,传感器组件710可以通过该接线端口713从测试装置中获取控制指令,支架714被固定在CMOS芯片711周围的电路板基座712上,滤光片715连接在该支架714上且有一定距离地覆盖在CMOS芯片711上方;镜头组件720主要包括镜头基座721以及光学镜头722两部分,光学镜头722通过螺纹与镜头基座721配合连接,镜头基座721的底面可以与支架714的顶面可以调节地连接。在其他可选的实施方式中,支架714和镜头基座721之间还可以设有连接板。

[0081] 在上述硬件的基础上,请结合参阅图1,应用于上述自动对准设备中的测试装置的测试方法,包括:

[0082] 101、将测试装置的原输出电压提升至目标输出电压,原输出电压包括模拟电源电压AVDD,目标输出电压包括目标模拟电源电压。

[0083] 在前述于原测试装置的电路基础上增加DCDC模块的描述可知,在测试装置可以使传感器芯片的模拟电源电压AVDD满足测试电压要求的前提下,本步骤作为增加的对传感器芯片进行高压测试的测试环节的开始步骤,首先需要将测试装置的原输出电压提升至目标输出电压,原输出电压至少包括模拟电源电压AVDD,目标输出电压至少包括目标模拟电源电压。例如,当传感器芯片为上述提及的CMOS芯片时,为了对CMOS芯片进行高压测试的测试环节,需要提高该测试装置中的上述三路电压(模拟电源电压AVDD、电路电压DOVDD、数字

器件电压DVDD)至1.4倍才能激发CMOS芯片进行高压测试,那么本步骤具体通过测试装置的VPP接口控制增压芯片PW5200将CMOS芯片的模拟电源电压AVDD在额定电压(原输出电压)基础上增加至1.4倍的目标输出电压(模拟电源电压AVDD为3.92伏特),以实现突破原测试装置的最大输出电压只有3伏特的限制,且通过测试装置可以直接将电路电压DOVDD以及数字器件电压DVDD在额定电压基础上增加至1.4倍(电路电压DOVDD为2.52伏特、数字器件电压DVDD为1.61伏特)。

[0084] 102、使用目标输出电压对安装在测试装置的传感器芯片进行预设时长的测试,得到测试结果。

[0085] 在步骤101中将测试装置的原输出电压提升至目标输出电压之后,本步骤使用目标输出电压对安装在测试装置的传感器芯片进行预设时长的测试,得到测试结果。例如,使用上述增压后的三路电压(模拟电源电压AVDD为3.92伏特、电路电压DOVDD为2.52伏特、数字器件电压DVDD为1.61伏特)对CMOS芯片进行高压测试。需要说明的是,对CMOS芯片进行高压测试的方法有很多,只要步骤101将测试装置的原输出电压提升至目标输出电压,满足进行高压测试的电压要求,本步骤可以运行各种对CMOS芯片进行高压测试的程序,具体可以通过测试装置控制传感器芯片全像素输出能反映传感器芯片物理特性的图,全像素出图3秒钟,得到对该CMOS芯片的测试结果。本步骤的测试结果为该传感器芯片在目标输出电压下于测试时长内对应的各个参数变化值的集合。本步骤对传感器芯片进行的预设时长测试,可以根据具体传感器芯片的测试要求适当选取预设时长,在此不做具体限定。

[0086] 103、判断测试结果是否符合传感器芯片对应的测试要求,若测试结果符合传感器芯片对应的测试要求,则执行步骤104;若测试结果不符合传感器芯片对应的测试要求,则执行步骤105。

[0087] 本步骤进一步判断步骤102得到的测试结果是否符合该传感器芯片对应的测试要求,此处的测试要求为:传感器芯片在该目标输出电压下于测试时长内的各个参数变化值的可接受范围值的集合。若测试结果对应的各个参数变化值落入测试要求对应的可接受范围值内,则可以认为测试结果符合传感器芯片对应的测试要求,即认为传感器芯片未发现存在缺陷,例如CMOS芯片的模拟电源电压AVDD未出现对地短路现象;若测试结果对应的各个参数变化值未落入测试要求对应的可接受范围值内,则可以认为测试结果不符合传感器芯片对应的测试要求,即传感器芯片存在缺陷,例如CMOS芯片的模拟电源电压AVDD出现对地短路现象。

[0088] 104、通过测试。

[0089] 对步骤103中测试结果符合传感器芯片对应的测试要求的情况,得出测试通过结论,并可以将通过测试的结论进行存储,以有效记录该传感器芯片可以进行后续的制程。

[0090] 105、未通过测试。

[0091] 对步骤103中测试结果不符合传感器芯片对应的测试要求的情况,得出测试未通过结论,并可以将未通过测试的结论进行存储,以有效记录该传感器芯片不可以进行后续的制程。

[0092] 可见,本发明应用于自动对准设备中的测试装置的测试方法,在当前工厂对传感器芯片(例如CMOS芯片)的正常制程测试流程中增加了对传感器芯片进行高压测试的测试环节,这个测试环节主要包括:将测试装置的原输出电压提升至目标输出电压,克服原测试

装置的原输出电压不能满足较高测试电压的要求的缺陷,其中原输出电压包括模拟电源电压AVDD,目标输出电压包括目标模拟电源电压;使用目标输出电压对安装在测试装置的传感器芯片进行预设时长的测试,得到测试结果;进一步判断测试结果是否符合传感器芯片对应的测试要求;若测试结果符合测试要求,则通过测试;若测试结果不符合测试要求,则未通过测试。可见,通过本发明增加了对传感器芯片进行高压测试的测试环节,根据测试环节得出的测试结果与对应的测试要求对比得到未通过测试的结论,就可以在对传感器芯片的正常制程测试中发现传感器芯片存在模拟电源电压AVDD对地短路的缺陷,避免存在缺陷的传感器芯片被封装到镜头模组中,减少资源浪费。

[0093] 请参阅图2,本发明测试方法的另一个实施例,在本实施例中以传感器芯片为设于传感器组件中的CMOS芯片为例进行描述,包括:

[0094] 201、对传感器组件的CMOS芯片进行点亮。

[0095] 本发明实施例传感器组件的结构如前所述,传感器组件的COMS芯片主要用于对射入CMOS芯片表面的光信号进行转换为电信号,此时传感器组件710与镜头组件720是分离状态,其中传感器组件710被固定在自动对准设备的测试装置中,并且该测试装置与传感器组件710的接线端口713进行电连接,本步骤通过测试装置控制传感器组件710的CMOS芯片711开始正常工作,即点亮CMOS芯片,此时传感器组件的CMOS芯片的模拟电源电压AVDD为2.8伏特,电路电压DOVDD为1.8伏特,数字器件电压DVDD为1.15伏特。

[0096] 202、将镜头组件与传感器组件的CMOS芯片进行对准。

[0097] 本步骤控制测试装置的机械夹爪夹取镜头组件720移动到传感器组件710的CMOS芯片711上方,使得CMOS芯片711可以通过镜头组件720的光学镜头722接收入射光线的光信号,即将镜头组件720的光轴中心与CMOS芯片的中心对准,然后本步骤通过机械夹爪不断地将镜头组件720在CMOS芯片上方预设高度的位置进行适当地空间位置姿态改变(前后移动、左右移动、倾斜等),经过对镜头组件720一定时长的偏移与姿态倾斜校准之后,选出CMOS芯片711通过该镜头组件720的光学镜头722接收入射光线的光信号最佳时对应的空间坐标位置。

[0098] 203、记录镜头组件与CMOS芯片对准时的空间坐标位置。

[0099] 记录步骤202中测试装置的机械夹爪夹取镜头组件移动到传感器组件710的CMOS芯片711上方,使得CMOS芯片711通过该镜头组件720的光学镜头722接收入射光线的光信号最佳时对应的空间坐标位置。

[0100] 204、分离镜头组件与传感器组件。

[0101] 在步骤203之后,控制测试装置的机械夹爪夹取镜头组件720与传感器组件710分离一定距离,以便后续步骤给预设画胶位置进行画胶腾出空间以及进行高压测试。

[0102] 205、对CMOS芯片进行高压测试。

[0103] 在步骤204之后,执行本步骤,本步骤的执行与前述图1实施例中步骤101至步骤105类似,重复部分在此不再赘述。测试完成后将模拟电源电压AVDD切换为2.8伏特,电路电压DOVDD切换为1.8伏特,数字器件电压DVDD切换为1.15伏特。

[0104] 206、在预设画胶位置进行画胶。

[0105] 本步骤的预设画胶位置为镜头组件720与传感器组件710的接触面,具体的,当传感器组件的CMOS芯片周围固定有支架时,预设画胶位置为传感器组件的支架的顶面。

[0106] 207、对画胶后的镜头组件进行画胶质量检查。

[0107] 对步骤206中形成的画胶路线形状、胶量等参数进行检查,若发现画胶问题并进行预设补胶等救济措施,以确保对预设画胶位置的画胶质量。

[0108] 208、传感器组件包括支架,依照空间坐标位置将镜头组件与支架进行贴合。

[0109] 在步骤205中对CMOS芯片进行高压测试得到通过测试的结论之后,且在步骤207中对画胶后的镜头组件进行画胶质量检查通过之后,证明传感器组件的CMOS芯片不存在对地短路现象,可以正常使用,本步骤将镜头组件与传感器组件进行贴合。具体的,当传感器组件的CMOS芯片周围固定有支架时,依照空间坐标位置将镜头组件720的底面与支架714的顶面进行贴合,以使得CMOS芯片711通过该镜头组件720的光学镜头722接收入射光线的光信号最佳。

[0110] 209、使用特定频率的光线对预设画胶位置照射,以使得胶水固化并将镜头组件与支架固定,得到镜头模组。

[0111] 若步骤206中使用的胶水是光敏树脂等需要通过特定频率的光线进行照射后实现固化的材料,那么在本步骤对处于步骤208状态的镜头组件720使用特定频率的光线对预设画胶位置照射,以使得胶水固化并将镜头组件720与支架714固定,以实现将镜头组件720按照该空间坐标位置与传感器组件710的CMOS芯片711对准,得到镜头模组,此时控制机械夹爪松开对镜头组件720的夹持,再次通过测试装置对传感器组件的CMOS芯片进行点亮(正常电压,模拟电源电压AVDD为2.8伏特,电路电压DOVDD为1.8伏特,数字器件电压DVDD为1.15伏特),对形成产品的镜头模组进行检测,例如检测此时的镜头模组的成像效果是否与步骤203所记录的空间坐标位置时的成像效果一致等等,以确保形成产品的镜头模组的质量。

[0112] 210、将传感器组件放置于故障区。

[0113] 需要说明的是,步骤206对所述镜头组件的预设画胶位置进行画胶所需要的时间为画胶时长,步骤207对画胶后的镜头组件进行画胶质量检查所需要的时间为检查时长,步骤205中对CMOS芯片进行高压测试所需要的预设时长比上述画胶时长与检查时长之和还要短,以确保步骤205中对CMOS芯片进行高压测试时并不会影响原正常制程测试所需的总时间,可保证生产线的每小时产出量(Unit Per Hour,UPH)。在此基础上,当步骤205中对CMOS芯片进行高压测试得到测试未通过结论之后,不管步骤206至步骤207之间执行到哪一个步骤,应立即停止执行,同时对该CMOS芯片所处的传感器组件暂停执行步骤208,此时本步骤可以从测试装置中取出传感器组件并放置于故障区,以避免存在对地短路现象的CMOS芯片的传感器组件继续进行后续步骤的组装,减少资源浪费。

[0114] 可见,本发明的测试方法利用在步骤206的画胶时长和步骤207的检查时长,同时于步骤205并行对传感器组件中的CMOS芯片进行高压测试,实现了不影响原正常制程测试所需的总时间,保证生产线的每小时产出量(Unit Per Hour,UPH)的情况下,增加了对CMOS芯片进行高压测试的测试环节,根据测试环节得出的测试结果与对应的测试要求对比得到的未通过测试的结论,就可以在将传感器组件与镜头组件进行对准封装的正常制程测试中发现CMOS芯片存在模拟电源电压AVDD对地短路的缺陷,避免存在缺陷的CMOS芯片被封装到镜头模组中,减少资源浪费。

[0115] 上面对本发明测试方法进行了阐述,下面对本发明的测试装置进行描述,请参阅图3,包括:

[0116] 升压单元301,用于将所述测试装置的原输出电压提升至目标输出电压,所述原输出电压包括模拟电源电压,所述目标输出电压包括目标模拟电源电压;

[0117] 测试单元302,用于使用所述目标输出电压对安装在所述测试装置的传感器芯片进行预设时长的测试,得到测试结果;

[0118] 判断单元303,用于判断所述测试结果是否符合所述传感器芯片对应的测试要求;

[0119] 第一确定单元304,用于若所述测试结果符合所述测试要求,则确定通过测试;

[0120] 第二确定单元305,用于若所述测试结果不符合所述测试要求,则确定未通过测试。

[0121] 本发明实施例测试装置所执行的操作与前述图1实施例中执行的操作类似,在此不再进行赘述。

[0122] 本发明的测试装置,在当前工厂对传感器芯片(例如CMOS芯片)的正常制程测试流程中增加了对传感器芯片进行高压测试的测试环节,这个测试环节主要包括:将测试装置的原输出电压提升至目标输出电压,克服原测试装置的原输出电压不能满足较高测试电压的要求的缺陷,其中原输出电压包括模拟电源电压AVDD,目标输出电压包括目标模拟电源电压;使用目标输出电压对安装在测试装置的传感器芯片进行预设时长的测试,得到测试结果;进一步判断测试结果是否符合传感器芯片对应的测试要求;若测试结果符合测试要求,则通过测试;若测试结果不符合测试要求,则未通过测试。可见,通过本发明增加了对传感器芯片进行高压测试的测试环节,根据测试环节得出的测试结果与对应的测试要求对比得到未通过测试的结论,就可以在传感器芯片的正常制程测试中发现传感器芯片存在模拟电源电压AVDD对地短路的缺陷,避免存在缺陷的传感器芯片被封装到镜头模组中,减少资源浪费。

[0123] 请参阅图4,本发明测试装置的另一个实施例,包括:

[0124] 升压单元401,用于将所述测试装置的原输出电压提升至目标输出电压,所述原输出电压包括模拟电源电压,所述目标输出电压包括目标模拟电源电压;

[0125] 测试单元402,用于使用所述目标输出电压对安装在所述测试装置的传感器芯片进行预设时长的测试,得到测试结果;

[0126] 判断单元403,用于判断所述测试结果是否符合所述传感器芯片对应的测试要求;

[0127] 第一确定单元404,用于若所述测试结果符合所述测试要求,则确定通过测试;

[0128] 第二确定单元405,用于若所述测试结果不符合所述测试要求,则确定未通过测试。

[0129] 可选的,所述传感器芯片设于传感器组件中,所述测试装置还包括:

[0130] 对准单元406,用于将镜头组件与所述传感器芯片进行对准;

[0131] 记录单元407,用于记录所述镜头组件与所述传感器芯片对准时的空间坐标位置。

[0132] 贴合单元408,用于依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组,以使得所述传感器芯片被封装在所述镜头模组中。

[0133] 可选的,所述测试装置还包括:

[0134] 分离单元409,用于分离所述镜头组件与所述传感器组件;

[0135] 画胶单元410,用于在预设画胶位置进行画胶,所述预设画胶位置为所述镜头组件与所述传感器组件的接触面。

[0136] 可选的,所述测试装置还包括:

[0137] 检查单元411,用于进行画胶质量检查。

[0138] 可选的,在所述在预设画胶位置进行画胶和所述进行画胶质量检查的同时进行所述预设时长的测试。

[0139] 可选的,所述在预设画胶位置进行画胶所需要的时间为画胶时长,所述进行画胶质量检查所需要的时间为检查时长,所述预设时长比所述画胶时长与所述检查时长之和短。

[0140] 可选的,所述测试装置还包括:

[0141] 暂停单元412,用于暂停执行依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合的步骤;

[0142] 放置单元413,用于将所述传感器组件放置于故障区。

[0143] 可选的,所述传感器组件包括支架,所述贴合单元408依照所述空间坐标位置将所述镜头组件与所述传感器组件进行贴合,得到镜头模组时,具体包括:

[0144] 依照所述空间坐标位置将所述镜头组件与所述支架进行贴合;

[0145] 使用特定频率的光线对所述预设画胶位置进行照射,以使得所述胶水固化并将所述镜头组件与所述支架固定,得到所述镜头模组。

[0146] 可选的,所述升压单元401将所述测试装置的原输出电压提升至目标输出电压时,具体包括:

[0147] 通过DCDC模块将所述模拟电源电压提升至目标模拟电源电压。

[0148] 可选的,所述DCDC模块包括PW5200芯片。

[0149] 本发明实施例测试装置所执行的操作与前述图2实施例中执行的操作类似,在此不再进行赘述。

[0150] 下面对本发明实施例中的计算机设备进行描述,请参阅图5,本发明实施例中的计算机设备的一个实施例包括:

[0151] 该计算机设备500可以包括一个或一个以上处理器(central processing units, CPU) 501和存储器502,该存储器502中存储有一个或一个以上的应用程序或数据。其中,存储器502是易失性存储或持久存储。存储在存储器502的程序可以包括一个或一个以上模块,每个模块可以包括对计算机设备中的一系列指令操作。更进一步地,处理器501可以设置为与存储器502通信,在计算机设备500上执行存储器502中的一系列指令操作。计算机设备500还可以包括一个或一个以上无线网络接口503,一个或一个以上输入输出接口504,和/或,一个或一个以上操作系统,例如Windows Server,Mac OS,Unix,Linux,FreeBSD等。该处理器501运行存储器502中的程序时可以执行前述图1至图2所示实施例中所执行的操作,具体此处不再赘述。

[0152] 在本发明实施例所提供的几个实施例中,本领域技术人员应该理解到,所揭露的系统,装置和方法,可以通过其它的方式实现。例如,以上所描述的装置实施例仅仅是示意性的,例如,该单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个单元或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或单元的间接耦合或通信连接,可以是电性,机械或其它的形式。

[0153] 另外,在本发明各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现,也可以采用软件功能单元的形式实现。集成的单元如果以软件功能单元的形式实现并作为独立的产品销售或使用,可以存储在一个计算机可读取存储介质中。基于这样的理解,本发明的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的全部或部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备)执行本发明各个实施例方法的全部或部分步骤。而前述的存储介质包括:U盘、移动硬盘、只读存储器(ROM,read-only memory)、随机存取存储器(RAM,random access memory)、磁碟或者光盘等各种可以存储程序代码的介质。

[0154] 以上所述的仅是本发明的实施方式,在此应当指出,对于本领域的普通技术人员来说,在不脱离本发明创造构思的前提下,还可以做出改进,但这些均属于本发明的保护范围。

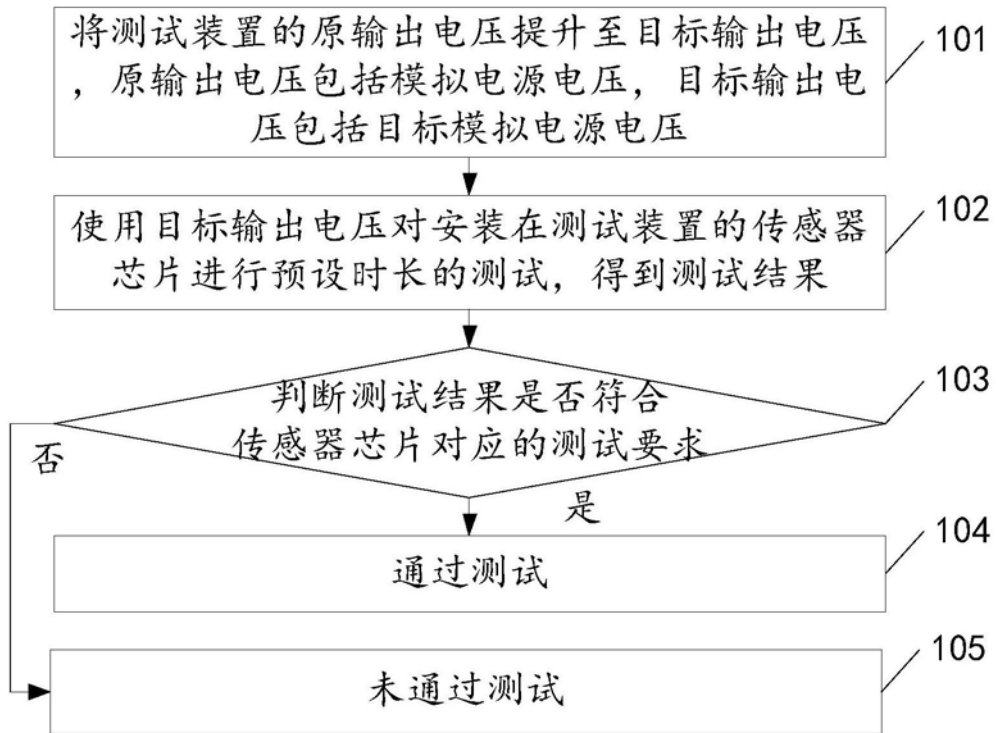


图1

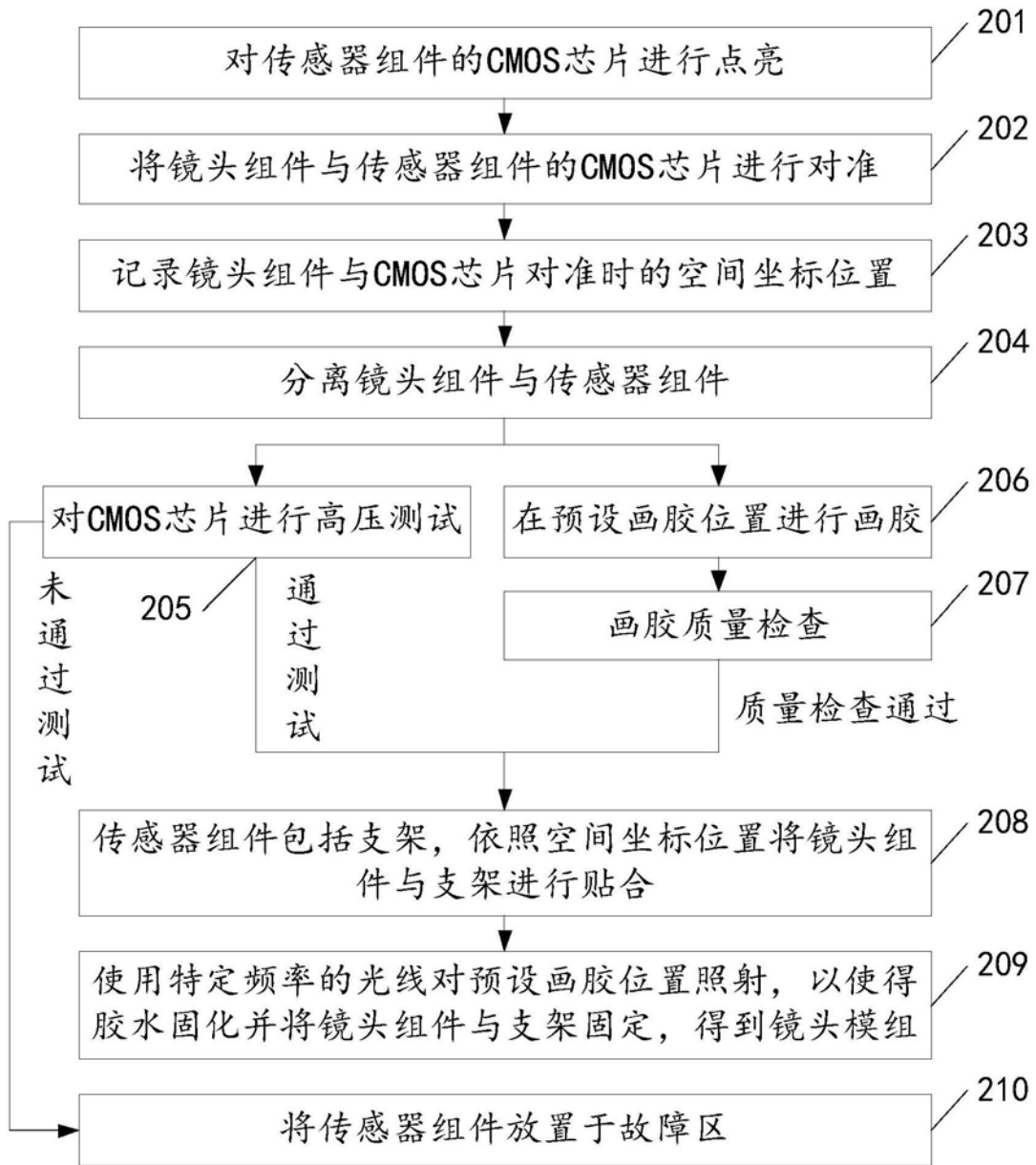


图2

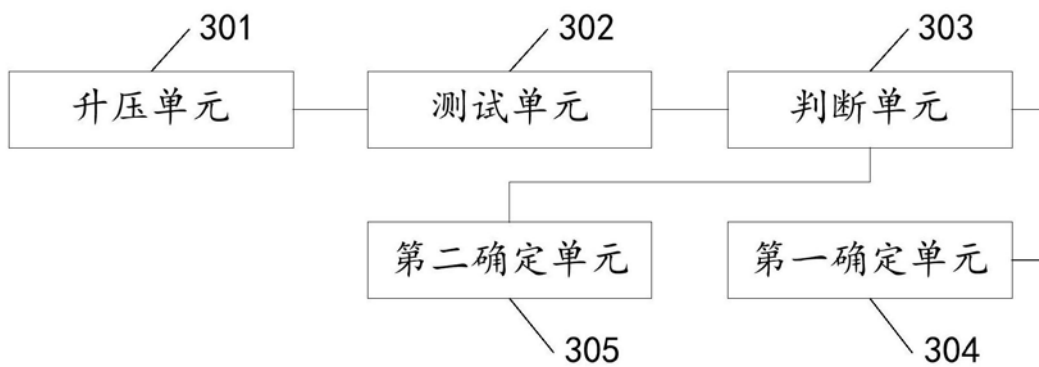


图3

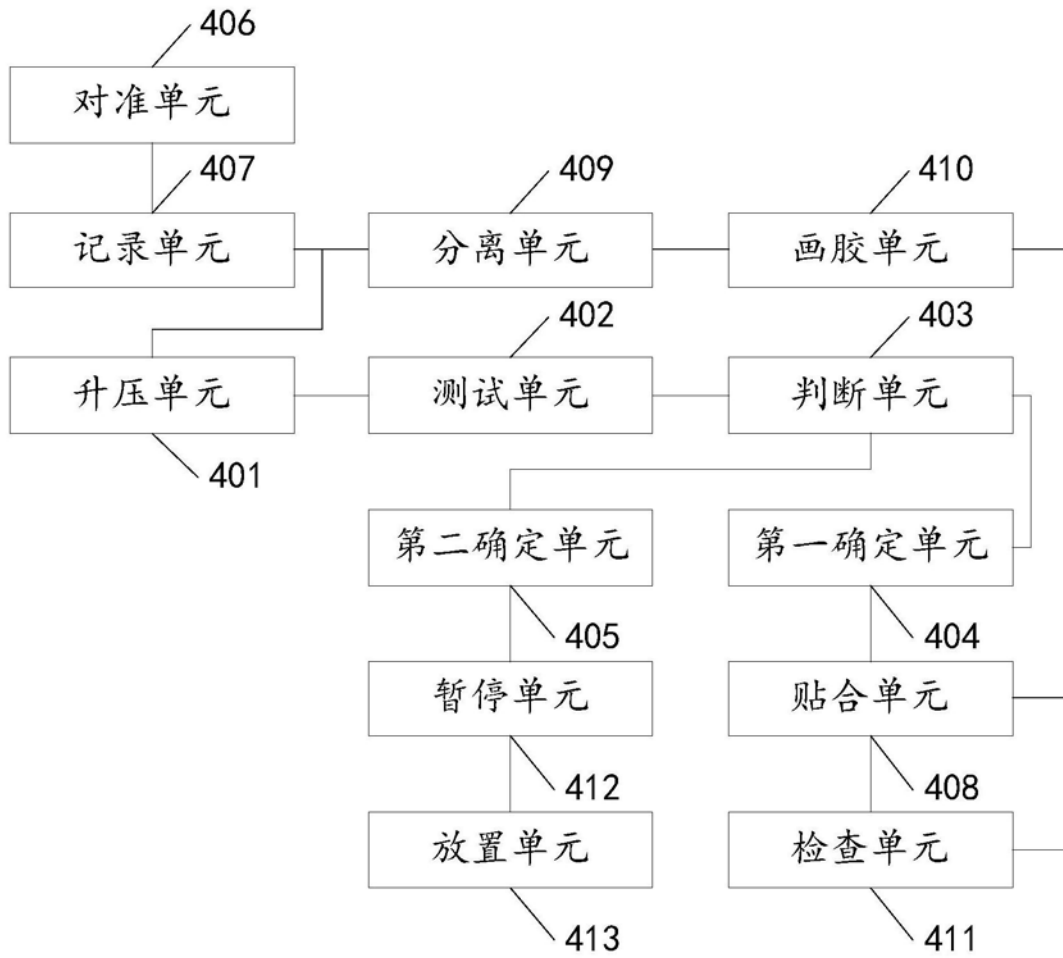


图4

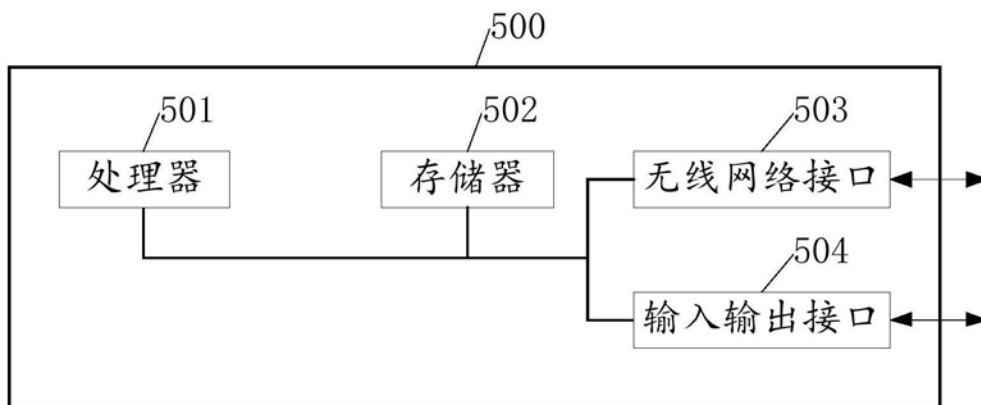


图5

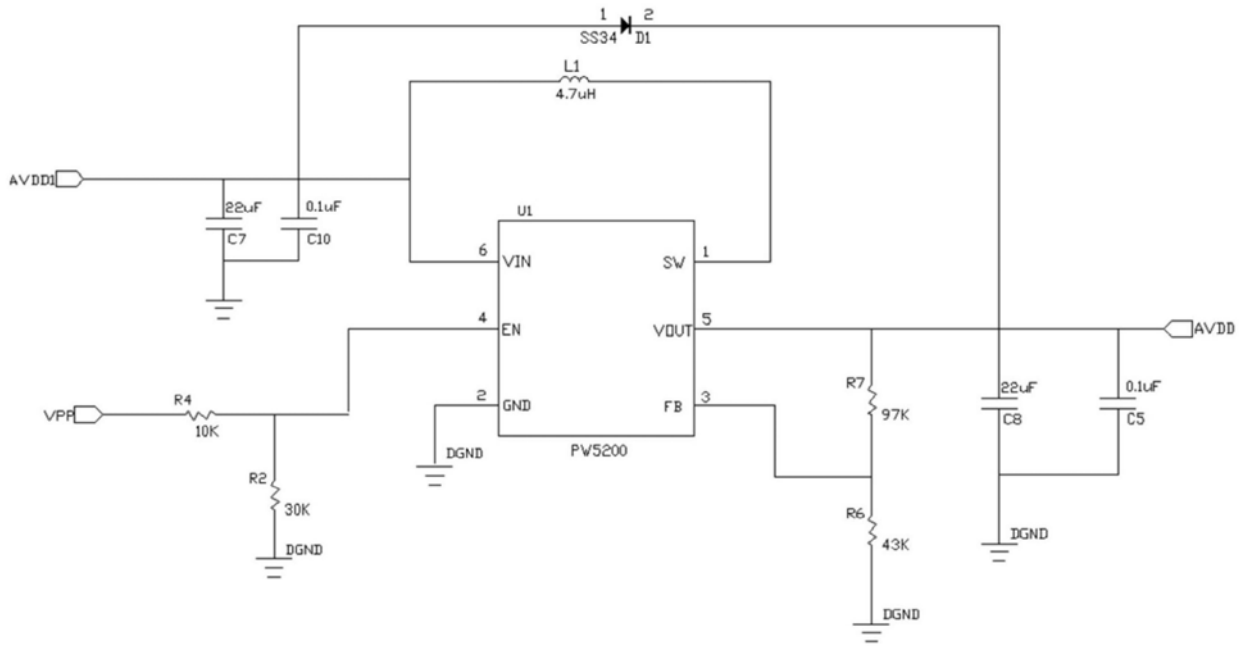


图6

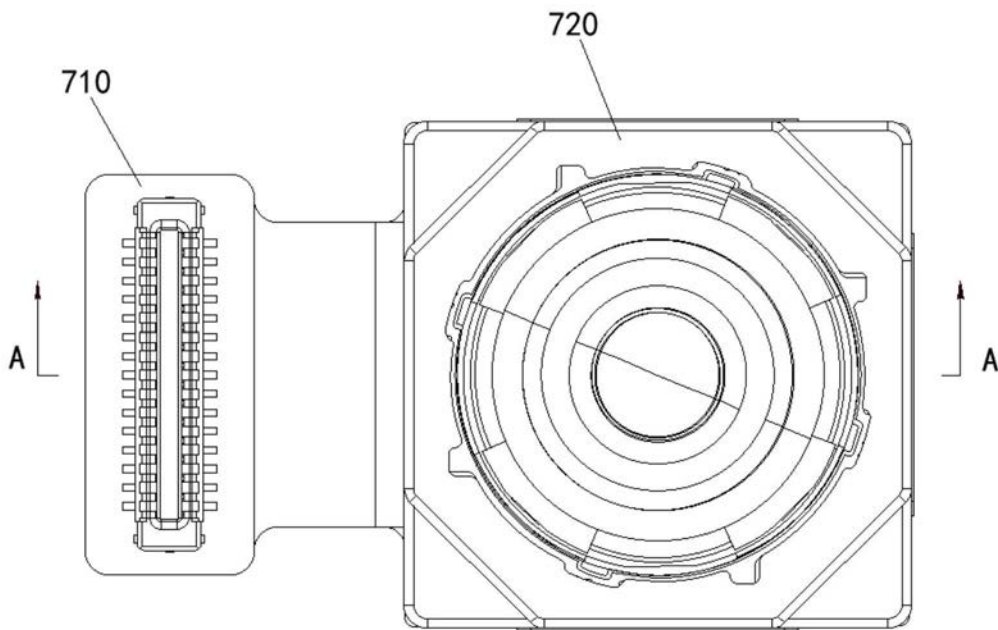


图7

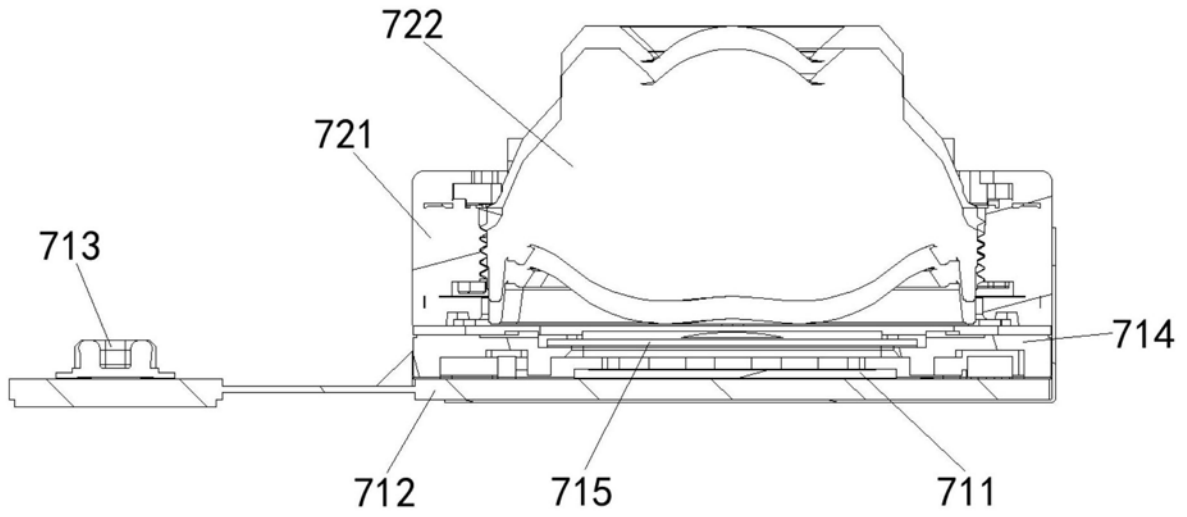


图8