

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4577417号
(P4577417)

(45) 発行日 平成22年11月10日(2010.11.10)

(24) 登録日 平成22年9月3日(2010.9.3)

| | | |
|-----------------------------|------------|------|
| (51) Int.Cl. | F I | |
| G06F 3/042 (2006.01) | G06F 3/042 | J |
| G09G 3/36 (2006.01) | G09G 3/36 | |
| G09G 3/20 (2006.01) | G09G 3/20 | 680H |
| G09G 3/34 (2006.01) | G09G 3/20 | 691D |
| G09F 9/30 (2006.01) | G09G 3/20 | 611D |
| 請求項の数 13 (全 33 頁) 最終頁に続く | | |

(21) 出願番号 特願2008-178144 (P2008-178144)
 (22) 出願日 平成20年7月8日(2008.7.8)
 (65) 公開番号 特開2010-20407 (P2010-20407A)
 (43) 公開日 平成22年1月28日(2010.1.28)
 審査請求日 平成21年7月16日(2009.7.16)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100094053
 弁理士 佐藤 隆久
 (72) 発明者 沖野 一則
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 審査官 ▲吉▼田 耕一

最終頁に続く

(54) 【発明の名称】 表示装置およびその駆動方法、並びに電子機器

(57) 【特許請求の範囲】

【請求項1】

複数の表示素子と光検出素子を含む表示部と、
 座標情報取得のための発光素子を含む発光部と、
 上記発光部の発光素子を制御する第1の制御部と、
 複数の上記光検出素子の駆動を選択的に制御する第2の制御部と、
 上記光検出素子で上記発光部の発光光を検出して得られた検出信号を処理し座標情報を
 取得するための信号処理部と、
 上記信号処理部、第1および第2の制御部に基本となる基本周波数のクロックを提供す
 るクロック生成部と、を有し、
 上記第1の制御部は、
 上記発光部の発光素子を、信号発光期間と停止期間を含めて発光させ、
 信号発光期間においては座標情報としての信号に上記基本周波数を重畳して発光させ
 る
 表示装置。

【請求項2】

上記座標情報は、フルビットが0とフルビットが1の情報を除く情報として形成される
 請求項1記載の表示装置。

【請求項3】

上記第2の制御部は、

上記発光部の発光素子から発光される信号に含まれる座標情報に同期して光検出素子を選択する

請求項 1 または 2 記載の表示装置。

【請求項 4】

上記信号処理部は、

検出信号から上記基本周波数を抽出する処理と、

上記基本周波数を除去して座標情報を取得する処理と、を行う

請求項 1 から 3 のいずれか一に記載の表示装置。

【請求項 5】

上記第 2 の制御部は、

上記各光検出素子を選択する際、上記光検出素子同士の信号が重畳しないようにギャップ期間を設けて選択動作する

請求項 1 から 4 のいずれか一に記載の表示装置。

【請求項 6】

上記第 2 の制御部は、

上記基本周波数の一周期とギャップ期間を合計した周期の倍以上の周期で座標情報を生成する

請求項 5 記載の表示装置。

【請求項 7】

上記光検出素子は表示部のブラックマトリクス部に配置され、

上記座標情報は、

上記ブラックマトリクス部からの反射光の検出時にブラックマトリクス部からの反射光であることが分かる情報として形成される

請求項 1 から 6 のいずれか一に記載の表示装置。

【請求項 8】

座標情報取得のための上記発光部は、

投光型ライトを含み、

上記発光部の発光素子を制御する上記第 1 の制御部は発光素子を上記基本周波数で発光させ、

複数の光検出素子の駆動を選択的に制御する上記第 2 の制御部は、

上記発光素子から発光される信号に含まれる座標情報に同期すると共に、

信号検出期間と停止期間を含めて上記光検出素子の駆動を選択し、

座標情報である信号と同期して動作する

請求項 1 から 7 のいずれか一に記載の表示装置。

【請求項 9】

表示光を上記表示部に照射するバックライトを有し、

基本となる上記基本周波数を複数用い、

基本となる複数の上記基本周波数にそれぞれ対応する複数の信号処理部を有し、

上記バックライトからの反射光か上記投光型ライトからの透過光かを認識し、

それぞれに応じたモードで動作する

請求項 8 記載の表示装置。

【請求項 10】

座標情報取得動作が不要なとき、座標情報取得のための上記発光部を停止可能な制御機能を含む

請求項 1 から 9 のいずれか一に記載の表示装置。

【請求項 11】

複数の表示素子と光検出素子を含む表示部における上記光検出素子で、座標情報取得のための発光素子を含む発光部の発光光を検出して得られた検出信号を処理し座標情報を取得するため、

基本となる基本周波数のクロックを提供し、

10

20

30

40

50

上記発光部の発光素子を、信号発光期間と停止期間を含めて発光させ、かつ信号発光期間においては座標情報としての信号に上記基本周波数を重畳して発光させる表示装置の駆動方法。

【請求項 1 2】

上記各光検出素子を選択する際、上記光検出素子同士の信号が重畳しないようにギャップ期間を設けて選択動作し、

上記基本周波数の一周期とギャップ期間を合計した周期の倍以上の周期で座標情報を生成する

請求項 1 1 記載の表示装置の駆動方法。

【請求項 1 3】

表示装置を有し、

上記表示装置は、

複数の表示素子と光検出素子を含む表示部と、

座標情報取得のための発光素子を含む発光部と、

上記発光部の発光素子を制御する第 1 の制御部と、

複数の上記光検出素子の駆動を選択的に制御する第 2 の制御部と、

上記光検出素子で上記発光部の発光光を検出して得られた検出信号を処理し座標情報を取得するための信号処理部と、

上記信号処理部、第 1 および第 2 の制御部に基本となる基本周波数のクロックを提供するクロック生成部と、を有し、

上記第 1 の制御部は、

上記発光部の発光素子を、信号発光期間と停止期間を含めて発光させ、

上記信号発光期間においては座標情報としての信号に上記基本周波数を重畳して発光させる

電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示領域に光センサ素子を備えた表示装置およびその駆動方法、並びに電子機器に関するものである。

【背景技術】

【0002】

近年、光センサ素子を表示素子領域中に備えた平面表示装置の開発が進んでいる（たとえば、特許文献 1～5 参照）。

【0003】

これらの表示装置は、マトリクス状に各画素が配置され、画素毎に表示素子と光電変換素子として機能する薄膜トランジスタ（以下「TFT」と略す）を備え、画像表示を行う一方で、光電変換素子への入射光を利用して情報入力を行い得るように構成されている。

【0004】

画像表示において、表示素子が液晶表示素子の場合は、光が液晶表示素子を透過することを利用するため、光源となるバックライトまたはフロントライトを備えている。

【0005】

このように構成された表示装置によれば、同一画面領域にて画像表示と情報入力とを行うことが可能となるため、タッチパネル等に代わる情報入出力デバイスとして活用されることが期待される。

【0006】

たとえば、携帯電話やデジタルカメラ、ビデオカメラなどの表示部は液晶表示装置とタッチパネルを組み合わせたものがある。

これらの装置では、液晶表示装置上に表示している画像をユーザーが見て判断し操作するわけであるが、表示装置の直上にタッチパネルがあるため、タッチパネルを介すること

10

20

30

40

50

で表示画像を直接操作することが可能である。

【0007】

しかし、表示装置の画像はタッチパネルを通して見ることになるため、解像度の低下や輝度の低下など画質低下の要素となる。

また、特に、小型の携帯装置においては、厚みや重さが携帯性の重要な要素の一つである。

そのため、上述した構成の表示装置を用いることで、表示画像を直接操作することが可能な上、画質を損なわず、軽量化、薄型化が可能となる。

【0008】

ところで、上述した構成の表示装置については、たとえば図1(A)、(B)に示すように、ユーザーが画像表示画面上の所望位置近傍に指をかざすと、その指による反射光をその所望位置に対応して配された光電変換素子で検出する。

このような構成を採用することにより、ユーザーが所望する情報の入力を行い得るようになるといった利用形態が考えられる。

ただし、その場合には、情報入力の精度や感度等を優れたものとするために、光電変換素子での反射光の検出結果が外光の大小による影響を受けないようにすることが必要である。

【特許文献1】特開2004-318819号公報

【特許文献2】特開2004-45785号公報

【特許文献3】特開平7-325319号公報

【特許文献4】特許第4055722号登録

【特許文献5】特開2002-268615号公報

【特許文献6】特開2007-304451号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

特許文献1~6の例のように、輝度分布から画像処理により座標情報を得る場合、前述のように外光が影響する誤判断が考えられる。

たとえば、外光への対策を講じた特許文献6では、バックライトオン時とオフ時の反射光の輝度差から、外光を取り除いた輝度情報を得ている。

【0010】

しかし、この構成では、黒表示時では十分な検出が不可能である。

また、輝度分布から座標情報を取得する場合、高度な画像処理が必要となる。

【0011】

一方で、自らの発光を探す手段として変調をかけることがよく知られている。

液晶表示素子の場合はバックライトを、自発光素子(有機ELなど)の場合は自発光素子そのものを、変調動作させることも可能だが、画質への影響を懸念する場合がある。

また、自然光に対しては有効だが、インバータタイプの照明下では検出が困難となることが想定される。

【0012】

本発明は、外光の影響による誤判断を防止でき、高度な画像処理を行うことなく、画質への影響を抑止しつつ、表示画面へ物体が近接または接触したことを的確に検出することが可能な表示装置およびその駆動方法、並びに電子機器を提供することにある。

【課題を解決するための手段】

【0013】

本発明の第1の観点の表示装置は、複数の表示素子と光検出素子を含む表示部と、座標情報取得のための発光素子を含む発光部と、上記発光部の発光素子を制御する第1の制御部と、複数の上記光検出素子の駆動を選択的に制御する第2の制御部と、上記光検出素子で上記発光部の発光を検出して得られた検出信号を処理し座標情報を取得するための信号処理部と、上記信号処理部、第1および第2の制御部に基本となる基本周波数のクロック

10

20

30

40

50

クを提供するクロック生成部と、を有し、上記第1の制御部は、上記発光部の発光素子を、信号発光期間と停止期間を含めて発光させ、信号発光期間においては座標情報としての信号に上記基本周波数を重畳して発光させる。

【0015】

好適には、上記座標情報は、フルビットが0とフルビットが1の情報を除く情報として形成される。

【0016】

好適には、上記第2の制御部は、上記発光部の発光素子から発光される信号に含まれる座標情報に同期して光検出素子を選択する。

【0017】

好適には、上記信号処理部は、検出信号から上記基本周波数を抽出する処理と、上記基本周波数を除去して座標情報を取得する処理と、を行う。

【0018】

好適には、上記第2の制御部は、上記各光検出素子を選択する際、上記光検出素子同士の信号が重畳しないようにギャップ期間を設けて選択動作する。

【0019】

好適には、上記第2の制御部は、上記基本周波数の一周期とキャップ期間を合計した周期の倍以上の周期で座標情報を生成する。

【0020】

好適には、上記光検出素子は表示部のブラックマトリックス部に配置され、上記座標情報は、上記ブラックマトリックス部からの反射光の検出時にブラックマトリックス部からの反射光であることが分かる情報として形成される。

【0021】

好適には、座標情報取得のための上記発光部は、投光型ライトを含み、上記発光部の発光素子を制御する上記第1の制御部は発光素子を上記基本周波数で発光させ、複数の光検出素子の駆動を選択的に制御する上記第2の制御部は、上記発光素子から発光される信号に含まれる座標情報に同期すると共に、信号検出期間と停止期間を含めて上記光検出素子の駆動を選択し、座標情報である信号と同期して動作する。

【0022】

好適には、表示光を上記表示部に照射するバックライトを有し、基本となる上記基本周波数を複数用い、基本となる複数の上記基本周波数にそれぞれ対応する複数の信号処理部を有し、上記バックライトからの反射光か上記投光型ライトからの透過光かを認識し、それぞれに応じたモードで動作する。

【0023】

好適には、座標情報取得動作が不要なとき、座標情報取得のための上記発光部を停止可能な制御機能を含む。

【0024】

本発明の第2の観点の表示装置の駆動方法は、複数の表示素子と光検出素子を含む表示部における上記光検出素子で、座標情報取得のための発光素子を含む発光部の発光光を検出して得られた検出信号を処理し座標情報を取得するため、基本となる基本周波数のクロックを提供し、上記発光部の発光素子を、信号発光期間と停止期間を含めて発光させ、かつ信号発光期間においては座標情報としての信号に上記基本周波数を重畳して発光させる。

【0025】

本発明の第3の観点の電子機器は、表示装置を有し、上記表示装置は、複数の表示素子と光検出素子を含む表示部と、座標情報取得のための発光素子を含む発光部と、上記発光部の発光素子を制御する第1の制御部と、複数の上記光検出素子の駆動を選択的に制御する第2の制御部と、上記光検出素子で上記発光部の発光光を検出して得られた検出信号を処理し座標情報を取得するための信号処理部と、上記信号処理部、第1および第2の制御部に基本となる基本周波数のクロックを提供するクロック生成部と、を有し、上記第1の

10

20

30

40

50

制御部は、上記発光部の発光素子を、信号発光期間と停止期間を含めて発光させ、上記信号発光期間においては座標情報としての信号に上記基本周波数を重畳して発光させる。

【 0 0 2 6 】

本発明によれば、第 1 の制御部により、発光部の発光素子が、信号発光期間と停止期間を含めて発光し、信号発光期間においては座標情報としての信号に基本周波数を重畳して発光する。

そして、信号処理部において、光検出素子で発光部の発光光を検出して得られた検出信号を処理して座標情報が取得される。

【発明の効果】

【 0 0 2 7 】

本発明によれば、外光の影響による誤判断を防止でき、高度な画像処理を行うことなく、画質への影響を抑止しつつ、表示画面へ物体が近接または接触したことを的確に検出することが可能となる。

【発明を実施するための最良の形態】

【 0 0 2 8 】

以下、本発明の実施形態を添付図面に関連付けて説明する。

【 0 0 2 9 】

< 第 1 実施形態 >

図 2 は、本発明の第 1 の実施形態に係る画像表示装置の構成例を示すブロック図である。

【 0 0 3 0 】

本画像表示装置 D は、画像表示部 1、ソースドライバ部 2、ゲートドライバ部 3、X 軸光検出画素駆動部 4、Y 軸光検出画素駆動部 5、発光部 6、制御部 7、信号処理部 8、およびクロック生成部 10 を有する。

【 0 0 3 1 】

画像表示部 1 には、表示画素 120 および光検出画素 140 がマトリクス状に配置されている。

【 0 0 3 2 】

図 3 および図 4 は、本実施形態に係る画像表示部 1 の構成例を示す図である。

図 3 および図 4 は、基本的な構成は同様であり、光検出素子の構成素子が異なる。

【 0 0 3 3 】

< 表示画素 120 の構成 >

表示画素 120 は、図 3 および図 4 に示すように、薄膜トランジスタ (T F T) 121、補助容量 122、および画素電極 123 により構成される。

表示画素 120 は、 T F T 121 の一端に形成された画素電極 123 と対向電極間に配置される液晶層を含む。

この表示画素 120 は、縦横に列設されるソース信号線 124 およびゲート信号線 125 の各交点もしくは近傍に形成される。

そして、補助容量 122 の一方の電極が、トランジスタ 121 のドレインおよび画素電極 123 に接続され、他方の電極が共通信号線 126 に接続されている。

【 0 0 3 4 】

< 光検出画素 140 の構成 >

光検出画素 140 は、図 3 および図 4 に示すように、光検出素子 141 および X 軸出力選択トランジスタ 142 により構成される。

光検出素子 141 は、たとえば図 3 に示すようにフォトダイオード 141 A により構成され、あるいは図 4 に示すように、フォトトランジスタ 141 B により形成される。

X 軸出力選択トランジスタ 142 は、光検出素子 141 の出力を光検出画素 X 軸出力信号線 143 に選択的に出力する。

光検出素子 141 の一端は光検出画素電源線 144 に接続されている。

【 0 0 3 5 】

10

20

30

40

50

図3は光検出素子141としてフォトダイオード141Aを用いた場合の例を示している。

同様に、図4は、光検出素子141としてフォトトランジスタ141Bを用いた場合の例を示している。

【0036】

表示画素120には、ソース信号線124とゲート信号線125が接続されている。

ソース信号線124はトランジスタ121のソースに接続され、その一端がソースを駆動するソースドライバ部2に接続されている。

ゲート信号線125はトランジスタ121のゲートに接続され、その一端がゲートを駆動するゲートドライバ部3に接続されている。

10

【0037】

光検出画素140には、水平方向に光検出画素X軸出力信号線143と光検出画素電源線144が配線され、垂直方向にX軸光検出画素制御線145が配線されている。

光検出画素X軸出力信号線143の一端と光検出画素電源線144の一端はY軸光検出画素駆動部5に接続されている。

X軸光検出画素制御線145はX軸出力選択トランジスタ142のゲートに接続され、その一端はX軸光検出画素駆動部4に接続されている。

【0038】

<光検出画素140の配置>

光検出画素140は、表示画素120と必ずしも1対1で配置される必要は無く、表示画素数とは独立した配置構成としてもよい。

20

第2の実施形態で述べるが、光検出画素を表示画素外のブラックマスク下に配置してもよい。

【0039】

また、表示画素120は液晶素子に限定されるものではなく、エレクトロルミネッセンス(E L :electro-luminescence)素子などから構成される自己発光素子で構成してもよい。

【0040】

ソースドライバ部2は、入力デジタル画素データを表示素子の駆動に適したアナログ電圧に変換するデジタル/アナログ(D/A)変換処理を含む。

30

また、ソースドライバ部2は、PWM変調などを実施するデジタル出力を行うものであってもよい。この場合はデジタルデータをパルス的にソース信号線124に印加する構成であるので、D/A変換回路は不要である。

【0041】

ゲートドライバ部3は、ゲート信号線125を順次選択し、ソースドライバ部2と同期をとって表示画素120に映像データを書き込む動作を行う。

【0042】

X軸光検出画素駆動部4は、制御部7の制御の下、X軸光検出画素制御線145を駆動して、光検出画素140における光検出素子141の検出結果を光検出画素X軸出力信号線143に読み出す。

40

【0043】

Y軸光検出画素駆動部5は、図3および図4に示すように、Y軸出力選択トランジスタ146を内蔵している。

Y軸出力選択トランジスタ146は、一端が光検出画素X軸出力信号線143と接続され、他端が光検出画素出力信号線148に接続され、ゲートがY軸光検出画素制御線147に接続されている。

【0044】

Y軸光検出画素駆動部5は、制御部7の制御の下、光検出画素X軸出力信号線143に読み出された光検出素子141の検出結果を、光検出画素出力信号線148を介して信号処理部8に供給する。

50

【 0 0 4 5 】

発光部 6 は、制御部 7 の制御の下、発光素子を信号発光期間と停止期間を備えて発光させ、信号発光期間においては信号に基本周波数を重畳して発光させる。

なお、基本周波数は、たとえばインバータタイプの照明器具が発生する周波数を避けた周波数である。

【 0 0 4 6 】

制御部 7 は、ソースドライバ部 2 およびゲートドライバ部 3 を制御して表示画素 1 2 0 の駆動制御を行い、X 軸光検出画素駆動部 4 および Y 軸光検出画素駆動部 5 を制御して光検出画素 1 4 0 の駆動制御を行う。

また、制御部 7 は、発光部 6 の発光制御を行う。

10

【 0 0 4 7 】

信号処理部 8 は、Y 軸光検出画素駆動部 5 からの出力を受けて、信号処理結果を出力信号として出力している。

なお、本実施形態において、信号は座標情報であり、フルビットが 0 とフルビットが 1 は座標情報として用いない。

【 0 0 4 8 】

クロック生成部 1 0 は、各ブロックへ $S y s C l k 1 0 2 0$ と $4 S y s C l k 1 0 4 0$ を提供する。

【 0 0 4 9 】

なお、電源部は図示していないが、電源部により各ブロックに駆動電力を供給される。

20

【 0 0 5 0 】

以下、本実施形態における制御部 7、光検出駆動部 4、5、発光部 6、クロック生成部 1 0、および信号処理部 8 の具体的な構成および機能について説明し、その後所定の動作について説明する。

【 0 0 5 1 】

制御部 7 は、図 2 に示すように、表示情報制御部 1 1、第 2 の制御部としての光検出画素駆動用制御部 1 2、および第 1 の制御部としての発光用制御部 1 3 を有する。

【 0 0 5 2 】

制御部 7 の表示情報制御部 1 1 は、画素データ線や制御信号線によりソースドライバ部 2 とゲートドライバ部 3 を駆動制御する。

30

制御部 7 の光検出画素駆動用制御部 1 2 は、X 軸光検出画素駆動部 4 と Y 軸光検出画素駆動部 5 を制御する。

制御部 7 の発光用制御部 1 3 は、発光部 6 の発光制御を行う。

【 0 0 5 3 】

図 5 は、本実施形態に係る制御部 7 の光検出画素駆動用制御部 1 2、および発光用制御部 1 3 の構成例を示す図である。

【 0 0 5 4 】

光検出画素駆動用制御部 1 2 は、図 5 に図示するように、座標ビット数生成部 1 2 1 0、X 座標生成部 1 2 2 0、および Y 座標生成部 1 2 3 0 により構成される。

【 0 0 5 5 】

座標ビット数生成部 1 2 1 0 は、1 画素のビット数を設定する座標ビット数レジスタ 1 2 1 0 と、設定する座標ビット数が j とすると、 j までカウントする j 進カウンタ 1 2 1 2 とにより構成される。

40

【 0 0 5 6 】

座標ビット数レジスタ 1 2 1 1 は、図示してはいないが、マイクロコンピュータ（以下、マイコンという）もしくはスイッチ等によって設定される。

j 進カウンタ 1 2 1 2 は、クロック生成部 1 0 にて生成されたクロック $4 S y s C l k$ がクロック端子に供給され、この $4 S y s C l k 1 0 4 0$ を入力としてカウントし、キャリア信号 $b C a 1 2 4 0$ を X 軸および Y 軸光検出画素駆動部 4、5 に出力する。

【 0 0 5 7 】

50

X座標生成部1220は、水平光検出画素数を設定する水平光検出画素レジスタ1221と、設定する水平光検出画素数がnとすると、nまでカウントするn進カウンタ1222とにより構成される。

水平光検出画素数レジスタ1221は図示してはいたないが、マイコンもしくはスイッチ等によって設定される。

【0058】

n進カウンタ1222は、クロック生成部10にて生成されたクロック4 Sys Cl kがクロック端子に供給され、j進カウンタ1212からのキャリア信号b C a 1 2 4 0を入力としてカウントする。

n進カウンタ1222は、カウント情報であるX軸座標情報1250とキャリア信号1223を出力する。

n進カウンタ1222は、X軸座標情報1250をX軸光検出画素駆動部4に出力する。

10

【0059】

Y座標生成部1230は、垂直光検出画素数を設定する垂直光検出画素レジスタ1231と、設定する垂直光検出画素数がmとすると、mまでカウントするm進カウンタ1232とにより構成される。

【0060】

垂直光検出画素数レジスタ1231は、図示してはいたないが、マイコンもしくはスイッチ等によって設定される。

m進カウンタ1232は、クロック生成部10にて生成されたクロック4 Sys Cl k 1 0 4 0がクロック端子に供給され、n進カウンタ1222からのキャリア信号1223を入力としてカウントする。

m進カウンタ1232は、カウント情報であるY軸座標情報1260とキャリア信号1233を出力する。m進カウンタ1232は、Y座標情報1260をY軸光検出画素駆動部5に出力する。

キャリア信号1233は、キャリア信号b C a 1 2 4 0とn進カウンタ内のキャリア信号とで生成される。

【0061】

これらの情報の生成方法を、カウンタを例に説明したが、特に、限定する必要はなく、マイコンで生成するなど他の方法を用いてもよい。

【0062】

発光用制御部13は、図5に示すように、座標情報変換部1310、シフトレジスタ部1320、および間欠信号生成部1330により構成される。

【0063】

座標情報変換部1310は、1加算処理部1311および1312により構成されている。

1加算処理部1311は、内部にDフリップフロップFF1を備え、光検出画素駆動用制御部12で生成したX軸座標情報1250を入力とし、1加算処理を行う。

1加算処理部1311は、1加算処理した結果を、クロック4 Sys Cl k 1 0 4 0に同期して保持する。

1加算処理部1311は、保持している値を、X値1313としてシフトレジスタ部1320に出力する。

【0064】

1加算処理部1312は、内部にDフリップフロップFF2を備え、光検出画素駆動用制御部12で生成したY軸座標情報1260を入力とし、1加算処理を行う。

1加算処理部1312は、1加算処理した結果を、クロック4 Sys Cl k 1 0 4 0に同期して保持する。

1加算処理部1312は、保持している値を、Y値1314としてシフトレジスタ部1320に出力する。

40

50

【 0 0 6 5 】

X 値 1 3 1 3 および Y 値 1 3 1 4 の生成方法は特に限定する必要はなく、この例では 1 加算処理を行っているが、ルックアップテーブルにて変換する方法を用いても良いし、マイコンにて生成してもよい。

値は 0 もしくはフルビットが 1 となる値を使わなければよい。

値 0 は、座標情報が検出されない場合であり、フルビットが 1 となる値は、インバータータイプの照明器具による場合だからである。

【 0 0 6 6 】

シフトレジスタ部 1 3 2 0 は、シフトレジスタ 1 3 2 1 により構成されている。

シフトレジスタ 1 3 2 1 は、設定する水平と垂直の光検出画素数 n と m の和のビット数で構成される。

10

【 0 0 6 7 】

シフトレジスタ 1 3 2 1 は、光検出画素駆動用制御部 1 2 で生成したキャリア信号 $b C a 1 2 4 0$ をラッチ入力とし、X 値 1 3 1 3 と Y 値 1 3 1 4 をレジスタへ取り込む入力として、ラッチ動作により取り込まれる。

シフトレジスタ 1 3 2 1 は、ラッチデータを送り出すために使用するクロックはクロック生成部 1 0 のクロック $4 S y s C l k 1 0 4 0$ が用いられ、出力として信号 $L E D _ S i g 1 3 4 0$ を得る。

【 0 0 6 8 】

取り込む際のデータの並べ方は、信号処理部 8 より出力される触れ信号に示し合わせていれば、特に規定はしない。

20

図 5 では、X 値を下位ビット、Y 値を上位ビットとし、X 値の 1 ビット目から順に、送り出している。

【 0 0 6 9 】

間欠信号生成部 1 3 3 0 は、間欠間隔数を設定する間欠数レジスタ 1 3 3 1 と、設定する間欠間隔数が k とすると k までカウントする k 進カウンタ 1 3 3 2 と、シフトレジスタ 1 3 2 1 の出力とタイミングを合わせるための D フリップフロップ 1 3 3 3 とにより構成される。

【 0 0 7 0 】

間欠間隔数レジスタ 1 3 3 1 は、図示してはいないが、マイコンもしくはスイッチ等によって設定される。

30

【 0 0 7 1 】

k 進カウンタ 1 3 3 2 は、クロック生成部 1 0 にて生成されたクロック $4 S y s C l k 1 0 4 0$ がクロック端子に供給され、光検出画素駆動用制御部 1 2 の m 進カウンタ 1 2 3 2 からのキャリア信号 1 2 3 3 を入力としてカウントし、キャリア信号 1 3 3 3 を出力する。

【 0 0 7 2 】

D フリップフロップ 1 3 3 3 は、クロック入力としてシフトレジスタ 1 3 2 1 と同期して動作するため、キャリア信号 $b C a 1 2 4 0$ を入力し、 k 進カウンタ 1 3 3 2 の出力であるキャリア信号 1 3 3 3 を入力して、信号 $L E D _ E n 1 3 5 0$ を発光部 6 に出力する。

40

【 0 0 7 3 】

信号 $L E D _ E n 1 3 5 0$ は、光検出用に発光素子部 6 3 0 での消費電力を削減するのが目的である。このため、信号 $L E D _ E n 1 3 5 0$ の生成方法を、カウンタを例に説明したが、特に、限定する必要はなく、マイコンで生成するなど他の方法を用いてもよい。

さらに、 k 回に 1 回の動作をさせているが、必要に応じ、 k 回に複数回の動作をさせてもよい。

【 0 0 7 4 】

< 光検出画素駆動部の構成 >

図 6 は、本実施形態に係る X 軸光検出画素駆動部 4、および Y 軸光検出画素駆動部 5 の

50

構成例を示す図である。

【 0 0 7 5 】

X軸光検出画素駆動部4は、図6に示すように、デコード部410、ラッチ部420、X軸光検出画素駆動信号生成部430、および光検出画素駆動間ギャップ発生部440により構成される。

【 0 0 7 6 】

デコード部410は、デコーダ411およびDフリップフロップ412により構成される。

【 0 0 7 7 】

デコーダ411は、光検出画素駆動用制御部12のX軸座標情報1250を入力信号とし、そのデコード結果Decode_x0~Decode_xnをDフリップフロップ412に出力する。

【 0 0 7 8 】

Dフリップフロップ412は、n個のDフリップフロップにより構成される。

各Dフリップフロップは、クロック生成部10のクロック4SysClk1040をクロック入力とする。

各Dフリップフロップは、デコーダ411の出力Decode_x0~Decode_xnをクロック4SysClk1040に同期させて出力信号D_x0~D_xnをラッチ部420に出力する。

【 0 0 7 9 】

ラッチ部420は、Dフリップフロップ部421により構成される。

Dフリップフロップ部421は、n個のDフリップフロップにより構成される。

各Dフリップフロップは、発光用制御部13のシフトレジスタ1321と同期して動作するため、光検出画素駆動用制御部12のキャリア信号bCa1240をクロック入力とする。

各Dフリップフロップは、Dフリップフロップ412の出力D_x0~D_xnを入力として、キャリア信号bCa1240に同期させて信号L_D_x0~L_D_xnをX軸光検出画素駆動信号生成部430に出力する。

【 0 0 8 0 】

X軸光検出画素駆動信号生成部430は、複数のNOT素子431および複数のAND素子432により構成される。

NOT素子431とAND素子432は、NOT素子とAND素子を1組として、n組により構成される。

【 0 0 8 1 】

NOT素子431は、光検出画素駆動間ギャップ発生部440のギャップ信号444が入力に供給され、出力がAND素子432の一方の入力に接続される。

AND素子432の他方の入力、Dフリップフロップ421の出力L_D_x0~L_D_xnに接続される。

n個のAND素子432の出力は、それぞれn本のX軸光検出画素制御線450に出力される。

【 0 0 8 2 】

光検出画素駆動間ギャップ発生部440は、Dフリップフロップ441、NOT素子442、およびAND素子443により構成される。

Dフリップフロップ441は、クロック生成部10のクロックSysClk1020を同期信号としてクロック入力とし、光検出画素駆動用制御部12のキャリア信号bCa1240を入力として、出力がAND素子443の一方の入力に接続されている。

NOT素子442は、キャリア信号bCa1240を入力として、出力がAND素子443の他方の入力に接続されている。

AND素子443は、Dフリップフロップ441の出力とNOT素子442の出力をAND処理をして、ギャップ信号444を生成する。

10

20

30

40

50

AND素子443は、生成したギャップ信号444をX軸光検出画素駆動信号生成部430の複数のNOT素子431に供給する。

ギャップ信号444は、Y軸光検出画素駆動部5にも供給される。

【0083】

Y軸光検出画素駆動部5は、図6に示すように、デコード部510、ラッチ部520、Y軸光検出画素駆動信号生成部530、および光検出画素X軸出力信号線選択部540により構成される。

【0084】

デコード部510は、デコーダ511およびDフリップフロップ512により構成される。

【0085】

デコーダ511は、光検出画素駆動用制御部12のY軸座標情報1260を入力信号とし、そのデコード結果Decode_y0~Decode_y mをDフリップフロップ512に出力する。

Dフリップフロップ512は、m個のDフリップフロップにより構成される。

各Dフリップフロップは、クロック生成部10の4SysClk1040をクロック入力とする。

各Dフリップフロップ512は、デコーダ511の出力Decode_y0~Decode_y mをクロック4SysClk1040に同期させて信号D_y0~D_y mをラッチ部520に出力する。

【0086】

ラッチ部520は、Dフリップフロップ部521により構成される。

Dフリップフロップ部521は、n個のDフリップフロップにより構成される。

各Dフリップフロップは、発光用制御部13のシフトレジスタ1321と同期して動作するため、光検出画素駆動用制御部12のキャリア信号bCa1240をクロック入力とする。

各Dフリップフロップは、Dフリップフロップ512の出力D_y0~D_y mを入力として、キャリア信号bCa1240に同期させて信号L_D_y0~L_D_y mをY軸光検出画素駆動信号生成部530に出力する。

【0087】

Y軸光検出画素駆動信号生成部530は、複数のNOT素子531および複数のAND素子532により構成される。

NOT素子531とAND素子532は、NOT素子とAND素子を1組として、m組により構成される。

【0088】

NOT素子531は、光検出画素駆動間ギャップ発生部440のギャップ信号444が入力に供給され、出力がAND素子532の一方の入力に接続される。

AND素子532の他方の入力、Dフリップフロップ521の出力L_D_y0~L_D_y mが供給される。

AND素子532の出力は、m本のY軸光検出画素制御線147として出力される。

【0089】

光検出画素X軸出力信号線選択部540は、m個のスイッチング素子146により構成される。

スイッチング素子146のゲートは、m本あるY軸光検出画素制御線147-1~147-mにそれぞれ接続されている。

スイッチング素子146の一端は、m本ある図3および図4の画像表示部1の光検出画素X軸出力信号線143-1~143-mにそれぞれ接続されている。

スイッチング素子146の残りの一端は、画像表示部1の光検出画素出力信号線148に接続される。

【0090】

10

20

30

40

50

< 発光部の構成 >

図7は、本実施形態に係る発光部6の構成例を示す図である。

【0091】

発光部6は、図7に示すように、キャリア(SysClk)重畳部610、信号重畳部620、発光素子部630、および表示用発光部640により構成される。

なお、図7においては、SysClk重畳部610、信号重畳部620、および発光素子部630のトランジスタのNタイプFETで構成した例を示しているが、同様の機能を実現する方法は、これに限定する必要はない。

【0092】

SysClk重畳部610は、トランジスタ611をソースフォロワで構成しており、トランジスタ611のゲートにクロック生成部10のSysClk1020が入力され、ソースが抵抗612を通して接地電位GNDに接続されている。

トランジスタ611のドレインは信号重畳部620のトランジスタ621のソースと接続されている。

【0093】

信号重畳部620は、トランジスタ621およびAND素子622により構成される。

トランジスタ621のベースはAND素子622の出力が入力され、ドレインは電源に接続されている。

AND素子622の入力は、発光用制御部13の信号LED_En1350と信号LED_Sig1340の供給ラインに接続されている。

【0094】

発光素子部630は、LED631、トランジスタ632、および抵抗633により構成されている。

LED631のアノードは電源に接続され、カソードはトランジスタ632のドレインに接続されている。

トランジスタ632のベースはトランジスタ611のソースフォロワ出力に接続され、ソースはソース抵抗633を介して接地電位GNDに接続されている。

【0095】

発光素子部630およびLED631は、1組もしくは1個である必要はなく、必要に応じ複数組、もしくは複数個で構成される。

発光素子部630は有機ELのような自発光素子においては、自発光素子そのものでもよい。

【0096】

表示用発光部640は、表示情報制御部11の表示用発光制御信号1110により発光制御される。

【0097】

< クロック生成部の構成 >

図8は、本実施形態に係るクロック生成部10の構成例を示す図である。

図9は、図8のクロック生成部のタイミングチャートである。

【0098】

クロック生成部10は、図8に示すように、システムクロックSysClk1020をQ分周するQ分周部1010により構成される。

システムクロックSysClk1020は、キャリア信号としての役割もあるため、インバータタイプの照明器具が発生する周波数より高い周波数、たとえば100~200kHz程度を使用する。

【0099】

図8および図9では、例として4分周を使用している。

システムクロックSysClk1020の一周期とX軸光検出画素駆動部4の光検出画素駆動間ギャップ発生部440で生成されるギャップ信号444の1パルス幅分とを合計した周期の倍以上の周期が、クロックとして使用される必要があるからである。

10

20

30

40

50

具体的には、システムクロック $SysClk1020$ の一周期とギャップ信号 444 の 1 パルス幅分とを合計した周期の倍以上の周期が、光検出画素駆動用制御部 12 の座標ビット数生成部 1210 のクロックとして使用される必要があるためである。

【0100】

この条件を満たすことで、信号処理部 8 で生成される触れ信号を発光用制御部 13 で生成される信号 $LED_Sig1340$ と同じように復元できるためである。

今回の例では、ギャップ信号 444 の 1 パルスはシステムクロック $SysClk$ 一周期分で生成している。

このため、システムクロック $SysClk$ の一周期との合計が 2 倍のクロック $SysClk$ で、その倍の周期はクロック $SysClk$ の 4 倍の周期であるクロック $4SysClk104$ が生成される。

10

【0101】

4 分周部 1040 は、D フリップフロップ 1011 および D フリップフロップ 1012 により構成される。

【0102】

D フリップフロップ 1011 は、入力クロックとしてクロック $SysClk1020$ を使用し、クロック $SysClk$ の 2 倍の周期をもつクロック $2SysClk1030$ を生成する。クロック $2SysClk1030$ の反転した出力は、D フリップフロップ 1011 の入力に供給される。

D フリップフロップ 1012 は、入力クロックとしてクロック $2SysClk1030$ を使用し、クロック $2SysClk$ の 2 倍の周期 (= $SysClk$ の 4 倍の周期) をもつクロック $4SysClk1040$ を生成する。クロック $4SysClk1040$ の反転した出力は、D フリップフロップ 1012 の入力に供給される。

20

【0103】

今回の例では、D フリップフロップを用いた 4 分周器を示したが、クロック $SysClk1020$ の一周期とギャップ信号 444 の 1 パルス幅分とを合計した周期の倍以上の周期が生成できれば、特に限定はしない。

【0104】

< 信号処理部の構成 >

図 10 は、本実施形態に係る信号処理部 8 の構成例を示す図である。

30

【0105】

信号処理部 8 は、図 10 に示すように、プリアンプ (Pre Amp) 部 810 、 $SysClk$ 信号抽出部 820 、 $SysClk$ 信号増幅部 830 、 $SysClk$ 信号除去部 840 、座標信号整形部 850 、および座標イネーブル信号整形部 860 により構成される。

【0106】

Pre Amp 部 810 は、光検出画素出力信号線 148 からの信号を電流 - 電圧変換し増幅する。

図 10 は、Pre Amp 部 810 として、npn 型のトランジスタ 811 で電流電圧変換および増幅をする例を示す。

【0107】

40

トランジスタ 811 は抵抗 813 を介してエミッタ接地されており、ベースにバイアス抵抗 812 が接続され、光検出画素出力信号線 148 からの電流を電圧に変換し、コレクタに出力する。トランジスタ 811 のコレクタは電源に接続されている。

【0108】

$SysClk$ 信号抽出部 820 は、トランジスタ 811 のコレクタからの出力電圧信号を入力として、クロック $SysClk$ 信号を抽出するため、 $SysClk$ 信号のみを通すバンドパスフィルタ (BPF) 821 により構成されている。

【0109】

$SysClk$ 信号増幅部 830 は、増幅器 (Amp) 831 により構成されており、BPF 821 からの出力を入力として、座標信号整形部 850 で認識可能なレベルまで増幅

50

する。

【0110】

S y s C l k 信号除去部 8 4 0 は、ローパスフィルター (L P F) 8 4 1 により構成されており、A m p 8 3 1 からの出力を入力としており、S y s C l k 信号の周波数成分を除去し、座標信号を通す。

【0111】

座標信号整形部 8 5 0 は、D フリップフロップ 8 5 1 により構成されている。

座標信号整形部 8 5 0 は、L P F 8 4 1 の出力を入力として、クロック生成部 1 0 からの出力信号 4 S y s C l k 1 0 4 0 を入力クロックとして、4 S y s C l k 1 0 4 0 に同期させて、触れ信号 8 8 0 を出力する。

10

【0112】

座標イネーブル信号整形部 8 6 0 は、D フリップフロップ 8 6 1 により構成されている。

座標イネーブル信号整形部 8 6 0 は、発光用制御部 1 3 の出力信号 L E D _ E n 1 3 5 0 を入力信号として、4 S y s C l k 1 0 4 0 を入力クロックとし、クロック 4 S y s C l k 1 0 4 0 に同期させて、イネーブル信号 E n a b l e 8 7 0 を出力する。

クロック 4 S y s C l k は触れ信号 8 8 0、イネーブル信号 E n a b l e 8 7 0 の同期クロック S C l k 8 9 0 として使用される。

【0113】

上記説明では、一般的な構成例を図示し説明したが、光検出画素からの電流信号を電圧に変換し、その信号の中からシステムクロック S y s C l k 信号を抽出し、システムクロック S y s C l k 信号を除去して、座標信号を取り出すという工程が重要である。

20

【0114】

以上、各部の具体的な構成および機能について説明した。

以下に、発光制御用信号の生成動作、光検出画素駆動部の動作、信号処理部 8 にて触れ信号 8 8 0 を出力するまでの動作等について説明する。

【0115】

< L E D _ S i g の生成動作 >

次に、発光用制御部 1 3 における信号 L E D _ S i g の生成動作について説明する。

【0116】

図 1 1 は、発光用制御部 1 3 における L E D _ S i g 生成のタイミングチャートである。

30

【0117】

図 5 および図 1 1 において、座標ビット数生成部 1 2 1 0 の j 進カウンタ 1 2 1 2 は、クロック生成部 1 0 より生成される 4 S y s C l k 1 0 4 0 を入力として、j までカウントする。

j 進カウンタ 1 2 1 2 は、j までカウントするとキャリア信号 b C a 1 2 4 0 を生成する。図 1 1 において、ローレベル (L o w) からハイレベル (H) へクロック 4 S y s C l k 1 周期分のパルス幅をもつパルスを生成する。

X 座標生成部 1 2 2 0 の n 進カウンタ 1 2 2 2 は、4 S y s C l k を同期クロックとして、j 進カウンタからのキャリア信号 b C a 1 2 4 0 を入力としてカウントアップし、X 軸座標情報 1 2 6 0 とキャリア信号 1 2 2 3 を生成する。

40

キャリア信号 1 2 2 3 は、クロック 4 S y s C l k 1 周期分のパルス幅をもつパルス信号である。

【0118】

Y 座標生成部 1 2 3 0 の m 進カウンタ 1 2 3 2 は、クロック 4 S y s C l k を同期クロックとして、j 進カウンタからのキャリア信号 b C a 1 2 4 0 と m 進カウンタからのキャリア信号 1 2 2 3 を入力としてカウントアップする。

そして、Y 座標生成部 1 2 3 0 は、Y 軸座標情報 1 2 5 0 とキャリア信号 1 2 3 3 を生成する。

50

キャリア信号 1 2 3 3 は、クロック 4 S y s C l k 1 周期分のパルス幅をもつパルス信号である。

発光用制御部 1 3 の座標情報変換部 1 3 1 0 にて、X 軸座標情報 1 2 5 0 と Y 軸座標情報は 1 加算され、クロック 4 S y s C l k 1 0 4 0 に同期して動作し、X 値 1 3 1 3 と Y 値 1 3 1 4 を生成する。

【 0 1 1 9 】

シフトレジスタ部 1 3 2 0 では、キャリア信号 b C a 1 2 4 0 の立下りに同期して X 値 1 3 1 3 を下位ビットに、Y 値 1 3 1 4 を上位ビットに取り込む。

そして、シフトレジスタ部 1 3 2 0 においては、クロック 4 S y s C l k に同期して、X 値の 0 ビット目より順番に X 値、Y 値が信号 L E D _ S i g 1 3 4 0 として送り出される。

10

シフトレジスタ部 1 3 2 0 においては、X 値、Y 値が一通り送り出し終わると、次の X 値、Y 値が送り出されていく。

【 0 1 2 0 】

図 1 1 において、X 値：1、Y 値：1 がシフトレジスタより送り出され、終わった後は、X 値：2、Y 値：1 が送り出されており、それが送り出し終わると、X 値：3、Y 値：1 がというようにである。

【 0 1 2 1 】

< L E D _ E n の生成動作 >

次に、発光用制御部 1 3 における L E D _ E n の動作について説明する。

20

【 0 1 2 2 】

図 1 2 は、発光用制御部 1 3 における L E D _ E n 生成のタイミングチャートである。

【 0 1 2 3 】

図 5 および図 1 2 において、間欠信号生成部 1 3 3 0 の k 進カウンタ 1 3 3 2 は、クロック 4 S y s C l k を同期クロックとして、m 進カウンタからのキャリア信号 1 2 3 3 を入力としてカウントアップし、キャリア信号 1 3 3 3 を生成する。

このキャリア信号 1 2 3 3 は、k カウント目の間ハイレベル (H) を維持する信号である。

キャリア信号 1 2 3 3 は、D フリップフロップ 1 3 3 3 にて、キャリア信号 b C a 1 2 4 0 を同期クロックとして取り込まれ、信号 L E D _ E n 1 3 5 0 が生成される。

30

【 0 1 2 4 】

次に、触れている部分を検出するまでの検出動作について説明する。

ここでは、図 1 3 に示すように、画像表示部 1 の光検出画素 1 4 0 を 4 画素分指が触れている場合を例に説明する。

【 0 1 2 5 】

まず、光検出画素駆動部の動作について図 1 4 に関連付けて説明する。

【 0 1 2 6 】

図 1 4 は、光検出画素駆動部の X 軸の 0 ビット目のタイミングチャートである。

【 0 1 2 7 】

図 6、図 1 3、および図 1 4 において、X 座標情報 1 2 5 0 が値 0 0 を出力しているときは、デコード部 4 1 0 のデコーダ 4 1 1 は、デコード結果として、0 ビット目の信号線 D e c o d e _ x 0 をハイレベル (H) に生成する。

40

その後、D フリップフロップ 4 1 2 はクロック 4 S y s C l k に同期して動作するため、D フリップフロップ 4 1 2 にて、クロック 4 S y s C l k に同期した信号 D _ x 0 が生成される。

信号 D _ x 0 は、ラッチ部 4 2 0 にてキャリア信号 b C a 1 2 4 0 に同期してラッチされ、信号 L _ D _ x 0 が生成される。

【 0 1 2 8 】

光検出画素駆動間ギャップ発生部 4 4 0 にて、キャリア信号 b C a 1 2 4 0 からシステムクロック S y s C l k 1 周期分のパルス幅となるギャップ信号 4 4 4 を生成する。

50

X軸光検出画素駆動信号生成部430にて、信号L_D_X0とギャップ信号444を合成し、X軸光検出画素制御線(1)への信号が生成される。

X軸の他のビットおよび、Y軸についても同様の動作を行い、X軸光検出画素制御線および、Y軸光検出画素制御線への信号が生成される。

【0129】

次に、本表示装置における光システムの構成について説明する。

図15は、本実施形態を用いた平面表示装置の光システムの説明図である。

【0130】

アレイ基板2001には表示画素120と光検出画素140がマトリクス状に配置されている。

アレイ基板2001と対向基板2002とにより、封止壁2003が挟持されている。

対向基板2002には対向電極2004が形成されている。

アレイ基板2001には偏光板(偏光フィルム)2005aが配置されており、対向基板2002には偏光板2005bが配置されている。

バックライト2006の光源としては、蛍光管、白色LED、赤(R)緑(G)青(B)色のLEDが用いられ、図7に示す表示用発光部640より放出される。

【0131】

一方、検出用の光源として発光素子部630の光源も、バックライト2006より放出される。

バックライト2006から放射(出射)された光2009は、対向基板2002側から入射し、液晶層2007で変調されてアレイ基板2001側から出射される。

アレイ基板2001側に指などの物体2008が配置されていると、物体2008がない箇所から出射された光2009aはそのまま透過する。

物体2008があると物体2008で反射(光2009b)される。

反射された光2009bはB位置の光検出画素140に入射する。

光2009bが入射した光検出画素140は、光2009bの強度および露光時間に対応して電荷がリークする。

【0132】

次に、信号処理部8にて触れ信号880を出力するまでの動作について図16に関連付けて説明する。

図16は、信号処理部8にて触れ信号880を出力するまでのタイミングチャートである。

【0133】

図10、図13、図15、および図16において、発光部6にて、信号LED_Sig1340は、信号LED_En1350がハイレベル(H)の期間のみ発光素子部630より出力される。

その際、発光素子部630は、システムクロックSysClk1020を重畳して発光する。

【0134】

一方、図13に示すように(X座標、Y座標)が(1、1)、(2、1)、(1、2)、(2、2)の部分の光検出画素140が指で覆われていたとすると、発光素子部630より放出された光は反射されて、各光検出画素140より取り込まれる。

光検出画素140により取り込まれた光は電流もしくは電圧値へ変換される。

変換された電流もしくは、電圧値は、X軸光検出画素駆動部4にて該当するタイミングでX軸光検出画素制御線145がハイレベル(H)となることで、X軸出力選択トランジスタ142がオンし、光検出画素X軸出力信号線143に転送される。

【0135】

Y軸光検出画素制御線147も該当するタイミングでハイレベル(H)となることで、Y軸出力選択トランジスタ146がオンとなり、光検出画素X軸出力信号線143の信号電流もしくは信号電圧は、光検出画素出力信号線148に転送される。

10

20

30

40

50

【 0 1 3 6 】

たとえば、(1、1) の信号 (0 1 0 1) が発光しているタイミングでは、X 軸光検出画素制御線 1 4 5 - 1 がハイレベル (H) となり、Y 軸光検出画素制御線 1 4 7 - 1 がハイレベル (H) となる。

発光素子部 6 3 0 は (0 1 0 1) にシステムクロック S y s C l k を重畳した発光をし、指等にてその発光光が反射されるため、光検出画素出力信号線 1 4 8 にはそのときの信号が表れる。

同様に、(2、1) の信号 (1 0 0 1) が発光しているタイミングでは、X 軸光検出画素制御線 1 4 5 - 2 がハイレベル (H) となり、Y 軸光検出画素制御線 1 4 7 - 1 がハイレベル (H) となる。

発光素子部 6 3 0 は (1 0 0 1) にシステムクロック S y s C l k を重畳した発光をし、指等にてその発光光が反射されるため、その時の信号が光検出画素出力信号線 1 4 8 に表れる。

光検出画素出力信号線 1 4 8 の信号は、信号処理部 8 の P r e A m p 部 8 1 0 にて、電流の場合は電流電圧変換を行い、信号を増幅して出力する。

P r e A m p 部 8 1 0 の出力信号において、システムクロック S y s C l k を検波するため B P F 8 2 1 にてシステムクロック S y s C l k を抽出する。

【 0 1 3 7 】

B P F 8 2 1 にて抽出されたシステムクロック S y s C l k の信号を座標整形部 8 5 0 で検知できるレベルまで A m p 8 3 1 にて増幅する。

A m p 8 3 1 の出力信号から S y s C l k を除去するため、L P F 8 4 1 を通す。

L P F 8 4 1 にてシステムクロック S y s C l k を除去することで、座標情報である (0 1 0 1) や (1 0 0 1) の信号を取り出すことができる。

座標信号整形部 8 5 0 では、L P F 8 4 1 からの信号をクロック 4 S y s C l k 1 0 4 0 に同期させて保持することで、触れ信号 8 8 0 が生成される。

【 0 1 3 8 】

[第 2 実施形態]

次に、本発明の第 2 の実施形態に係る画像表示装置について説明する。

図 1 7 は、本発明の第 2 の実施形態に係る画像表示装置を示す図である。

図 1 8 は、本第 2 の実施形態において検出される触れ信号の例を示す図である。

【 0 1 3 9 】

本第 2 の実施形態は、上述した第 1 の実施形態に対して、画素表示部 1 の周縁部のブラックマトリックス部 1 0 1 に光検出画素 1 4 0 a (スタート部) と 1 4 0 b (エンド部) を付加している。

【 0 1 4 0 】

Y 軸方向に対して、スタート光検出画素とエンド光検出画素を付加することで、確実に、各 Y 軸の信号を確認することができる。

【 0 1 4 1 】

光検出画素 (スタート部) 1 4 0 a、(エンド部) 1 4 0 b は、ブラックマトリックス部 1 0 1 の直下に配置されているため、必ず、発光素子部 6 3 0 の発光光が反射される。

そのため、発光用制御部 1 3 の座標情報変換部 1 3 1 0 にて、X 値 1 3 1 3 に乗せる信号に光検出画素 (スタート部) 1 4 0 a と (エンド部) 1 4 0 b に固有値 1 および固有値 2 を与える。

そして、n 進カウンタ 1 2 2 2 を (n + 2) 進カウンタとし、1 加算処理部 1 3 1 1 にて 1 加算処理をスルーすることで、実現できる。

【 0 1 4 2 】

図 1 7 では座標 (2、2) に指が触れているので、図 1 8 の触れ信号には各 Y 軸のスタート部とエンド部の信号の他に (2、2) の値が乗っている。

【 0 1 4 3 】

図 1 9 は、一般的な発光用信号 L E D _ S i g に乗せる値と触れ信号で出力される値の

10

20

30

40

50

パターンを示す図である。

図20は、発光用信号LED_Sigに乘せる値と触れ信号の具体例を示す図である。
図20は、X軸光検出画素数が640個、Y軸光検出画素数が480個の場合の例である。

【0144】

固有値1として965、固有値2として969を与える。

座標ビット数としてX軸座標を10ビット、Y軸座標を9ビットで表現する。

固有値1と固有値2はバイナリーでそれぞれ、固有値1 = 965 = [1111000101] b、固有値2 = 969 = [1111001001] bである。

下位4ビットを[0101] bもしくは[1010] bで構成することにより、パルス幅比をもとにした信号処理も可能となる。

10

【0145】

また、スタート部とエンド部に対称とならないビット配列を用いることで、スタート部とエンド部を確実に識別することが可能となる。

スタート部140aのX軸座標データとして固有値1を、エンド部140bのX軸座標データとして固有値2を用い、Y軸座標データはそのままY値を用いることで、触れ信号からは、Y軸値に応じたスタート部とエンド部が出力される。

【0146】

仮に今、座標(1, 1)に触れている場合、発光用信号LED_Sigにより[1, 1]が発光素子部630から発光する。

20

このため、触れ信号として[1, 1]もしくは、[0000000001、000000001] bのシリアルデータをスタート部とエンド部の間に検出することができる。

【0147】

[第3実施形態]

本発明の第3の実施形態に係る画像表示装置について説明する。

図21は、第3の実施形態に係る画像表示装置におけるX軸光検出画素駆動部4AおよびY軸光検出画素駆動部5の構成例を示す図である。

【0148】

図21においては、X軸光検出画素駆動部4AのX軸光検出画素駆動信号生成部430Aの構成が図6のX軸光検出画素駆動信号生成部430の構成と異なる。

30

【0149】

図21において、発光用信号LED_Sig1340と発光用イネーブル信号LED_En1350をX軸光検出画素駆動部4AのX軸光検出画素駆動信号生成部430Aの3入力AND素子433に入力する。

AND素子433の残りの入力がAND素子432の出力に接続され、AND素子433の出力がX軸光検出画素制御線450に接続されている。

【0150】

図22は、第3の実施形態に係る発光部6Bの構成例を示す図である。

本第3の実施形態においては、発光部6Bをバックライトとは異なるライトペン(投光型ライト)としている。

40

したがって、図22の発光部6Bは、図7の発光部6の信号重畳部620を削除した構成を有している。

【0151】

図23は、図13において指が触れている領域を代わりにライトペンがあたっているとした場合のタイミングチャートである。

【0152】

図23において、X軸光検出画素制御線450に出力される信号は、信号LED_Sigと信号LED_Enの論理積により得られるので、1画素の間ハイレベル(H)を維持し続けずに、図23中のX軸光検出画素制御線(1)のように動作する。

そのため、X軸出力選択トランジスタ142は本来であれば選択されている期間はオン

50

を固定し続けるのであるが、信号 L E D _ S i g と信号 L E D _ E n に従いオンオフ動作を行う。

X 軸出力選択トランジスタ 1 4 2 のオンオフ動作により、光検出素子 1 4 1 の電流もしくは電圧が、信号処理部 8 に伝達されたり伝達されなかったりするため、光検出画素出力信号線には図 2 3 のような信号が伝達される。

【 0 1 5 3 】

しかし、信号処理部 8 では、S y s C l k 信号抽出部 8 2 0 により、システムクロック S y s C l k 1 0 2 0 のみを抽出する処理を行う。このため、以降の波形は図 1 6 と同様となり、触れ信号として座標信号を取得することができる。

【 0 1 5 4 】

[第 4 実施形態]

本発明の第 4 の実施形態に係る画像表示装置について説明する。

第 4 の実施形態において、X 軸光検出画素駆動部 4 A は図 2 1 と同一の回路を用いる。

また、図 2 4 は、第 4 の実施形態に係る発光部 6 C の構成例を示す図である。

【 0 1 5 5 】

また、発光部 6 C は、図 2 2 の発光部 6 B であるライトペンの光と、図 2 3 に示すように、クロック S y s C l k 1 0 2 0 とは異なる周波数のクロック S y s C l k a 1 0 2 0 a をトランジスタ 6 1 1 のベースに入力する。

【 0 1 5 6 】

図 2 5 は、第 4 の実施形態に係る発光部 6 C で使用するクロックを生成するクロック生成部 1 0 C の構成例を示す図である。

【 0 1 5 7 】

クロック生成部 1 0 C は、基本的に、図 8 のクロック生成部 1 0 と同様も構成を有し、S y s C l k 1 0 2 0 とは異なる周波数 S y s C l k a 1 0 2 0 a を 4 分周した信号 4 S y s C l k a 1 0 4 0 a を生成する。

【 0 1 5 8 】

図 2 6 は、第 4 の実施形態に係る信号処理部 8 C の構成例を示す図である。

【 0 1 5 9 】

図 2 6 の信号処理部 8 C は、2 種類のクロック S y s C l k 1 0 2 0 とクロック S y s C l k a 1 0 2 0 a で動作するシステムとして構成されている。

【 0 1 6 0 】

光検出画素出力信号線 1 4 8 を P r e A m p 部 8 1 0 にて電流電圧変換し増幅したあと、それぞれの S y s C l k 信号抽出部 8 2 0 と S y s C l k 信号抽出部 8 2 0 a を通すことで、S y s C l k 1 0 2 0 と S y s C l k a 1 0 2 0 a を取り出すことができる。

後段の S y s C l k 信号除去部 8 4 0 と S y s C l k 信号除去部 8 4 0 a にて、それぞれ、S y s C l k 1 0 2 0 と S y s C l k a 1 0 2 0 a を除去することで、座標信号情報を得ることができる。

後段の D フリップフロップ 8 6 1、8 5 1、並びに D フリップフロップ 8 6 1 a、8 5 1 a は、それぞれの 4 S y s C l k 1 0 4 0 と 4 S y s C l k a 1 0 4 0 a で同期させる。

このようにすることで、ライトペンでの座標入力と指の座標入力をそれぞれ同時に得ることができる。

【 0 1 6 1 】

なお、図 2 5 において、S y s C l k 信号抽出部 8 2 0 a は B P F 8 2 1 a により形成され、S y s C l k 信号除去部 8 4 0 a は L P F 8 4 1 a により形成される。

【 0 1 6 2 】

[第 5 実施形態]

次に、本発明の第 1 ~ 第 4 の実施形態に係る画像表示装置を適用可能なデジタルカメラを第 5 の実施形態として説明する。

【 0 1 6 3 】

10

20

30

40

50

図27は、本発明の第5の実施形態に係るデジタルカメラの構成例を示すブロック図である。

【0164】

図27のデジタルカメラ10000は、レンズ10100、イメージャー10200、カメラ信号処理部10300、カメラ駆動制御部10400、信号処理部10500、外部端子10600、EVF10700、および本表示装置10800を有する。

また、デジタルカメラ10000は、記録メディア10900、符号化復号化処理部11000、記録メディア制御部11100、メカ駆動制御部11200、マイクロフォン11300、音声信号処理部11400、およびスピーカ11500を有する。

さらに、デジタルカメラ10000は、各種操作キー11600、マイコン11700、EEPROM11800、フラッシュメモリ11900、SDRAM12000、電源回路12100、バッテリー12200、およびACプラグ12300を有する。

【0165】

レンズ10100、イメージャー10200を通して撮影した映像は、カメラ信号処理部10300にて、カメラ駆動制御部10400を調整しながら適切な画像データとして生成される。

生成された画像データは信号処理部10500を通して、外部端子10600から外部モニターへ映し出されたり、EVF10700、本発明装置である表示装置10800に映し出される。

【0166】

また、記録メディア10900へは信号処理部10500からの画像データを符号化復号化処理部11000、記録メディア制御部11100を介して保存される。

記録メディア10900がたとえばDVDなどの場合はメカ駆動制御部11200と符号化復号化処理部11000、記録メディア制御部11100と共に動作し保存される。

音声は内蔵マイクロフォン11300より音声信号処理部11400を通して画像データと重畳され、外部端子10600から外部モニター付属のスピーカに出力される。また、その画像データは、符号化復号化処理部11000、記録メディア制御部11100を介して記録メディア10900に保存される。

【0167】

また、信号処理部10500から音声信号処理部11400を介して、内蔵スピーカ11500からも出力される。

記録メディア10900の保存データは記録メディア制御部11100、符号化復号化処理部11000を介して画像データとして取り出される。

そして、記録メディア10900の保存データは、信号処理部10500より本表示装置10800やEVF10700、もしくは外部端子10600から外部モニターへ映し出すことも可能である。

【0168】

音声については、外部端子10600から外部モニター付属のスピーカに出力されたり、音声信号処理部11400を介して内蔵スピーカ11500から出力することも可能である。

本表示装置10800やEVF10700、もしくは外部端子10600を介したモニター画面を見ながら、撮影画像を制御したり、記録メディア10900に保存されているデータを制御したり、カメラの日付等の制御をすることも可能である。

これらの操作は、各種キー11600や本表示装置10800より行うことができ、各種キー11600や本表示装置10800の信号はマイコン11800で処理され各ブロックへ命令が行き渡り、各種動作や表示が行われる。

【0169】

EEPROM11800には、デジタルカメラに必要な設定値が保存されている。

FLASH11900には、マイコン11700の動作に必要なプログラムが保存されていたり、内蔵メモリとして使用される。

10

20

30

40

50

SDRAM 12000 はバッファメモリとして使用される。

電源部として電源回路 12100 および、バッテリー 12200、AC プラグ 12300 を備えている。

【0170】

本表示装置における、光検出画素駆動用制御部 12 および、発光用制御部 13、クロック生成部 10 はマイコン 11700 にて形成することも可能である。

デジタルカメラのように、撮影中の画像や、撮影した画像を表示している場合は、座標情報を取得する機会が少ないため、また、誤動作防止のためマイコン 11700 から本表示装置 10800 内の発光部 6 の発光素子部 630 を停止する。

発光用制御部 13 がマイコン 117000 にあることにより、信号 LED_En 1350 をローレベル(L)とすることで実現できる。

また、座標情報を取得する機会時のみに限定すると、必ずしも画質にこだわる必要が無い場合、たとえば、メニュー画面を表示している場合などがある。

このため、その場合は、光源として、上述したような非可視光の発光素子である必要は無く、可視光の発光素子や自発光するたとえば有機 EL 素子を用いることも可能である。

【0171】

以上説明したように、本発明の実施形態によれば、インバータータイプの照明器具を含めた外光の影響を受けることなく、一般的な輝度信号を用いた信号処理より簡単な信号処理により、座標情報を取得することが可能である。

また、本実施形態によれば、発光素子の追加による消費電力の増加を最低限に抑えた表示装置を実現できる。

また、ペンライトからの光がバックライトの反射光かを検出し、それぞれの座標情報を出力することが可能である。

また、本発明を用いた装置において、タッチパネルを組み合わせる既存の装置と比較して、画質の低下を抑え、薄型化、軽量化に寄与できる。

さらに、座標情報が不要な場合、発光部を停止させる機能を持たせることで、発光素子による消費電力を抑え、かつ、誤操作を抑えることができる。

さらに、本発明を用いた装置の状況を考慮すると、座標情報の取得時、必ずしも画質を優先する必要が無い場合がある。その場合は、光源として、非可視光を用いる必要は無く、可視光の発光素子(たとえば白色 LED)や、自発光素子(たとえば有機 EL など)を用いることも可能である。

可視光の発光素子や自発光素子が本発明の実施形態のように動作することで、座標情報取得時は、常時点灯から間欠動作での点灯状態となるため、消費電力への貢献が期待でき、さらには、発光素子自体の長寿命化へ貢献できる。

【0172】

また、上記実施形態においては、各表示セルの表示エレメント(電気光学素子)として液晶セルを用いたアクティブマトリクス型液晶表示装置に適用した場合を例に採って説明したが、液晶表示装置への適用に限られるものではなく、各画素の表示エレメントとしてエレクトロルミネッセンス(EL:electro-luminescence)素子を用いたアクティブマトリクス型 EL 表示装置、プラズマ表示装置、FED などの各種表示装置全般に適用可能である。

【0173】

本実施形態に係る表示装置は、図 28 ~ 図 32 に示す様々な電子機器、たとえば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置(モバイル機器)、デスクトップ型パーソナルコンピュータ、ビデオカメラなどに適用可能である。

本表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

以下に、本実施形態が適用される電子機器の一例について説明する。

【0174】

10

20

30

40

50

図 28 は、本実施形態が適用されるテレビジョンを示す斜視図である。

本適用例に係るテレビジョン 10500 は、フロントパネル 10520 やフィルタガラス 530 等から構成される映像表示画面部 10510 を含む。

そして、その映像表示画面部 10510 として本実施形態に係る表示装置を用いることにより作製される。

【0175】

図 29 は、本実施形態が適用されるデジタルカメラを示す斜視図である。図 29 (A) は表側から見た斜視図、図 29 (B) は裏側から見た斜視図である。

【0176】

本適用例に係るデジタルカメラ 10500A は、フラッシュ 10511、表示部 10512、メニュースイッチ 10513、シャッターボタン 10514 等を含む。

そして、その表示部 10512 として本実施形態に係る表示装置を用いることにより作製される。

【0177】

図 30 は、本実施形態が適用されるノート型パーソナルコンピュータを示す斜視図である。

【0178】

本適用例に係るノート型パーソナルコンピュータ 10500B は、本体 10521 に、文字等を入力するとき操作されるキーボード 10522、画像を表示する表示部 10523 等を含む。

そして、その表示部 10523 として本実施形態に係る表示装置を用いることにより作製される。

【0179】

図 31 は、本実施形態が適用されるビデオカメラを示す斜視図である。

【0180】

本適用例に係るビデオカメラ 10500C は、本体部 10531、前方を向いた側面に被写体撮影用のレンズ 10532、撮影時のスタート/ストップスイッチ 10533、表示部 10534 等を含む。

そして、その表示部 10534 として本実施形態に係る表示装置を用いることにより作製される。

【0181】

図 32 は、本実施形態が適用される携帯端末装置、たとえば携帯電話機を示す図である。

図 32 (A) は開いた状態での正面図、図 32 (B) はその側面図、図 32 (C) は閉じた状態での正面図、図 32 (D) は左側面図、図 32 (E) は右側面図、図 32 (F) は上面図、および図 32 (G) は下面図である。

【0182】

本適用例に係る携帯電話機 10500D は、上側筐体 10541、下側筐体 10542、連結部(ここではヒンジ部) 10543、ディスプレイ 10544、サブディスプレイ 10545、ピクチャーライト 10546、カメラ 10547 等を含む。

そして、そのディスプレイ 10544 やサブディスプレイ 10545 として本実施形態に係る表示装置を用いることにより作製される。

【図面の簡単な説明】

【0183】

【図 1】光センサ素子を表示素子領域中に備えた表示装置の検出処理を説明するための図である。

【図 2】本発明の第 2 の実施形態に係る画像表示装置の構成例を示すブロック図である。

【図 3】本実施形態に係る画像表示部の構成例を示す第 1 図である。

【図 4】本実施形態に係る画像表示部の構成例を示す第 2 図である。

【図 5】本実施形態に係る制御部の光検出画素駆動用制御部、および発光用制御部の構成

10

20

30

40

50

例を示す図である。

【図 6】本実施形態に係る X 軸光検出画素駆動部、および Y 軸光検出画素駆動部の構成例を示す図である。

【図 7】本実施形態に係る発光部の構成例を示す図である。

【図 8】本実施形態に係るクロック生成部の構成例を示す図である。

【図 9】図 8 のクロック生成部のタイミングチャートである。

【図 10】本実施形態に係る信号処理部の構成例を示す図である。

【図 11】発光用制御部における LED_S i g 生成のタイミングチャートである。

【図 12】発光用制御部における LED_E n 生成のタイミングチャートである。

【図 13】画像表示部の光検出画素を 4 画素分指が触れている場合を例を示す図である。

10

【図 14】光検出画素駆動部の X 軸の 0 ビット目のタイミングチャートである。

【図 15】本実施形態を用いた平面表示装置の光システムの説明図である。

【図 16】信号発生部にて触れ信号を出力するまでのタイミングチャートである。

【図 17】本発明の第 2 の実施形態に係る画像表示装置を示す図である。

【図 18】本第 2 の実施形態において検出される触れ信号の例を示す図である。

【図 19】一般的な発光用信号 LED_S i g に乗せる値と触れ信号で出力される値のパターンを示す図である。

【図 20】発光用信号 LED_S i g に乗せる値と触れ信号の具体例を示す図である。

【図 21】第 3 の実施形態に係る画像表示装置における X 軸光検出画素駆動部および Y 軸光検出画素駆動部の構成例を示す図である。

20

【図 22】第 3 の実施形態に係る発光部の構成例を示す図である。

【図 23】図 13 において指が触れている領域を代わりにライトペンがあたっているとした場合のタイミングチャートである。

【図 24】第 4 の実施形態に係る発光部の構成例を示す図である。

【図 25】第 4 の実施形態に係る発光部で使用するクロックを生成するクロック生成部の構成例を示す図である。

【図 26】第 4 の実施形態に係る信号処理部の構成例を示す図である。

【図 27】本発明の第 5 の実施形態に係るデジタルカメラの構成例を示すブロック図である。

【図 28】本実施形態が適用されるテレビを示す斜視図である。

30

【図 29】本実施形態が適用されるデジタルカメラを示す斜視図である。

【図 30】本実施形態が適用されるノート型パーソナルコンピュータを示す斜視図である。

【図 31】本実施形態が適用されるビデオカメラを示す斜視図である。

【図 32】本実施形態が適用される携帯端末装置、たとえば携帯電話機を示す図である。

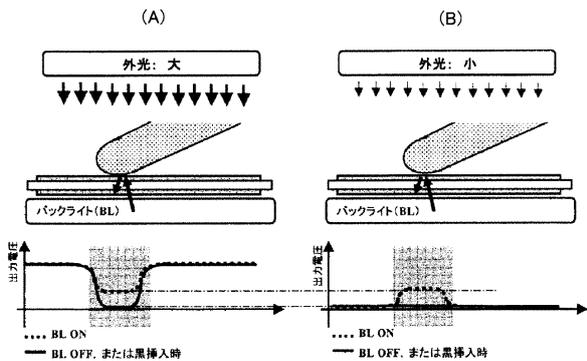
【符号の説明】

【0184】

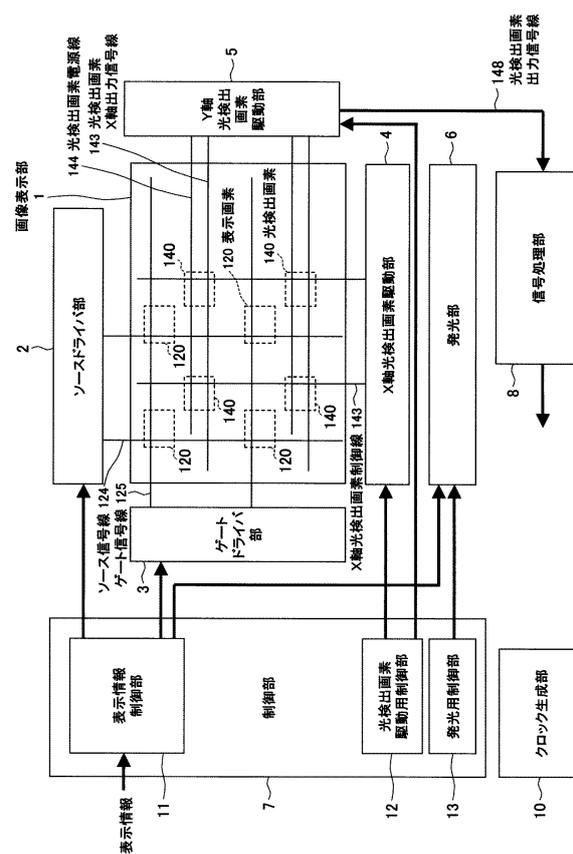
D S P・・・画像表示装置、1・・・画像表示部、2・・・ソースドライバ部、3・・・ゲートドライバ部、4・・・X 軸光検出画素駆動部、5・・・Y 軸光検出画素駆動部、6・・・発光部、7・・・制御部、8・・・信号処理部、10・・・クロック生成部、120・・・表示画素、140・・・光検出画素、141・・・光検出素子。

40

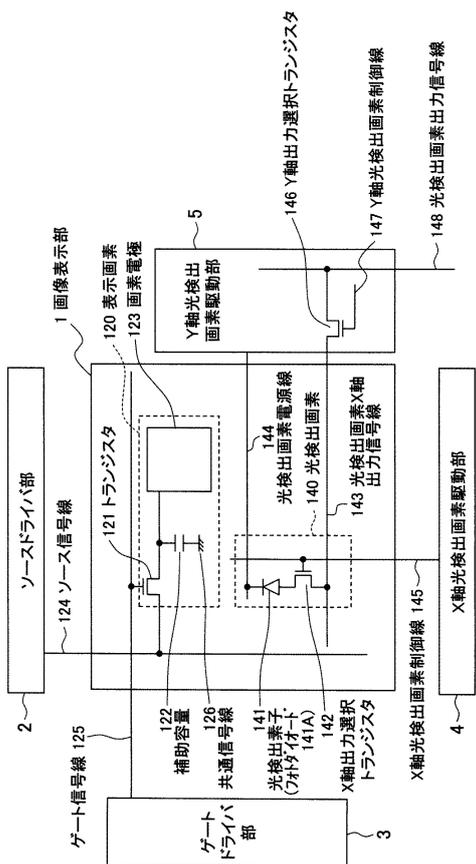
【図1】



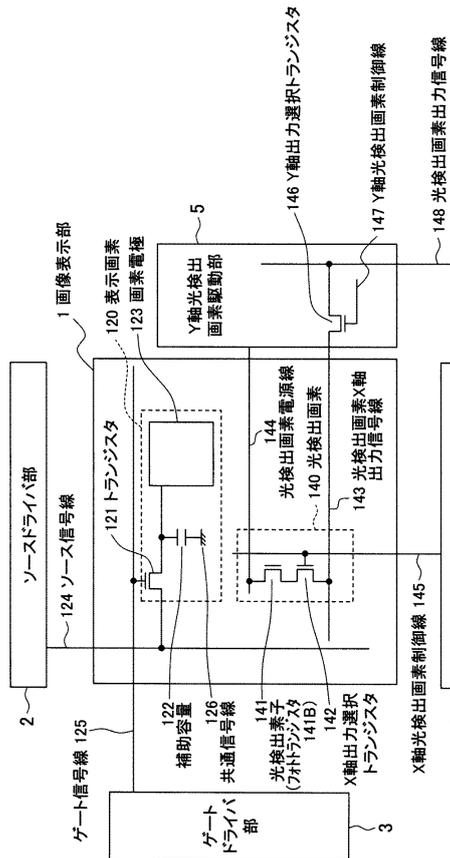
【図2】



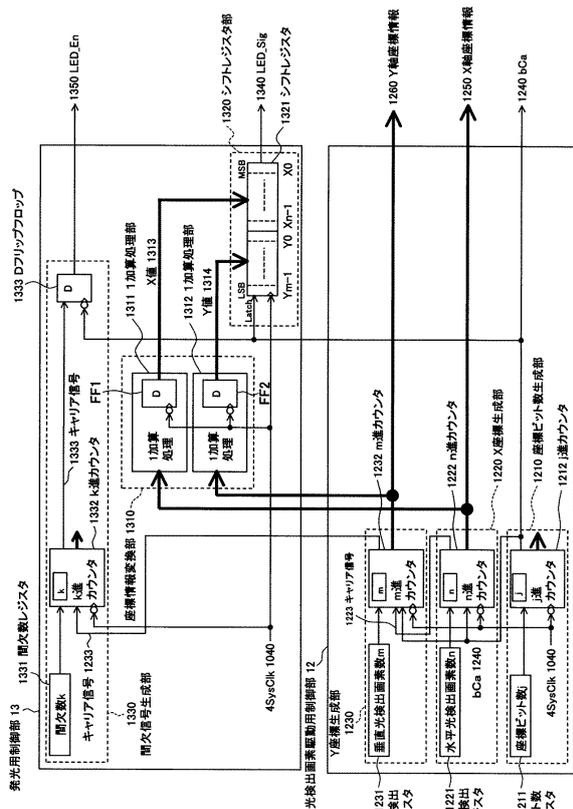
【図3】



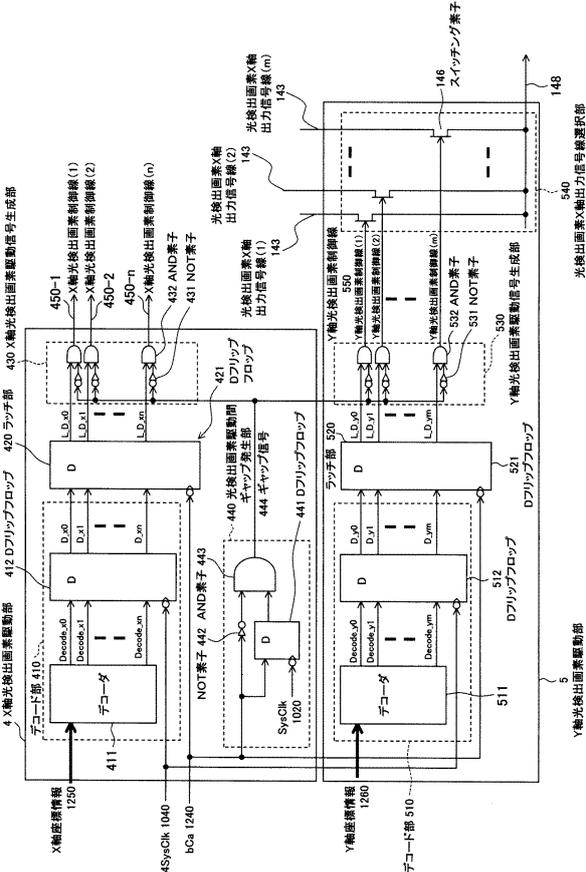
【図4】



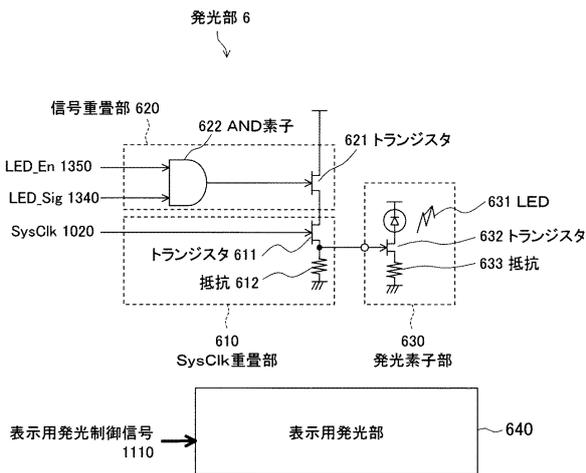
【図5】



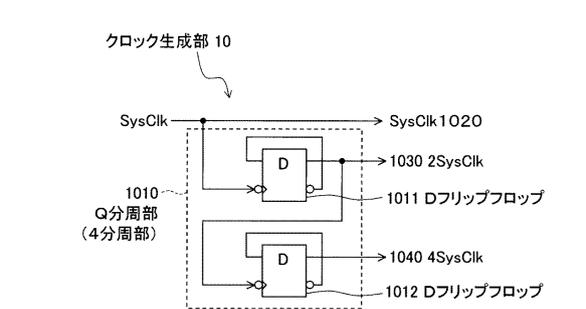
【図6】



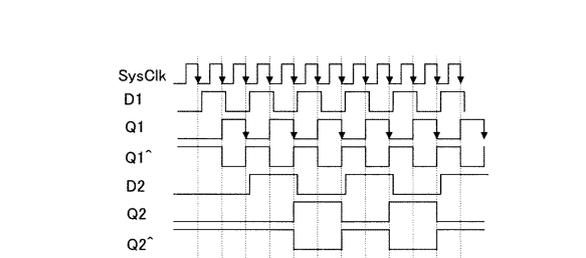
【図7】



【図8】

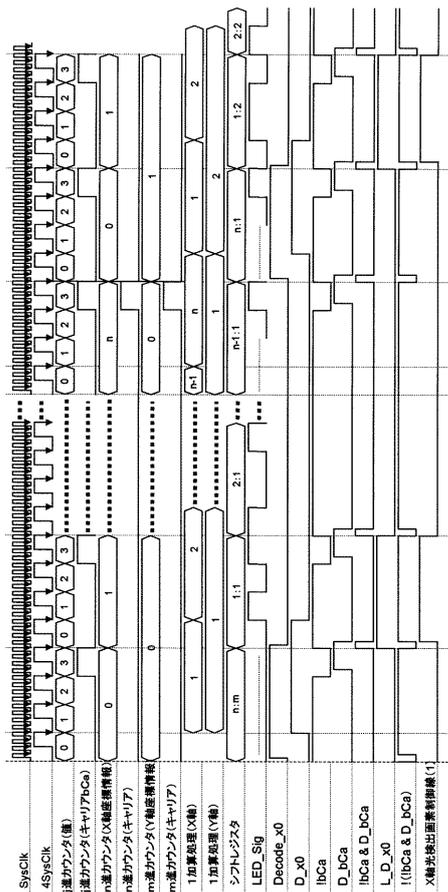


【図9】

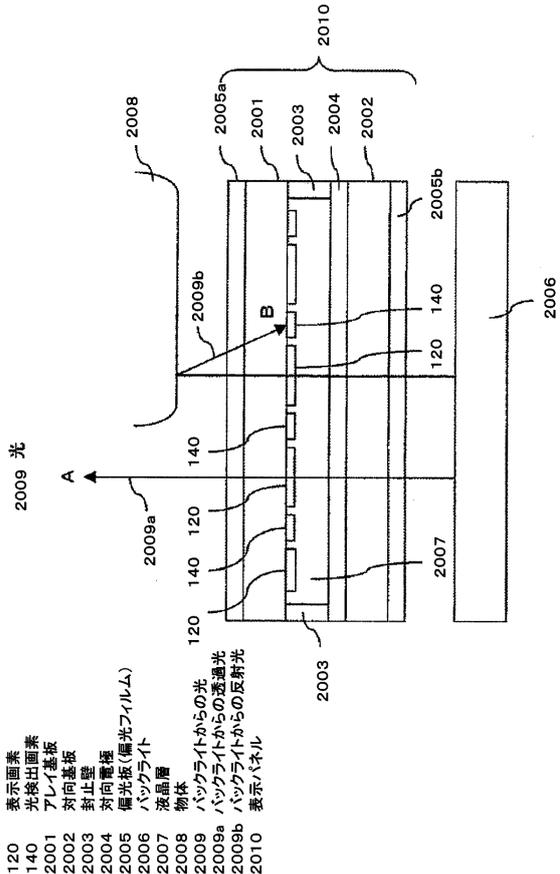


【図14】

4画素触れている例の光検出面素駆動部タイミングチャート

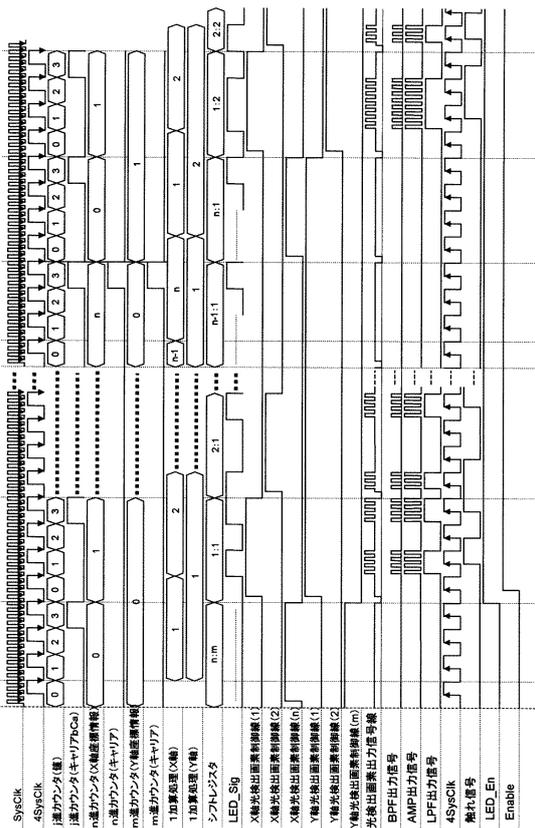


【図15】

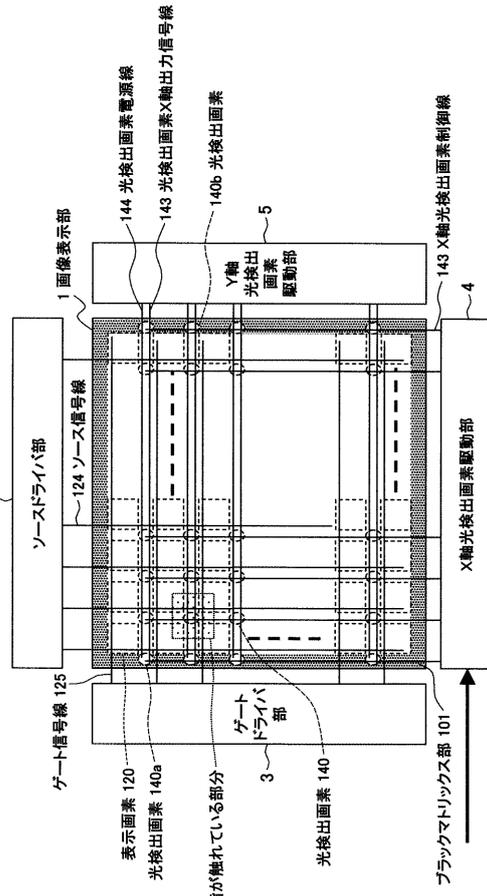


【図16】

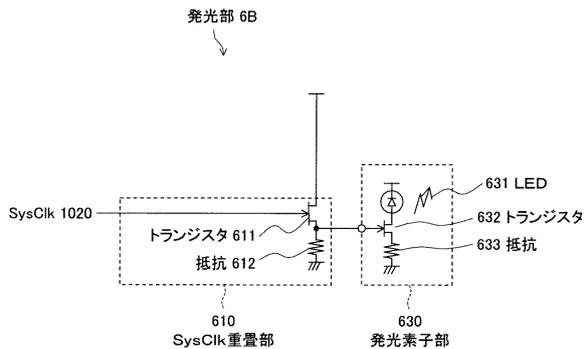
4画素触れている例のタイミングチャート



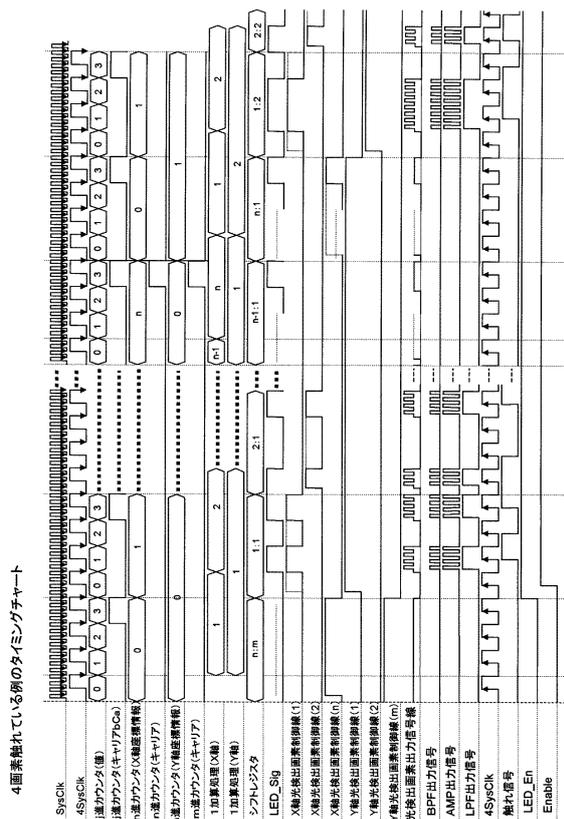
【図17】



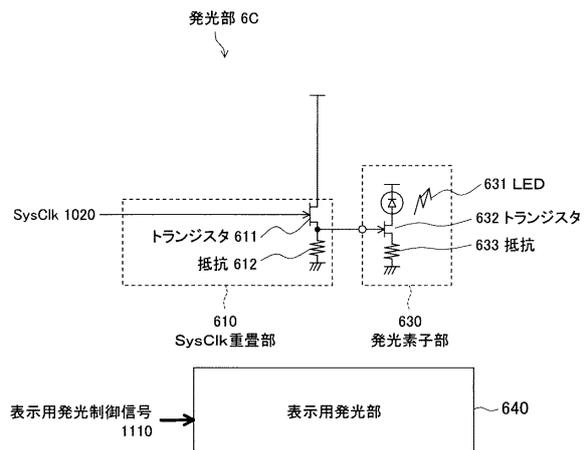
【図22】



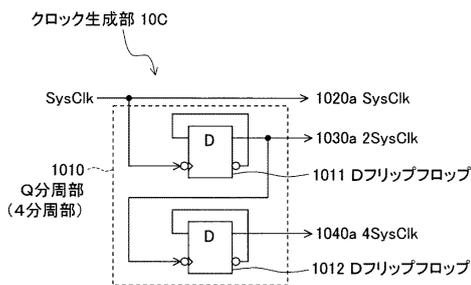
【図23】



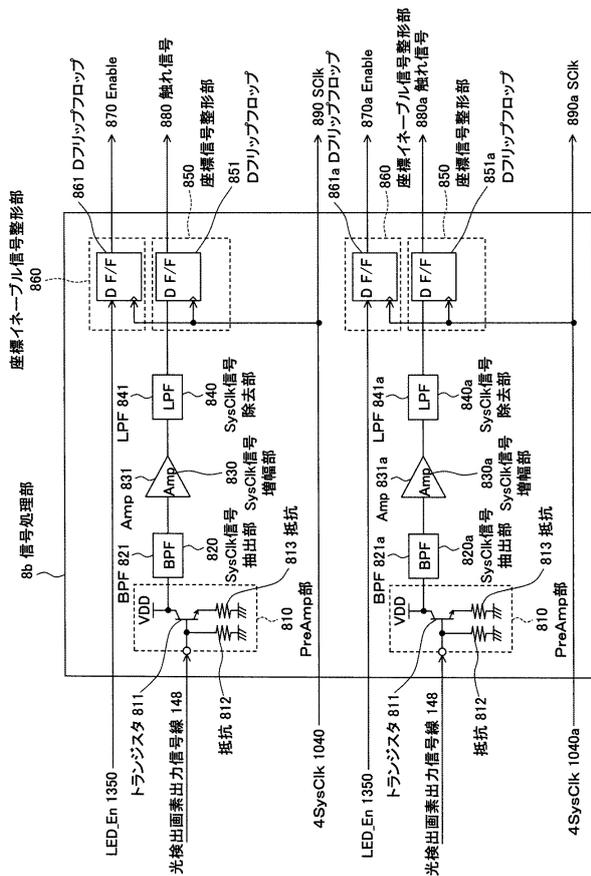
【図24】



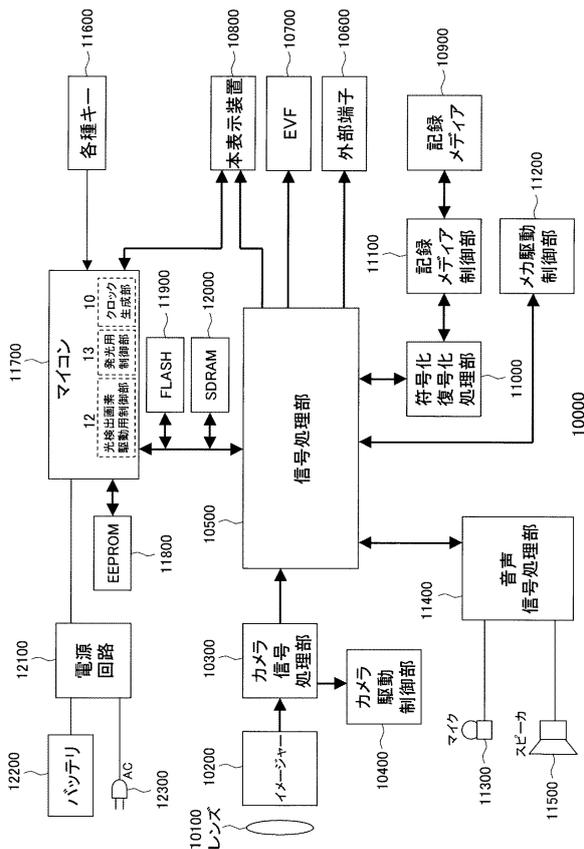
【図25】



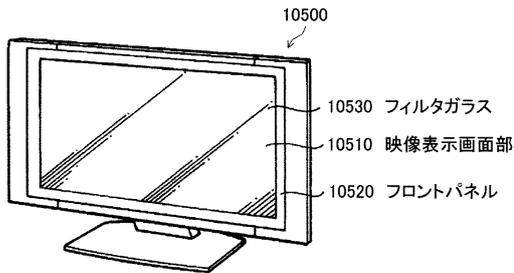
【図26】



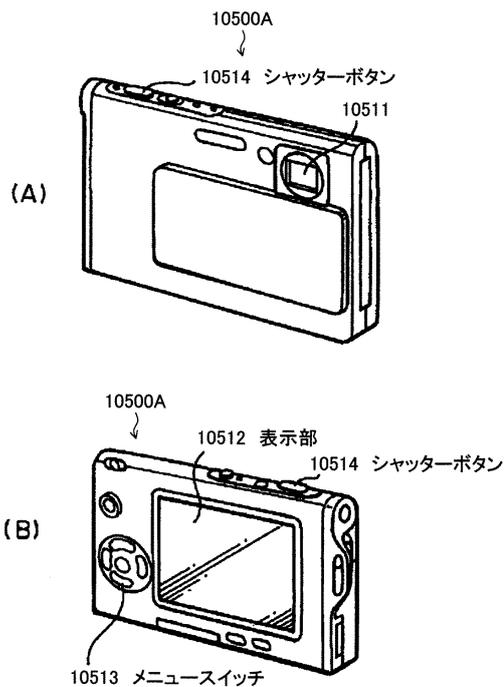
【図27】



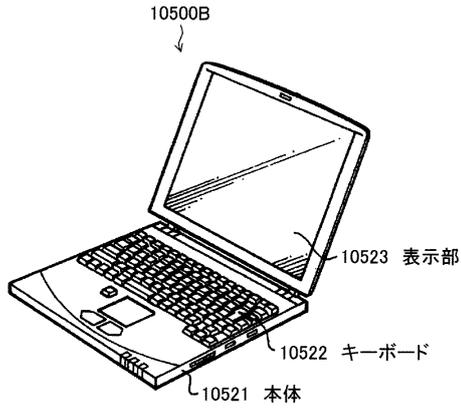
【図28】



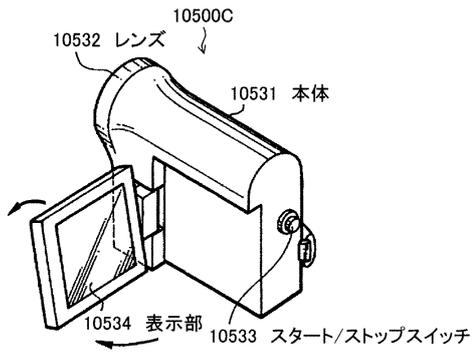
【図29】



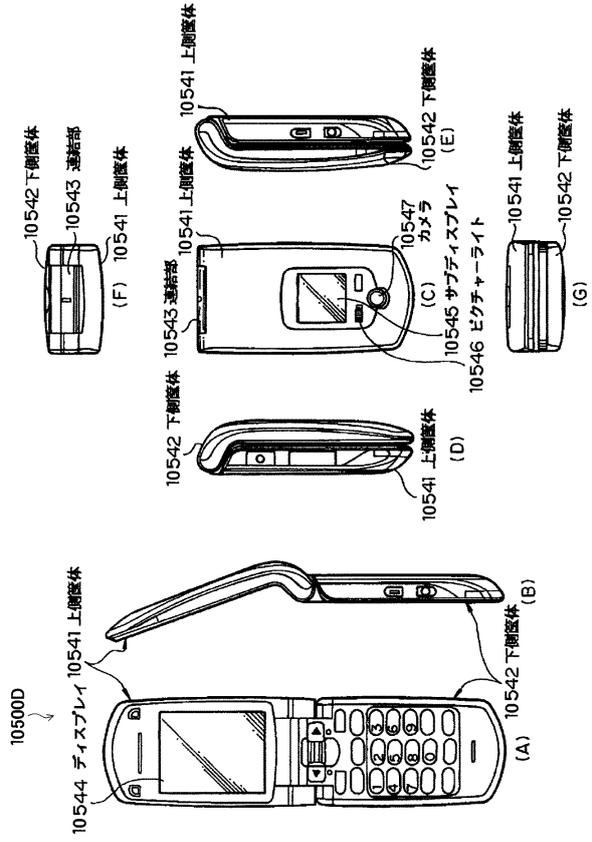
【図30】



【図31】



【図32】



フロントページの続き

(51) Int.Cl. F I
G 0 6 F 3/041 (2006.01) G 0 9 G 3/20 6 1 1 F
G 0 9 G 3/20 6 1 2 K
G 0 9 G 3/34 J
G 0 9 F 9/30 3 4 9 Z
G 0 6 F 3/041 3 2 0 C

(56) 参考文献 特開 2 0 0 6 - 2 7 6 2 2 3 (J P , A)
特開平 1 1 - 2 4 9 8 0 2 (J P , A)
特開 2 0 0 6 - 3 2 3 2 6 1 (J P , A)

(58) 調査した分野(Int.Cl. , DB名)
G 0 6 F 3 / 0 4 2
G 0 6 F 3 / 0 4 1
G 0 9 F 9 / 3 0
G 0 9 G 3 / 2 0
G 0 9 G 3 / 3 4
G 0 9 G 3 / 3 6