

**發明專利說明書****公告本**

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)。

※ 申請案號：95138923

H01c 7/112

※ 申請日期：95.10.20

※IPC 分類：H01c 7/115

H01c 7/118

**一、發明名稱：**(中文/英文)

突波吸收器的陶瓷材料配方組成及使用這種材料的突波吸收器製法/  
COMPOSITION OF VARISTORS AND PROCESS FOR MANUFACTURING  
VARISTORS MADE FROM THE SAME

**二、申請人：**(共1人)姓名或名稱：**(中文/英文)**

鼎豐生技股份有限公司/BEE FUND BIOTECHNOLOGY INC.

代表人：**(中文/英文)**

連清宏/LIEN, CHING-HOHN

住居所或營業所地址：**(中文/英文)**

桃園縣龜山鄉山鶯路 340 巷 6 號 3 樓/3F NO. 6, LANE 340, SHAN-YING ROAD,  
GUISHAN, TAOYUAN.

國籍：**(中文/英文)**

中華民國/ROC

**三、發明人：**(共6人)

1. 連偉成/LIEN, WEI-CHENG A126278465

2. 朱頡安/ZHU, JIE-AN

3. 林居南/LIN, JIU-NAN L121141891

4. 郭政宗/KUO, CHENG-TSUNG B100800575

5. 章麗雲/ZHANG, LI-YUN

6. 連清宏/LIEN, CHING-HOHN R100546597

國籍：**(中文/英文)**

1. 中華民國/ROC

2. 中國/CN

3. 中華民國/ROC

4. 中華民國/ROC

5. 中國/CN

6. 中華民國/ROC

**四、聲明事項：**

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 五、中文發明摘要：

一種突波吸收器的陶瓷材料配方組成，具有核殼結構，其中核的部分是由半導體或是導體所組成，而殼的部分則具有絕緣體的特性。構成核的導體或是半導體材料可以是 Al、Ag、Pt、Pd、Au、Ni、Cu、Fe 等金屬或是半導化的 ZnO、TiO<sub>2</sub>、SiC、SrTiO<sub>3</sub>、Fe<sub>2</sub>O<sub>3</sub>、SnO<sub>2</sub> 等材料，而構成殼的絕緣材料可以是矽酸鹽玻璃、硼玻璃、矽鋁玻璃、鉛玻璃或磷玻璃等玻璃材料。又利用這種材料製造的元件具有突波吸收器的特性，其元件的電氣特性可以由導體或是半導體的晶粒大小及絕緣材料層的厚度來決定。

## 六、英文發明摘要：

A kind of compositions have variable breakdown voltages. It have core-shell structure. The compositions of shell layer is composed by the conducting or semiconducting materials. The core composition is composed of the insulator materials, which can have si-glass、boron-glass、lead-glass or phosphorus-glass. Those compositions of conducting materials have Al、Ag、Pt、Pd、Au、Ni、Cu、Ag、Fe...etc. Those compositions of semicomducting materials have the semiconducting metal oxide, such as ZnO、Fe<sub>2</sub>O<sub>3</sub>、SiC、SnO<sub>2</sub>、TiO<sub>2</sub>、SrTiO<sub>3</sub>...etc. And nonoxide, such as SiC、Si、GaAs...etc. Those materials can be used to manufacturing a varistor device, which characteristic are affected by the thickness of insulator、the resistivity of insulator layer、the thichness of green sheet and the grain size of conducting or semiconducting materials。

### 七、指定代表圖：

- (一)本案指定代表圖為：第二圖。  
(二)本代表圖之元件符號簡單說明：

3. 內電極
4. 陶瓷晶粒
5. 外端電極
6. 核結構
7. 殼結構

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 九、發明說明：

### 【發明所屬之技術領域】

本發明利用核殼結構來製作過電壓保護元件的陶瓷材料，其中核的部分主要由半導體或導體材料所組成，而殼的部分則是由適當組成的玻璃材料所組成。

### 【先前技術】

半導體技術的發展，大量運用半導體零件的設備、控制器及通訊產品也迅速發展，並且使產品進一步產生多功能化及小型化。另一方面，使用這些半導體零件的設備或是線路，會因半導體元件對過電壓、突波及雜訊的脆弱性，不可避免的也會受到傷害。如何提供一個穩定的線路電壓，保護這類半導體元件使其免於受不正常過電壓雜訊破壞是一個重要課題。為了解決這個問題，開發一種具有對過電壓及雜訊敏感，且可吸收大電流、價格又不貴的元件是各廠家努力的方向。

有相當多的系統具有突波吸收器的功能，例如  $\text{SrTiO}_3$ 、 $\text{SiC}$ 、 $\text{ZnO}$ 、 $\text{Fe}_2\text{O}_3$ 、 $\text{SnO}_2$ 、 $\text{TiO}_2$ 、 $\text{BaTiO}_3$  及 Diode 等，但各系統的突波吸收或是靜電吸收能力也不相同，加上因為各種特性的限制，並非所有的材料均具有商品化的機會。

矽基二極體主要是利用 PN 介面來產生突波吸收器的功能，因此，元件具有方向性且有較高崩潰電壓產品，元件有較小的突波吸收能力的缺點，而  $\text{ZnO}$ 、 $\text{TiO}_2$ 、 $\text{SnO}_2$ 、 $\text{SrTiO}_3$  突波吸收器主要是利用半導體化的晶粒及晶界絕緣層來產生突波吸收器的特性，但是  $\text{TiO}_2$  突波吸收器需較高溫燒結，才有需求的特性。主要因  $\text{SnO}_2$  突波吸收器也須高溫燒結，而且材料的燒結性較差。 $\text{SrTiO}_3$  突波吸收器除了需高溫燒結外，還有需使用還原氣氛燒結的問題。 $\text{Fe}_2\text{O}_3$  及  $\text{BaTiO}_3$  突波吸收器的特性主要來自電極與陶瓷體間的界面，故元件的電性特性較差且不易做高壓元件。

如前所述，電性特性較佳的產品，如以  $\text{ZnO}$ 、 $\text{TiO}_2$ 、 $\text{SnO}_2$ 、 $\text{SrTiO}_3$

等原料製作的突波吸收器，其突波吸收特性的產生機構，主要來自半導體化的晶粒與晶界絕緣層的介面，而這些晶界絕緣層主要是由結晶相所組成，例如晶界相為 $\alpha$ - $\text{Bi}_2\text{O}_3$ 、 $\text{Na}_2\text{O}$ 或是 $\text{SrTiO}_3$ 等，故元件的製作過程一定需要經較高溫燒結才能完成。

本發明提出一種新的陶瓷材料配方組成，具有核殼結構，利用導體或是半導體材料當作陶瓷材料的核結構，而具有絕緣特性的玻璃材料當作陶瓷材料的殼結構的主要成分。所述陶瓷材料具突波吸收特性，可用於製作突波吸收器元件，且在元件的製作過程，可以使用較低溫度燒結，又一般燒結溫度約 $600\sim 1000^\circ\text{C}$ 。突波吸收器元件的電氣特性可以由所述陶瓷材料的核結構的材料晶粒大小與特性、殼結構的材料厚度、殼結構的材料絕緣阻抗、甚至突波吸收器的兩平行電極間的間距及電極材料的重疊面積等參數決定。

### 【發明內容】

本發明利用核殼結構來製作過電壓保護元件的陶瓷材料配方組成，其中核的部分（以下稱核材料）主要由半導體或導體材料所組成，而殼的部分（以下稱殼材料）則是由玻璃等絕緣材料所組成。其中構成核材料的半導體材料可以是下面任一種的其中一或兩種以上所組成，如 $\text{SiC}$ 、 $\text{SrTiO}_3$ 、 $\text{Fe}_2\text{O}_3$ 、 $\text{SnO}_2$ 、 $\text{TiO}_2$ 、 $\text{ZnO}$ 等；而構成核材料的導體材料可以是下面任一種的其中一或兩種以上所組成，如 $\text{Al}$ 、 $\text{Ag}$ 、 $\text{Pt}$ 、 $\text{Pd}$ 、 $\text{Ni}$ 、 $\text{Cu}$ 、 $\text{Fe}$ 、 $\text{Au}$ 等。又構成殼材料的玻璃絕緣材料可以是一般矽玻璃、硼玻璃、矽鋁玻璃、磷玻璃或鉛玻璃等材料。

本發明的主要目的是提供一種具有突波吸收器特性的陶瓷材料配方組成，而且所述陶瓷材料配方可以應用於製成單層型、積層型突波吸收器，尤其是促成突波吸收器元件的電氣可以視需要任意調整。

本發明的另一目的是提供一種電壓可任意調整的突波吸收器的製造方法，利用精確控制核材料的晶粒尺寸大小、殼材料的絕

緣層厚度、殼材料的絕緣層電阻率及電極重疊面積等參數來調整元件的微觀結構及製程中的生胚厚度，以調整製造出來的突波吸收器元件的電氣特性。

本發明的另一目的是提供一種精確控制突波吸收器電壓的製造方法，由於使用的陶瓷材料配方組成的殼材料是可低溫燒結的玻璃材料且與核材料幾乎沒有反應，故可以精確的控制最終產品的微觀結構，因此，可以精確的控制元件的電氣特性。

### 【實施方式】

如第一圖所示，本發明的陶瓷材料的微結構，具有核殼結構，其配方組成主要是選用導體或是半導體材料當作核材料 1，另外選擇玻璃材料當作殼材料 2。上述陶瓷材料可以以一般標準陶瓷製程做成單一陶瓷元件，且所製成的陶瓷元件具有優異的突波吸收特性，可以應用於製作過電壓保護元件。

本發明的陶瓷材料配方組成使用導體材料為核材料 1 時，可以是下列金屬的一種或兩種以上或者是它們的合金的組合，這些金屬包括 Fe、Al、Ni、Cu、Ag、Au、Pt、Pd 等。又本發明的陶瓷材料配方組成使用半導體材料為核材料 1 時，可以是下列半導體材料的一種或兩種以上的組合 ZnO、SrTiO<sub>3</sub>、SiC、TiO<sub>2</sub>、SnO<sub>2</sub>、Si、GaAs 等。又本發明所述的核材料 1 也可以是上述所述導體材料與半導體化材料的組合物；本發明的陶瓷材料配方組成的殼材料 2，可選用矽酸鹽玻璃、硼玻璃、矽鋁玻璃、磷玻璃或是鉛玻璃等玻璃材料。

又本發明的陶瓷材料製造流程如下，首先選擇適當的金屬導體或半導體化的金屬氧化物或是一般的半導體材料為核材料 1，含浸具有適當組成的矽玻璃、硼玻璃、鉛玻璃或磷玻璃等玻璃材料配方為殼材料 2 的溶膠中，利用異質析出的方式使前述導體或是半導體化材料的晶粒表面包覆一層含玻璃配方的材料層，接著將包覆完成的組合物，以 500~900°C 煅燒 0.5~8hr，使包覆在導體或是半導體表面的含玻璃成分的無機或有機材料層轉化為玻璃層。

如此，即製作出具有核殼結構的陶瓷粉體。上述的配方組成，得經由成型的步驟，製成突波吸收器的生胚，這個生胚可以是單層型或是積層型，再將生胚以  $600\sim 1000^{\circ}\text{C}$  的溫度燒結  $0.5\sim 4\text{hr}$ 。

若是最終產品是一般單層型則按照單層型元件的標準方法來製造單層型突波吸收器。將前述製備完成的煅燒粉體，加入適當的黏結劑、分散劑後，以成型壓力約  $10000\text{PSI}$  的壓力成型，再經過排膠過程後，以  $600\sim 1100^{\circ}\text{C}$  燒  $0.5\sim 4\text{hr}$ ，製成陶瓷熟胚，接著再於熟胚上下兩面塗佈上導電銀漿，經  $500\sim 800^{\circ}\text{C}$  還原處理後，製成單層型突波吸收器。

又若是最終產品是積層型則按照積層元件的標準方法來製造如第二圖所示的積層型突波吸收器。將前述製備完成的煅燒粉體，加入適當的黏結劑、分散劑、塑性劑及有機溶劑等，調製成含配方粉體的漿料，再以刮刀成型的方法，製作生胚薄帶。同時控制漿料的黏度、刮刀厚度等參數來調整製程中的生胚厚度，製作出厚度  $15\sim 200\mu\text{m}$  的生胚薄帶。接著將生胚薄帶切出預定尺寸，在其上印上如鉑、銀、鈮、金、銻及以上任兩種貴金屬所組成的合金當作內電極 3，然後將印刷內電極 3 完成的生胚，以內電極端部交錯出現的方式堆疊在一起，於覆蓋上下蓋後，經熱水均壓製程後，按照事先設定的位置進行切割，製作成生胚晶粒。

接下來，將上述生胚晶粒置於燒結爐中進行燒結，以燒結條件為  $600\sim 1100^{\circ}\text{C}$  燒  $0.5\sim 4\text{hr}$  後，製成如第二圖所示的於微結構上具有核殼結構的陶瓷晶粒 4；其中，該陶瓷晶粒 4 的核結構 6 是由半導體或是導體所組成，而該陶瓷晶粒 4 的殼結構 7 則由具有絕緣體特性的玻璃層所組成。然後再對該陶瓷晶粒 4 具有內電極 3 外露的兩端上，披覆上銀漿 (Ag) 形成外端電極 5，再將上述組合物以  $500\sim 900^{\circ}\text{C}$  還原，如此即製作完成如第二圖所示的積層型晶片突波吸收器。

接著測量上述完成的突波吸收器元件的電氣特性，包括元件的基本電性，如崩潰電壓  $V_{1\text{mA}}$ ，非線性指數  $\alpha$ 、漏電流  $i_L$ ，ESD 耐量、抑制電壓等電器特性。其中元件的 ESD 耐量是指元件承受



靜電後， $V_{1mA}$  位移量在 $\pm 10\%$ 以內的最大突波電流值。

### 【實施例一】

選擇粒度大小為  $0.6\sim 1.0\mu m$  的碳化矽粉，將其浸泡在以矽酸乙脂為主體的透明有機溶液中，利用控制溶液 PH 的方式，使含玻璃成分的化合物，均勻析出在碳化矽粉體的表面上，接著將粉體取出烘乾後，以  $600^{\circ}C$  的溫度，煅燒 2hr，製作成包覆矽酸鹽玻璃的碳化矽粉體。

將前述煅燒後的粉末加入適當的分散劑、塑性劑、黏劑及有機溶劑，將其調製成有機漿料，同時控制漿料的黏度在一定範圍，以利後續薄帶成型的厚度控制。利用括刀成型技術，控制刮刀厚度及漿料黏度，製造出厚度  $15\sim 200\mu m$  的生胚薄帶。接著將 6 層印有內電極的生胚薄帶按照內電極交錯的方式堆疊，又為了降低產品的漏電流及增加產品的穩定性，於上述組合物的上下各加上 5 層未印內電極的薄帶，然後，將整組組合物，於  $70^{\circ}C$  3000PSI 的壓力壓合在一起。接著，按照預定位置切割，製成生胚晶粒。

再將前述生胚晶粒以  $900^{\circ}C$  燒結 2hr，接著將燒結後的陶瓷晶粒的內電極外露端披覆上銀漿，再於  $800^{\circ}C$  處理 0.5hr。如此即可產出尺寸大小為  $1.0*0.5*0.5$  的積層型突波吸收器。

然後，測量積層型突波吸收器元件的各項基本電性，包括崩潰電壓  $V_{1mA}$ ，非線性指數  $\alpha$ 、漏電流  $i_L$ ，ESD 吸收能量、抑制電壓等電器特性，以評估元件的實用性。結果如表一及表二所示。其中表一為添加不同量玻璃對元件特性的影響。由樣品 1~5 的結果顯示元件具有突波吸收器的特性。此外，當玻璃添加量增加時，元件具有較高的崩潰電壓值及非線性指數值增加，而元件的漏電流值降低，又當玻璃添加量大於 20%，元件的漏電流降到較低的數值且可通過 8KV 靜電測試。表二顯示不同生胚厚度， $900^{\circ}C$  燒結的電性，結果顯示元件的崩潰電壓值和生胚薄帶成正比關係，薄帶厚度愈厚則元件的崩潰電壓值愈高。

表一：玻璃添加量對元件電性的影響

樣品	成分 (%)	薄帶厚度 (um)	$V_{1mA(V)}$	$\alpha$	$I_L(\mu A)$	ESD 耐量 (8KV)
1	10	50	105.4	5.57	200.2	NG
2	20	50	123.7	7.59	79.0	Pass
3	30	50	235.1	15.08	67.9	Pass
4	50	50	378.1	-	9.2	Pass
5	70	50	676.0	-	0.2	Pass

表二：不同薄帶厚度對元件特性的影響

樣品	薄帶厚度 (um)	$V_{1mA(V)}$	$\alpha$	$I_L(\mu A)$	ESD (8KV)
6	20	80.4	11.78	63.5	Pass
7	35	147.2	13.62	57.8	Pass
8	50	235.1	15.08	67.9	Pass
9	70	301.2	14.88	62.3	Pass

由上述表一及表二的結果顯示透過管控玻璃添加量及薄帶成型厚度，我們可以製作出電壓任意可調的積層突波吸收器。

### 【實施例二】

利用如前所述的方法，將構成核的原料改成半導化鈦酸鋇粉末，而殼的原料改成硼玻璃。同樣先進行半導化鈦酸鋇粉體的包覆玻璃層過程，接著進行晶片元件製程，先以刮刀成型製造出厚度 50um 的生胚，再製成具有 2 層內電極的生胚晶粒，接著以 850 °C 2hr 燒結，再製成常見 0402 積層型突波吸收元件。元件的電氣特性如表三所示，其結果顯示元件具有積層型突波吸收器的性質。

表三：以鈦酸鋇當核對元件特性的影響

樣品	薄帶厚度 (um)	$V_{1mA(V)}$	$\alpha$	$I_L(\mu A)$	ESD (8KV)
10	50	261.8	8.76	2.9	Pass

### 【實施例三】

同樣利用如前所述的方法，將構成核的原料改成金屬鎳粉末，而殼的原料改成矽玻璃。同樣先進行金屬鎳粉體的包覆玻璃層過程，接著進行晶片元件製程，先以刮刀成型製造出 30 $\mu$ m 的生胚，製成內電極為 2 層的生胚晶粒，接著以 800 $^{\circ}$ C 2hr 燒結，再製成常見 0402 積層型突波吸收元件。元件的電氣特性如表四所示，其結果顯示元件具有積層型突波吸收器的性質，而且元件可承受 8KV 靜電測試。

表四：以鎳粉當核對元件特性的影響

樣品	薄帶厚度 ( $\mu$ m)	$V_{1mA}(V)$	$\alpha$	$I_L(\mu A)$	ESD (8KV)
11	30	241.8	-	1.22	Pass

### 【實施例四】

利用如前所述的方法，將構成核的原料改成金屬銅粉末，而殼的原料改成矽玻璃。同樣先進行金屬銅粉體的包覆玻璃層過程，接著進行晶片元件製程，先以刮刀成型製造出 50 $\mu$ m 的生胚，製成內電極為 2 層的生胚晶粒，接著以 700 $^{\circ}$ C 2hr 燒結，再製成常見 0402 積層型突波吸收器元件。元件的電氣特性如表四所示，其結果顯示元件具有積層型突波吸收器的性質，而且元件可承受 8KV 靜電測試。

表五：以 Cu 粉當核對電性的影響

樣品	薄帶厚度 ( $\mu$ m)	$V_{1mA}(V)$	$\alpha$	$I_L(\mu A)$	ESD (8KV)
12	50	548.5	-	0.67	Pass

### 【實施例五】

接著我們研究一下，使用原料粒度對元件電性的影響，同樣利用如前所述的方法，先以不同顆粒大小，0.5~10 $\mu$ m 的 SiC 當作

核材料，接著進行矽玻璃層包覆過程，然後再製作厚度約  $50\ \mu\text{m}$  的生胚薄帶，最後製成尺寸為 0402 的積層型突波吸收器元件。元件的電氣特性如表五所示，其結果顯示元件的崩潰電壓和核的原始粒度有關，使用粉末粒度較細的原料，元件有較低的崩潰電壓值。

表六：原料粒度大小對電性的影響

樣品	SiC 粒徑 ( $\mu\text{m}$ )	$V_{1\text{mA}}(\text{V})$	$\alpha$	IL( $\mu\text{A}$ )	ESD (8KV)
13	10.0	285.1	17.58	26.8	Pass
14	2.5	254.3	17.24	27.9	Pass
15	0.8	230.6	16.04	28.6	Pass

綜合上面所述的實施例，我們發現具有核殼結構的積層型突波吸收器元件，具有相當不錯的突波吸收器特性，且元件的電氣特性和核材料的晶粒大小、殼結構的厚度、殼結構的絕緣阻抗、兩平行電極間的間距及電極材料的重疊面積等參數有關。

### 【圖式簡單說明】

第一圖為本發明的陶瓷材料的微結構具核殼結構的示意圖。

第二圖為本發明的積層型突波吸收器示意圖及其陶瓷晶粒的微結構具核殼結構的示意圖。

### 【主要元件符號說明】

1. 核材料
2. 殼材料
3. 內電極
4. 陶瓷晶粒
5. 外端電極

6. 核結構

7. 殼結構

## 十、申請專利範圍：

1. 一種突波吸收器的陶瓷材料配方組成，其特徵在於，具有以核材料及殼材料構成的核殼結構，且所述核材料由導體或是半導體材料所組成，所述殼材料由具絕緣特性的玻璃材料所組成。
2. 根據申請專利範圍第1項所述之一種突波吸收器的陶瓷材料配方組成，其中，所述導體材料選自 Al、Ni、Fe、Cu、Ag、Au、Pt 或 Pd 的其中一種金屬或其合金單獨使用或其中一種以上的金屬或其合金混合並用。
3. 根據申請專利範圍第1項所述之一種突波吸收器的陶瓷材料配方組成，其中，所述半導體材料選自 Si、GaAs、TiO<sub>2</sub>、SnO<sub>2</sub>、ZnO、SrTiO<sub>3</sub>、BaTiO<sub>3</sub> 或 SiC 的其中一種單獨使用或一種以上混合並用。
4. 根據申請專利範圍第1項所述之一種突波吸收器的陶瓷材料配方組成，其中，所述殼材料的具絕緣特性玻璃材料，選自矽酸鹽玻璃、硼玻璃或磷玻璃或鉛玻璃的其中一種單獨使用或一種以上混合並用。
5. 一種突波吸收器的製法，其特徵在於，以申請專利範圍第1項的突波吸收器的陶瓷材料配方組成為陶瓷材料，且在燒結溫度 600~1100°C 下製成具核殼結構的陶瓷晶粒。
6. 根據申請專利範圍第5項所述之一種突波吸收器的製法，進一步包括以所述陶瓷材料的核材料的導體或半導體晶粒大小或/和以殼材料的玻璃絕緣層的厚度或絕緣阻抗調整所述突波吸收器的崩潰電壓。
7. 根據申請專利範圍第5項所述之一種突波吸收器的製法，進一步包括以所述陶瓷材料製作厚度 15~200um 的生胚薄帶；進行印刷內電極，將完成印刷內電極的生胚薄帶，以內電極端部交錯方式堆疊在一起，經覆蓋上下蓋及製作成生胚晶粒；再經過燒結成所述陶瓷晶粒及於其兩端披覆上銀漿形成外端電極，以製得所述突波吸收器。

98年9月23日(原)正務委員

補充、修正後說明書

十一、圖式：

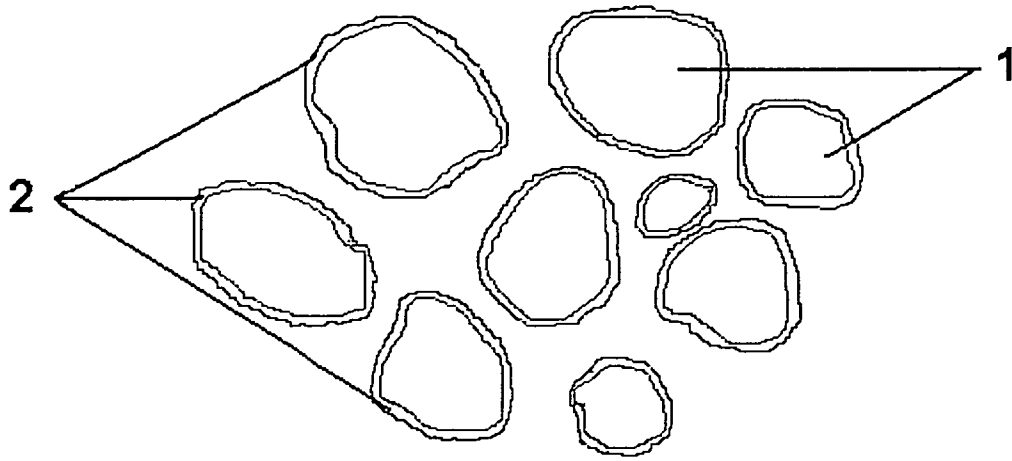


圖 1

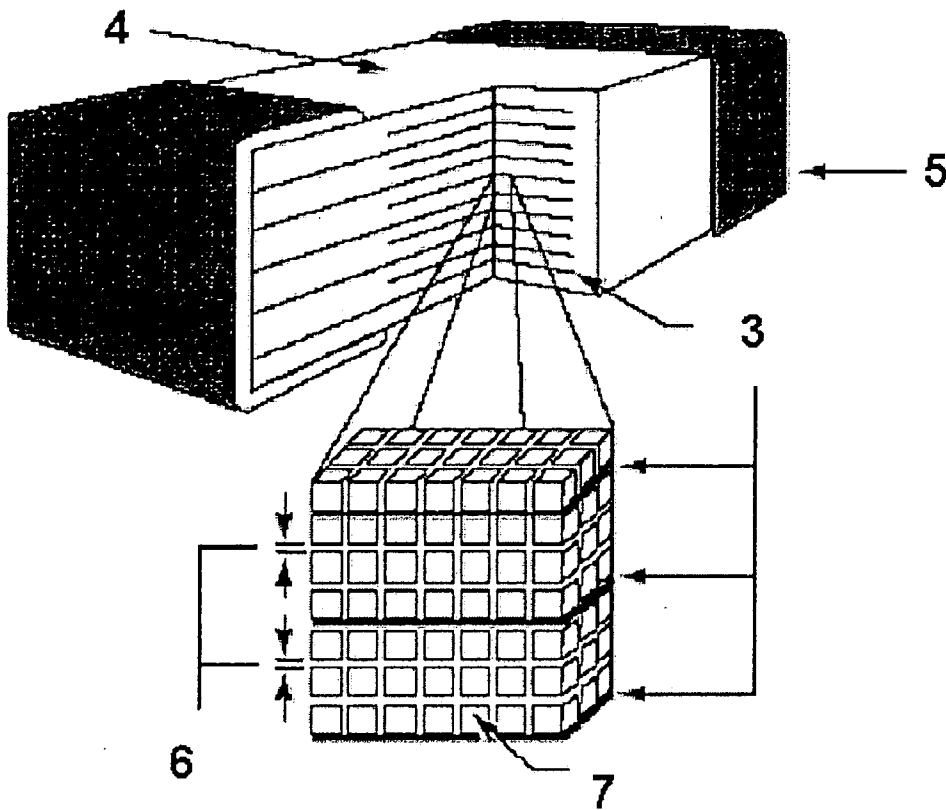


圖 2