



(12) 发明专利申请

(10) 申请公布号 CN 112564462 A

(43) 申请公布日 2021.03.26

(21) 申请号 202011417596.7

(22) 申请日 2020.12.07

(71) 申请人 矽力杰半导体技术(杭州)有限公司

地址 310051 浙江省杭州市滨江区西兴街
道联慧街6号

(72) 发明人 邓建 金津 黄秋凯

(51) Int. Cl.

H02M 1/088 (2006.01)

H02M 7/219 (2006.01)

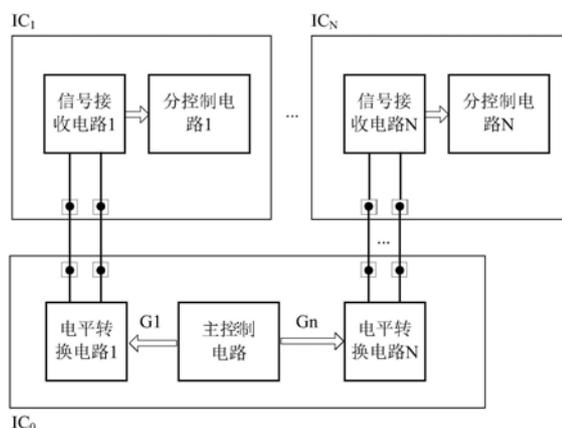
权利要求书1页 说明书5页 附图3页

(54) 发明名称

应用于电源芯片中的通信控制电路

(57) 摘要

公开了一种应用于电源电路中的通信控制电路。通过将参考地不相同的各控制电路分别形成于多颗晶片上,需要进行通信的两颗晶片之间分别通过电平转换电路连接,从而使得电平转换电路承受相应的压差,而无需高压隔离环即可实现电气隔离,从而降低晶片制作的工艺难度,减少了成本。



1. 一种应用于电源芯片中的通信控制电路,其特征在于,包括:
主控晶片,包括主控制电路;以及
多个分控晶片,分别用于接收所述主控晶片发送的控制信号,其中每个所述分控晶片包括一分控制电路,其中
所述分控晶片的参考地与所述主控晶片的参考地不同,且每个所述分控晶片的参考地各不相同,所述主控芯片和每个所述分控芯片之间分别通过对应的电平转换电路实现通信。
2. 根据权利要求1所述的通信控制电路,其特征在于,所述分控晶片采用低压制造工艺制造。
3. 根据权利要求1所述的通信控制电路,其特征在于,所述电平转换电路的个数与所述分控晶片的个数相等。
4. 根据权利要求3所述的通信控制电路,其特征在于,所述多个电平转换电路均设置于所述主控晶片中。
5. 根据权利要求3所述的通信控制电路,其特征在于,所述多个电平转换电路分别设置于多个独立的转换晶片中。
6. 根据权利要求1所述的通信控制电路,其特征在于,每个所述分控晶片还包括一信号接收电路,被配置为接收所述控制信号并将其转换成所述分控制电路所需的信号,以使得所述分控制电路进行对应的功能控制。
7. 根据权利要求1所述的通信控制电路,其特征在于,所述电平转换电路被配置为将所述主控制电路传输的控制信号的电平转换为适于所述分控晶片的电平,以实现主控晶片和所述分控晶片之间的通信。
8. 根据权利要求1所述的通信控制电路,其特征在于,所述电平转换电路承受的最大耐压为所述分控晶片和所述主控晶片两者电平之间的最大差值。
9. 根据权利要求1所述的通信控制电路,其特征在于,所述主控晶片和所述多个分控晶片封装在一颗芯片中。
10. 根据权利要求1所述的通信控制电路,其特征在于,所述主控制电路被配置为产生所述电源电路中功率管的逻辑驱动信号,以及与所述主控晶片的参考地相连的功率管的驱动信号。
11. 根据权利要求10所述的通信控制电路,其特征在于,每个所述分控制电路被配置为产生未与所述主控晶片的参考地相连的对应功率管的驱动信号。
12. 根据权利要求11所述的通信控制电路,其特征在于,每个所述电平转换电路被配置为接收所述逻辑驱动信号,以转换成适于所述分控晶片电平的信号,从而控制所述分控制电路产生所述驱动信号。
13. 根据权利要求12所述的通信控制电路,其特征在于,所述电平转换电路包括功率管,其中所述功率管的控制端受所述逻辑驱动信号控制,第一功率端与所述分控晶片的电源相连,第二功率端与所述主控制电路的参考地相连,以实现电平转换。
14. 根据权利要求12所述的通信控制电路,其特征在于,每个所述电平转换电路相同。

应用于电源芯片中的通信控制电路

技术领域

[0001] 本发明涉及电力电子技术领域,具体地,涉及一种应用于电源芯片中的通信控制电路。

背景技术

[0002] 在电源芯片的应用中,最常见的是通过在同一个晶片上实现电气隔离,不同参考地的两个控制电路之间需要一圈隔离电路实现隔离。同时,如果两个控制电路之间压差很高,还需要高压隔离环将高压器件和低压器件隔离开,从而耗费比较大的晶片面积,同时需要外延层的制造工艺,晶片制作周期长,成本高。

发明内容

[0003] 有鉴于此,本发明的目的在于提供一种应用于电源芯片中的通信控制电路。通过将参考地不相同的各控制电路分别形成于多颗晶片上,需要进行通信的两颗晶片之间分别通过电平转换电路连接,从而使得电平转换电路承受相应的压差,而无需高压隔离环即可实现电气隔离,从而降低晶片制作的工艺难度,减少了成本。

[0004] 本发明提出了一种应用于电源芯片中的通信控制电路,包括:

[0005] 主控晶片,包括主控制电路;以及

[0006] 多个分控晶片,分别用于接收所述主控晶片发送的控制信号,其中每个所述分控晶片包括一分控制电路,其中

[0007] 所述分控晶片的参考地与所述主控晶片的参考地不同,且每个所述分控晶片的参考地各不相同,所述主控芯片和每个所述分控芯片之间分别通过对应的电平转换电路实现通信。

[0008] 优选地,所述分控晶片采用低压制作工艺制造。

[0009] 优选地,所述电平转换电路的个数与所述分控晶片的个数相等。

[0010] 优选地,所述多个电平转换电路均设置于所述主控晶片中。

[0011] 优选地,所述多个电平转换电路分别设置于多个独立的转换晶片中。

[0012] 优选地,每个所述分控晶片还包括一信号接收电路,被配置为接收所述控制信号并将其转换成所述分控制电路所需的信号,以使得所述分控制电路进行对应的功能控制。

[0013] 优选地,所述电平转换电路被配置为将所述主控制电路传输的控制信号的电平转换为适于所述分控晶片的电平,以实现主控晶片和所述分控晶片之间的通信。

[0014] 优选地,所述电平转换电路承受的最大耐压为所述分控晶片和所述主控晶片两者电平之间的最大差值。

[0015] 优选地,所述主控晶片和所述多个分控晶片封装在一颗芯片中。

[0016] 优选地,所述主控制电路被配置为产生所述电源电路中功率管的逻辑驱动信号,以及与所述主控晶片的参考地相连的功率管的驱动信号。

[0017] 优选地,每个所述分控制电路被配置为产生未与所述主控晶片的参考地相连的对

应功率管的驱动信号。

[0018] 优选地,每个所述电平转换电路被配置为接收所述逻辑驱动信号,以转换成适于所述分控晶片电平的信号,从而控制所述分控制电路产生所述驱动信号。

[0019] 优选地,所述电平转换电路包括功率管,其中所述功率管的控制端受所述逻辑驱动信号控制,第一功率端与所述分控晶片的电源相连,第二功率端与所述主控制电路的参考地相连,以实现电平转换。

[0020] 优选地,每个所述电平转换电路相同。

[0021] 综上所述,通过将参考地不相同的各控制电路分别形成于多颗晶片上,需要进行通信的两颗晶片之间分别通过电平转换电路连接,从而使得电平转换电路承受相应的压差,而无需高压隔离环即可实现电气隔离,从而降低晶片制作的工艺难度,减少了成本。

附图说明

[0022] 通过以下参照附图对本发明实施例的描述,本发明的上述以及其它目的、特征和优点将更为清楚,在附图中:

[0023] 图1为本发明实施例的第一种通信控制电路的示意图;

[0024] 图2为本发明实施例的第二种通信控制电路的示意图;

[0025] 图3为本发明实施例的应用于第一种电源电路中的通信控制电路的示意图;以及

[0026] 图4为本发明实施例的应用于第二种电源电路中的通信控制电路的示意图。

具体实施方式

[0027] 以下基于实施例对本发明进行描述,但是本发明并不仅仅限于这些实施例。在下文对本发明的细节描述中,详尽描述了一些特定的细节部分。对本领域技术人员来说没有这些细节部分的描述也可以完全理解本发明。为了避免混淆本发明的实质,公知的方法、过程、流程、元件和电路并没有详细叙述。

[0028] 此外,本领域普通技术人员应当理解,在此提供的附图都是为了说明的目的,并且附图不一定是按比例绘制的。

[0029] 同时,应当理解,在以下的描述中,“电路”是指由至少一个元件或子电路通过电气连接或电磁连接构成的导电回路。当称元件或电路“连接到”另一元件或称元件/电路“连接在”两个节点之间时,它可以是直接耦接或连接到另一元件或者可以存在中间元件,元件之间的连接可以是物理上的、逻辑上的、或者其结合。相反,当称元件“直接耦接到”或“直接连接到”另一元件时,意味着两者不存在中间元件。

[0030] 除非上下文明确要求,否则整个说明书和权利要求书中的“包括”、“包含”等类似词语应当解释为包含的含义而不是排他或穷举的含义;也就是说,是“包括但不限于”的含义。

[0031] 在本发明的描述中,需要理解的是,术语“第一”、“第二”等仅用于描述目的,而不能理解为指示或暗示相对重要性。此外,在本发明的描述中,除非另有说明,“多个”的含义是两个或两个以上。

[0032] 图1为本发明实施例的第一种通信控制电路的结构图。如图1所示,该通信控制电路包括主控晶片 IC_0 和多个分控晶片。主控晶片 IC_0 包括主控制电路和多个电平转换电路。在

本实施例中,以主控晶片 IC_0 包括 N 个电平转换电路为例进行说明,其中 N 为正整数。在本实施例中,电平转换电路的个数与分控晶片的个数对应相等。在本实施例中,通信控制电路包括 N 个分控晶片 IC_1-IC_N ,每个分控晶片用于接收主控晶片 IC_0 发送的控制信息以分别进行相应的控制,且 N 个分控晶片的参考地各不相同。此外,每个分控晶片包括一分控制电路。需要说明的是,分控晶片的参考地与主控制电路的参考地也互不相同。

[0033] 此外,应理解,本发明所提到的主控制电路和分控制电路可以为实现任意控制功能的电路,其可以产生不同的控制信号以对其他电路部分进行控制,例如驱动控制电路、反馈控制电路、保护电路等等,在此不作限定。

[0034] 进一步地,每个分控晶片还包括一信号接收电路,用于接收主控晶片 IC_0 中对应的电平转换电路传递的信号,并将其转换成分控制电路所需的信号。在本实施例中,分控晶片 IC_1 包括信号接收电路1和分控制电路1,⋯,分控晶片 IC_N 包括信号接收电路 N 和分控制电路 N 。

[0035] 具体地,以主控晶片 IC_0 和分控晶片 IC_1 之间的通信为例进行说明,其他分控晶片与主控晶片的通信的原理与其相同。电平转换电路1用于将主控制电路传输的控制信号 $G1$ 的电平转换为适于分控晶片 IC_1 接收的电平,以实现主控晶片 IC_0 和分控晶片 IC_1 之间的通信。应理解,主控制电路产生的控制信号 $G1$ 的电平是相对于主控晶片 IC_0 的参考地来说的,当其传递给参考地不同的分控晶片 IC_1 时,该信号的电平需要进行转换后才能用于控制分控晶片 IC_1 中的电路。

[0036] 同时,电平转换电路1中的器件承受的最大耐压为主控晶片 IC_0 和分控晶片 IC_1 两者电平之间的最大压差,从而高压仅由电平转换电路1承受,而由于分控晶片 IC_1 与主控晶片 IC_0 分离,承受高压的电平转换电路集成在主控晶片 IC_0 中时无需高压隔离环的使用,也即虽然主控晶片 IC_0 中包括承受高压的电平转换电路,但其无需高压隔离环,因此不需要有外延层的工艺,因此降低了晶片的制作成本和工艺难度,同时大大减小了晶片的面积。当然,现有技术中的任何一种能实现上述功能的电平转换电路均可以应用在本发明之中,在此不作限制。

[0037] 如图1所示,主控晶片 IC_0 中的多个电平转换电路1- N 分别通过打线或重新分配层与分控晶片 IC_1-IC_N 中的信号接收电路一一对应连接,应理解,晶片之间的连接方式不限于此。在本实施例中,主控晶片 IC_0 和分控晶片 IC_1-IC_N 最终封装在同一颗芯片之中。在此,参考地不同的控制电路之间无需高压隔离环的存在,因此封装后的芯片体积大大减小。

[0038] 图2给出了本发明实施例的第二种通信控制电路的结构图。如图2所示,通信控制电路包括主控晶片 IC_0 、多个分控晶片以及多个转换晶片,其中转换晶片的个数与分控晶片的个数对应相等。在本实施例中,以分控晶片和转换晶片均为 N 个为例进行说明, N 为正整数。主控晶片 IC_0 包括主控制电路,用于产生各种控制信号。分控晶片 IC_1-IC_N 的结构与上述实施例相同,在此不再阐述。不同的是,图1中的主控晶片 IC_0 中的每个电平转换电路单独作为一颗晶片,即转换晶片 $IC_{01}-IC_{0N}$ 。由于电平转换电路和主控晶片 IC_0 分离,因此电平转换电路1- N 通过打线或重新分配层与主控晶片 IC_0 中的主控制电路连接,以对应接收主控制电路传输的控制信号 $G1-Gn$ 。同样的,转换晶片 $IC_{01}-IC_{0N}$ 中的电平转换电路1- N 分别通过打线或重新分配层与分控晶片 IC_1-IC_N 中的信号接收电路1- N 对应连接,以将主控晶片 IC_0 传输的控制信号 $G1-Gn$ 的电平转换为适于分控晶片 IC_1-IC_N 接收的电平,从而实现主控晶片 IC_0 和各个

分控晶片 IC_1 - IC_N 之间的通信。

[0039] 在本实施例中,将电平转换电路单独作为一颗转换晶片,从而使得功能类似的电平转换电路可以只设计一颗转换晶片,并通过放置多个相同的转换晶片即可实现复杂功能,有利于模块化设计。

[0040] 图3给出了本发明实施例的应用于第一种电源电路中的通信控制电路的示意图。如图所示,在此仅以图1所示的通信控制电路为例进行说明,应理解,第二种通信控制电路同样适用。

[0041] 在本实施例中,无桥PFC电路包括并联连接在负载 R_L 两端的两个桥臂,其中第一桥臂包括串联连接的功率管Q1和功率管Q2,第二桥臂包括串联连接的功率管Q3和Q4,同时,交流输入电压 V_{AC} 的第一端经电感 L_B 连接到功率管Q1和Q2的公共节点SW1,交流输入电压 V_{AC} 的第二端连接至功率管Q3和Q4的公共节点SW2。在此,以功率管Q1和Q2受高频PWM脉冲信号控制以进行开关动作,功率管Q3和Q4受工频方波信号控制以进行开关动作为例进行说明。应理解,现有技术中的其他控制方式也可以应用于此,本发明对此不作限制。

[0042] 由于功率管Q1和Q3的驱动浮地,因此若采用传统的驱动控制电路,则控制晶片需要采用高压隔离环进行隔离,占用大量的晶片面积。而采用本发明实施例的方案,将主控制电路和两个电平转换电路设计在一颗晶片上(即主控晶片 IC_0),而将功率管Q1对应的分控制电路1(在此为驱动控制电路1)和信号接收电路1设计在一颗晶片上(即分控晶片 IC_1),将功率管Q2对应的分控制电路2(在此为驱动控制电路2)和信号接收电路2设计在一颗晶片上(即分控晶片 IC_2),从而无需高压隔离环的使用即可实现隔离。

[0043] 在本实施例中,主控制电路用于产生各个功率管(Q1-Q4)的逻辑驱动信号,电平转换电路1接收逻辑驱动信号GT1,并将其转换为适于分控晶片 IC_1 的电平的信号。信号接收电路1接收该信号并将其转换成能够控制驱动控制电路1的信号,以使得驱动控制电路1输出功率管Q1的驱动信号GS1。同样地,电平转换电路2接收逻辑驱动信号GT3,并将其转换为适于分控晶片 IC_2 的电平的信号。信号接收电路2接收该信号并将其转换成能够控制驱动控制电路2的信号,以使得其输出功率管Q3的驱动信号GS3。而由于功率管Q2和Q4接地,因此其对应的驱动控制电路设置在主控制电路中,以直接产生功率管Q2和Q4的驱动信号GS2和GS4。

[0044] 在一些实施例中,每个电平转换电路可以包括两个开关管,每个开关管根据主控制电路输出的控制信号受控导通或关断,且每个开关管的第一功率端与分控晶片的高压电源相连,第二功率端与主控制电路的参考地相连,从而仅由开关管来承受高压压差。因此,分控晶片自身可以采用低压工艺制作,而由于分控晶片与主控晶片分离,高压开关管集成在主控晶片中时无需高压隔离环的使用,也即虽然主控晶片中包括承受高压的开关管,但其无需高压隔离环,也不需要外延层的工艺,因此降低了晶片的制作成本和工艺难度,同时大大减小了晶片的面积。

[0045] 在本实施例中,电平转换电路1和2的功能和实现方式相同,因此可以仅设计一颗电平转换电路的晶片,采用如图2所示的第二种通信控制电路的架构,将电平转换电路单独分离出来,通过放置多个相同的晶片从而简化电路设计。

[0046] 图4给出了应用于第二种电源电路中的通信控制电路的示意图。图4给出了交错并联的无桥PFC以进一步降低电流纹波。如图所示,该无桥PFC包括并联连接在负载 R_L 两端多个桥臂,在此以三个桥臂为例进行说明。交流输入电压 V_{AC} 的第一端经电感 L_{B1} 连接至第一桥

臂中功率管Q1和Q2的公共节点SW1,同时第一端还经过电感 L_{B2} 连接至第二桥臂中功率管Q3和Q4的公共节点SW2;交流输入电压 V_{AC} 的第二端连接至第三桥臂中功率管Q5和Q6的公共节点SW3。在本实施例中,由于多个桥臂的上功率管(Q1、Q3和Q5)均浮地,各个上功率管对应的分控晶片的参考地各不相同。

[0047] 在本实施例中,主控晶片 IC_0 中主控制电路用于产生各个功率管的逻辑驱动信号,每个桥臂的上功率管对应的分控制电路和信号接收电路设计在一颗晶片上,形成多个分控晶片 IC_1-IC_3 ,每个分控晶片与主控晶片分离设计,从而避免了高压隔离环的使用,大大节省了晶片面积,降低了晶片成本。同时,由于每个分控晶片在本实施例中均用于驱动每个桥臂的上功率管,其结构和实现的功能相同,因此可以将用于实现不同参考地的控制电路之间通信的电平转换电路单独设计在一颗晶片上,即只设计一颗包括电平转换电路的转换晶片,从而通过放置多颗转换晶片以实现多个上功率管的控制。

[0048] 如图4所示,电平转换电路1-3分别置于转换晶片 $IC_{01}-IC_{03}$ 中,以分别从主控制电路接收逻辑驱动信号GT1、GT3和GT5,并将其转换为适合于对应的分控晶片 IC_1-IC_3 电平的信号。具体地,电平转换电路1接收逻辑驱动信号GT1并将其转换为适于分控晶片 IC_1 的电平的信号。信号接收电路1接收该信号并将其转换成能够控制驱动控制电路1的信号,以使得驱动控制电路1输出功率管Q1的驱动信号GS1。驱动信号GS3和GS5的产生同理,在此不再阐述。

[0049] 由于每个桥臂的下功率管(Q2、Q4和Q6)均与地电平相连,因此其对应的驱动控制电路设置在主控制电路中,以直接产生功率管Q2、Q4和Q6的驱动信号GS2、GS4和GS6。

[0050] 本发明实施例的电源电路仅以无桥PFC电路为例进行说明,应理解,其他包括不同参考地的功率管的电源电路均可适用。更进一步地,需传递不同参考地的控制信号的电路均可应用本发明实施例的通信控制电路的架构。

[0051] 以上所述仅为本发明的优选实施例,并不用于限制本发明,对于本领域技术人员而言,本发明可以有各种改动和变化。凡在本发明的精神和原理之内所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

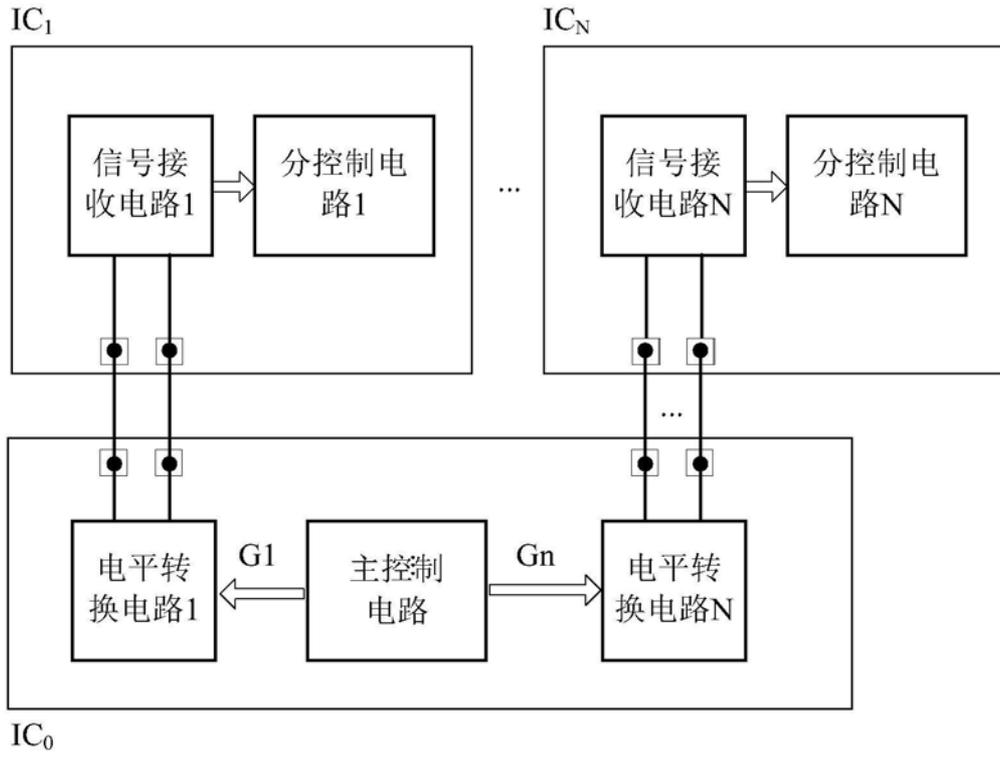


图1

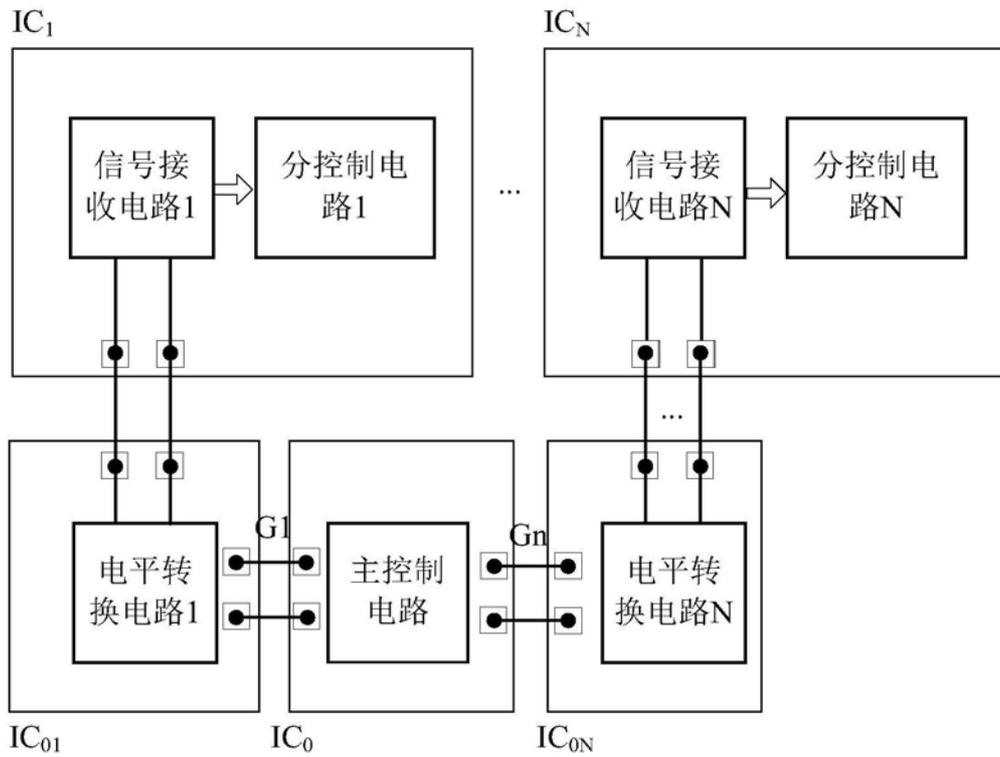


图2

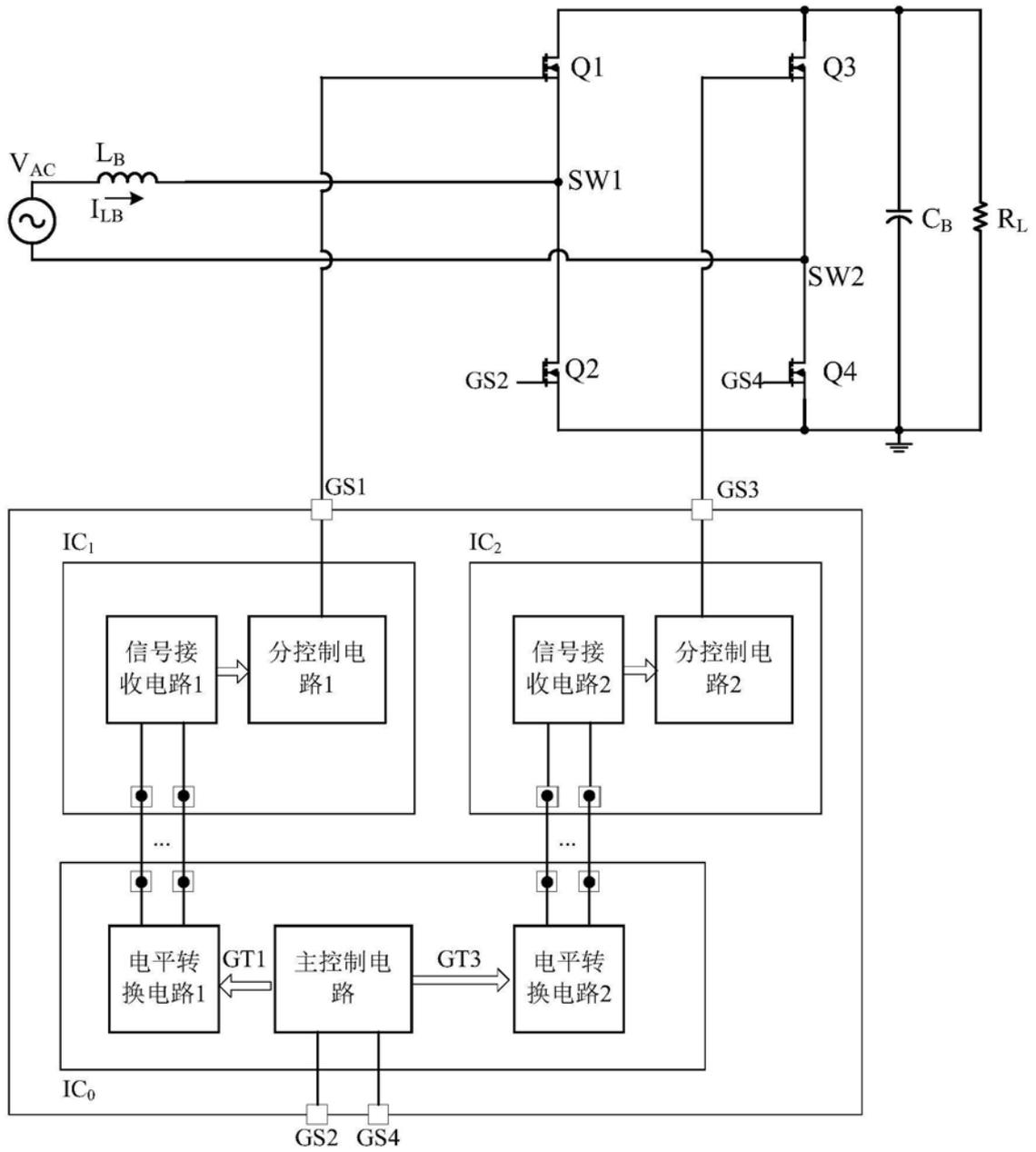


图3

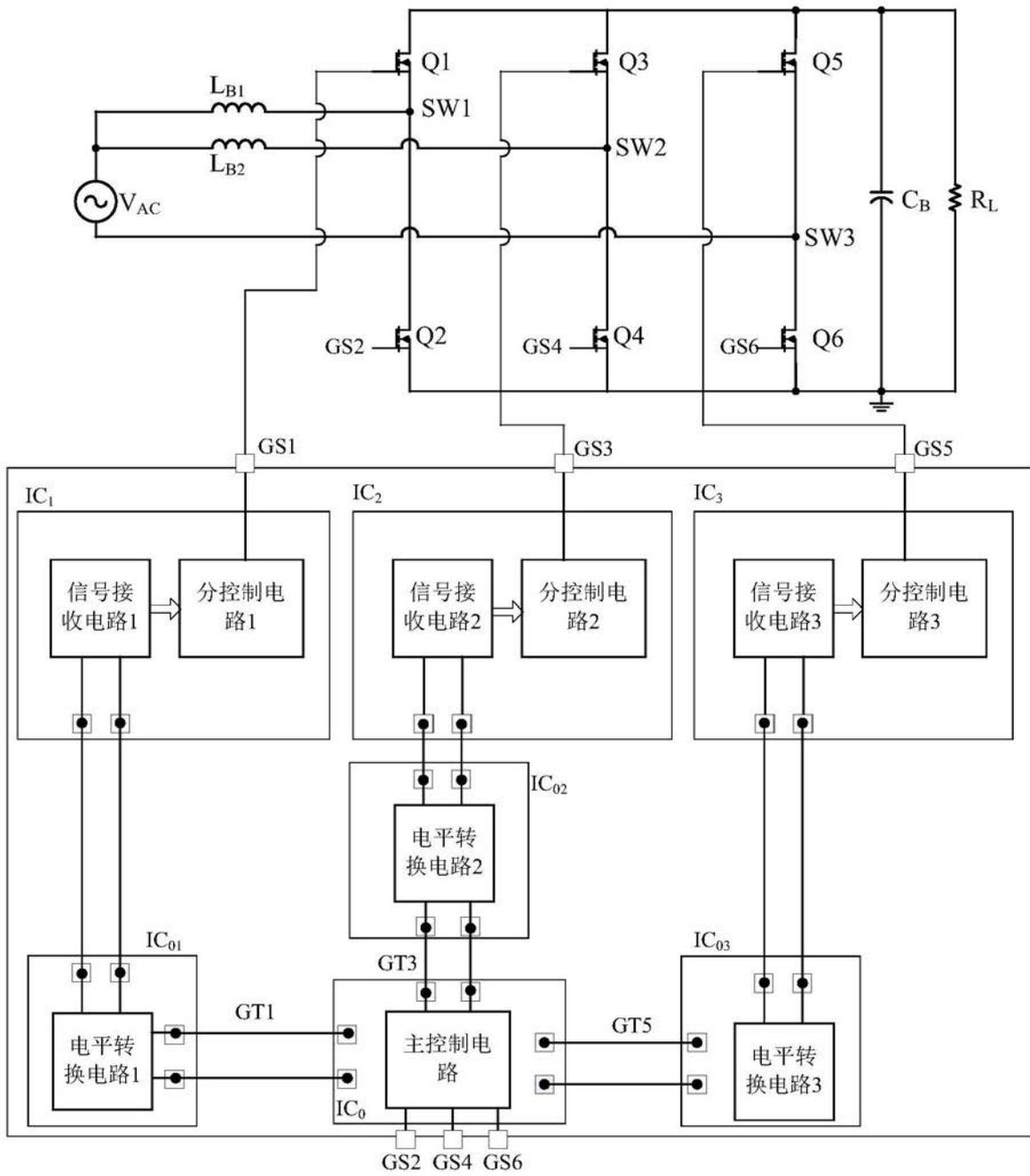


图4