

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3974510号
(P3974510)

(45) 発行日 平成19年9月12日(2007.9.12)

(24) 登録日 平成19年6月22日(2007.6.22)

(51) Int. Cl. F I
G 0 6 F 1/32 (2006.01) G 0 6 F 1/00 3 3 2 Z

請求項の数 7 (全 16 頁)

(21) 出願番号	特願2002-359826 (P2002-359826)	(73) 特許権者	390009531
(22) 出願日	平成14年12月11日(2002.12.11)		インターナショナル・ビジネス・マシー ズ・コーポレーション
(65) 公開番号	特開2004-192350 (P2004-192350A)		INTERNATIONAL BUSIN ESS MASCHINES CORPO RATION
(43) 公開日	平成16年7月8日(2004.7.8)		アメリカ合衆国10504 ニューヨーク 州 アーモンク ニュー オーチャード ロード
審査請求日	平成15年11月20日(2003.11.20)	(74) 復代理人	100106699 弁理士 渡部 弘道
		(74) 復代理人	100077584 弁理士 守谷 一雄
		(74) 代理人	100086243 弁理士 坂口 博

最終頁に続く

(54) 【発明の名称】 コンピュータ装置、電力管理方法、およびプログラム

(57) 【特許請求の範囲】

【請求項1】

バッテリィを搭載しACアダプタの接続が可能でパワーオン状態とパワーオフ状態を備えるコンピュータ装置であって、

前記ACアダプタの前記コンピュータ装置に対する接続状態を検出してアダプタ検出信号を出力する検出回路と、

前記パワーオン状態でオンになり前記パワーオフ状態でオフになる第1のDC-DCレギュレータと、

前記パワーオフ状態でかつ前記ACアダプタが接続されているときに前記アダプタ検出信号を通過させるかまたはマスクするゲート回路と、

前記パワーオフ状態でかつ前記ACアダプタが接続されているとき前記ゲート回路から前記アダプタ検出信号を受け取ったときにオンになり前記アダプタ検出信号を受け取らないときにオフになる第2のDC-DCレギュレータと、

前記第2のDC-DCレギュレータから電力の供給を受けて前記バッテリィの充電制御を行うコントローラと、

前記ゲート回路の通過またはマスクに関する設定を行うユーザインターフェースとを有するコンピュータ装置。

【請求項2】

前記第2のDC-DCレギュレータから電力の供給を受けるウェイクアップデバイスを有する請求項1記載のコンピュータ装置。

10

20

【請求項 3】

前記コントローラは、前記コンピュータ装置が前記パワーオフ状態でかつ前記ACアダプタが接続されているときに、前記バッテリーの充電が行われている間は前記アダプタ検出信号を通過させ前記バッテリーの充電が終了したときは前記アダプタ検出信号をマスクするように前記ゲート回路を制御する請求項1記載のコンピュータ装置。

【請求項 4】

前記ユーザインターフェースは、前記コンピュータ装置が前記パワーオフ状態でかつ前記ACアダプタが接続されているときに、前記ゲート回路が前記アダプタ検出信号を受け取っていない状態から受け取った状態に移行した場合に前記アダプタ検出信号を通過させるように設定が可能な請求項1記載のコンピュータ装置。

10

【請求項 5】

前記バッテリーの存在を検出して前記ゲート回路にバッテリー検出信号を送るバッテリー検出回路を有し、該バッテリー検出回路は、前記コンピュータ装置が前記パワーオフ状態でかつ前記ACアダプタが接続されているときに、前記ゲート回路が前記バッテリー検出信号を受け取っていない状態から受け取った状態に移行した場合に前記アダプタ検出信号を通過させるように前記ゲート回路を制御する請求項1記載のコンピュータ装置。

【請求項 6】

前記ゲート回路に接続されたタイマを有し、該タイマは、前記コンピュータ装置がパワーオフ状態でかつ前記ACアダプタが接続されているときに、ある時刻から所定時間が経過した後に前記アダプタ検出信号を通過させるように前記ゲート回路を制御する請求項1

20

【請求項 7】

前記ACアダプタが接続された状態および前記バッテリーが搭載された状態またはそのいずれかの状態で前記ゲート回路に電力を供給するスモールレギュレータを有する請求項1記載のコンピュータ装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、コンピュータ装置等に係り、より詳しくは、消費電力の低減を図る機能を備えたコンピュータ装置等に関する。

30

【0002】**【従来の技術】**

コンピュータ装置におけるシステムのパワーオフ時の電力、特に、例えばACアダプタ等の電力供給装置から電力が供給される場合の待機電力は、近年の環境問題の観点から低減の要求が高まっている。例えば、2000年から導入された(財)日本環境協会のエコマーク(商標)の基準では、パワーオフ時の電力として、ACアダプタを含み且つウェイクアップ機能のない機種として1W以下とされ、ウェイクアップ機能のある機種は5W以下とされている。ここで、ウェイクアップ機能とは、手元から離れた場所にあるコンピュータの電源を遠隔操作によりオンにして起動する機能であり、遠隔地の操作に基づくネットワークからの指示によって電源を入れることを可能とするものである。例えば、WakeOnLAN(ウェイク・オン・ラン)がその代表的なものであり、かかる機能によって、電源の入っていないコンピュータの管理を中央にて一括して行なうことが可能となる。

40

【0003】

システムでは、パワーオフ時であっても通信からのウェイクアップ機能の実現に際して電力を消費するアクティブなロジックが存在する。このウェイクアップ時の電力消費要因としては、WakeOnLANにあっては、ネットワークから特定の packets を認識してPCを立ち上げるために、対象となるイーサネット(商標)アダプタのウェイクアップ用電源 V_{AUX} をONにしておくことが挙げられる。かかる電力消費要因によって、ウェイクアップ機能のない場合に比べてパワーオフ時における電力が増大している。

【0004】

50

また、充放電を繰り返しながら何度も使用できるバッテリーを備えたシステムにて、AC電源が存在する場合には、パワーオフ時(シャットダウン時)であってもバッテリーの充電機能のために必要な回路に常に電源が供給された状態になっている。このような回路では、バッテリーに対して充電を行なうために、常にバッテリーの状態を監視しており、AC電源が存在する場合には、100mW程度は常に消費し続けている。

【0005】

消費電力の削減に関する従来技術として、充電電力を蓄積するバックアップコンデンサを備えた電源回路において、バックアップコンデンサに対する充電が完了したか否かを判定し、充電が完了した場合にはAC電源からの電力供給経路を遮断する技術が存在する(例えば、特許文献1参照。)

10

【0006】

【特許文献1】

特開2000-4547号公報(第3~4頁、図1)

【0007】

【発明が解決しようとする課題】

ここで、近年、コンピュータ装置に代表される電気製品において、待機電力の低減が特に重要となってきた。その結果、例えばウェイクアップ機能などの待機に関する機能を使用しないユーザにとっては、これら待機に関する機能がイネーブルされている状態に消費される待機電力も削減することが望まれる。しかしながら、現状のシステムでは、例えば充電機能を停止するインタフェースは備えられていない。また、ウェイクアップ可能である場合には、通常、ウェイクアップ機能がオンされて用いられており、かかる機能を確実に止めるためには複雑な設定を行なう必要があることから、ユーザの停止作業には限界があった。

20

【0008】

一方、特許文献1では、確かに充電不要なときに生じる待機時の消費電力を低減することができるが、ここでは、電源を内蔵する機器においてトランスへの交流電力供給経路(一次側)の接続か遮断かをスイッチにて切り替える技術が示されているに過ぎない。例えばノートブック型パーソナルコンピュータ(ノートPC)のように電源を内蔵しておらず、AC/DC変換を行なうACアダプタが外付けとなる機器については、かかる技術を応用することができない。また、特許文献1においては、待機する機能自身についてのオン/オフは制御されていない。その結果、充電不要なときには消費電力を低減できるが、コンデンサから供給される待機に用いた全体の電力は変わらないことから、逆にコンデンサへの充電時の電力が大きくなり、トータルとしての消費電力の削減にはならない。

30

【0009】

本発明は、以上のような技術的課題を解決するためになされたものであって、その目的とするところは、バッテリーを備えたコンピュータ装置において、シャットダウン時の消費電力を削減することにある。

また他の目的は、シャットダウン時の消費電力を削減するために、ウェイクアップ機能および充電機能をオフした状態を提供することにある。

更に他の目的は、シャットダウン状態の待機電力を管理する機能とユーザインタフェースを用意し、待機機能の利用を含む設定を可能にすることにある。

40

【0010】

【課題を解決するための手段】

本発明は、バッテリーを搭載しACアダプタの接続が可能でパワーオン状態とパワーオフ状態を備えるコンピュータ装置であって、前記ACアダプタの前記コンピュータ装置に対する接続状態を検出してアダプタ検出信号を出力する検出回路と、前記パワーオン状態でオンになり前記パワーオフ状態でオフになる第1のDC-DCレギュレータと、前記パワーオフ状態でかつ前記ACアダプタが接続されているときに前記アダプタ検出信号を通過させるかまたはマスクするゲート回路と、前記パワーオフ状態でかつ前記ACアダプタが接続されているとき前記ゲート回路から前記アダプタ検出信号を受け取ったときにオン

50

になり前記アダプタ検出信号を受け取らないときにオフになる第2のDC-DCレギュレータと、前記第2のDC-DCレギュレータから電力の供給を受けて前記バッテリーの充電制御を行うコントローラと、前記ゲート回路の通過またはマスクに関する設定を行うユーザインターフェースとを有するコンピュータ装置を提供する。

【0011】

第2のDC-DCレギュレータから電力の供給を受けるウェイクアップデバイスを設けてもよい。コントローラは、コンピュータ装置がパワーオフ状態であつACアダプタが接続されているときに、バッテリーの充電が行われている間はアダプタ検出信号を通過させバッテリーの充電が終了したときはアダプタ検出信号をマスクするようにゲート回路を制御するようにしてもよい。ユーザインターフェースは、コンピュータ装置がパワーオフ状態であつACアダプタが接続されているときに、ゲート回路がアダプタ検出信号を受け取っていない状態から受け取った状態に移行した場合にアダプタ検出信号を通過させるように設定が可能なように構成してもよい。

10

【0012】

バッテリーの存在を検出してゲート回路にバッテリー検出信号を送るバッテリー検出回路を設け、バッテリー検出回路は、コンピュータ装置がパワーオフ状態であつACアダプタが接続されているときに、ゲート回路がバッテリー検出信号を受け取っていない状態から受け取った状態に移行した場合にアダプタ検出信号を通過させるようにゲート回路を制御するようにしてもよい。ゲート回路に接続されたタイマを設け、タイマは、コンピュータ装置がパワーオフ状態であつACアダプタが接続されているときに、ある時刻から所定時間が経過した後にアダプタ検出信号を通過させるようにゲート回路を制御するようにしてもよい。ACアダプタが接続された状態およびバッテリーが搭載された状態またはそのいずれかの状態でゲート回路に電力を供給するスモールレギュレータを設けてもよい。

20

【0020】

【発明の実施の形態】

以下、添付図面を参照し、本実施の形態について説明する。

図1は、本実施の形態が適用される電気機器であるコンピュータシステム10のハードウェア構成を示した図である。このコンピュータシステム10(以下、単に「システム」と呼ぶ場合がある)を備えるコンピュータ装置は、例えば、O A D G (Open Architecture Developer's Group)仕様に準拠して、所定のOS (Operating System)を搭載したノートブック型パーソナルコンピュータ(ノートPC)として構成されている。

30

【0021】

図1に示すコンピュータシステム10において、CPU11は、コンピュータシステム10全体の頭脳として機能し、OSの制御下でユーティリティプログラムその他、各種プログラムを実行している。CPU11は、システムバスであるFSB (Front Side Bus)12、高速のI/O装置用バスとしてのPCI (Peripheral Component Interconnect)バス20、I/O装置用バスとしてのLPC (Low Pin Count)バス40という3段階のバスを介して、各構成要素と相互接続されている。このCPU11は、キャッシュメモリにプログラム・コードやデータを蓄えることで、処理の高速化を図っている。近年では、CPU11の内部に1次キャッシュとして128Kバイト程度のSRAMを集積させているが、容量の不足を補うために、専用バスであるBSB (Back Side Bus)13を介して、512K~2Mバイト程度の2次キャッシュ14を置いている。

40

【0022】

FSB12とPCIバス20は、メモリ/PCIチップと呼ばれるCPUブリッジ(ホスト-PCIブリッジ)15によって連絡されている。このCPUブリッジ15は、メインメモリ16へのアクセス動作を制御するためのメモリコントローラ機能や、FSB12とPCIバス20との間のデータ転送速度の差を吸収するためのデータバッファ等を含んだ構成となっている。メインメモリ16は、CPU11の実行プログラムの読み込み領域、あるいは実行プログラムの処理データを書き込む作業領域として利用される書き込み可能メモリである。この実行プログラムには、各種アプリケーション、OSや周辺機器類をハ-

50

ドウェア操作するための各種ドライバや、フラッシュROM 44に格納されたBIOS(Basic Input/Output System:基本入出力システム)等のファームウェアが含まれる。

【0023】

ビデオサブシステム17は、ビデオに関連する機能を実現するためのサブシステムであり、CPU11からの描画命令を処理し、処理した描画情報を液晶ディスプレイ(LCD)18に描画データとして出力している。PCIバス20は、比較的高速なデータ転送を可能とするバスである。このPCIバス20には、I/Oブリッジ21、カードバスコントローラ22、オーディオサブシステム25、ドッキングステーションインタフェース(Dock I/F)26、ミニPCI(miniPCI)コネクタ27が夫々接続されている。

【0024】

カードバスコントローラ22は、PCIバス20のバスシグナルをカードバススロット23のインタフェースコネクタ(カードバス)に直結させるための専用コントローラであり、このカードバススロット23には、PCカード24を装填することが可能である。ドッキングステーションインタフェース26は、コンピュータシステム10の機能拡張装置であるドッキングステーション(図示せず)を接続するためのハードウェアであり、ドッキングステーションの内部バスに接続された各種のハードウェア要素が、ドッキングステーションインタフェース26を介してPCIバス20に接続される。また、miniPCIコネクタ27には、ミニPCI(miniPCI)カード28が接続される。

【0025】

I/Oブリッジ21は、PCIバス20とLPCバス40とのブリッジ機能を備えており、DMAコントローラ機能、プログラマブル割り込みコントローラ(PIC)機能、プログラマブル・インターバル・タイマ(PIT)機能、IDE(Integrated Device Electronics)インタフェース機能、USB(Universal Serial Bus)機能、SMB(System Management Bus)インタフェース機能を備え、また、リアルタイムクロック(RTC)を内蔵している。IDEインタフェース機能によって実現されるインタフェースは、IDEハードディスクドライブ(HDD)31が接続される他、CD-ROMドライブ32がATAPI(AT Attachment Packet Interface)接続される。また、I/Oブリッジ21にはUSBポートが設けられており、このUSBポートは、USBコネクタ30と接続されている。更に、I/Oブリッジ21には、SMBバスを介してEEPROM33が接続されている。また、I/Oブリッジ21からモデム機能をサポートするAC97(Audio CODEC '97)、コアチップに内蔵されたイーサネットに対するインタフェースであるLCI(LAN Connect Interface)、USB等を介して、コネクタ47が複数、接続されている。この複数のコネクタ47の各々には、コミュニケーションカード48が接続可能に構成されている。

【0026】

また、I/Oブリッジ21は本実施の形態における特徴的な構成である電源回路50に接続されている。I/Oブリッジ21を構成するコアチップの内部には、コンピュータシステム10の電源状態を管理するための内部レジスタと、この内部レジスタの操作を含むコンピュータシステム10の電源状態の管理を行なうロジック(ステートマシン)が設けられている。このロジックは、電源回路50との間で各種の信号を送受し、この信号の送受により、電源回路50からコンピュータシステム10への実際の給電状態を認識する。電源回路50は、このロジックからの指示に応じて、コンピュータシステム10への電力供給を制御している。

【0027】

LPCバス40は、ISAバスを持たないシステムにレガシーデバイスを接続するためのインタフェース規格である。このLPCバス40には、フラッシュROM44、Super I/Oコントローラ45が接続されており、更に、キーボード/マウスコントローラのような比較的低速で動作する周辺機器類を接続するためにも用いられる。このSuper I/Oコントローラ45にはI/Oポート46が接続されており、FDDの駆動やパラレルポートを介したパラレルデータの入出力(PIO)、シリアルポートを介したシリアルデータの入出力(SIO)を制御している。

10

20

30

40

50

【 0 0 2 8 】

図 2 は、本実施の形態におけるエコ・シャットダウン機能を実現する電源回路 5 0 の構成を示した図である。システムの電源は、外部から供給される所謂 A C 電源として、例えば A C 1 0 0 V の商用電源に接続されて A C / D C 変換を行なう A C アダプタ 5 1、およびドッキングステーションインタフェース 2 6 からの電源入力がある。また、充放電を繰り返して使用されるバッテリー電源として、メイン電池 5 7 およびセカンド電池 5 8 がある。このメイン電池 5 7 は、例えば複数本のリチウム・イオン電池を直列接続して構成されている。また、セカンド電池 5 8 は、例えばリチウム・ポリマー電池によって構成され、例えば、ノート P C の F D D や C D - R O M ドライブ 3 2 を取り外して挿入する場合等、ノート P C の外部に別途、取り付けられてコンピュータシステム 1 0 に接続される。

10

【 0 0 2 9 】

また、電源回路 5 0 は、A C 電源 (A C アダプタ 5 1、ドッキングステーションインタフェース 2 6 からの電源入力) の存在を確認する検出回路 5 2、所定のラインに設けられて切り替えを行なうスイッチ (S W) 5 3、システムの各デバイスにて用いられる直流定電圧を生成する複数の D C - D C レギュレータ 5 4、メイン電池 5 7 およびセカンド電池 5 8 に対して充電を行なう充電器 5 6 を備えている。システムの電源は、切り替えに必要なスイッチ 5 3 を介して、システムの各種 D C - D C レギュレータ 5 4 と充電器 5 6 との供給源である電源ライン V I N T 1 6 になる。

【 0 0 3 0 】

D C - D C レギュレータ 5 4 は、各種電圧と、システムの各種パワーステートにおける O N / O F F 制御の系統とに応じて、システム内に各種電圧からなる電力を供給している。この D C - D C レギュレータ 5 4 には、システムがパワーオフ状態で A C 電源がある場合に、ウェイクアップ機能やバッテリー充電機能を実現するために O N される M 電源系 5 5 と呼ばれる一群の電源がある。M 電源系 5 5 の電源ラインは、電圧に応じ、V C C 5 M、V C C 3 M などのように V C C * * M と呼ぶことができる。この V C C * * M の供給を受けて V C C * * M デバイス 5 9 が動作する。システム内には複数の電源電圧を必要とするデバイスが存在する。電源ラインを O N するためには、関連する複数の電圧の電源を同期させて O N / O F F することが必要となる場合がある。M 電源系 5 5 も、その事情から複数の電圧の電源群からなり、例えば、このシステムでは、5 V、3.3 V、1.8 V、1.5 V、1.2 V 等からなる電圧の電源群がある。

20

30

【 0 0 3 1 】

更に、本実施の形態が適用される電源回路 5 0 は、システムのパワーオフ中にて A C 電源またはバッテリー (メイン電池 5 7 および/またはセカンド電池 5 8) 電源のどちらかがあるとき、システムのパワーオンを行なう回路に対して電源を供給するスモールレギュレータ 6 1、M 電源系 5 5 の O N / O F F 制御や予備電源系 (A U X 電源系) の制御等、パワーオン/オフのシーケンスを制御している集積回路 (A S I C) であるゲートアレイ回路 6 2、内蔵されたパワー・マネージメント・コントローラ (P M C : Power Management Controller) によってゲートアレイ回路 6 2 と共に電源管理機能の一部を担うエンベデッドコントローラ 6 3、例えばウェイクアップするためのデバイスであるウェイクアップデバイス 6 6 の電源である A U X 電源系 6 4 を有している。また、ユーザから電源回路 5 0 に対する各種設定等は、B I O S やユーティリティからなるシステムソフトウェア 6 9 を介して行なわれる。エンベデッドコントローラ 6 3 は、例えば S B S (Smart Battery System) に準拠して、内部に C P U を有するインテリジェント電池であるメイン電池 5 7 およびセカンド電池 5 8 と通信を行なっている。

40

【 0 0 3 2 】

A U X 電源系 6 4 は、M 電源系 5 5 から F E T などのロードスイッチ回路 6 5 を介し、ゲートアレイ回路 6 2 からの設定により O N / O F F 制御が可能であり、例えば、3.3 V、1.8 V、1.5 V がある。システムがパワーオフ状態で、A C アダプタ 5 1 等の A C 電源がなく、バッテリー (メイン電池 5 7 および/またはセカンド電池 5 8) だけの場合には、ウェイクアップデバイス 6 6 による、例えば WakeOnLAN (パワーオフのときには LAN 経由でウ

50

ェイクアップをする)のウェイクアップ機能や、バッテリー充電機能は、どちらもサポート不要のために、M電源系55もOFFとなる。M電源系55の他に、パワーオフ中のシステムには、AC電源またはバッテリーのどちらかがあるときに、システムのパワーオンを行なう回路に供給されるわずかな電源(VCC3SW:3.3V)がスモールレギュレータ61より供給される。ここで、ウェイクアップ機能とは、前述のように、システムがパワーオフの状態にあるコンピュータの電源を遠隔操作によりオンにして起動する機能であり、オペレータが手で電源を入れる代わりに、遠隔地の操作に基づくネットワークからの指示によって電源を入れることを可能とするものである。

【0033】

本実施の形態が適用されるコンピュータシステム10では、ソフトオフ状態として、その前のシャットダウン時にコアロジックに設定された条件が保存されていて、RTCタイマなどでウェイクアップできる状態が存在する。また、これに対する状態であるメカニカルオフ状態として、コアロジックがデフォルトの状態(ACアダプタ51、ドッキングステーションインタフェース26に接続されAC電源が存在するとき)または電源が供給されていない状態(AC電源が存在しないとき)が存在する。ウェイクアップ機能の代表であるWakeOnLANでは、基本的にオフィス設備の一部としての使い方が想定されていることから、AC電源があるときだけを対象としており、AC電源が存在するときに、上述したどちらのオフ状態からでもウェイクアップすることができる。一方、別のウェイクアップ機能であるBluetoothからのウェイクアップでは、Bluetoothは無線通信であることから、モバイル環境にあることが想定されており、バッテリーでオフのときにもウェイクアップする機構となっている。

【0034】

図3は、ゲートアレイ回路62を更に詳しく説明するための図である。ここでは、AC電源の有無を示す信号である-EXTPWRをそのまま伝えるかまたはマスクするゲート71、-EXTPWRのゲート71のONによりM_ONを出力してM電源系55をONするM電源系制御回路72、AUX_ONを出力してAUX電源系64をONするAUX電源系制御回路73、バッテリーであるメイン電池57およびセカンド電池58の存在を確認する検出回路74、時間の経過を見るためのタイマ75、システムソフトウェア69からの情報に基づきゲート71をイネーブルするI/Fであるレジスタ76、システムソフトウェア69からの情報をAUX電源系制御回路73に伝えるI/Fであるレジスタ77、エンベデッドコントローラ63からゲート71の機能をイネーブルするI/Fであるレジスタ78を有している。尚、バッテリーの存在の有無を調べるために用いられるTEMP端子(M_TEMPおよびS_TEMP)は、アナログ信号であることから、必要に応じてゲートアレイ回路62の前段にコンパレータによるデジタル化の回路であるAN79が用意される。

【0035】

ここで、本実施の形態が適用されるシャットダウン(システムのパワーオフ)時の消費電力低減機能(エコ・シャットダウン機能)について説明する。ここで、「シャットダウン」とは、OSを遮断し、コンピュータ本体の電源を遮断する作業を言うが、ここでは、「システムのパワーオフ」と同義で用いている。

エコ・シャットダウン機能が適用されない通常の状態では、システムがパワーオフのとき、AC電源がある場合はM電源系55の出力とスモールレギュレータ61からの出力であるVCC3SWがONであり、消費電力はシステムロジックが100~120mW程度となる。例えば、ウェイクアップデバイス66の一つであるイーサネットコントローラがWakeOnLANを行なう場合、300~400mWが加算され、システム全体では500mW程度となる。ACアダプタ51を含めた電力では、1500mW程度になる。AC電源がなくバッテリー電源しかない場合のパワーオフ時は、スモールレギュレータ61からのVCC3SWだけがONであり、消費電力は5mW程度以下まで低減される。ACアダプタ51を含めた電力では400mW程度以下となる。

【0036】

10

20

30

40

50

通常のシステム設計では、AC電源があるとM電源系55が無条件にONになる。近年、電源電圧の多数化とウェイクアップ機能の追加によって、M電源系55がONの場合の消費電力は増加傾向にある。これは、バッテリーの充電制御を行なう回路であるエンベデッドコントローラ63にウェイクアップデバイス66が加わり、更に追加して、複数の電圧に対するDC-DCレギュレータ54のロス、M電源系55のために不必要にONにされているVCC**Mデバイス59によるロス、も存在している。この不必要にONにされているVCC**Mデバイス59は、システムのパワーオフ中には、ONにされている必要が必ずしもないデバイスである。

【0037】

そこで、本実施の形態では、AC電源が存在しても、ウェイクアップとバッテリー充電が必要ないときに、M電源系55を切ることにより、バッテリーでのパワーオフ時と同様の状態になるように構成している。かかる構成により、300~100mW程度の待機電力が削減できる。

【0038】

ここで、シャットダウン時、AC電源が存在するときにM電源系55をオフする機能を実現するためには、以下のことが必要となる。

- (1) AC電源があっても設定に応じてM電源系55をオフできる機能
- (2) ウェイクアップ機能を設定に応じてオフできる機能
- (3) バッテリー充電機能について、充電制御回路の電源をオフしてもパワーオフ中の充電の機能を損なわないための機能
- (4) これらの機能を制御するソフトウェア(システムのBIOS,Utility,Setupなど)

【0039】

上記「(1) AC電源があっても設定に応じてM電源系55をオフできる機能」については、図3のゲートアレイ回路62にて示したように、検出回路52から出力されるAC電源の検出信号-EXTPWRのゲート71について、M電源系制御回路72からのM電源系55のON/OFFの制御を、システムソフトウェア69の設定に応じて(レジスタ76を介して)実行できるように構成することで実現できる。通常、AC電源の検出信号-EXTPWRは、M電源系55をONする条件の一つとされており、本実施の形態では、これをソフトウェアからの設定に応じてON/OFFを制御する回路を追加している。

【0040】

上記「(2) ウェイクアップ機能を設定に応じてオフできる機能」については、パワーオフ時の待機電力の観点から設定できるユーザインタフェースがあれば実現できる。より具体的には、図3のゲートアレイ回路62に示したように、システムソフトウェア69の設定に応じ、レジスタ76を介してAUX電源系制御回路73からのAUXONの出力を制御すればよい。

【0041】

上記「(3) バッテリー充電機能について、充電制御回路の電源をオフしてもパワーオフ中の充電の機能を損なわないための機能」については、パワーオフ中の充電機能を維持するために、具体的には以下の機能を具備することが好ましい。

まず、第1の充電維持機能として、パワーオフ中にて、充電処理が終わるまではM電源系55を維持し、充電終了後にM電源系55をオフできる機能がある。これは、例えば、充電を行なうエンベデッドコントローラ63からゲートアレイ回路62へのI/Fを設け、ゲート71による-EXTPWRゲート機能のイネーブルを行なうレジスタ78を追加することで実現することができる。即ち、シリアルI/Fを持つエンベデッドコントローラ63から、オフを行なうレジスタを追加し、充電が終了した時点で充電ロジックのオフを実行することにより実現することができる。

【0042】

また、第2の充電維持機能として、パワーオフ中にて、例えばACアダプタ51が抜かれた状態から取り付けられたとき等、AC電源の脱着を検出したとき、M電源系55をオンできる機能がある。これにより、パワーオフの後にACアダプタ51等のAC電源が指さ

10

20

30

40

50

れたときに、充電の必要性を判断し、M電源系55をオンして必要に応じて充電を行い、充電終了後にM電源系55をオフにする。これは、ゲートアレイ回路62の内部に、-EXTPWRのInactiveからActiveへの変化を検出して、-EXTPWRのゲート71をオンする機能を追加することにより実現することができる。

【0043】

更に、第3の充電維持機能として、パワーオフ中にて、バッテリーの脱着を検出したとき、M電源系55をオンできる機能がある。即ち、充電が必要であるメイン電池57またはセカンド電池58が取り付けられたとき、充電の必要性を判断し、必要に応じて充電を行い、充電終了後にM電源系55をオフする。かかる機能は、バッテリーの存在の有無を調べるために用いられるTEMP端子(M_TEMP、S_TEMP)の状態を、ゲートアレイ回路62における検出回路74で検出し、ゲートアレイ回路62の入力である-EXTPWRのゲート71をON/OFFすることで実現できる。

10

【0044】

また更に、第4の充電維持機能として、パワーオフ中、一定時間の経過後に、M電源系55をオンできる機能がある。これにより、特にシステムが長時間、パワーオフに置かれた状態など、自己放電によりバッテリー(メイン電池57またはセカンド電池58)の容量が充電を必要とするレベルまで低下した場合に、それを検出して必要に応じて充電を行い、充電の終了後、M電源系55をオフにする。これは、ゲートアレイ回路62に設けられるタイマ75によって、所定時間がカウントされた後に(Expireしたときに)、-EXTPWRのゲート71をONする機能を付加することで実現することができる。

20

【0045】

この第1の充電維持機能から第4の充電維持機能は、それぞれ独立した機能として存在させることができる。これらの全ての機能があれば、事実上、パワーオフ中の充電機能が損なわれることがなく、充電していないときに、充電器56等の充電回路をオフする機能を実現できる。ここで、充電回路は、充電器56の他、エンベデッドコントローラ63等の充電に用いられる構成を含む。

【0046】

次に、上記「(4) これらの機能を制御するソフトウェア」については、パワーオフ中の消費電力を低減するように、ユーザが設定できるI/Fを設け、その設定を不揮発性メモリに保持し、その値に応じて上記(1)~(3)の機能を利用する。AC電源があるときのパワーオフ中のM電源系55をオフする制御を行なうソフトウェアを用意する。図2に示すシステムソフトウェア69として、BIOSとSetupユーティリティに機能を追加することで、これは実現することができる。

30

【0047】

図4は、上記「(3) バッテリー充電機能について充電制御回路の電源をオフしてもパワーオフ中の充電の機能を損なわないための機能」を実現するための処理を示したフローチャートである。システムパワーがOFF(オフ)されたとき(ステップ100)、まず、エンベデッドコントローラ63は、充電中か否かを判断する(ステップ101)。充電中であるときは、ステップ101の処理を継続し、充電中でないときには、充電を停止し(ステップ102)、ゲートアレイ回路62によってM電源系55をオフして、充電器56等の充電回路を停止する(ステップ103)。

40

【0048】

その後、検出回路52からの出力によってAC電源(ACアダプタ51、ドッキングステーションインタフェース26)が無しから有りへ、即ち、抜かれた後に入った状態になったか否かが判断される(ステップ104)。-EXTPWRのインアクティブからアクティブへの移行によってゲートアレイ回路62からM_ONが出力され、M電源系55がオンされて充電回路がオンされる(ステップ105)。その後、メイン電池57やセカンド電池58の充電状態によって充電が必要か否かが判断され(ステップ106)、充電が必要ではない場合には、ステップ103へ戻って充電回路が停止され、充電が必要である場合には、充電が開始されて(ステップ107)、ステップ101の処理へ戻る。

50

【 0 0 4 9 】

ステップ104で、AC電源が有りから無しへ変わっていない場合には、バッテリー(メイン電池57、セカンド電池58)が取り付けられたか否かが判断される(ステップ108)。取り付けられた場合には、前述したステップ105以降の処理が実行され、充電回路がONされる。取り付けられていない場合には、タイマ75のエキスパイア、即ち、一定時間が経過したか否かが判断され(ステップ109)、一定時間が経過した場合には、前述したステップ105以降の処理が実行され、充電回路がONされる。一定時間が経過していない場合には、ステップ104に戻る。このようにして、充電回路の電源をオフしてもパワーオフ中の充電の機能を損なわない処理が実行される。

【 0 0 5 0 】

次に、本実施の形態におけるユーザインタフェースについて説明する。

本実施の形態では、ソフトウェアとして、CPU11にて実行される基本ソフトウェアであるOS、パワーマネジメント(PM)等に関する各種デバイスを制御するプログラムであるBIOSが準備される。また、コンピュータシステム10において、コアチップであるI/Oブリッジ21には、電源管理のためのパワーマネジメントコントロールレジスタと、不揮発性メモリであるCMOSとが備えられている。システムをパワーオフするときには、OSからパワーマネジメントコントロールレジスタに「シャットダウン(システムパワーオフ)という状態に入れ」との書き込みがなされ、この書き込みに基づくパワーマネジメントコントロールレジスタからの信号に基づいてBIOSは動くことができる。CMOSには、BIOSからの各種設定情報が格納されている。

【 0 0 5 1 】

図5は、CMOSの設定処理の流れを示したフローチャートである。まず、システムがパワーオンされた際(ステップ110)、POST(Power ON Self Test)中にユーザによってF1キーが押し下げられる(ステップ111)と、BIOS内にあるCMOSの設定を変更するための"BIOS SETUP"のプログラムが呼び出される(ステップ112)。この中のメニューで、"エコ・シャットダウン機能を有効にするか無効にするか(Enable/Disable)"の設定を行なうことができる(ステップ113)。ユーザによる変更をセーブするキーの押下によって、この設定がCMOSにセーブされる(ステップ114)。この後、ユーザはシステムをパワーオフあるいはリブートする(ステップ115)ことができ、その後、システムは新しい設定に基づいて動作する。このように、本実施の形態では、CMOSにおける領域を利用して、システムのパワーオフ時における消費電力削減機能に対する使用/非使用の設定を可能としている。

【 0 0 5 2 】

このように、本実施の形態では、BIOSのEasySetupにおけるメニューの一つとして、シャットダウン時のモード設定を設けている。電力低減の程度に応じて複数段階の設定を持つか、あるいは以下に示すような個別の設定を設けても良い。

(A) AC電源があるときの、充電機能

(B) ウェイクアップ機能のなかで、特に大きな電力を消費するもの。具体的には、ACC**AUX系を用いたWakeOnLAN機能。

(C) その他、全てのウェイクアップ機能。具体的には、USBデバイスからのウェイクアップ、システムタイマによるソフトオフからのウェイクアップなどである。

尚、本実施の形態では、ウェイクアップ機能の設定によらずに、ユーザインタフェースの設定に応じたシャットダウン時の制御を実行する点に特徴がある。

【 0 0 5 3 】

図6は、BIOS等によって実行されるシャットダウン処理を示したフローチャートである。システムのパワーオンにより(ステップ120)、CPU11ではシステムの各種動作が実行される(ステップ121)。その後、CPU11にて実行されるOSは、BIOSを経由して、例えばユーザがOSにおけるシャットダウンのメニューを選ぶなどのシャットダウン要求の発生を認識し(ステップ122)、OSによるシャットダウン処理が実行される(ステップ123)。より具体的には、OSのHAL(Hardware Abstraction Layer)が、

10

20

30

40

50

パワーマネジメントコントロールレジスタに対してシャットダウンの書き込みを行なう。パワーマネジメントコントロールレジスタでは、この書き込み動作によって、S M I (System Management Interrupt)が出力される。本実施の形態では、パワーマネジメントコントロールレジスタに対する書き込みを要因とするS M I割り込み要求を出力する機能がシステムのロジック(サウスブリッジ)に装備されており、その機能が使用されている。

【 0 0 5 4 】

その後、S M Iの中の、パワーマネジメントコントロールレジスタにおけるハンドラの処理が呼ばれ、B I O Sのシャットダウン処理が実行される(ステップ1 2 4)。このシャットダウン処理では、C M O Sがイネーブルか否かが判断される(ステップ1 2 5)。C M O Sがイネーブルではない場合には、システムパワーオフとなり処理が終了する(ステップ1 2 8)。イネーブルである場合には、イネーブルのコマンドをエンベデッドコントローラ6 3に出力する(ステップ1 2 6)。そして、タイマ7 5をイネーブルにし(ステップ1 2 7)、システムパワーオフとなり処理が終了する(ステップ1 2 8)。

【 0 0 5 5 】

ここで、パワーオフを行なう場合には、多くの場合、パワーマネジメントコントロールレジスタへの書き込みだけではなく、別な手段でシステムをメカニカルオフと呼ばれる状態に遷移させている。パワーマネジメントコントロールレジスタへの書き込みでシステムのパワーを切る場合もあり、これはソフトオフと呼ばれる状態である。このソフトオフは、マイクロソフト社のWindows2000、WindowsXPなどの電力制御インタフェースであるA C P I (Advanced Configuration and Power Interface)のO Sでハイバーネーション(Hibernation)(S4)に移行する場合、また、Windows95やWindows98SEなどの省電力規格であるA P M (Advanced Power Management)のO Sでドッキングステーション(DockingStation)と接続した状態でハイバーネーションに移行する場合など、限られた場合に使われる。尚、「Windows」は商標である。

【 0 0 5 6 】

尚、上述した図6の説明では、A C P Iでの処理を説明したが、A P Mでの処理は、以下のようになる。図6に示すステップ1 2 2にて、ユーザがO Sにおけるシャットダウンのメニューを選ぶなどのシャットダウン操作を行った後、ステップ1 2 3におけるO Sのシャットダウン処理にて、A P Mのパワーオフイベントが各デバイスドライバおよびB I O Sの処理を呼ぶ。そして、ステップ1 2 4におけるB I O Sのシャットダウン処理にて、シャットダウン時の処理を定義したテーブルから、定義された処理が呼び出される。この呼び出された処理の中に、本実施の形態における処理を定義することで、前述した図6に示すステップ1 2 5以下の処理が呼ばれる。その後、全ての処理が終了すると、B I O Sがパワーマネジメントコントロールレジスタにシャットダウンの値を書き込み、ステップ1 2 8に示したパワーオフを行なう。

【 0 0 5 7 】

図7(a),(b)は、エンベデッドコントローラ6 3によるシャットダウン中の処理を説明するための図である。図7(a)に示すように、システムのパワーオフ時において(ステップ1 3 0)、エンベデッドコントローラ6 3にて、バッテリー(メイン電池5 7、セカンド電池5 8)が充電中か否かが判断される(ステップ1 3 1)。充電中である場合には、この判断が継続してなされ、充電中ではない場合には、充電の停止処理が実行され(ステップ1 3 2)、充電器5 6等の充電回路がオフされる(ステップ1 3 3)。

【 0 0 5 8 】

一方、図7(b)に示すように、充電回路がオンされたときには(ステップ1 4 0)、エンベデッドコントローラ6 3にて、バッテリー(メイン電池5 7、セカンド電池5 8)に対して充電が必要か否かが判断される(ステップ1 4 1)。充電が必要ないときには、充電回路がオフされて(ステップ1 4 5)、処理が終了する。充電が必要であるときには、充電器5 6による充電が開始される(ステップ1 4 2)。その後、エンベデッドコントローラ6 3にて、バッテリーが充電中か否かが判断される(ステップ1 4 3)。充電中である場合には、この判

10

20

30

40

50

断が継続してなされ、充電中ではない場合には、充電の停止処理が実行され(ステップ144)、充電器56等の充電回路がオフされて(ステップ145)、処理が終了する。

【0059】

図8は、シャットダウン(システムのパワーオフ)中におけるハードウェアの動作を示した状態遷移図である。まず、システムの電源がオンであるシステムオンの状態にて、前述したようなシステムのパワーオフ操作がなされた場合に、ハードウェアは、システムシャットダウンで且つ充電回路がオンである状態に遷移する。その後、エンベデッドコントローラ63に従って充電回路がオフされると、ハードウェアは、システムシャットダウンで且つ充電回路がオフである状態に遷移する。システムシャットダウンで且つ充電回路がオフである状態からは、AC電源の挿着の確認、バッテリーの接続の確認、所定時間の経過、の事象によって、システムシャットダウンで且つ充電回路がオンである状態に遷移する。また、システムシャットダウンで且つ充電回路がオフである状態、およびシステムシャットダウンで且つ充電回路がオンである状態からは、システムのパワーオンの操作がなされた場合に、システムオンの状態へ遷移する。

10

【0060】

以上のように、本実施の形態では、AC電源があるシャットダウン状態にて、充電用ロジックをオフすることができる。即ち、通常、AC電源があるシャットダウン状態では、充電用のロジックとして、エンベデッドコントローラ63および周辺回路がアクティブな状態になる。そのために、システムのメインである3.3Vおよび5Vを供給するDC-DCレギュレータ54(M電源系55)がONされている。この制御は、外部電源の検出信号であるEXT_PWRがアクティブな場合には、システムのASICであるゲートアレイ回路62が、M電源系55のDC-DCレギュレータ54をV3オン、V5オンにより動作させ、エンベデッドコントローラ63は充電動作を行なうようになる。本実施の形態では、AC電源が存在しても、バッテリーのみが存在するシャットダウン状態と同様の状態にシステムを置くことができる。この場合のシステムの消費電力は、数mW程度になることから、通常の80~120mWに比べて、消費電力を著しく低減することができる。

20

【0061】

この機能は、ノートブックPCを主にデスクトップPCのリプレースとして用いているユーザなど、バッテリーの充電が不要か、オンおよびサスペンド中の充電で十分な場合に、有用である。また、ウェイクアップ機能と合わせて停止できた場合には、ACアダプタ51とシステムとを合わせた従来の1.1~1.5W程度のシャットダウン電力を、ほぼACアダプタ51の無負荷電力まで低減することができる。

30

【0062】

【発明の効果】

このように、本発明によれば、コンピュータ装置におけるシステムのパワーオフ時に、消費電力を削減することが可能となる。

【図面の簡単な説明】

【図1】 本実施の形態が適用される電気機器であるコンピュータシステムのハードウェア構成を示した図である。

【図2】 本実施の形態におけるエコ・シャットダウン機能を実現する電源回路の構成を示した図である。

40

【図3】 ゲートアレイ回路を更に詳しく説明するための図である。

【図4】 充電制御回路の電源をオフしてもパワーオフ中の充電の機能を損なわないための機能を実現するための処理を示したフローチャートである。

【図5】 CMOSの設定処理の流れを示したフローチャートである。

【図6】 BIOS等によって実行されるシャットダウン処理を示したフローチャートである。

【図7】 (a),(b)は、エンベデッドコントローラによるシャットダウン中の処理を説明するための図である。

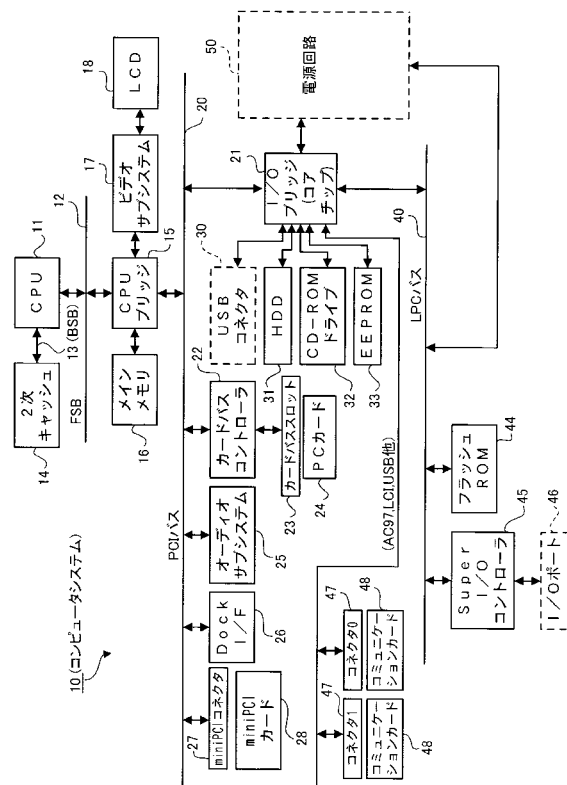
【図8】 シャットダウン中におけるハードウェアの動作を示した状態遷移図である。

50

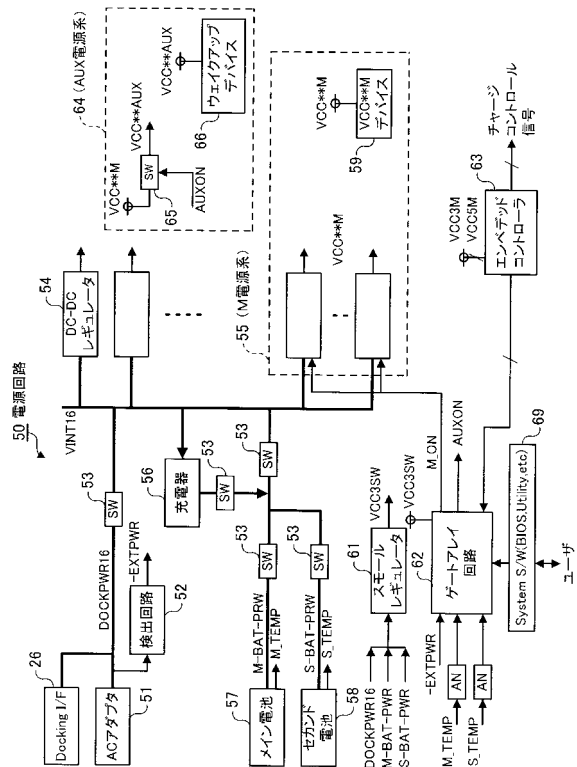
【符号の説明】

10...コンピュータシステム、11...CPU、21...I/Oブリッジ、26...ドッキングステーションインタフェース、42...ゲートアレイロジック、47...コネクタ、48...コミュニケーションカード、50...電源回路、51...ACアダプタ、52...検出回路、54...DC-DCレギュレータ、55...M電源系、56...充電器、57...メイン電池、58...セカンド電池、59...VCC**Mデバイス、61...スモールレギュレータ、62...ゲートアレイ回路、63...エンベデッドコントローラ、64...AUX電源系、66...ウェイクアップデバイス、69...システムソフトウェア、71...ゲート、72...M電源系制御回路、73...AUX電源系制御回路

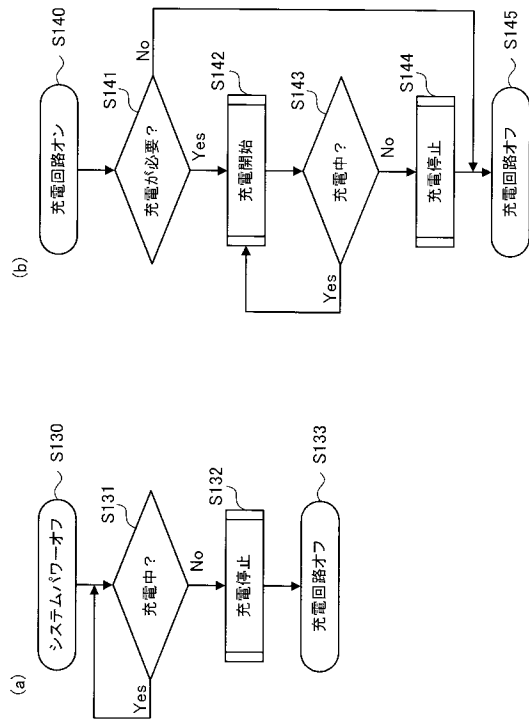
【図1】



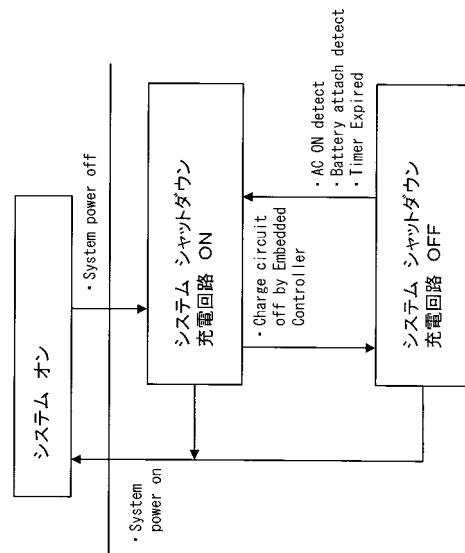
【図2】



【 図 7 】



【 図 8 】



フロントページの続き

- (74)代理人 100091568
弁理士 市位 嘉宏
- (74)代理人 100108501
弁理士 上野 剛史
- (72)発明者 山崎 充弘
神奈川県大和市下鶴間1623番地14 日本アイ・ピー・エム株式会社 大和事業所内
- (72)発明者 松島 慎治
神奈川県大和市下鶴間1623番地14 日本アイ・ピー・エム株式会社 大和事業所内
- (72)発明者 塚本 英志
神奈川県大和市下鶴間1623番地14 日本アイ・ピー・エム株式会社 大和事業所内
- (72)発明者 加藤 敬幸
神奈川県大和市下鶴間1623番地14 日本アイ・ピー・エム株式会社 大和事業所内
- (72)発明者 田保 光雄
神奈川県大和市下鶴間1623番地14 日本アイ・ピー・エム株式会社 大和事業所内

審査官 安島 智也

- (56)参考文献 特開平11-187665(JP,A)
特開2000-112579(JP,A)
特開2000-122756(JP,A)
特開2000-137684(JP,A)
特開2000-261983(JP,A)
特開2001-086643(JP,A)
特開2002-351585(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 1/26
G06F 1/32
G06F 15/02
H02J 7/00