

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-10074
(P2012-10074A)

(43) 公開日 平成24年1月12日(2012.1.12)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/343 (2011.01)	HO4N 5/335 430	5C024
HO4N 5/376 (2011.01)	HO4N 5/335 760	
HO4N 5/374 (2011.01)	HO4N 5/335 740	

審査請求 未請求 請求項の数 20 O L (全 35 頁)

(21) 出願番号	特願2010-143723 (P2010-143723)	(71) 出願人	000000376
(22) 出願日	平成22年6月24日 (2010.6.24)		オリンパス株式会社
			東京都渋谷区幡ヶ谷2丁目4番2号
		(74) 代理人	100106909
			弁理士 棚井 澄雄
		(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100094400
			弁理士 鈴木 三義
		(74) 代理人	100086379
			弁理士 高柴 忠夫
		(74) 代理人	100129403
			弁理士 増井 裕士

最終頁に続く

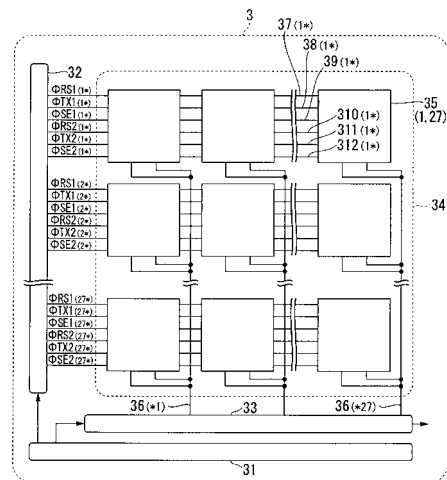
(54) 【発明の名称】 読出制御装置、読出制御方法、撮像装置、固体撮像装置およびプログラム

(57) 【要約】

【課題】 静止画像を得るための撮影動作中にライブビュー画像が更新されない時間を短縮することができる読出制御装置、読出制御方法、撮像装置、固体撮像装置およびプログラムを提供する。

【解決手段】 撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、区分したグループ単位で静止画用信号を読み出し、さらに、区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、区分したグループ単位で動画用信号を読み出す信号読出部と、画素から静止画用信号および動画用信号を読み出すために、画素内に設けられた複数の電荷蓄積部を制御する読出画素制御部と、を備える。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、

前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御部と、
を備えることを特徴とする読出制御装置。

【請求項 2】

前記信号読出部は、

前記区分したグループに属する画素を同時露光して得られた信号を前記静止画用信号として読み出し、

前記区分したグループに属する画素を順次露光して得られた信号を前記動画用信号として読み出す、

ことを特徴とする請求項 1 に記載の読出制御装置。

【請求項 3】

前記読出画素制御部は、

前記区分した複数のグループのそれぞれに属する画素からの前記静止画用信号の読み出しが完了した場合に、前記複数の前記電荷蓄積部のうち、前記静止画用信号を読み出す際に使用していない未使用の電荷蓄積部から前記動画用信号を読み出す、

ことを特徴とする請求項 1 に記載の読出制御装置。

【請求項 4】

前記読出画素制御部は、

遅くとも、次の前記静止画用信号の読み出しを開始するタイミングの前、あるいは静止画用信号を得るための露光期間を開始するタイミングの前までに、前記未使用の電荷蓄積部から前記動画用信号を読み出す、

ことを特徴とする請求項 3 に記載の読出制御装置。

【請求項 5】

前記静止画用信号は、

静止画用のリセット信号と静止画用のビデオ信号とを含むものであり、

前記読出画素制御部は、

前記区分した複数のグループのそれぞれに属する画素からの前記静止画用のリセット信号の読み出しが完了した場合に、前記未使用の電荷蓄積部から前記動画用信号を読み出す、

ことを特徴とする請求項 3 に記載の読出制御装置。

【請求項 6】

前記読出画素制御部は、

前記区分した複数のグループのそれぞれに属する画素からの前記静止画用信号の読み出しが完了していない場合には、前記複数の前記電荷蓄積部において同一の電荷蓄積部から、前記静止画用信号および前記動画用信号を読み出し、

前記静止画用信号の読み出しが完了した後に前記動画用信号を読み出す場合は、前記同一の電荷蓄積部と異なる前記電荷蓄積部を、前記未使用の電荷蓄積部として前記動画用信号を読み出す、

ことを特徴とする請求項 3 に記載の読出制御装置。

【請求項 7】

前記読出画素制御部は、

前記区分した複数のグループのそれぞれに属する画素からの前記静止画用信号の読み出しが完了していない場合には、前記複数の電荷蓄積部のうち、いずれか一つの電荷蓄積部から前記静止画用信号を読み出し、前記前記静止画用信号を読み出していない他の電荷蓄

10

20

30

40

50

積部から前記動画用信号を読み出し、

前記静止画用信号の読み出しが完了した後に前記動画用信号を読み出す場合は、前記他の電荷蓄積部を、前記未使用の電荷蓄積部として前記動画用信号を読み出す、

ことを特徴とする請求項 3 に記載の読出制御装置。

【請求項 8】

前記読出画素制御部は、

前記区分した複数のグループのそれぞれに属する画素からの前記静止画用信号の読み出しが完了した場合、最後に前記静止画用信号を読み出したグループに属する画素内に設けられた前記未使用の電荷蓄積部から前記動画用信号を読み出す、

ことを特徴とする請求項 3 に記載の読出制御装置。

10

【請求項 9】

前記読出画素制御部は、

前記画素内に設けられた前記複数の電荷蓄積部において前記静止画用信号の読み出しを行う電荷蓄積部を固定する、

ことを特徴とする請求項 1 に記載の読出制御装置。

【請求項 10】

前記読出画素制御部は、

前記複数の電荷蓄積部のそれぞれが有するノイズ特性に基づいて、前記複数の電荷蓄積部の中から、前記静止画用信号の読み出しに用いる電荷蓄積部を選択する、

ことを特徴とする請求項 9 に記載の読出制御装置。

20

【請求項 11】

前記読出画素制御部は、

前記画素内に設けられた前記複数の電荷蓄積部のうち、前記静止画用信号の読み出しに用いる電荷蓄積部と、前記動画用信号の読み出しに用いる電荷蓄積部とを選択的に切り替える、

ことを特徴とする請求項 1 に記載の読出制御装置。

【請求項 12】

前記静止画用信号は、

静止画用のリセット信号を含むものであり、

前記読出画素制御部は、

前記リセット信号を蓄積している電荷蓄積部を制御する経路と異なる経路で、前記複数の電荷蓄積部のうち、前記リセット信号を蓄積している電荷蓄積部以外の電荷蓄積部に貯められている信号電荷をリセットする、

ことを特徴とする請求項 1 に記載の読出制御装置。

30

【請求項 13】

撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、

前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御部と、

前記撮像素子上に配置された各画素内に設けられた複数の電荷蓄積部のそれぞれについて、前記静止画用信号の読み出しに用いる電荷蓄積部であるか、前記動画用信号の読み出しに用いる電荷蓄積部であるか、を決定する読み出し先決定部と、

を備え、

前記信号読出部は、

前記読み出し先決定部によって決定された前記静止画用信号の読み出しに用いる電荷蓄積部から前記静止画用信号を読み出し、前記動画用信号の読み出しに用いる電荷蓄積部から前記動画用信号を読み出す、

ことを特徴とする読出制御装置。

40

50

【請求項 14】

撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出ステップと、

前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御ステップと、

を含むことを特徴とする読出制御方法。

【請求項 15】

撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出ステップと、

前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御ステップと、

をコンピュータに実行させることを特徴とするプログラム。

【請求項 16】

入射光量に応じた信号電荷を発生させる光電変換部と、前記光電変換部が発生した前記信号電荷を蓄積する複数の電荷蓄積部と、を具備した画素を2次元状に複数配列した画素部と、

前記画素部の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッタ動作を行うとともに、前記画素部に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、

前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積部を制御する読出画素制御部と、

を備えることを特徴とする撮像装置。

【請求項 17】

前記静止画用信号を読み出す際に使用していない未使用の電荷蓄積部から前記動画用信号の読み出し、該読み出した動画用信号に基づいて、前記静止画用信号および前記動画用信号を読み出す際に必要な情報を取得する情報取得部、

をさらに備える、

ことを特徴とする請求項 16 に記載の撮像装置。

【請求項 18】

前記読み出した動画用信号に基づいて前記静止画用信号を読み出す際に必要な情報の取得を行う場合、必要な情報を取得するための動画用信号として読み出す対象の画素の数を、他の前記動画用信号として読み出す対象の画素の数よりも減らす、

ことを特徴とする請求項 17 に記載の撮像装置。

【請求項 19】

入射光量に応じた信号電荷を発生させる光電変換部と、前記光電変換部が発生した前記信号電荷を蓄積する複数の電荷蓄積部と、前記複数の電荷蓄積部にそれぞれ対応し、前記信号電荷を転送する複数の転送部と、前記電荷蓄積部に蓄積された前記信号電荷を増幅して画素信号として出力信号線に出力する増幅部と、前記電荷蓄積部に貯められた信号電荷をリセットするリセット部と、を具備した画素を2次元状に複数配列した画素部と、

前記画素部の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッタ動作を行うとともに、前記画素部に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、

10

20

30

40

50

それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、

前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積部を制御する読出画素制御部と、

を備えることを特徴とする撮像装置。

【請求項 20】

入射光量に応じた信号電荷を発生させる光電変換部と、前記光電変換部が発生した前記信号電荷を蓄積する複数の電荷蓄積部と、前記複数の電荷蓄積部にそれぞれ対応し、前記信号電荷を転送する複数の転送部と、前記電荷蓄積部に蓄積された前記信号電荷を増幅して画素信号として出力信号線に出力する増幅部と、前記電荷蓄積部に貯められた信号電荷をリセットするリセット部と、を具備した画素を 2 次元状に複数配列した画素部と、

10

前記画素部の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッター動作を行うとともに、前記画素部に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、

前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積部を制御する読出画素制御部と、

を備えることを特徴とする固体撮像装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、読出制御装置、読出制御方法、撮像装置、固体撮像装置およびプログラムに関する。

【背景技術】

【0002】

近年、固体撮像素子として CMOS (Complementary Metal Oxide Semiconductor: 相補型金属酸化膜半導体) 型撮像素子 (以下、「MOS 型撮像素子」という) が注目され、実用化されている。

30

この MOS 型撮像素子は、CCD (Charge Coupled Device: 電荷結合素子) 型撮像素子と異なり、単一電源で駆動することが可能である。また、CCD 型撮像素子では、専用の製造プロセスを必要とするのに対し、MOS 型撮像素子は、他の LSI と同じ製造プロセスを用いて製造することができることから SOC (System On Chip) への対応が容易であり、固体撮像装置の多機能化を可能としている。

また、MOS 型撮像素子は、各画素に増幅回路を備えることによって画素内で信号電荷を増幅しているため、信号の伝達経路からのノイズの影響が少ない構成になっている。さらに、各画素の信号電荷を選択して取り出す (選択方式) ことが可能であり、原理上、信号の蓄積時間や読み出し順序を画素毎に自由に制御することができるという特徴がある。

【0003】

40

また、デジタルカメラ、デジタルビデオカメラ、内視鏡などの撮像装置に搭載されている CMOS などの MOS 型撮像素子は、撮像面に 2 次元状に配列された多数の画素の信号電荷を、順次読み出すようになっている。しかし、この場合、各画素の露光開始時刻および露光終了時刻が、画素毎 (あるいはライン毎) に異なってしまう。そこで、全ての画素の露光開始時刻を同一にし、かつ全ての画素の露光終了時刻を同一にする、いわゆる、グローバルシャッターによる露光制御が可能となるように構成された MOS 型撮像素子が考案されている。このグローバルシャッターによる露光制御が可能 MOS 型撮像素子は、それぞれの画素に、露光量に応じた信号電荷を発生させるフォトダイオードなどの光電変換部を備えるとともに、光電変換部が発生した信号電荷を一時的に蓄積する電荷蓄積部を備えた構成となっている。また、それぞれの画素には、さらに、信号電荷の転送やリセットを

50

行う際のスイッチとして機能するトランジスタなどを備えている。

【0004】

このようなMOS型撮像素子（以下、「撮像素子」という）の画素の構成の一例を、図11に示す。図11は、従来の撮像素子における単位画素の概略構成を示した回路図である。従来の撮像素子では、図11に示すように、1画素（以下、「単位画素」という）内に5つのトランジスタが設けられた構成が挙げられる。図11に示した従来の単位画素は、フォトダイオードPD、電荷蓄積部FD、FDリセットトランジスタM1、転送トランジスタM2、増幅トランジスタM3、選択トランジスタM4、PDリセットトランジスタM5から構成される。この図11に示したような構成の単位画素によって構成される撮像素子では、各単位画素内の電荷蓄積部FDを画素内メモリとして利用することによって、グローバルシャッタによる露光制御が可能である。

10

【0005】

このような単位画素の構成の撮像素子を、例えば、デジタルカメラに搭載した場合において、各単位画素で発生した固定パターンノイズ、リセットノイズや熱ノイズなどのKTCノイズ（リセットノイズ）を抑圧するため、例えば、特許文献1のような技術が開示されている。特許文献1では、以下のような手順（シーケンス）で撮像素子を駆動させることによって、リセットノイズを抑圧している。

（手順1）：電荷蓄積部FDをトランジスタM1によってリセットし、リセットデータを撮像素子のライン毎に順次走査して読み出して、記憶しておく。

（手順2）：全ての画素のフォトダイオードPDを一括してリセットし、所定の露光時間が経過した後に、フォトダイオードPDで発生した信号電荷（画素データ）を一括して電荷蓄積部FDへ転送する。

（手順3）：電荷蓄積部FDに転送された画素データを、ライン毎に順次走査して読み出し、手順1において記憶しておいたリセットデータを減算する。

このリセットデータを減算した画素データが、KTCノイズ（リセットノイズ）を抑圧した画素データである。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2005-65184号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0007】

近年の撮像装置においては、撮影する被写体を確認するために、例えば、撮像装置の表示部に動画を表示する、いわゆる、ライブビューの機能が実現されている。しかしながら、上述したようなシーケンスで撮像装置に搭載した撮像素子を駆動した場合には、静止画像を得るための一連の撮影動作中に、ライブビュー（画像表示）の表示を更新することができない。このため、撮像素子から静止画用の画像信号を取得している期間は、ライブビューの表示に同じ画像が続けて表示される状態（フリーズ）や、あるいは、黒表示の状態（ブラックアウト）となって画像が表示されないという問題がある。

40

【0008】

特に、上述したシーケンスにおいては、静止画像の露光前のリセットデータを全ての画素から読み出す動作と、露光後の画素データを全ての画素から読み出す動作と、の両方の動作が必要であるため、1回の静止画像の撮影動作に要する期間が長くなる。また、近年の撮像素子は、画素数が増加しているため、全ての画素から信号を読み出す動作に要する時間が、さらに長くなる傾向にある。このため、ライブビュー用の画像を取得することができない期間も、さらに長くなるということが、より重要な課題になりつつある。

【0009】

本発明は、上記の課題認識に基づいてなされたものであり、静止画像を得るための撮影動作中にライブビュー画像が更新されない時間を短縮することができる読出制御装置、読

50

出制御方法、撮像装置、固体撮像装置およびプログラムを提供することを目的としている。

【課題を解決するための手段】

【0010】

上記の課題を解決するため、本発明のある態様に係る読出制御装置は、撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位で静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御部と、を備える。

10

【0011】

また、本発明のある態様に係る読出制御装置は、撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位で静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御部と、前記撮像素子上に配置された各画素内に設けられた複数の電荷蓄積部のそれぞれについて、前記静止画用信号の読み出しに用いる電荷蓄積部であるか、前記動画用信号の読み出しに用いる電荷蓄積部であるか、を決定する読み出し先決定部と、を備え、前記信号読出部は、前記読み出し先決定部によって決定された前記静止画用信号の読み出しに用いる電荷蓄積部から前記静止画用信号を読み出し、前記動画用信号の読み出しに用いる電荷蓄積部から前記動画用信号を読み出す。

20

【0012】

また、本発明のある態様に係る読出制御方法は、撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位で静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出ステップと、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御ステップと、を含む。

30

【0013】

また、本発明のある態様に係るプログラムは、撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位で静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出ステップと、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御ステップと、をコンピュータに実行させる。

40

【0014】

また、本発明のある態様に係る撮像装置は、入射光量に応じた信号電荷を発生させる光電変換部と、前記光電変換部が発生した前記信号電荷を蓄積する複数の電荷蓄積部と、を具備した画素を2次元状に複数配列した画素部と、前記画素部の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッター動作を行うとともに、前記画素部に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位で静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電

50

荷蓄積部を制御する読出画素制御部と、を備える。

【 0 0 1 5 】

また、本発明のある態様に係る撮像装置は、入射光量に応じた信号電荷を発生させる光電変換部と、前記光電変換部が発生した前記信号電荷を蓄積する複数の電荷蓄積部と、前記複数の電荷蓄積部にそれぞれ対応し、前記信号電荷を転送する複数の転送部と、前記電荷蓄積部に蓄積された前記信号電荷を増幅して画素信号として出力信号線に出力する増幅部と、前記電荷蓄積部に貯められた信号電荷をリセットするリセット部と、を具備した画素を2次元状に複数配列した画素部と、前記画素部の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッタ動作を行うとともに、前記画素部に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積部を制御する読出画素制御部と、を備える。

10

【 0 0 1 6 】

また、本発明のある態様に係る固体撮像装置は、入射光量に応じた信号電荷を発生させる光電変換部と、前記光電変換部が発生した前記信号電荷を蓄積する複数の電荷蓄積部と、前記複数の電荷蓄積部にそれぞれ対応し、前記信号電荷を転送する複数の転送部と、前記電荷蓄積部に蓄積された前記信号電荷を増幅して画素信号として出力信号線に出力する増幅部と、前記電荷蓄積部に貯められた信号電荷をリセットするリセット部と、を具備した画素を2次元状に複数配列した画素部と、前記画素部の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッタ動作を行うとともに、前記画素部に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出部と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積部を制御する読出画素制御部と、を備える。

20

【 図面の簡単な説明 】

30

【 0 0 1 7 】

【 図 1 】本発明の実施形態によるデジタルカメラの概略構成を示したブロック図である。

【 図 2 】本発明の第1の実施形態によるイメージセンサの概略構成を示したブロック図である。

【 図 3 】本第1の実施形態のイメージセンサにおける単位画素の概略構成を示した回路図である。

【 図 4 】本第1の実施形態のイメージセンサにおける各駆動のタイミングを示したタイミングチャートである。

【 図 5 】本第1の実施形態のイメージセンサを搭載したデジタルカメラにおける第1の画像読み出しタイミングを示したタイミングチャートである。

40

【 図 6 】本第1の実施形態のイメージセンサを搭載したデジタルカメラにおける第2の画像読み出しタイミングを示したタイミングチャートである。

【 図 7 】本第1の実施形態のイメージセンサを搭載したデジタルカメラにおける第3の画像読み出しタイミングを示したタイミングチャートである。

【 図 8 】本発明の第2の実施形態によるイメージセンサの概略構成を示したブロック図である。

【 図 9 】本第2の実施形態のイメージセンサにおける単位画素の概略構成を示した回路図である。

【 図 10 】本第2の実施形態のイメージセンサにおける各駆動のタイミングを示したタイミングチャートである。

50

【図 1 1】従来の撮像素子における単位画素の概略構成を示した回路図である。

【発明を実施するための形態】

【0018】

以下、本発明の実施形態について、図面を参照して説明する。なお、以下の説明は、例示のために特定の詳細な内容が含まれている。しかし、当業者であれば、以下に説明する詳細な内容に様々な変更を加えた場合であっても、本発明の範囲を超えないことは理解できるであろう。従って、以下に説明する本発明の例示的な実施形態は、権利を請求された発明に対して、一般性を失わせることなく、また、何ら限定をすることもなく、述べられたものである。

【0019】

図 1 は、本実施形態によるデジタルカメラ（例えば、一眼レフデジタルカメラ）の概略構成を示したブロック図である。ここに示した各構成要素は、ハードウェア的には、コンピュータの CPU やメモリをはじめとする素子で実現することができ、ソフトウェア的にはコンピュータプログラムなどによって実現されるものであるが、ここでは、これらの連携によって実現される機能ブロックとして示している。従って、これらの機能ブロックは、ハードウェア、ソフトウェアの組合せによって、様々な形式で実現できるということは、当業者には理解できるであろう。

【0020】

図 1 に示したデジタルカメラ 1 は、レンズユニット部 2、イメージセンサ 3、発光装置 4、メモリ 5、記録装置 6、表示装置 7、画像信号処理装置 8、レンズ制御装置 9、イメージセンサ制御装置 10、発光制御装置 11、カメラ制御装置 12 から構成される。なお図 1 に示したデジタルカメラ 1 は、イメージセンサ 3 を遮光するためのメカニカルシャッタを搭載せず、全画素同時に露光するグローバル露光を行うデジタルカメラである。

【0021】

レンズユニット部 2 は、レンズ制御装置 9 によってズーム、フォーカス、絞りなどが駆動制御され、被写体像をイメージセンサ 3 に結像させる。

イメージセンサ 3 は、イメージセンサ制御装置 10 によって駆動、制御され、レンズユニット部 2 を介してデジタルカメラ 1 内に入射した被写体光を画像信号に変換する MOS 型撮像素子である。なお、このイメージセンサ 3 に関する詳細な説明は、後述する。

発光装置 4 は、発光制御装置 11 によって制御され、発光することによって被写体に光を照射するストロボやフラッシュなどの装置である。

【0022】

画像信号処理装置 8 はイメージセンサ 3 から出力された画像信号に対して、信号の増幅、画像データへの変換および各種の補正、画像データの圧縮などの処理を行う。また、画像信号処理装置 8 は、デジタルカメラ 1 が撮影する被写体を確認するためのライブビュー画像の映像情報に基づいて、デジタルカメラ 1 が静止画像や動画（ライブビューも含む）を撮影する際の自動焦点（オートフォーカス：AF）や自動露光制御（AE）など、撮影条件を設定するための様々な処理を行う。この撮影条件の設定は、画像信号処理装置 8 内に備えた撮影条件検出部 8 1 がライブビュー画像の映像情報から検出した検出情報に基づいて行われる。例えば、撮影条件検出部 8 1 が、ライブビュー画像の映像情報に含まれる被写体の明るさを表す輝度情報（あるいは輝度相当情報）などに基づいて、被写体に対する合焦位置（AF 検出情報）や取得した画像の明るさ（AE 検出情報）などを検出する。そして、画像信号処理装置 8 は、撮影条件検出部 8 1 が検出した検出情報に基づいて、AF や AE などの撮影条件を設定する。なお、画像信号処理装置 8 は、各処理における画像データの一時記憶手段としてメモリ 5 を利用する。

【0023】

記録装置 6 は、半導体メモリなどの着脱可能な記録媒体であり、画像データの記録または読み出しを行う。

表示装置 7 は、イメージセンサ 3 に結像され、画像信号処理装置 8 によって処理された画像データ、または記録装置 6 から読み出された画像データに基づく画像を表示する液晶

10

20

30

40

50

などの表示装置である。

【 0 0 2 4 】

カメラ制御装置 1 2 は、デジタルカメラ 1 の全体の制御を行う制御装置である。また、カメラ制御装置 1 2 は、イメージセンサ制御装置 1 0 と発光制御装置 1 1 とを制御することによって、イメージセンサ 3 と、発光装置 4 とを協調制御する。

【 0 0 2 5 】

< 第 1 の実施形態 >

次に、本実施形態のイメージセンサについて説明する。図 2 は、本第 1 の実施形態によるイメージセンサ 3 の概略構成を示したブロック図である。図 2 において、イメージセンサ 3 は、イメージセンサ制御信号発生回路 3 1、垂直走査回路 3 2、水平読み出し回路 3 3、画素アレイ部 3 4、単位画素 3 5、垂直信号線 3 6 から構成される。なお、図 2 に示したイメージセンサ 3 では、複数の単位画素 3 5 が、2 7 行 2 7 列に二次元的に配置された画素アレイ部 3 4 の例を示している。このイメージセンサ 3 の構成によって、後述する読み出しタイミングでの動作を行う。

10

【 0 0 2 6 】

なお、図 2 に示したイメージセンサ 3 において、各符号の後に表す “ () : 括弧 ” 内の数字および記号は、イメージセンサ 3 内に配置されている単位画素 3 5 に対応した行番号と列番号とを表す。そして、“ () : 括弧 ” 内の最初の数字は行番号、最後の数字は列番号を示す。例えば、2 行 3 列目の単位画素 3 5 は、単位画素 3 5 (2 , 3) と表す。また、行番号または列番号のいずれか一方のみ、すなわち、同一の行番号または列番号を表す場合には、同一の行番号または列番号を数字で表し、同一ではない行番号または列番号を “ * : アスタリスク ” で表す。例えば、3 列目の垂直信号線 3 6 は、垂直信号線 3 6 (* 3) と表す。また、行番号および列番号の両方を特定しない場合は、各符号の後の “ () : 括弧 ” を表記しない。

20

【 0 0 2 7 】

イメージセンサ制御信号発生回路 3 1 は、垂直走査回路 3 2 および水平読み出し回路 3 3 を制御する。垂直走査回路 3 2 は、画素アレイ部 3 4 内のそれぞれの単位画素 3 5 を制御し、各単位画素 3 5 の画素信号を垂直信号線 3 6 に出力させる。垂直走査回路 3 2 は、制御信号線 (第一画素リセット線 3 7、第一画素転送線 3 8、第一画素選択線 3 9、第二画素リセット線 4 0、第二画素転送線 4 1、および第二画素選択線 4 2) に、単位画素 3 5 を制御するための制御信号を、画素アレイ部 3 4 に配置された単位画素 3 5 の行毎に出力する。

30

【 0 0 2 8 】

水平読み出し回路 3 3 は、垂直信号線 3 6 に出力された画素信号を順次読み出す。このイメージセンサ制御信号発生回路 3 1、垂直走査回路 3 2、および水平読み出し回路 3 3 による制御によって、イメージセンサ 3 は、入射した被写体光の画像信号を出力する。

【 0 0 2 9 】

図 3 は、本第 1 の実施形態のイメージセンサ 3 における単位画素 3 5 の概略構成を示した回路図である。単位画素 3 5 は、入射した光を電気信号に変換し、垂直信号線 3 6 に出力する回路である。単位画素 3 5 は、それぞれ、フォトダイオード P D を備え、さらに、第一の電荷蓄積部 F D 1、第一のリセットトランジスタ M 1 1、第一の転送トランジスタ M 2 1、第一の増幅トランジスタ M 3 1、第一の選択トランジスタ M 4 1 から構成される第一画素メモリ部 3 5 1、および第二の電荷蓄積部 F D 2、第二のリセットトランジスタ M 1 2、第二の転送トランジスタ M 2 2、第二の増幅トランジスタ M 3 2、第二の選択トランジスタ M 4 2 から構成される第二画素メモリ部 3 5 2 から構成される。

40

【 0 0 3 0 】

第一の電荷蓄積部 F D 1 は、第一の増幅トランジスタ M 3 1 のゲート端子に接続されたノードに付随する容量であり、図 3 に示した単位画素 3 5 の概略構成においては、キャパシタの記号で示す。また、同様に、第二の電荷蓄積部 F D 2 は、第二の増幅トランジスタ M 3 2 のゲート端子に接続されたノードに付随する容量であり、図 3 に示した単位画素 3

50

5の概略構成においては、キャパシタの記号で示す。

【0031】

図3に示した単位画素35の概略構成を、図11に示した従来例の単位画素と比較すると、メモリ部(第一画素メモリ部351または第二画素メモリ部352)が1つ増加し、PDを直接リセットするためのPDリセットトランジスタM5が削除された構成である。

【0032】

フォトダイオードPDは、入射した光を光電変換して信号電荷を発生する光電変換部である。電荷蓄積部FD1、FD2は、信号電荷を蓄積する。転送トランジスタM21、M22は、垂直走査回路32から入力された転送パルスTX1、TX2に基づいて、フォトダイオードPDで発生した信号電荷を、増幅トランジスタM31、M32のゲート端子に接続された電荷蓄積部FD1、FD2に転送する。転送トランジスタM21、M22によって転送された信号電荷は、電荷蓄積部FD1、FD2に蓄積される。増幅トランジスタM31、M32は、電荷蓄積部FD1、FD2に蓄積された信号電荷に応じた電圧を出力する。リセットトランジスタM11、M12は、垂直走査回路32から入力されるリセットパルスRS1、RS2に基づいて、電荷蓄積部FD1、FD2を電源電圧Vdにリセットする。選択トランジスタM41、M42は、垂直走査回路32から入力されたセレクトパルスSE1、SE2に基づいて、増幅トランジスタM31、M32が出力した電圧を、単位画素35の出力として垂直信号線36に出力する。

【0033】

次に、本第1の実施形態のイメージセンサの駆動タイミングについて説明する。図4は、本第1の実施形態のイメージセンサ3における各駆動のタイミングを示したタイミングチャートである。なお、図4に示したタイミングチャートは、図2に示したイメージセンサ3の構成において、2行分の単位画素35が連続で処理されているタイミングを示している。実際の動作においては、イメージセンサ3の、例えば、画素数や、間引き読み出しにおける間引き率などのパラメータによって、連続で処理される単位画素35の行や、単位画素35の行の間引き数などが変化する。

【0034】

図4に示した(a)~(j)のタイミングは、それぞれ、以下の駆動タイミングを示している。以下の駆動タイミングは、イメージセンサ3内の垂直走査回路32から出力される制御信号線によって制御される。なお、以下の説明においては、リセットされた単位画素35から出力される画素信号をリセット信号といい、入射した被写体光に応じた映像情報を含む画素信号をビデオ信号という。

(a) : 第一画素メモリ部351によるリセット信号電圧の読み出しタイミング。

(b) : 第二画素メモリ部352によるリセット信号電圧の読み出しタイミング。

(c) : 第一画素メモリ部351による一括リセットタイミング。

(d) : 第二画素メモリ部352による一括リセットタイミング。

(e) : 第一画素メモリ部351による一括転送タイミング。

(f) : 第二画素メモリ部352による一括転送タイミング。

(g) : 第一画素メモリ部351によるビデオ信号電圧の読み出しタイミング。

(h) : 第二画素メモリ部352によるビデオ信号電圧の読み出しタイミング。

(i) : 第一画素メモリ部351によるライブビュー信号の読み出しタイミング。

(j) : 第二画素メモリ部352によるライブビュー信号の読み出しタイミング。

【0035】

ここで、上述の駆動タイミングにおける詳細な駆動方法について説明する。図4(a)および(b)に示したリセット信号電圧の読み出しタイミングは、静止画像を得るための一連の撮影動作において、静止画像の露光前に各画素メモリ部に固有のリセット信号電圧を読み出す駆動タイミングである。リセット信号電圧の読み出しタイミングでは、まず、リセットパルスRS1(1*) (またはリセットパルスRS2(1*))を“High”レベルにして、画素アレイ部34内の1行目の単位画素35のリセットトランジスタM11 (またはリセットトランジスタM12)をON状態とする。これにより、画素アレ

イ部 3 4 内の 1 行目の単位画素 3 5 の電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) が V d d にリセットされる。その後、リセットパルス R S 1 (1 *) (またはリセットパルス R S 2 (1 *)) を “ L o w ” レベルにして、電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) のリセット信号電圧が安定した後、セレクトパルス S E 1 (1 *) (またはセレクトパルス S E 2 (1 *)) が “ H i g h ” レベルの間に垂直信号線 3 6 に出力されたリセット信号電圧を、水平読み出し回路 3 3 がサンプリングする。そして、水平読み出し回路 3 3 がサンプリングした 1 行目の各単位画素 3 5 のリセット信号電圧を、画素アレイ部 3 4 の列毎に順次読み出す。続いて、同様に、リセットパルス R S 1 (2 *) (またはリセットパルス R S 2 (2 *)) を制御して、セレクトパルス S E 1 (2 *) (またはセレクトパルス S E 2 (2 *)) が “ H i g h ” レベルの間に垂直信号線 3 6 に出力された、画素アレイ部 3 4 内の 2 行目の各単位画素 3 5 のリセット信号電圧を、水平読み出し回路 3 3 がサンプリングする。そして、同様に、水平読み出し回路 3 3 がサンプリングした 2 行目の各単位画素 3 5 のリセット信号電圧を、画素アレイ部 3 4 の列毎に順次読み出す。このように、リセット信号電圧の読み出しタイミングの駆動を、画素アレイ部 3 4 の各行毎に行うことによって、全ての単位画素 3 5 のリセット信号電圧を読み出すことができる。なお、読み出したリセット信号電圧は、例えば、メモリ 5 に保持しておく。

10

【 0 0 3 6 】

図 4 (c) および (d) に示した一括リセットタイミングは、静止画像を得るための一連の撮影動作において、静止画像の露光前にフォトダイオード P D と電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) とを一括してリセットする駆動タイミングであり、グローバル露光を開始するタイミングである。この一括リセットタイミングによるフォトダイオード P D と電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) とがリセットされた後に、静止画像を得るためのグローバル露光が開始される。一括リセットタイミングでは、まず、全ての行同時のタイミングでリセットパルス R S 1 および転送パルス T X 1 (またはリセットパルス R S 2 および転送パルス T X 2) を “ H i g h ” レベルにして、画素アレイ部 3 4 内の全ての単位画素 3 5 のリセットトランジスタ M 1 1 および転送トランジスタ M 2 1 を同時に O N 状態とする。これにより、画素アレイ部 3 4 内の全ての単位画素 3 5 の電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) およびフォトダイオード P D が同時に V d d にリセットされる。なお、一括リセットタイミングにおいて、一括してリセットを行う画素メモリ部は、図 4 (a) および (b) に示したリセット信号電圧の読み出しタイミングにおいてリセット信号電圧を読み出して保持した画素メモリ部と異なる画素メモリ部を使用する。これにより、図 4 (a) および (b) に示したリセット信号電圧の読み出しタイミングにおいてリセット信号電圧が安定した電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) のリセット信号電圧を破壊することなく、フォトダイオード P D をリセットすることができる。

20

30

【 0 0 3 7 】

図 4 (e) および (f) に示した一括転送タイミングは、静止画像を得るための一連の撮影動作において、フォトダイオード P D が発生した信号電荷を電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) に一括して転送する駆動タイミングであり、グローバル露光を終了するタイミングである。一括転送タイミングでは、まず、全ての行同時のタイミングで転送パルス T X 1 (または転送パルス T X 2) を “ H i g h ” レベルにして、画素アレイ部 3 4 内の全ての単位画素 3 5 の転送トランジスタ M 2 1 を同時に O N 状態とする。これにより、グローバル露光の期間において画素アレイ部 3 4 内の全ての単位画素 3 5 のフォトダイオード P D が発生した信号電荷が、同時に電荷蓄積部 F D 1 (または電荷蓄積部 F D 2) に転送される。なお、一括転送タイミングにおいて、一括して転送を行う画素メモリ部は、図 4 (a) および (b) に示したリセット信号電圧の読み出しタイミングにおいてリセット信号電圧を読み出して保持した画素メモリ部と同じ画素メモリ部を使用する。これにより、例えば、画像信号処理装置 8 において、すでに保持しているリセット信号電圧と後に読み出すビデオ信号電圧との差分処理を行うことによって、各単位画素 3 5 の

40

50

リセットノイズを軽減させることができる。

【0038】

図4(g)および(h)に示したビデオ信号電圧の読み出しタイミングは、静止画像を得るための一連の撮影動作において、静止画像の露光後に各画素メモリ部に一括して転送したビデオ信号電圧を読み出す駆動タイミングである。ビデオ信号電圧の読み出しタイミングでは、まず、セレクトパルス $SE1(1^*)$ (またはセレクトパルス $SE2(1^*)$) を“High”レベルにして、画素アレイ部34内の1行目の単位画素35の選択トランジスタM41 (または選択トランジスタM42) をON状態とする。これにより、1行目の単位画素35の電荷蓄積部FD1 (または電荷蓄積部FD2) に転送された信号電荷に応じたビデオ信号電圧が垂直信号線36に出力され、水平読み出し回路33が、ビデオ信号電圧をサンプリングする。そして、水平読み出し回路33がサンプリングした1行目の各単位画素35のビデオ信号電圧を、画素アレイ部34の列毎に順次読み出す。続いて、同様に、セレクトパルス $SE1(2^*)$ (またはセレクトパルス $SE2(2^*)$) を制御して、セレクトパルス $SE1(2^*)$ (またはセレクトパルス $SE2(2^*)$) が“High”レベルの間に垂直信号線36に出力された、画素アレイ部34内の2行目の各単位画素35のビデオ信号電圧を、水平読み出し回路33がサンプリングする。そして、同様に、水平読み出し回路33がサンプリングした2行目の各単位画素35のビデオ信号電圧を、画素アレイ部34の列毎に順次読み出す。このように、ビデオ信号電圧の読み出しタイミングの駆動を、画素アレイ部34の各行毎に行うことによって、全ての単位画素35のビデオ信号電圧を読み出すことができる。なお、読み出したビデオ信号電圧は、例えば、画像信号処理装置8によって、すでに保持しているリセット信号電圧が減算される。このリセット信号電圧が減算されたビデオ信号電圧が、デジタルカメラ1内の各構成要素によって処理され、例えば、記録装置6に記録される。

10

20

【0039】

図4(i)および(j)に示したライブビュー信号の読み出しタイミングは、静止画像を得るための一連の撮影動作中に、ライブビュー信号を読み出す駆動タイミングである。本第1の実施形態のイメージセンサ3を搭載したデジタルカメラ1においては、通常のローリングシャッタ制御によってライブビュー画像を取得する。従って、図4(i)および(j)に示したライブビュー信号の読み出しタイミングは、静止画像を得るための撮影動作を開始する前、または静止画像を得るための撮影動作が終了した後のライブビュー信号の読み出しタイミングと同様である。ライブビュー信号の読み出しタイミングでは、まず、セレクトパルス $SE1(1^*)$ (またはセレクトパルス $SE2(1^*)$) が“High”レベルのときに、リセットパルス $RS1(1^*)$ (またはリセットパルス $RS2(1^*)$) を“High”レベルにして、画素アレイ部34の1行目のリセット信号電圧をサンプリングする。そして、リセットパルス $RS1(1^*)$ (またはリセットパルス $RS2(1^*)$) を“Low”レベルにして、ライブビュー画像の露光を行い、ライブビューの露光期間を終了するときに、転送パルス $TX1(1^*)$ (または転送パルス $TX2(1^*)$) を“High”レベルにして、ライブビューの露光によって得られた画素アレイ部34の1行目のビデオ信号電圧をサンプリングする。このようにサンプリングされた画素アレイ部34の1行目の各単位画素35のリセット信号電圧とビデオ信号電圧とは、水平読み出し回路33によってCDS処理され、画素アレイ部34の列毎に順次読み出される。続いて、同様に、セレクトパルス $SE1(2^*)$ (またはセレクトパルス $SE2(2^*)$) が“High”レベルのときに、リセットパルス $RS1(2^*)$ (またはリセットパルス $RS2(2^*)$) および転送パルス $TX1(2^*)$ (または転送パルス $TX2(2^*)$) を制御して、画素アレイ部34の2行目の各単位画素35のリセット信号電圧とビデオ信号電圧とをサンプリングする。そして、同様に、水平読み出し回路33によってCDS処理され、画素アレイ部34の列毎に順次読み出す。このように、ライブビュー信号の読み出しタイミングの駆動を、画素アレイ部34の各行毎に行うことによって、全ての単位画素35のライブビュー信号を読み出すことができる。

30

40

【0040】

50

< 第 1 の画像読み出しタイミング >

次に、本第 1 の実施形態のイメージセンサを搭載したデジタルカメラにおいて、静止画像を得るための一連の撮影動作中に、ライブビュー画像を得るための撮影動作について説明する。図 5 は、本第 1 の実施形態のイメージセンサ 3 を搭載したデジタルカメラ 1 における第 1 の画像読み出しタイミングを示したタイミングチャートである。図 5 に示した第 1 の画像読み出しタイミングは、画素アレイ部 3 4 内に配置された単位画素 3 5 を行毎に 3 つのフィールドに分割して、静止画像を取得するタイミングの例を示している。そして、デジタルカメラ 1 がグローバルシャッタ制御によって静止画像を得るための一連の撮影動作中に、ライブビュー画像を取得している。なお、静止画像を取得するそれぞれのフィールドは、例えば、図 2 に示した 2 7 行に単位画素 3 5 を配置した画素アレイ部 3 4 の場合、 $1 + 3 \times (n - 1)$ 行目の単位画素 3 5 をフィールド 1、 $2 + 3 \times (n - 1)$ 行目の単位画素 3 5 をフィールド 2、 $3 + 3 \times (n - 1)$ 行目の単位画素 3 5 をフィールド 3 (ただし、 n は整数で、 $1 \leq n \leq 9$) とする。

10

【 0 0 4 1 】

なお、図 5 のタイミングチャートに示した「Release」は、例えば、デジタルカメラ 1 のリリースボタンが押下されたことにより、静止画像を取得するタイミングを示すリリースパルスを表している。また、「ARS 2」は、図 4 (d) に示した第二画素メモリ部 3 5 2 による一括リセットタイミングを示す一括リセットパルス、「ATX 1」は、図 4 (e) に示した第一画素メモリ部 3 5 1 による一括転送タイミングを示す一括転送パルスをそれぞれ表している。また、「VD」は、イメージセンサ 3 からリセット信号、ビデオ信号およびライブビュー信号の読み出し開始タイミングを示す垂直同期パルスを表している。

20

【 0 0 4 2 】

また、垂直同期パルスの下部に示した斜線は、イメージセンサ 3 からリセット信号、ビデオ信号およびライブビュー信号を順次読み出している動作の様子を模式的に表したものであり、図 5 に示した (a) ~ (p) の動作は、それぞれ、以下の読み出し動作を表している。なお、イメージセンサ 3 からの各信号読み出しは、垂直同期パルス VD が “High” レベルの期間中に行われる。

(a) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

30

(b) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

(c) : 第一画素メモリ部 3 5 1 によるフィールド 1 のリセット信号電圧の読み出し動作。

(d) : 第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作 (フィールド 3 の一部を使用)。

(e) : 第一画素メモリ部 3 5 1 によるフィールド 2 のリセット信号電圧の読み出し動作。

(f) : 第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作 (フィールド 3 の一部を使用)。

40

(g) : 第一画素メモリ部 3 5 1 によるフィールド 3 のリセット信号電圧の読み出し動作。

(h) : 第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

(i) : 静止画用露光時間 (グローバル露光)

(j) : 第一画素メモリ部 3 5 1 によるフィールド 1 のビデオ信号電圧の読み出し動作。

(k) : 第一画素メモリ部 3 5 1 によるライブビュー画像の読み出し動作 (フィールド 1 の一部を使用)。

(l) : 第一画素メモリ部 3 5 1 によるフィールド 2 のビデオ信号電圧の読み出し動作。

(m) : 第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作 (フィールド 1 の一部を使用)。

50

(n) : 第一画素メモリ部 3 5 1 によるフィールド 3 のビデオ信号電圧の読み出し動作。
 (o) : 第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作 (フィールド 1 の一部を使用)。
 (p) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

【0043】

ここで、本第 1 の画像読み出しタイミングにおける動作について詳細について説明する。図 5 (a) および (b) に示したライブビュー信号の読み出し動作では、図 4 (i) または (j) で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置 7 にライブビュー画像を表示させる。この図 5 (a) および (b) のライブビュー信号の読み出し動作は、静止画像の取得を開始するまで継続して行われる。

10

【0044】

時刻 t 1 のとき、リリースボタンが押下されたことによって、リリースパルス R e l e a s e が “ H i g h ” レベルになり、静止画撮影開始の命令が発せられると、静止画像を得るための撮影動作に移行する。図 5 (c) に示した第一画素メモリ部 3 5 1 によるフィールド 1 のリセット信号電圧の読み出し動作では、図 4 (a) で示した第一画素メモリ部 3 5 1 によるリセット信号電圧の読み出しタイミングで、画素アレイ部 3 4 のフィールド 1 にあたる行の単位画素 3 5 の第一画素メモリ部 3 5 1 からリセット信号電圧を順次読み出す。そして、読み出したフィールド 1 のリセット信号電圧を、メモリ 5 に保持する。

20

【0045】

続いて、図 5 (d) に示した第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作では、図 4 (i) で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置 7 にライブビュー画像を表示させる。ただし、図 5 (d) の動作においては、リセット信号電圧の読み出しが完了しているフィールド 1 の第一画素メモリ部 3 5 1 は使用することができないため、リセット信号電圧の読み出しが完了していないフィールド 3 の一部の第一画素メモリ部 3 5 1 を使用する。これは、図 5 (d) の動作において、図 5 (c) の動作によってリセット信号電圧の読み出しが完了しているフィールド 1 の第一画素メモリ部 3 5 1 を使用してライブビュー信号を取得すると、すでに取得しているリセット信号電圧の電圧レベルを破壊してしまうためである。

30

【0046】

続いて、図 5 (e) に示した第一画素メモリ部 3 5 1 によるフィールド 2 のリセット信号電圧の読み出し動作では、図 4 (a) で示した第一画素メモリ部 3 5 1 によるリセット信号電圧の読み出しタイミングで、画素アレイ部 3 4 のフィールド 2 にあたる行の単位画素 3 5 の第一画素メモリ部 3 5 1 からリセット信号電圧を順次読み出す。そして、読み出したフィールド 2 のリセット信号電圧を、メモリ 5 に保持する。

【0047】

続いて、図 5 (f) に示した第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作では、図 4 (i) で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置 7 にライブビュー画像を表示させる。ただし、図 5 (f) の動作においては、リセット信号電圧の読み出しが完了しているフィールド 1 およびフィールド 2 の第一画素メモリ部 3 5 1 は使用することができないため、リセット信号電圧の読み出しが完了していないフィールド 3 の一部の第一画素メモリ部 3 5 1 を使用する。これは、図 5 (d) の動作と同様の理由である。

40

【0048】

続いて、図 5 (g) に示した第一画素メモリ部 3 5 1 によるフィールド 3 のリセット信号電圧の読み出し動作では、図 4 (a) で示した第一画素メモリ部 3 5 1 によるリセット信号電圧の読み出しタイミングで、画素アレイ部 3 4 のフィールド 3 にあたる行の単位画素 3 5 の第一画素メモリ部 3 5 1 からリセット信号電圧を順次読み出す。そして、読み出

50

したフィールド3のリセット信号電圧を、メモリ5に保持する。

【0049】

続いて、図5(h)に示した第二画素メモリ部352によるライブビュー信号の読み出し動作では、図4(j)で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置7にライブビュー画像を表示させる。図5(h)の動作において、第二画素メモリ部352を使用する理由は、図5(d)、(f)の動作と同様に、リセット信号電圧の読み出しが完了しているフィールド1、フィールド2、およびフィールド3の第一画素メモリ部351は、ライブビュー信号の読み出しに使用することができないためである。そこで、図5(h)の動作においては、リセット信号電圧の保持に関係していない第二画素メモリ部352を使用してライブビュー信号の読み出しを行う。このようにすることによって、全てのフィールドの第一画素メモリ部351が使用できない状態であっても、ライブビュー信号を読み出し、表示装置7にライブビュー画像を表示させることができる。

10

【0050】

このように、画素アレイ部34内に配置された全ての単位画素35からリセット信号電圧を読み出してメモリ5に保持した後、時刻t2のときに、静止画像を得るためのグローバル露光の動作に移行する。図5(i)に示した静止画用露光時間(グローバル露光)の動作では、まず、図4(d)に示した第二画素メモリ部352による一括リセットタイミングで、一括リセットパルスARS2を“High”レベルとする。これにより、第二画素メモリ部352を介して全ての単位画素35のフォトダイオードPDの電荷がリセットされる。そして、一括リセットパルスARS2を“Low”レベルとすることにより、静止画像を得るためのグローバル露光が開始される。そして、任意に設定した露光時間が経過した時刻t3のときに、図4(e)に示した第一画素メモリ部351による一括転送タイミングで、一括転送パルスATX1を“High”レベルとする。これにより、フォトダイオードPDで発生したビデオ信号電圧(信号電荷)が一括で電荷蓄積部FD1へ転送される。その後、ビデオ信号電圧の読み出し動作に移行する。

20

【0051】

図5(j)に示した第一画素メモリ部351によるフィールド1のビデオ信号電圧の読み出し動作では、図4(g)で示した第一画素メモリ部351によるビデオ信号電圧の読み出しタイミングで、画素アレイ部34のフィールド1にあたる行の単位画素35の第一画素メモリ部351からビデオ信号電圧を順次読み出す。そして、読み出したフィールド1のビデオ信号電圧を、メモリ5に保持する。

30

【0052】

続いて、図5(k)に示した第一画素メモリ部352によるライブビュー画像の読み出し動作では、図4(i)で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置7にライブビュー画像を表示させる。ただし、図5(k)の動作においては、ビデオ信号電圧の読み出しが完了していないフィールド2およびフィールド3の第一画素メモリ部351は使用することができないため、ビデオ信号電圧の読み出しが完了しているフィールド1の一部の第一画素メモリ部351を使用する。これは、図5(k)の動作において、図5(j)の動作によってビデオ信号電圧の読み出しが完了していないフィールド2またはフィールド3の第一画素メモリ部351を使用してライブビュー信号を取得すると、保持しているビデオ信号電圧の電圧レベルを破壊してしまうためである。なお、図5(k)の動作において、ビデオ信号電圧の保持に関係していない第二画素メモリ部352を使用してライブビュー信号の読み出しを行うこともできる。このようにすることによって、フィールド2およびフィールド3の第一画素メモリ部351が使用できない状態であっても、ライブビュー信号を読み出し、表示装置7にライブビュー画像を表示させることができる。

40

【0053】

続いて、図5(l)に示した第一画素メモリ部351によるフィールド2のビデオ信号電圧の読み出し動作では、図4(g)で示した第一画素メモリ部351によるビデオ信号

50

電圧の読み出しタイミングで、画素アレイ部 3 4 のフィールド 2 にあたる行の単位画素 3 5 の第一画素メモリ部 3 5 1 からビデオ信号電圧を順次読み出す。そして、読み出したフィールド 2 のビデオ信号電圧を、メモリ 5 に保持する。

【 0 0 5 4 】

続いて、図 5 (m) に示した第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作では、図 4 (i) で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置 7 にライブビュー画像を表示させる。ただし、図 5 (m) の動作においては、ビデオ信号電圧の読み出しが完了していないフィールド 3 の第一画素メモリ部 3 5 1 は使用することができないため、ビデオ信号電圧の読み出しが完了しているフィールド 1 の一部の第一画素メモリ部 3 5 1 を使用する。これは、図 5 (k) の動作と同様の理由である。

10

【 0 0 5 5 】

続いて、図 5 (n) に示した第一画素メモリ部 3 5 1 によるフィールド 3 のビデオ信号電圧の読み出し動作では、図 4 (g) で示した第一画素メモリ部 3 5 1 によるビデオ信号電圧の読み出しタイミングで、画素アレイ部 3 4 フィールド 3 にあたる行の単位画素 3 5 の第一画素メモリ部 3 5 1 のからビデオ信号電圧を順次読み出す。そして、読み出したフィールド 3 のビデオ信号電圧を、メモリ 5 に保持する。

【 0 0 5 6 】

続いて、図 5 (o) に示した第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作では、図 4 (i) で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置 7 にライブビュー画像を表示させる。図 5 (o) の動作においては、ビデオ信号電圧の読み出しが完了していないフィールドはないため、特にライブビュー信号の読み出しに使用するフィールドの制約はないが、ここでは、図 5 (k) 、 (m) と同様に、フィールド 1 の一部の第一画素メモリ部 3 5 1 を使用する。

20

【 0 0 5 7 】

このように、画素アレイ部 3 4 内に配置された全ての単位画素 3 5 からビデオ信号電圧を読み出してメモリ 5 に保持した後、画像信号処理装置 8 において、全ての単位画素 3 5 のリセット信号電圧と全ての単位画素 3 5 のビデオ信号電圧との差分処理を行う。これにより、各単位画素 3 5 の固定パターンノイズ、リセットノイズや熱ノイズなどの K T C ノイズ (リセットノイズ) を除去した全画素同時露光の静止画像を得ることができる。

30

【 0 0 5 8 】

その後、ライブビュー信号の読み出し動作に移行する。図 5 (p) に示したライブビュー信号の読み出し動作では、図 4 (i) または (j) で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によってライブビュー信号を順次読み出し、表示装置 7 にライブビュー画像を表示させる。以降、この図 5 (p) のライブビュー信号の読み出し動作は、例えば、次の静止画像の取得を開始するまで継続して行われる。

【 0 0 5 9 】

上記に述べたように、本第 1 の実施形態のイメージセンサ 3 を搭載したデジタルカメラ 1 における第 1 の画像読み出しタイミングでは、グローバル露光によって静止画像を撮像する撮影動作の期間中に、ライブビュー信号を取得し、表示装置 7 にライブビュー画像を表示させることができる。これにより、静止画像を得るための一連の撮影動作中にライブビュー画像が更新されない時間を短縮することができる。このことにより、例えば、静止画像の連続撮影 (連写) を行うときに、表示されるライブビュー画像を確認しながら被写体の動きに追従して撮影を行うことができる。従来では、連続で行われている撮影動作の期間の間、ライブビュー信号を取得することができず、ライブビュー画像の表示がフリーズやブラックアウトの状態となってしまうため、撮影を開始する前のライブビュー画像と実際に撮影された静止画像との相違が非常に大きくなってしまいう問題があった。本実施形態のデジタルカメラ 1 では、連続で静止画像を撮影している場合においても、撮影動作の期間中のライブビュー画像を確認しながら撮影を行うことができるため、例

40

50

えば、被写体が速く動いているような場合であっても、被写体の動きに追従することができる。

【0060】

なお、本第1の画像読み出しタイミングでは、主に、第一画素メモリ部351を使用して静止画像を得るための撮影動作中にライブビュー画像を取得する駆動方式の例について説明したが、第二画素メモリ部352を使用することができるタイミングであれば、第一画素メモリ部351の代わりに第二画素メモリ部352を使用しても構わない。

【0061】

また、現在の撮像装置の多くは、ライブビュー用の画像を表示部に動画を表示させるために用いるのみではなく、ライブビュー用の画像から得られる映像情報を、撮像装置におけるオートフォーカス(AF)や自動露光制御(AE)などの処理(以下、「撮影条件設定処理」という)にも利用している。従って、撮像装置においては、グローバルシャッター制御による静止画像の露光期間の直前まで、ライブビュー用の画像を取得できることが望ましい。本第1の画像読み出しタイミングでは、グローバル露光を開始するタイミング(時刻 t_2)に近いタイミングまで、ライブビュー画像を取得することができる。その結果、本実施形態のデジタルカメラ1では、グローバルシャッター制御による静止画像の露光期間の開始直前のライブビュー画像(図5(h)の動作によるライブビュー画像)から映像情報を得ることによって、画像信号処理装置8が撮影条件設定処理を適切に行うことができる。これにより、本実施形態のデジタルカメラ1では、AFやAEなどの精度を向上することができる。そして、静止画像の連写においても、連続で撮影する静止画像のそれぞれに応じた撮影条件設定処理を行うことができるため、非常に有用である。例えば、デジタルカメラ1の露光期間に近いタイミングまで、AF用信号の映像情報の取得と合焦動作とを行うことができ、被写体の移動などによる合焦精度の低下を抑えることができる。

【0062】

<第2の画像読み出しタイミング>

次に、本第1の実施形態のイメージセンサを搭載したデジタルカメラにおいて、静止画像を得るための一連の撮影動作中にライブビュー画像を得るとともに、撮影条件設定処理を行うための映像情報を得る撮影動作について説明する。図6は、本第1の実施形態のイメージセンサ3を搭載したデジタルカメラ1における第2の画像読み出しタイミングを示したタイミングチャートである。本第2の画像読み出しタイミングは、図5に示した第1の画像読み出しタイミングと同様に、画素アレイ部34内に配置された単位画素35を毎に3つのフィールドに分割して静止画像を取得する。また、本第2の画像読み出しタイミングでは、静止画像を得るためのグローバル露光の動作に移行する前に、撮影条件設定処理を行うための専用の映像情報の読み出し動作を、第二画素メモリ部352によって行う。なお、以下の説明においては、撮影条件設定処理を行うための専用の映像情報として、オートフォーカスを行うためのAF専用信号を得る場合の例について説明する。

【0063】

図6に示した(a)~(p)の動作は、それぞれ、以下の読み出し動作を表している。

(a)：第一画素メモリ部351または第二画素メモリ部352によるライブビュー信号の読み出し動作。

(b)：第一画素メモリ部351または第二画素メモリ部352によるライブビュー信号の読み出し動作。

(c)：第一画素メモリ部351によるフィールド1のリセット信号電圧の読み出し動作。

(d)：第一画素メモリ部351によるライブビュー信号の読み出し動作(フィールド3の一部を使用)。

(e)：第一画素メモリ部351によるフィールド2のリセット信号電圧の読み出し動作。

(f)：第一画素メモリ部351によるライブビュー信号の読み出し動作(フィールド3の一部を使用)。

- (g) : 第一画素メモリ部 3 5 1 によるフィールド 3 のリセット信号電圧の読み出し動作。
- (h 2) : 第二画素メモリ部 3 5 2 による A F 専用信号の読み出し動作。
- (i) : 静止画用露光時間 (グローバル露光)
- (j) : 第一画素メモリ部 3 5 1 によるフィールド 1 のビデオ信号電圧の読み出し動作。
- (k) : 第一画素メモリ部 3 5 1 によるライブビュー画像の読み出し動作 (フィールド 1 の一部を使用)。
- (l) : 第一画素メモリ部 3 5 1 によるフィールド 2 のビデオ信号電圧の読み出し動作。
- (m) : 第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作 (フィールド 1 の一部を使用)。
- (n) : 第一画素メモリ部 3 5 1 によるフィールド 3 のビデオ信号電圧の読み出し動作。
- (o) : 第一画素メモリ部 3 5 1 によるライブビュー信号の読み出し動作 (フィールド 1 の一部を使用)。
- (p) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

10

【0064】

本第 2 の画像読み出しタイミングと図 5 に示した第 1 の画像読み出しタイミングとは、図 5 (h) に示した第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作の代わりに、図 6 (h 2) に示した第二画素メモリ部 3 5 2 による A F 専用信号の読み出し動作を行うことのみが異なる。従って、本第 2 の画像読み出しタイミングの説明においては、図 5 に示した第 1 の画像読み出しタイミングと同一の信号線および動作に、同一の符号を付与して詳細な説明を省略する。

20

【0065】

ここで、本第 2 の画像読み出しタイミングにおける動作について詳細について説明する。図 6 (a) および (b) に示したライブビュー信号の読み出し動作では、図 5 (a) および (b) と同様に、ローリングシャッタ制御によってライブビュー信号を順次読み出して、表示装置 7 にライブビュー画像を表示させる。

【0066】

そして、時刻 t_1 のときにリリースボタンが押下されたときに静止画像を得るための撮影動作に移行し、図 6 (c) ~ (g) に示した動作では、図 5 (c) および (g) と同様に、第一画素メモリ部 3 5 1 を使用してリセット信号電圧の読み出し動作と、ライブビュー信号の読み出し動作とを交互に行う。

30

【0067】

続いて、図 6 (h 2) に示した第二画素メモリ部 3 5 2 による A F 専用信号の読み出し動作では、図 4 (j) で示したライブビュー信号の読み出しタイミングで、ローリングシャッタ制御によって A F 専用信号電圧を順次読み出す。なお、図 6 (h 2) に示した第二画素メモリ部 3 5 2 による A F 専用信号の読み出し動作は、図 5 (h) に示した第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作と同様に、図 4 (j) に示したライブビュー信号の読み出しタイミングによって行われるが、A F を行うために適した映像情報を得るための読み出し方を行う。

40

【0068】

例えば、ライブビュー画像を表示装置 7 に表示するためにライブビュー信号を取得する画素アレイ部 3 4 の単位画素 3 5 の行とは異なる行の単位画素 3 5 の行から、A F 専用信号電圧を順次読み出す。より具体的には、例えば、撮影範囲の中央の予め定められた範囲の映像情報に基づいて A F を行う場合には、A F 処理に使用する中央の範囲の単位画素 3 5 の行のみを読み出す。図 6 (h 2) に示した第二画素メモリ部 3 5 2 による A F 専用信号の読み出し動作では、ライブビュー信号を読み出す行数よりも、A F 専用信号電圧を読み出す行数を少なくすることによって、A F 専用信号電圧を読み出す回数を増加させた読み出し方を行っている場合を示している。このように、グローバルシャッタ制御による静止画像の露光期間の開始直前に被写体の映像情報を多く取得することによって、A F の精

50

度を向上することができる。

【 0 0 6 9 】

その後、時刻 t_2 以降、図 5 (i) ~ (p) と同様に、静止画像を得るためのグローバル露光の動作、第一画素メモリ部 3 5 1 を使用したビデオ信号電圧およびライブビュー信号の読み出し動作を行い、画像信号処理装置 8 の処理によって、静止画像を得る。そして、ライブビュー信号の読み出し動作に移行する。

【 0 0 7 0 】

上記に述べたように、本第 1 の実施形態のイメージセンサ 3 を搭載したデジタルカメラ 1 における第 2 の画像読み出しタイミングでは、グローバル露光によって静止画像を撮像する撮影動作の期間中に、ライブビュー信号を取得し、表示装置 7 にライブビュー画像を表示させることができる。これにより、図 5 に示した第 1 の画像読み出しタイミングと同様に、静止画像を得るための一連の撮影動作中にライブビュー画像が更新されない時間を短縮することができる。

10

【 0 0 7 1 】

さらに、本第 1 の画像読み出しタイミングでは、グローバル露光の動作に移行する直前に、撮影条件設定処理に使用するための専用の映像情報を取得することができる。これにより、オートフォーカス (A F) や自動露光制御 (A E) などの撮影条件設定処理を、グローバル露光を開始するタイミング (時刻 t_2) に近いタイミングで行うことができる。その結果、A F や A E の精度を向上させることができる。

20

【 0 0 7 2 】

< 第 3 の画像読み出しタイミング >

次に、本第 1 の実施形態のイメージセンサを搭載したデジタルカメラにおいて、静止画像を得るための一連の撮影動作中に、ライブビュー画像を得るための別の撮影動作について説明する。図 7 は、本第 1 の実施形態のイメージセンサ 3 を搭載したデジタルカメラ 1 における第 3 の画像読み出しタイミングを示したタイミングチャートである。本第 3 の画像読み出しタイミングは、図 5 に示した第 1 の画像読み出しタイミングと同様に、画素アレイ部 3 4 内に配置された単位画素 3 5 を行毎に 3 つのフィールドに分割して静止画像を取得する。ただし、図 5 に示した第 1 の画像読み出しタイミングでは、主に、第一画素メモリ部 3 5 1 を使用して静止画像を得るための撮影動作中にライブビュー信号を取得していたのに対し、本第 3 の画像読み出しタイミングでは、第一画素メモリ部 3 5 1 および第

30

【 0 0 7 3 】

図 7 に示した (a) ~ (p) の動作は、それぞれ、以下の読み出し動作を表している。

(a) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

(b) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

(c 3) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるフィールド 1 のリセット信号電圧の読み出し動作。

(d 3) : リセット信号電圧の読み出しに使用していない第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

(e 3) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるフィールド 2 のリセット信号電圧の読み出し動作。

(f 3) : リセット信号電圧の読み出しに使用していない第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

(g 3) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるフィールド 3 のリセット信号電圧の読み出し動作。

(h 3) : リセット信号電圧の読み出しに使用していない第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

40

50

(i) : 静止画用露光時間 (グローバル露光)

(j 3) : (c 3) で使用した画素メモリ部によるフィールド 1 のビデオ信号電圧の読み出し動作。

(k 3) : リセット信号電圧の読み出しに使用してない第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー画像の読み出し動作。

(l 3) : (e 3) で使用した画素メモリ部によるフィールド 2 のビデオ信号電圧の読み出し動作。

(m 3) : (j 3) で使用した画素メモリ部によるライブビュー信号の読み出し動作。

(n 3) : (g 3) で使用した画素メモリ部によるフィールド 3 のビデオ信号電圧の読み出し動作。

(o 3) : (j 3) または (l 3) で使用した画素メモリ部によるライブビュー信号の読み出し動作。

(p) : 第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 によるライブビュー信号の読み出し動作。

【 0 0 7 4 】

本第 3 の画像読み出しタイミングにおいては、図 5 に示した第 1 の画像読み出しタイミングの内、図 5 (c) ~ (h) および図 5 (j) ~ (o) の動作が、図 7 (c 3) ~ (h 3) および図 7 (j 3) ~ (o 3) の動作にそれぞれ代わっている。しかし、図 5 に示した第 1 の画像読み出しタイミングと本第 3 の画像読み出しタイミングとの相違点は、静止画像を得るために使用する画素メモリ部を、いずれか一方に限定していない点のみであり、考え方は同じである。すなわち、リセット信号電圧の読み出し期間におけるライブビュー信号の読み出し動作では、リセット信号電圧の読み出しに使用してない第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 を使用してライブビュー信号の読み出しを行う。また、ビデオ信号電圧の読み出し期間におけるライブビュー信号の読み出し動作では、リセット信号電圧の読み出しに使用してない、またはすでにビデオ信号電圧の読み出しが完了した第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2 を使用してライブビュー信号の読み出しを行う。従って、本第 3 の画像読み出しタイミングの詳細な説明は省略する。

【 0 0 7 5 】

ここで、静止画像を得るために使用する画素メモリ部を、いずれか一方に限定しない理由について説明する。本実施形態のデジタルカメラ 1 では、静止画像を撮像する撮影動作の期間中に表示装置 7 にライブビュー画像を表示させることができるが、グローバル露光の動作を行う場合、電荷蓄積部 F D 1 または F D 2 が、信号電荷を保持しておく時間が、画素の行単位または画素単位で信号電荷の読み出しを順次行う通常のローリングシャッタよりも長くなる。このような、グローバルシャッタ制御による静止画像の取得においては、電荷蓄積部 F D 1 または F D 2 のノイズの影響が静止画像に顕著に現れてしまう。すなわち、各単位画素 3 5 内の電荷蓄積部 F D 1 および F D 2 は、リセット信号電圧を読み出してから、ビデオ信号電圧を読み出すまでの間、信号電荷を保持しておく必要がある。そして、電荷蓄積部 F D 1 または F D 2 が信号を保持する性能を表すノイズ特性が、最終的に得られる静止画像の画質に大きく影響してしまう。代表的なノイズ原因としては、例えば、電荷蓄積部 F D の暗電流の大きさ、イメージセンサ内で電荷蓄積部 F D に漏れ込む光漏れ量の多さ、などがある。そのため、本第 1 の実施形態のイメージセンサ 3 では、例えば、イメージセンサ 3 の製造時に行われる、イメージセンサ 3 の検査の段階 (工程) で、電荷蓄積部 F D 1 および F D 2 のノイズ特性 (性能) を検査する。そして、よりノイズ特性が優れている方の電荷蓄積部 F D 1 または F D 2 を有している画素メモリ部 (第一画素メモリ部 3 5 1 または第二画素メモリ部 3 5 2) を、静止画用の信号を読み出す画素メモリ部として使用する。

【 0 0 7 6 】

すなわち、本第 3 の画像読み出しタイミングにおいては、図 7 (c 3) ~ (o 3) において、よりノイズ性能が優れている電荷蓄積部を有する第一画素メモリ部 3 5 1 または第

10

20

30

40

50

二画素メモリ部 352 を使用して、リセット信号電圧およびビデオ信号電圧の読み出し動作を行うように制御する。そして、リセット信号電圧およびビデオ信号電圧の読み出しに使用していない第一画素メモリ部 351 または第二画素メモリ部 352 を、ライブビュー信号の取得に使用する。

【0077】

上記に述べたように、本第1の実施形態のイメージセンサ3を搭載したデジタルカメラ1における第3の画像読み出しタイミングでは、グローバル露光によって静止画像を撮像する撮影動作の期間中に、ライブビュー信号を取得し、表示装置7にライブビュー画像を表示させることができる。これにより、図5に示した第1の画像読み出しタイミング、図6に示した第2の画像読み出しタイミングと同様に、静止画像を得るための一連の撮影動作中にライブビュー画像が更新されない時間を短縮することができる。

10

【0078】

さらに、本第3の画像読み出しタイミングでは、グローバルシャッタ制御によって静止画像を得るための一連の撮影動作において、各单位画素35に備えた電荷蓄積部FD1およびFD2のノイズ特性による最終的得られる静止画像の画質への影響を軽減することができる。

【0079】

<第2の実施形態>

次に、本実施形態のイメージセンサの別の構成について説明する。図8は、本第2の実施形態によるイメージセンサ30の概略構成を示したブロック図である。図8において、イメージセンサ30は、イメージセンサ制御信号発生回路301、垂直走査回路302、水平読み出し回路303、画素アレイ部304、単位画素305、垂直信号線306から構成される。なお、図8に示したイメージセンサ30では、複数の単位画素305が、27行27列に二次元的に配置された画素アレイ部304の例を示している。このイメージセンサ30の構成によって、図5～7に示した読み出しタイミングでの動作を行う。

20

【0080】

なお、図8に示したイメージセンサ30において、各符号の後に表す“() : 括弧”内の数字および記号は、図2に示したイメージセンサ3と同様に、イメージセンサ30内に配置されている単位画素305に対応した行番号と列番号とを表す。

【0081】

また、本第2の実施形態のイメージセンサ30を搭載したデジタルカメラと、第1の実施形態のイメージセンサ3を搭載したデジタルカメラ1との異なる点は、イメージセンサ30の構成、イメージセンサ30内の単位画素の構成、および駆動タイミングのみである。従って、以下の説明においては、本第2の実施形態のイメージセンサ30を、図1に示したイメージセンサ3に代えて、本実施形態のデジタルカメラ1に搭載した場合について説明する。そして、本第2の実施形態のイメージセンサ30を搭載したデジタルカメラ1の概略構成を示すブロック図は省略し、イメージセンサ30の構成要素以外の各構成要素を表すときには、同一の符号を用いて説明する。

30

【0082】

イメージセンサ制御信号発生回路301は、垂直走査回路302および水平読み出し回路303を制御する。垂直走査回路302は、画素アレイ部304内のそれぞれの単位画素305を制御し、各单位画素305の画素信号を垂直信号線306に出力させる。垂直走査回路302は、制御信号線(画素リセット線307、第一メモリ選択線308、第二メモリ選択線309、第一画素転送線320、第二画素転送線321、および画素選択線322)に、単位画素305を制御するための制御信号を、画素アレイ部304に配置された単位画素305の行毎に出力する。

40

【0083】

水平読み出し回路303は、垂直信号線306に出力された画素信号を順次読み出す。このイメージセンサ制御信号発生回路301、垂直走査回路302、および水平読み出し回路303による制御によって、イメージセンサ30は、入射した被写体光の画像信号を

50

出力する。

【0084】

より具体的には、イメージセンサ30は、垂直走査回路302から出力されるリセットパルスRS、メモリセレクトパルスSW1、SW2、転送パルスTX1、TX2、および画素セレクトパルスSEによって選択された行方向の単位画素305の出力を、画素信号として垂直信号線306に出力する。垂直信号線306に出力された画素信号は、水平読み出し回路303によってノイズの除去を行う。そして、任意に選択された列方向のノイズ抑圧後の画素信号を、イメージセンサ30の画像信号として外部へ出力する。

【0085】

図9は、本第2の実施形態のイメージセンサ30における単位画素305の概略構成を示した回路図である。単位画素305は、入射した光を電気信号に変換し、垂直信号線306に出力する回路である。単位画素305は、それぞれ、フォトダイオードPD、リセットトランジスタM53、増幅トランジスタM33、画素選択トランジスタM43を備え、さらに第一の電荷蓄積部FD1、第一のメモリ選択トランジスタM13、第一の転送トランジスタM23から構成される第一画素メモリ部353、および第二の電荷蓄積部FD2、第二のメモリ選択トランジスタM14、第二の転送トランジスタM24から構成される第二画素メモリ部354から構成される。

【0086】

第一の電荷蓄積部FD1は第一のメモリ選択トランジスタM13のソース端子に接続されたノードに付随する容量であり、図9に示した単位画素305の概略構成においては、キャパシタの記号で示す。また、同様に、第二の電荷蓄積部FD2は第二のメモリ選択トランジスタM14のソース端子に接続されたノードに付随する容量であり、図9に示した単位画素305の概略構成においては、キャパシタの記号で示す。

【0087】

図9に示した単位画素305の概略構成を、図3に示した第一実施形態における単位画素35と比較すると、単位画素305では、増幅トランジスタM33、リセットトランジスタM53、および画素選択トランジスタM43を、2つの画素メモリ部(第一画素メモリ部353および第二画素メモリ部354)で共有化した構成となっている。

【0088】

フォトダイオードPDは、入射した光を光電変換して信号電荷を発生する光電変換部である。電荷蓄積部FD1、FD2は、信号電荷を蓄積する。転送トランジスタM23、M24は、垂直走査回路302から入力された転送パルスTX1、TX2に基づいて、フォトダイオードPDで発生した電荷を、転送トランジスタM23、M24のドレイン端子に接続された電荷蓄積部FD1、FD2に転送する。転送トランジスタM23、M24によって転送された信号電荷は、電荷蓄積部FD1、FD2に蓄積される。メモリ選択トランジスタM13、M14は、垂直走査回路302から入力されたメモリセレクトパルスSW1、SW2に基づいて、電荷蓄積部FD1またはFD2に蓄積された信号電荷を選択し、増幅トランジスタM33に出力する。増幅トランジスタM33は、電荷蓄積部FD1またはFD2に蓄積された信号電荷に応じた電圧を出力する。リセットトランジスタM53は、垂直走査回路302から入力されるリセットパルスRS、メモリセレクトパルスSW1、SW2に基づいて、電荷蓄積部FD1、FD2を電源電圧Vddにリセットする。選択トランジスタM43は、垂直走査回路302から入力された画素セレクトパルスSEに基づいて、増幅トランジスタM33が出力した電圧を、単位画素305の出力として垂直信号線306に出力する。

【0089】

次に、本第2の実施形態のイメージセンサの駆動タイミングについて説明する。図10は、本第2の実施形態のイメージセンサ30における各駆動のタイミングを示したタイミングチャートである。

なお、図10に示したタイミングチャートは、図4に示したイメージセンサ3のタイミン

10

20

30

40

50

グチャートと同様に、図 8 に示したイメージセンサ 30 の構成において、2 行分の単位画素 305 が連続で処理されているタイミングを示している。従って、図 2 に示したイメージセンサ 3 と同様に、実際の動作においては、イメージセンサ 30 の、例えば、画素数や、間引き読み出しにおける間引き率などのパラメータによって、連続で処理される単位画素 305 の行や、単位画素 305 の行の間引き数などが変化する。

【0090】

図 10 に示した (a) ~ (j) のタイミングは、それぞれ、以下の駆動タイミングを示している。以下の駆動タイミングは、イメージセンサ 30 内の垂直走査回路 302 から出力される制御信号線によって制御される。なお、以下の説明においても、図 4 に示したイメージセンサ 3 のタイミングチャートと同様に、リセットされた単位画素 305 から出力される画素信号をリセット信号といい、入射した被写体光に応じた映像情報を含む画素信号をビデオ信号という。

- (a) : 第一画素メモリ部 353 によるリセット信号電圧の読み出しタイミング。
- (b) : 第二画素メモリ部 354 によるリセット信号電圧の読み出しタイミング。
- (c) : 第一画素メモリ部 353 による一括リセットタイミング。
- (d) : 第二画素メモリ部 354 による一括リセットタイミング。
- (e) : 第一画素メモリ部 353 による一括転送タイミング。
- (f) : 第二画素メモリ部 354 による一括転送タイミング。
- (g) : 第一画素メモリ部 353 によるビデオ信号電圧の読み出しタイミング。
- (h) : 第二画素メモリ部 354 によるビデオ信号電圧の読み出しタイミング。
- (i) : 第一画素メモリ部 353 によるライブビュー信号の読み出しタイミング。
- (j) : 第二画素メモリ部 354 によるライブビュー信号の読み出しタイミング。

【0091】

ここで、上述の駆動タイミングにおける詳細な駆動方法について説明する。図 10 (a) および (b) に示したリセット信号電圧の読み出しタイミングは、静止画像を得るための一連の撮影動作において、静止画像の露光前に各画素メモリ部に固有のリセット信号電圧を読み出す駆動タイミングである。リセット信号電圧の読み出しタイミングでは、まず、リセットパルス $RS_{(1*)}$ とメモリセレクトパルス $SW1_{(1*)}$ (またはメモリセレクトパルス $SW2_{(1*)}$) を “High” レベルにして、画素アレイ部 304 内の 1 行目の単位画素 305 のリセットトランジスタ M53 とメモリ選択トランジスタ M13 (またはメモリ選択トランジスタ M14) を ON 状態とする。これにより、画素アレイ部 304 内の 1 行目の単位画素 305 の電荷蓄積部 FD1 (または電荷蓄積部 FD2) が Vdd にリセットされる。その後、リセットパルス $RS_{(1*)}$ とメモリセレクトパルス $SW1_{(1*)}$ (またはメモリセレクトパルス $SW2_{(1*)}$) を “Low” レベルにして、電荷蓄積部 FD1 (または電荷蓄積部 FD2) のリセット信号電圧が安定した後、画素セレクトパルス $SE_{(1*)}$ が “High” レベルの間に垂直信号線 306 に出力されたリセット信号電圧を、水平読み出し回路 303 がサンプリングする。そして、水平読み出し回路 303 がサンプリングした 1 行目の各単位画素 305 のリセット信号電圧を、画素アレイ部 304 の列毎に順次読み出す。続いて、同様に、リセットパルス $RS_{(2*)}$ とメモリセレクトパルス $SW1_{(2*)}$ (またはメモリセレクトパルス $SW2_{(2*)}$) を制御して、画素セレクトパルス $SE_{(2*)}$ が “High” レベルの間に垂直信号線 306 に出力された、画素アレイ部 304 内の 2 行目の各単位画素 305 のリセット信号電圧を、水平読み出し回路 303 がサンプリングする。そして、同様に、水平読み出し回路 303 がサンプリングした 2 行目の各単位画素 305 のリセット信号電圧を、画素アレイ部 304 の列毎に順次読み出す。このように、リセット信号電圧の読み出しタイミングの駆動を、画素アレイ部 304 の各行毎に行うことによって、全ての単位画素 305 のリセット信号電圧を読み出すことができる。なお、読み出したリセット信号電圧は、例えば、メモリ 5 に保持しておく。

【0092】

図 10 (c) および (d) に示した一括リセットタイミングは、静止画像を得るための

一連の撮影動作において、静止画像の露光前にフォトダイオードPDと電荷蓄積部FD1（または電荷蓄積部FD2）とを一括してリセットする駆動タイミングであり、グローバル露光を開始するタイミングである。この一括リセットタイミングによるフォトダイオードPDと電荷蓄積部FD1（または電荷蓄積部FD2）とがリセットされた後に、静止画像を得るためのグローバル露光が開始される。一括リセットタイミングでは、まず、全ての行のリセットパルスRSを“High”レベルにして、画素アレイ部304内の全ての単位画素305のリセットトランジスタM53をON状態とする。また、同時のタイミングで全ての行のメモリセレクトパルスSW1および転送パルスTX1（またはメモリセレクトパルスSW2および転送パルスTX2）を“High”レベルにして、画素アレイ部304内の全ての単位画素305のメモリ選択トランジスタM13および転送トランジスタM23（またはメモリ選択トランジスタM14および転送トランジスタM24）を同時にON状態とする。これにより、画素アレイ部304内の全ての単位画素305の電荷蓄積部FD1（または電荷蓄積部FD2）およびフォトダイオードPDが同時にVdにリセットされる。なお、一括リセットタイミングにおいて、一括してリセットを行う画素メモリ部は、図10(a)および(b)に示したリセット信号電圧の読み出しタイミングにおいてリセット信号電圧を読み出して保持した画素メモリ部と異なる画素メモリ部を使用する。これにより、図10(a)および(b)に示したリセット信号電圧の読み出しタイミングにおいてリセット信号電圧が安定した電荷蓄積部FD1（または電荷蓄積部FD2）のリセット信号電圧を破壊することなく、フォトダイオードPDをリセットすることができる。

10

20

【0093】

図10(e)および(f)に示した一括転送タイミングは、静止画像を得るための一連の撮影動作において、フォトダイオードPDが発生した信号電荷を電荷蓄積部FD1（または電荷蓄積部FD2）に一括して転送する駆動タイミングであり、グローバル露光を終了するタイミングである。一括転送タイミングでは、まず、全ての行同時のタイミングで転送パルスTX1（または転送パルスTX2）を“High”レベルにして、画素アレイ部304内の全ての単位画素305の転送トランジスタM21を同時にON状態とする。これにより、グローバル露光の期間において画素アレイ部304内の全ての単位画素305のフォトダイオードPDが発生した信号電荷が、同時に電荷蓄積部FD1（または電荷蓄積部FD2）に転送される。なお、一括転送タイミングにおいて、一括して転送を行う画素メモリ部は、図10(a)および(b)に示したリセット信号電圧の読み出しタイミングにおいてリセット信号電圧を読み出して保持した画素メモリ部と同じ画素メモリ部を使用する。これにより、例えば、画像信号処理装置8において、すでに保持しているリセット信号電圧と後に読み出すビデオ信号電圧との差分処理を行うことによって、各単位画素305のリセットノイズを軽減させることができる。

30

【0094】

図10(g)および(h)に示したビデオ信号電圧の読み出しタイミングは、静止画像を得るための一連の撮影動作において、静止画像の露光後に各画素メモリ部に一括して転送したビデオ信号電圧を読み出す駆動タイミングである。ビデオ信号電圧の読み出しタイミングでは、まず、画素セレクトパルスSE_(1*)を“High”レベルにして、画素アレイ部304内の1行目の単位画素305の画素選択トランジスタM43をON状態とする。また、同時のタイミングでメモリセレクトパルスSW1_(1*)（またはメモリセレクトパルスSW2_(1*)）を“High”レベルにして、画素アレイ部304内の1行目の単位画素305のメモリ選択トランジスタM13（またはメモリ選択トランジスタM14）を同時にON状態とする。これにより、1行目の単位画素305の電荷蓄積部FD1（または電荷蓄積部FD2）に転送された信号電荷に応じたビデオ信号電圧が垂直信号線306に出力され、水平読み出し回路303が、ビデオ信号電圧をサンプリングする。そして、水平読み出し回路303がサンプリングした1行目の各単位画素305のビデオ信号電圧を、画素アレイ部304の列毎に順次読み出す。続いて、同様に、画素セレクトパルスSE_(2*)およびメモリセレクトパルスSW1_(2*)（またはメ

40

50

モリセレクトパルス $SW2(2^*)$ を制御して、画素セレクトパルス $SE(2^*)$ が “High” レベルの間に垂直信号線 306 に出力された、画素アレイ部 304 内の 2 行目の各単位画素 305 のビデオ信号電圧を、水平読み出し回路 303 がサンプリングする。そして、同様に、水平読み出し回路 303 がサンプリングした 2 行目の各単位画素 305 のビデオ信号電圧を、画素アレイ部 304 の列毎に順次読み出す。このように、ビデオ信号電圧の読み出しタイミングの駆動を、画素アレイ部 304 の各行毎に行うことによって、全ての単位画素 305 のビデオ信号電圧を読み出すことができる。なお、読み出したビデオ信号電圧は、例えば、画像信号処理装置 8 によって、すでに保持しているリセット信号電圧が減算される。このリセット信号電圧が減算されたビデオ信号電圧が、デジタルカメラ 1 内の各構成要素によって処理され、例えば、記録装置 6 に記録される。

10

【0095】

図 10 (i) および (j) に示したライブビュー信号の読み出しタイミングは、静止画像を得るための一連の撮影動作中に、ライブビュー信号を読み出す駆動タイミングである。本第 1 の実施形態のイメージセンサ 30 を搭載したデジタルカメラ 1 においては、通常のローリングシャッタ制御によってライブビュー画像を取得する。従って、図 10 (i) および (j) に示したライブビュー信号の読み出しタイミングは、静止画像を得るための撮影動作を開始する前、または静止画像を得るための撮影動作が終了した後のライブビュー信号の読み出しタイミングと同様である。ライブビュー信号の読み出しタイミングでは、まず、画素セレクトパルス $SE(1^*)$ およびメモリセレクトパルス $SW1(1^*)$ (またはメモリセレクトパルス $SW2(1^*)$) が “High” レベルのときに、リセットパルス $RS(1^*)$ を “High” レベルにして、画素アレイ部 304 の 1 行目のリセット信号電圧をサンプリングする。そして、リセットパルス $RS(1^*)$ を “Low” レベルにして、ライブビュー画像の露光を行い、ライブビューの露光期間を終了するときに、転送パルス $TX1(1^*)$ (または転送パルス $TX2(1^*)$) を “High” レベルにして、ライブビューの露光によって得られた画素アレイ部 304 の 1 行目のビデオ信号電圧をサンプリングする。このようにサンプリングされた画素アレイ部 304 の 1 行目の各単位画素 305 のリセット信号電圧とビデオ信号電圧とは、水平読み出し回路 303 によって CDS 処理され、画素アレイ部 304 の列毎に順次読み出される。

20

続いて、同様に、画素セレクトパルス $SE(2^*)$ およびメモリセレクトパルス $SW1(2^*)$ (またはメモリセレクトパルス $SW2(2^*)$) が “High” レベルのときに、リセットパルス $RS(2^*)$ および転送パルス $TX1(2^*)$ (または転送パルス $TX2(2^*)$) を制御して、画素アレイ部 304 の 2 行目の各単位画素 305 のリセット信号電圧とビデオ信号電圧とをサンプリングする。そして、同様に、水平読み出し回路 303 によって CDS 処理され、画素アレイ部 304 の列毎に順次読み出す。このように、ライブビュー信号の読み出しタイミングの駆動を、画素アレイ部 304 の各行毎に行うことによって、全ての単位画素 305 のライブビュー信号を読み出すことができる。

30

【0096】

本第 2 の実施形態のイメージセンサ 30 を搭載したデジタルカメラ 1 において、図 5 ~ 7 に示した第 1 ~ 第 3 の画像読み出しタイミングと同様に、静止画像を得るための一連の撮影動作中に、ライブビュー画像を得ることができる。なお、本第 2 の実施形態のイメージセンサ 30 を搭載したデジタルカメラ 1 の画像読み出し動作は、図 5 ~ 7 に示した第 1 ~ 第 3 の画像読み出しタイミングの各動作における駆動タイミング (図 4 (a) ~ (j) の駆動タイミング) の代わりに、図 10 (a) ~ (j) に示した駆動タイミングによってイメージセンサ 30 を駆動するのみである。従って、図 5 ~ 7 に示した第 1 ~ 第 3 の画像読み出しタイミングに対応した、本第 2 の実施形態のイメージセンサ 30 を搭載したデジタルカメラ 1 における画像読み出しタイミングの詳細な説明は、省略する。

40

【0097】

上記に述べたように、本第 2 の実施形態のイメージセンサ 30 を搭載したデジタルカメラ 1 でも、グローバル露光によって静止画像を撮像する撮影動作の期間中に、ライブビュ

50

ー信号を取得し、表示装置7にライブビュー画像を表示させることができる。そして、静止画像を得るための一連の撮影動作中にライブビュー画像が更新されない時間を短縮することができる。このように、異なる単位画素の構成であるイメージセンサにおいても、本第1の実施形態のイメージセンサ3を搭載したデジタルカメラ1と同様の効果を得ることができる。

【0098】

また、本第2の実施形態のイメージセンサ30における単位画素305の構成では、さらに単位画素内のトランジスタの数を減少させることができ、画素サイズをより小さくすることができる。

【0099】

上記に述べたように、本発明を実施するための形態によれば、グローバル露光によって静止画像を撮像する撮影動作の期間中に、ライブビュー信号を取得し、表示装置7にライブビュー画像を表示させることができる。これにより、静止画像を得るための撮影動作中にライブビュー画像が更新されない時間を短縮することができる。また、グローバルシャッタ制御による静止画像の露光期間の開始直前のライブビュー画像から映像情報を得ることができる。これにより、映像情報を用いた撮影条件の設定などの様々な処理を、グローバル露光を開始するタイミングに近いタイミングで行うことができ、処理の精度を向上させることができる。また、さらに、単位画素内に備えた電荷蓄積部のノイズ特性に応じて、静止画像の取得に使用する電荷蓄積部を選択することができる。これにより、電荷蓄積部の性能によるグローバルシャッタ制御によって撮影した静止画像へのノイズの影響を軽減することができる。

【0100】

なお、本発明のある態様に係る読出制御装置は、本実施形態においては、例えば、イメージセンサ制御信号発生回路31と、垂直走査回路32と、水平読み出し回路33とに対応し、信号読出部は、例えば、水平読み出し回路33に対応し、読出画素制御部は、例えば、垂直走査回路32に対応し、読み出し先決定部は、水平読み出し回路33に対応する。また、本発明のある態様に係る撮像装置は、本実施形態においては、例えば、デジタルカメラ1に対応し、情報取得部は、画像信号処理装置8と、撮影条件検出部81に対応する。

【0101】

なお、本発明を実施するための形態では、画素アレイ部34内に配置された単位画素35を行毎に3つのフィールドに分割して読み出したときの例について説明したが、フィールドの分割数は、本発明を実施するための形態に限定されるものではない。さらに、ライブビュー画像のフレームレート、イメージセンサの行方向および列方向の間引き率も、本発明を実施するための形態に限定されるものではない。例えば、フィールドの分割数は、静止画像およびライブビュー画像の解像度、さらにはライブビュー画像のフレームレートを鑑みて決定することができる。

【0102】

また、本発明を実施するための形態では、静止画像の撮像動作中のリセット信号電圧、ビデオ信号電圧、またはライブビュー信号の読み出しを、単位画素35の行単位で分割したフィールド毎に行う場合の例について説明したが、静止画像の撮像動作中に読み出すデータを分割して読み出す方法は、本発明を実施するための形態に限定されるものではない。例えば、静止画像の撮像動作中に読み出すデータを、グループ単位または画素単位でそれぞれ分割して読み出すこともできる。

【0103】

また、本発明を実施するための形態では、ライブビュー信号を取得する際のイメージセンサにおける電子シャッタタイミングに関して図示していないが、被写体の露光条件に応じて、適宜電子シャッタを使用しても構わない。

【0104】

なお、本発明における回路構成および駆動方式の具体的な構成は、本発明を実施するた

10

20

30

40

50

めの形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の変更をすることができる。例えば、分割するフィールド数を増やすこともできる。また、画素の構成要素および駆動方法が変わった場合においても、例えば、イメージセンサ3や単位画素35内の構成要素や回路構成に応じて駆動方法を変更することによって対応することができる。

【0105】

また、画素の行方向および列方向の配置は、本発明を実施するための形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において画素を配置する行方向および列方向の数を変更することができる。

【0106】

以上、本発明を実施するための形態をもとに説明したが、各構成要素や各処理プロセスの任意の組み合わせ、本発明の表現をコンピュータプログラムプロダクトなどに変換したのもまた、本発明の態様として有効である。ここで、コンピュータプログラムプロダクトとは、プログラムコードが記録された記録媒体（DVD媒体、ハードディスク媒体、メモリ媒体など）、プログラムコードが記録されたコンピュータ、プログラムコードが記録されたインターネットシステム（例えば、サーバとクライアント端末を含むシステム）など、プログラムコードが記録された記録媒体、装置、機器やシステムをいう。この場合、上述した各構成要素や各処理プロセスは各モジュールで実装され、その実装されたモジュールからなるプログラムコードはコンピュータプログラムプロダクト内に記録される。

【0107】

例えば、本発明のある態様に係るコンピュータプログラムプロダクトは、撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出モジュールと、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積部を制御する読出画素制御モジュールと、をコンピュータに実行させるためのプログラムコードが記録されたコンピュータプログラムプロダクトである。

【0108】

また、例えば、図1に示したデジタルカメラ1の各構成要素による処理を実現するためのプログラムをコンピュータ読み取り可能な記録媒体に記録して、当該記録媒体に記録されたプログラムをコンピュータシステムに読み込ませ、実行することにより、デジタルカメラ1に係る上述した種々の処理を行ってもよい。なお、ここでいう「コンピュータシステム」とは、OSや周辺機器等のハードウェアを含むものであってもよい。また、「コンピュータシステム」は、WWWシステムを利用している場合であれば、ホームページ提供環境（あるいは表示環境）も含むものとする。また、「コンピュータ読み取り可能な記録媒体」とは、フレキシブルディスク、光磁気ディスク、ROM、フラッシュメモリ等の書き込み可能な不揮発性メモリ、CD-ROM等の可搬媒体、コンピュータシステムに内蔵されるハードディスク等の記憶装置のことをいう。

【0109】

さらに「コンピュータ読み取り可能な記録媒体」とは、インターネット等のネットワークや電話回線等の通信回線を介してプログラムが送信された場合のサーバやクライアントとなるコンピュータシステム内部の揮発性メモリ（例えばDRAM（Dynamic Random Access Memory））のように、一定時間プログラムを保持しているものも含むものとする。また、上記プログラムは、このプログラムを記憶装置等に格納したコンピュータシステムから、伝送媒体を介して、あるいは、伝送媒体中の伝送波により他のコンピュータシステムに伝送されてもよい。ここで、プログラムを伝送する「伝送媒体」は、インターネット等のネットワーク（通信網）や電話回線等の通信回線（通信線）のように情報を伝送する機能を有する媒体のことをいう。また、上記プログラムは、前述した機能の一部を実現するためのものであってもよい。さらに、前述した機能をコン

10

20

30

40

50

コンピュータシステムにすでに記録されているプログラムとの組み合わせで実現できるもの、いわゆる差分ファイル（差分プログラム）であっても良い。

【0110】

以上、本発明の実施形態について、図面を参照して説明してきたが、具体的な構成はこの実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲においての種々の変更も含まれる。

【0111】

また、本発明のある態様に係る読出制御装置は、撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出手段と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積手段を制御する読出画素制御手段と、を備えることを特徴とする読出制御装置であってもよい。

10

【0112】

また、本発明のある態様に係る読出制御装置は、撮像素子上に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出手段と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた複数の電荷蓄積手段を制御する読出画素制御手段と、前記撮像素子上に配置された各画素内に設けられた複数の電荷蓄積手段のそれぞれについて、前記静止画用信号の読み出しに用いる電荷蓄積手段であるか、前記動画用信号の読み出しに用いる電荷蓄積手段であるか、を決定する読み出し先決定手段と、を備え、前記信号読出手段は、前記読み出し先決定手段によって決定された前記静止画用信号の読み出しに用いる電荷蓄積手段から前記静止画用信号を読み出し、前記動画用信号の読み出しに用いる電荷蓄積手段から前記動画用信号を読み出す、ことを特徴とする読出制御装置であってもよい。

20

【0113】

また、本発明のある態様に係る撮像装置は、入射光量に応じた信号電荷を発生させる光電変換手段と、前記光電変換手段が発生した前記信号電荷を蓄積する複数の電荷蓄積手段と、を具備した画素を2次元状に複数配列した画素手段と、前記画素手段の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッタ動作を行うとともに、前記画素手段に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出手段と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積手段を制御する読出画素制御手段と、を備えることを特徴とする撮像装置であってもよい。

30

40

【0114】

また、本発明のある態様に係る撮像装置は、入射光量に応じた信号電荷を発生させる光電変換手段と、前記光電変換手段が発生した前記信号電荷を蓄積する複数の電荷蓄積手段と、前記複数の電荷蓄積手段にそれぞれ対応し、前記信号電荷を転送する複数の転送手段と、前記電荷蓄積手段に蓄積された前記信号電荷を増幅して画素信号として出力信号線に出力する増幅手段と、前記電荷蓄積手段に貯められた信号電荷をリセットするリセット手段と、を具備した画素を2次元状に複数配列した画素手段と、前記画素手段の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッタ動作を行うとともに、前記画素手段に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記

50

区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出手段と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積手段を制御する読出画素制御手段と、を備えることを特徴とする撮像装置であってもよい。

【0115】

また、本発明のある態様に係る固体撮像装置は、入射光量に応じた信号電荷を発生させる光電変換手段と、前記光電変換手段が発生した前記信号電荷を蓄積する複数の電荷蓄積手段と、前記複数の電荷蓄積手段にそれぞれ対応し、前記信号電荷を転送する複数の転送手段と、前記電荷蓄積手段に蓄積された前記信号電荷を増幅して画素信号として出力信号線に出力する増幅手段と、前記電荷蓄積手段に貯められた信号電荷をリセットするリセット手段と、を具備した画素を2次元状に複数配列した画素手段と、前記画素手段の全ての画素の露光開始タイミングと露光期間とを同一とするグローバルシャッタ動作を行うとともに、前記画素手段に配置された複数の画素を複数のグループに区分し、それぞれのグループに属する画素から、前記区分したグループ単位で静止画用信号を読み出し、さらに、前記区分したグループ単位に静止画用信号を読み出す期間の合間に、それぞれのグループに属する画素から、前記区分したグループ単位で動画用信号を読み出す信号読出手段と、前記画素から前記静止画用信号および前記動画用信号を読み出すために、前記画素内に設けられた前記複数の電荷蓄積手段を制御する読出画素制御手段と、を備えることを特徴とする固体撮像装置であってもよい。

10

20

【0116】

以上、本発明の実施形態について、図面を参照して説明してきたが、具体的な構成はこの実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の代替物、変形、等価物による変更を行うこともできる。従って、本発明の範囲は、上記の説明を参照して決められるものではなく、請求項によって決められるべきであり、均等物の全ての範囲も含まれる。また、上述した特徴は、いずれも、好ましいか否かを問わず、他の特徴と組み合わせてもよい。また、請求項において、明示的に断らない限り、各構成要素は1またはそれ以上の数量である。また、請求項において「～のための手段」のような語句を用いて明示的に記載する場合を除いて、請求項が、ミーンズ・プラス・ファンクションの限定を含むものと解してはならない。

30

【符号の説明】

【0117】

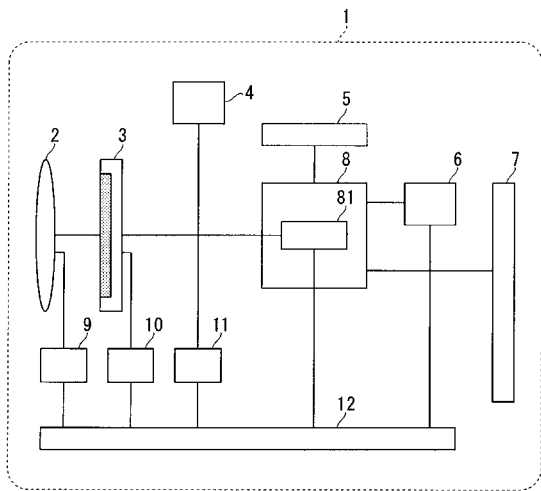
- 1・・・デジタルカメラ
- 2・・・レンズユニット部
- 3, 30・・・イメージセンサ
- 4・・・発光装置
- 5・・・メモリ
- 6・・・記録装置
- 7・・・表示装置
- 8・・・画像信号処理装置
- 9・・・レンズ制御装置
- 10・・・イメージセンサ制御装置
- 11・・・発光制御装置
- 12・・・カメラ制御装置
- 81・・・撮影条件検出部
- 31, 301・・・イメージセンサ制御信号発生回路
- 32, 302・・・垂直走査回路
- 33, 303・・・水平読み出し回路
- 34, 304・・・画素アレイ部
- 35, 305・・・単位画素

40

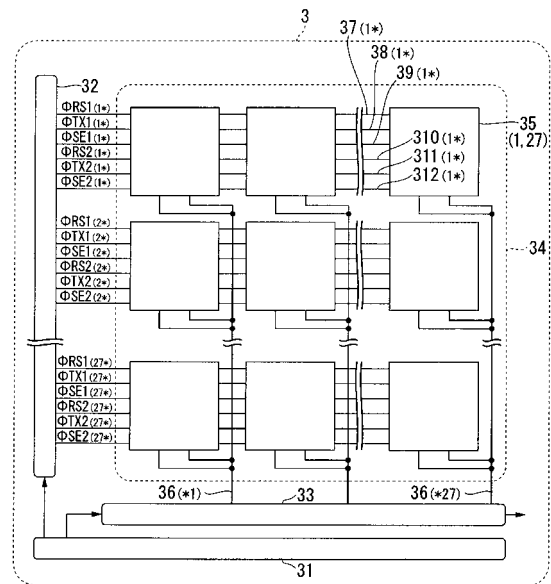
50

- 3 6 , 3 0 6 . . . 垂直信号線
- P D . . . フォトダイオード
- 3 5 1 , 3 5 2 , 3 5 3 , 3 5 4 . . . 画素メモリ部
- F D 1 , F D 2 . . . 電荷蓄積部
- M 1 1 , M 1 2 . . . リセットトランジスタ
- M 2 1 , M 2 2 , M 2 3 , M 2 4 . . . 転送トランジスタ
- M 3 1 , M 3 2 , M 3 3 . . . 増幅トランジスタ
- M 4 1 , M 4 2 . . . 選択トランジスタ
- M 4 3 . . . 画素選択トランジスタ
- M 5 3 . . . リセットトランジスタ
- M 1 3 , M 1 4 . . . メモリ選択トランジスタ
- F D . . . 電荷蓄積部
- M 1 . . . F D リセットトランジスタ
- M 2 . . . 転送トランジスタ
- M 3 . . . 増幅トランジスタ
- M 4 . . . 選択トランジスタ
- M 5 . . . P D リセットトランジスタ

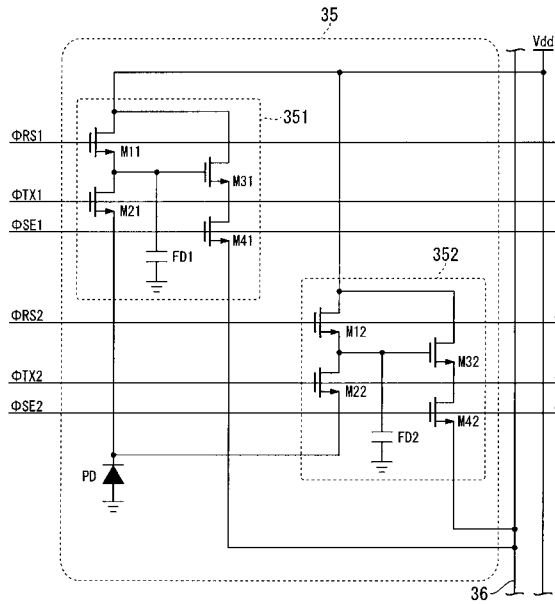
【 図 1 】



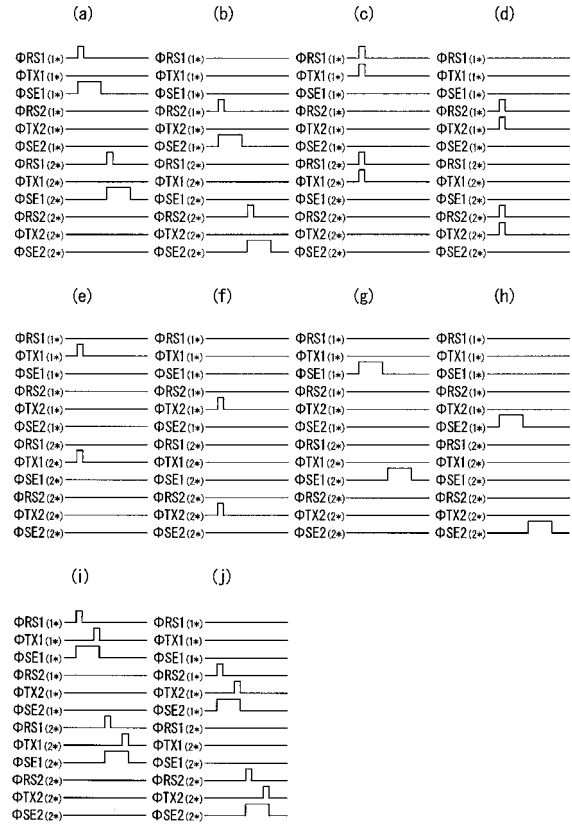
【 図 2 】



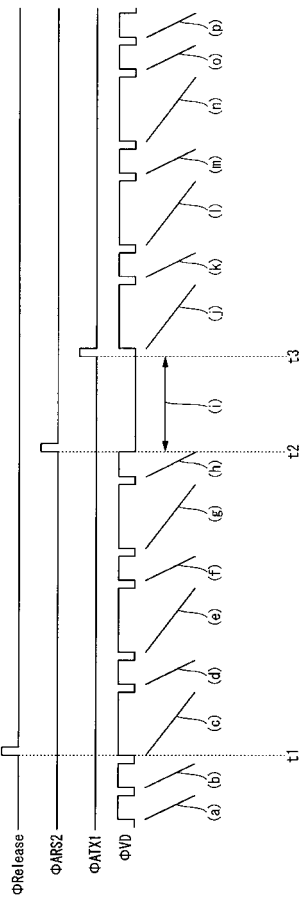
【 図 3 】



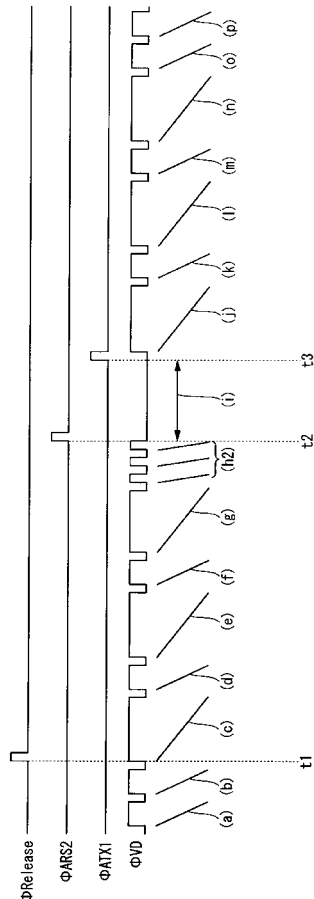
【 図 4 】



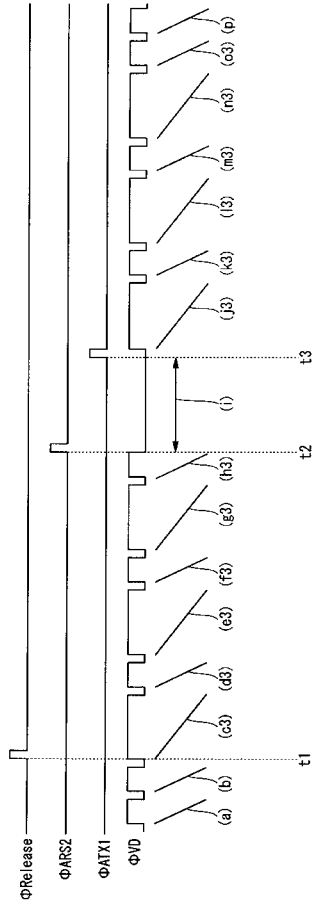
【 図 5 】



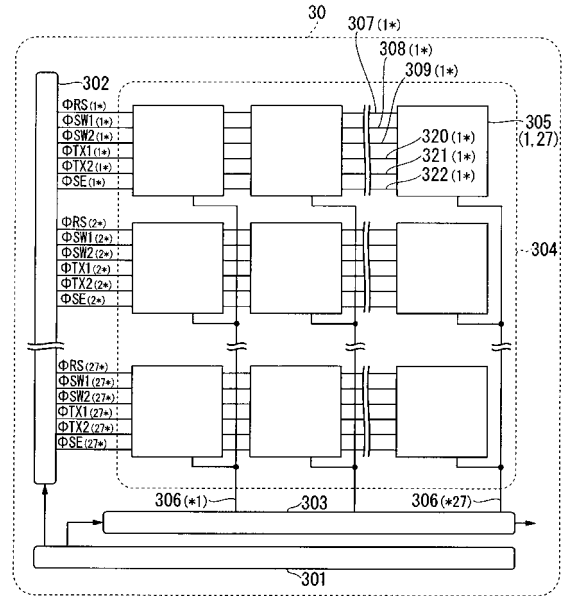
【 図 6 】



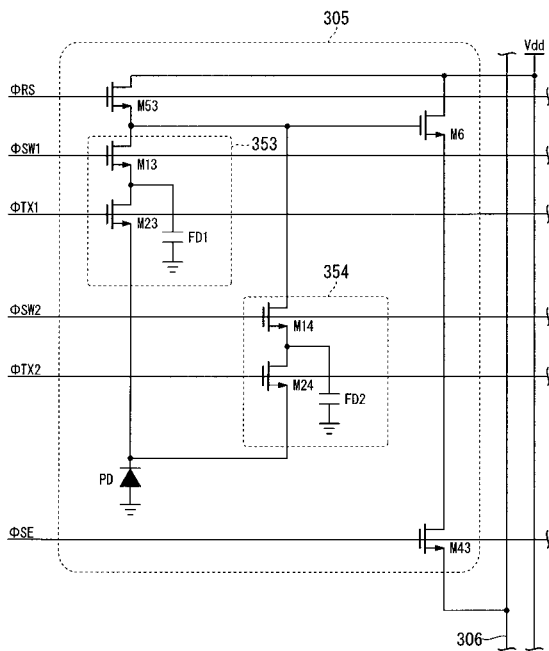
【 図 7 】



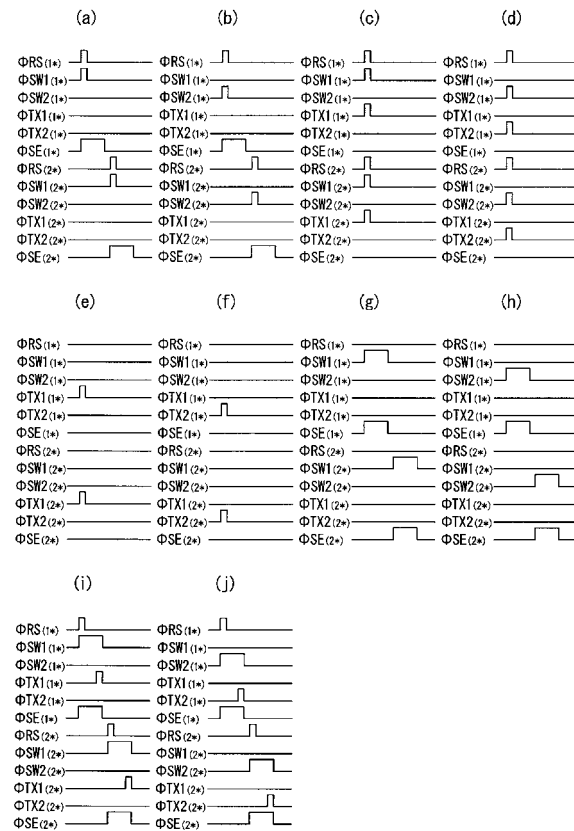
【 図 8 】



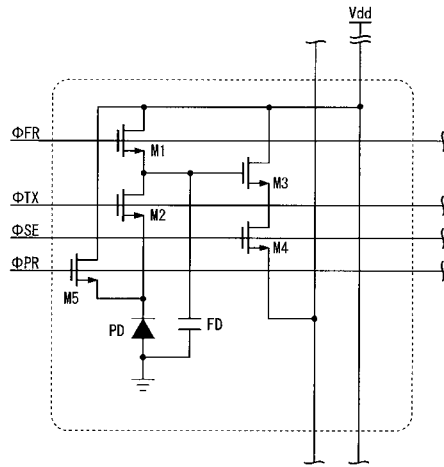
【 図 9 】



【 図 10 】



【 図 1 1 】



フロントページの続き

(72)発明者 福岡 直人

東京都渋谷区幡ヶ谷 2 丁目 4 3 番 2 号 オリンパス株式会社内

Fターム(参考) 5C024 CY06 CY16 EX42 GY31 HX02 JX41