

[19] 中华人民共和国国家知识产权局



# [12] 发明专利说明书

专利号 ZL 200310124837.9

[51] Int. Cl.  
G02F 1/136 (2006.01)  
G02F 1/1335 (2006.01)

[45] 授权公告日 2006年12月6日

[11] 授权公告号 CN 1288489C

[22] 申请日 2003.12.31

[21] 申请号 200310124837.9

[30] 优先权

[32] 2003.1.31 [33] JP [31] 2003-024473

[73] 专利权人 日本电气株式会社

地址 日本东京都

[72] 发明人 松永直记 世良贤二

审查员 周宇

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 朱进桂

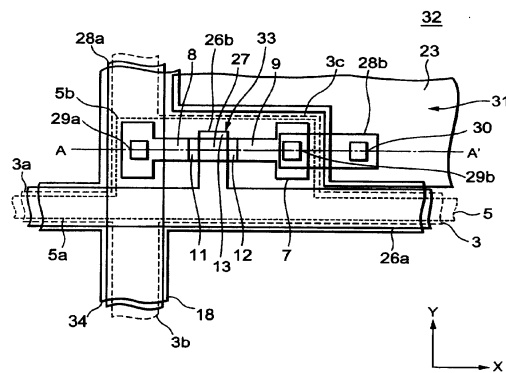
权利要求书 3 页 说明书 15 页 附图 12 页

[54] 发明名称

薄膜晶体管、TFT基片和液晶显示器

[57] 摘要

提供了一种薄膜晶体管，它包括有源层，其中形成源区和泄漏区；第一光屏蔽膜，它屏蔽投射到有源层上的光；和第二光屏蔽膜，它在有源层与第一光屏蔽膜之间。至少第二光屏蔽膜对着有源层的表面部分的载流子浓度约为  $10^{17}/\text{cm}^3$  或更少。



1. 一种薄膜晶体管，包括：  
5 有源层，其中形成源区和泄漏区；  
第一光屏蔽膜，屏蔽投射到有源层的光；  
第二光屏蔽膜，它布置在有源层和第一光屏蔽膜之间，其中，  
至少对着有源层的第二光屏蔽膜表面部分的载流子浓度为  $10^{17} / \text{cm}^3$   
或更少。
- 10 2. 根据权利要求 1 所述的薄膜晶体管，其特征在于第二光屏蔽膜和  
有源层之间的距离为 100 纳米至 350 纳米之间。
3. 根据权利要求 1 所述的薄膜晶体管，其特征在于有源层具有在源  
区和通道区之间的低浓度载流子区，其中，  
在泄漏区与通道区之间，所说的低浓度载流子区具有与源区和泄  
15 漏区相同的传导类型，且其杂质浓度比源区和泄漏区的低；  
所说的第二光屏蔽膜有部分与通道区和低浓度载流子区平面重叠。
4. 根据权利要求 1 所述的薄膜晶体管，其特征在于第二光屏蔽膜具  
有光吸收性能。
5. 根据权利要求 1 所述的薄膜晶体管，其特征在于还包括布置在第  
20 一光屏蔽膜和第二光屏蔽膜之间的介质膜。
6. 根据权利要求 1 所述的薄膜晶体管，其特征在于第二光屏蔽膜形  
成在第一光屏蔽膜上。
7. 一种薄膜晶体管，包括：  
有源层，其中形成源区和泄漏区；  
25 第一光屏蔽膜，屏蔽投射到有源层上的光；  
第二光屏蔽膜，它布置在有源层和第一光屏蔽膜之间，  
其中，对着有源层的第二光屏蔽膜的表面部分的电场强度是  
对着第一光屏蔽膜的所述第二光屏蔽膜的表面部分的电场强度的  
80%或更小，  
其中，对着有源层的第二光屏蔽膜表面部分的载流子浓度为  $10^{17} / \text{cm}^3$  或  
30 更少。

8. 根据权利要求 7 所述的薄膜晶体管，其特征在于第二光屏蔽膜与有源层之间的距离为 100 纳米至 350 纳米。

9. 一种薄膜晶体管，包括：

有源层，其中形成源区和泄漏区；

5 第一光屏蔽膜，屏蔽投射到有源层的光；

第二光屏蔽膜，它布置在有源层和第一光屏蔽膜之间，

其中，第二光屏蔽膜由半导体绝缘膜制成，其中，第二光屏蔽膜的载流子浓度为  $10^{17} / \text{cm}^3$  或更少。

10. 一种薄膜晶体管，包括：

10 有源层，其中形成源区和泄漏区；

第一光屏蔽膜，屏蔽投射到有源层的光；

第二光屏蔽膜，它布置在有源层和第一光屏蔽膜之间，

其中，第二光屏蔽膜由下列一组材料中选择制成：非晶硅，晶硅，非晶硅锗，多锗，非晶硅锗，多硅锗，和它们的任意组合，其中，  
15 第二光屏蔽膜的载流子浓度为  $10^{17} / \text{cm}^3$  或更少。

11. 一种薄膜晶体管基片，包括

光发射基片；

晶体管阵列，包括多个布置在光发射基片上的薄膜晶体管；

第一光屏蔽膜，它布置在光发射基片和至少一个薄膜晶体管之间；

20 第二光屏蔽膜，它布置在第一光屏蔽膜和薄膜晶体管的有源层之间，  
其中，对着有源层的第二光屏蔽膜的表面部分的载流子浓度为  $10^{17} / \text{cm}^3$  或更少。

12. 根据权利要求 11 所述的薄膜晶体管基片，其特征在于还包括相应于每一薄膜晶体管的像素电极，

25 其中，每个像素电极由像素电极对应的薄膜晶体管激励。

13. 根据权利要求 12 所述的薄膜晶体管基片，其特征在于在电容电极之间的介质膜并联连接到像素电极。

14. 根据权利要求 13 所述的薄膜晶体管基片，其特征在于还包括另一薄膜晶体管，它既不包括第一光屏蔽膜，亦不包括第二光屏蔽膜。

30 15. 根据权利要求 11 所述的薄膜晶体管基片，其特征在于对着有源

层的第二光屏蔽膜的表面部分的电场强度是对着第一光屏蔽膜的所述第二光屏蔽膜的表面的电场强度的80%或更少。

5 16. 根据权利要求11所述的薄膜晶体管基片，其特征在于第二光屏蔽膜由下列一组材料中选择制成：非晶硅，结晶硅，非晶硅锗，多锗，非结晶锗，多硅锗，及其任意组合。

17. 一种液晶显示器，包括：

权利要求11所述的薄膜晶体管基片；

在薄膜晶体管基片对面布置的相对基片；

在薄膜晶体管基片与相对基片之间布置的液晶显示层。

10 18. 一种薄膜晶体管制造法，包括：

提供基片；

在上述基片上形成地介质膜；

形成第一光屏蔽膜；

在第一光屏蔽膜上形成第二光屏蔽膜；

15 把载流子掺杂到第二光屏蔽膜，使至少对着有源层的第二光屏蔽膜的表面部分的载流子浓度为  $10^{17} / \text{cm}^3$  或更少；

在第二光屏蔽膜上形成介质膜；

在上述介质膜上形成用于薄膜晶体管的有源层。

20 19. 根据权利要求18所述的薄膜晶体管制造法，其特征在于介质膜在形成第一光屏蔽膜之后和在第一光屏蔽膜上形成第二光屏蔽膜之前制成。

## 薄膜晶体管、TFT 基片和液晶显示器

5

## 技术领域

本发明涉及薄膜晶体管器件，液晶显示器和具体适用于薄膜晶体管器件和减少薄膜晶体管器件泄漏电流的液晶显示器的制造方法。

## 10 背景技术

最近几年，作为 OA（办公自动化）设备的显示器，液晶显示器得到了发展。在各种液晶显示器中，用薄膜晶体管作为开关单元的有源矩阵式液晶显示器与常规显示器相比具有下述优点：甚至当扫描线数增加时，对比度或响应速度也不太低。为此，OA 设备的高级显示器和清晰度电视的显示器经常使用有源矩阵式液晶显示器。还有，当有源矩阵式液晶显示器用作投射型显示器的光阀时，如投影仪，其优点是容易获得大屏幕显示器。当有源矩阵式液晶显示器用作投射型显示器的光阀时，液晶显示器布置在光源和从光源投射光的光学系统之间，此时，液晶显示器这样布置，使光源位于液晶显示器相对基片的一边，而光学系统位于液晶显示器的薄膜半导体器件阵列基片（TFT 基片）一边。在从光源入射具有较高亮度的光中间，液晶显示器基于屏幕信息控制通过光学系统边的光强度。更具体地说，液晶显示器开关激励薄膜晶体管，并控制作用于每一像素的液晶显示层的电场，来改变每个像素的发射因子，从而调节发射光的强度。由液晶显示器发射的光通过具有透镜等设备的光学系统放大并投影。

通常，在有源矩阵式液晶显示器中，半导体层，如非晶硅和多晶硅，用作薄膜晶体管的有源层。当光投射到这一有源层上时，由于光的激发而产生泄漏电流（光感应泄漏电流），所以，液晶显示器的显示性能因反差变低而变坏。特别当有源矩阵式液晶显示器用作投射型显示器的光阀时，由于高亮度的光投射到液晶显示器上，发生因光感应泄漏电流

的影响变大了。还有，在这种情况下，因为在液晶显示器中，光不仅仅来自光源，还有光学系统的反射光投射到薄膜晶体管的有源层上，因光感应泄漏电流的影响变得更大。最近几年中，投影型显示器的小型化和高亮度取得了进展，投影到作为光阀的液晶显示器上的光亮度也增加了，因此，光泄漏电流问题变得更为严重。

一种减少因光感应泄漏电流影响的技术，如日本公布的专利 11-204587A 和 11-084422A，描述了用遮断投射到薄膜晶体管上的返回光来减少光量的技术。图 1 表示这种一般液晶显示器的截面。这种液晶显示器的象素部分具有第一多晶硅薄膜 452a，硅化薄膜 452b，第二多晶硅薄膜 453，介电薄膜 454，它们依次堆栈在基片 451 上，且薄膜晶体管 456 成形其上。

基片 451 由石英基片或高应变点玻璃基片制成，第一多晶硅膜 452a 和硅化膜 452b 构成第一光屏蔽膜 452，第一多晶硅膜 452a 成形在基片 451 上的厚度约为 50 纳米，硅化膜 452b 由钨 (W) 制成，它是高熔点金属材料，形成在第一多晶硅膜 452a 上的厚度约为 100 纳米。第二多晶硅膜 453 构成第二光屏蔽膜，形成在第一光屏蔽膜 452 上的厚度约为 50 纳米。介电膜 454 形成在第二多晶硅膜 453 上的厚度约为 380 纳米。薄膜晶体管 456 包括形成在介质膜 454 上，厚度为 65 纳米的多晶硅层 455，作为有源层，并用与通常液晶显示器薄膜晶体管制造方法相同的方法制造。

在图 1 所示的一般液晶显示器中，由于堆栈的膜组成第一光屏蔽膜 452 和第二光屏蔽膜 453，投射到多晶硅层（薄膜晶体管的有源层）455 的光被遮断。在第一光屏蔽膜 452 中，从基片背面端投射到薄膜晶体管 456 的有源层的光被具有很强光学反射特性的硅化膜 452b 阻断。还有，由多晶硅膜构成的第二光屏蔽层 453，具有光吸收特性，吸收进入第一光屏蔽膜 452 和有源层 455 之间，未被硅化膜 452b 遮断的光，减少投射到有源层 455 上的光。

在图 1 所示的一般液晶显示器中，介电膜 454 的厚度约为 380 纳米，在这种情况下，在被基片 451 反射返回的光中，包含在极限光射线 L11 和极限光射线 L12 之间的角度差  $\beta$  内的光，如图 1 所示，成为直接投射到有源层 455 的栅级电极下通道区的光。特别当来自光源的光强度增加

时，对由基片 451 反射返回的光的光屏蔽效应，即使有光吸收特性的第二多晶膜 453，也显不够。当光投射到有源层 455 的通道区时，在薄膜晶体管 456 上产生光感应泄漏电流，使液晶显示器的性能变坏。为此，特别当液晶显示器用作投射型显示器的光阀时，需要更加有效地屏蔽投射到薄膜晶体管有源层 455 上的光的技术。

## 发明内容

本发明提供了一种用薄膜晶体管，TFT 基片和借助于减少投射到薄膜晶体管通道区上的光来减少薄膜晶体管光感应泄漏电流的液晶显示器，并减少光屏蔽膜对薄膜晶体管有源层的电影响。

根据本发明第一实施例，薄膜晶体管包括有源层，其中形成源区和漏区；第一光屏蔽层，屏蔽投射到有源层上的光；在有源层和第一屏蔽膜之间的第二光屏蔽层，其中，至少在对着有源层的第二光屏蔽膜的表面部分的载流子浓度为  $10^{17} / \text{cm}^3$  或更少。

根据本发明第二实施例，薄膜晶体管包括有源层，其中形成源区和漏区；第一光屏蔽膜，屏蔽投射到有源层上的光；在有源层与第一屏蔽膜之间的第二光屏蔽膜，其中，对着有源层的第二光屏蔽膜表面部分的电场强度为对着第一光屏蔽层的表面部分电场强度的 80% 或更小，其中，对着有源层的第二光屏蔽膜表面部分的载流子浓度为  $10^{17} / \text{cm}^3$  或更少。

根据本发明第三实施例，薄膜晶体管基片包括光发射基片，包含沉积在光发射基片上的多个薄膜晶体管的晶体管阵列；沉积在光发射基片和至少一个薄膜晶体管之间的第一光屏蔽膜；在第一光屏蔽膜和薄膜晶体管有源层之间的第二光屏蔽膜，其中，对着有源层的第二光屏蔽层表面部分的载流子浓度为  $10^{17} / \text{cm}^3$  或更少。

## 附图说明

图 1 表示在一般液晶显示器中薄膜晶体管阵列基片的横截面结构图。

图 2 是本发明第一实施例的薄膜晶体管阵列基片上薄膜晶体管附近的平面图。

图 3 是图 2 沿 A—A' 线的横截面图。

图 4 (a) 至 (d) 是表示本发明第一实施例制造薄膜晶体管阵列基片方法的截面图。

图 5 (a) 和 (b) 是接着图 4 (d), 制造薄膜晶体管阵列基片方法的  
5 截面图。

图 6 (a) 和 (b) 是接着图 5 (b), 制造薄膜晶体管阵列基片方法的  
截面图。

图 7 (a) 和 (b) 表示有源层附近, 分别来自光屏蔽膜的能带。

图 8 表示光屏蔽膜的载流子浓度和屏蔽膜电位中电荷总量的关系  
10 图。

图 9 是本发明第二实施例的薄膜晶体管阵列基片横截面结构图。

图 10 (a) 和 (b) 表示本发明第二实施例用于薄膜晶体管阵列基片  
制造方法的截面图。

图 11 是本发明第三实施例的薄膜晶体管阵列基片横截面结构图。

15 图 12 本发明第四实施例的薄膜晶体管阵列基片横截面结构图。

图 13 本发明第五实施例的薄膜晶体管阵列基片横截面结构图。

图 14 是本发明第六实施例的薄膜晶体管阵列基片横截面结构图。

### 具体实施方式

20 图 2 是本发明第一实施例液晶显示器的薄膜晶体管平面图, 图 3 是  
沿图 2 中 A—A' 线的截面图, 在图 2 和 3 中, 表示了含在 TFT 基片 32  
中的多个薄膜晶体管中的一个。

如图 2 所示, TFT 基片 32 有多个布置成矩阵形的薄膜晶体管 33,  
每一薄膜晶体管 33 成形于一组沿 Y 向并行延伸的数据线 28a 和沿 X 方  
25 向并行延伸的栅极线 26a 之间的交叉处附近。栅极线 26a, 例如, 由多晶  
硅膜或硅化膜制成, 其中已掺杂载流子, 数据线 28a 由铝膜或类似的物  
质制成。黑色的矩阵 34 由铬膜或具有光屏蔽特性的这类物质制成, 且形  
成在空间上重叠栅极线 26a, 数据线 28a 和薄膜晶体管。象素区域 31 被  
栅极线 26a 和数据线 28a (由黑色矩阵 34) 分割, 象素电极 23 基本上  
30 是矩形, 它由透明电极制成, 如象素区域上的铟锡氧化物 (ITO)。



如图 3 所示, TFT 基片 32 有基片 1, 地介质膜 2, 第一光屏蔽膜 3, 第一介质膜 4, 第二光屏蔽膜 5, 第二介质膜 6, 有源层 7, 它们从底层相继堆栈起来。还有, 在有源层 7 的上层有一栅极介电膜 10, 栅级电极 13, 第一夹层介电膜 14, 源电极 15, 漏电极 16, 第二夹层介电膜 17, 5 低部电极 18, 电容介电膜 19, 上部电极 20。第三夹层介电膜 21, 展平膜 22 和像素电极 23。

地介质膜 2 由硅氧化物制成, 成形于由高应变点玻璃基片制成的基片 1 的整个表面。第一光屏蔽膜 3 是导电的, 且由硅化钨制成, 它反射光以阻断来自基片 1 投射的光。图 2 的第一光屏蔽膜 3 成形于相应于栅级线 26a 的区域 3a, 相应于数据线 28a 的区域 3b, 和相应于薄膜晶体管 10 33 的区域 3c。第一光屏蔽层 3, 在相应于薄膜晶体管 33 的区域 3c 的低层边, 成形于重叠有源层 7X 方向的区域, 或比有源层 7 稍宽的区域, 第一介质膜 4 成形于第一光屏蔽膜 3 和地介质膜 2 上。

第二光屏蔽膜 5, 它具有无光发射特性, 由非晶硅制成, 能吸收 15 光, 并成形于相应于栅级线 26a 的区域 5a 和相应于薄膜晶体管的区域 5b 内, 如图 2 所示。第二光屏蔽膜 5, 在相应于薄膜晶体管区的低层边, 成形于重叠有源层 7X 方向的区域, 或稍宽于有源层 7 的区域。还有, 第二光屏蔽膜 5 对着有源层 7 的表面部分的载流子浓度置为  $10^{17} / \text{cm}^3$  或更少。第二光屏蔽膜 5 布置成在空间覆盖第一光屏蔽膜 3, 与第一光屏蔽膜 3 有接近相同的面积。另外, 第二光屏蔽膜可从比第一光屏蔽膜 3 20 的面积小。第二介质膜 6 由硅氧化物制成, 且成形于光屏蔽膜 5 和有源层 7 之间, 其膜厚度约为 150 纳米。

有源层 7 成形于第二介质膜 6 上, 构成薄膜晶体管 33 (图 2) 的有源层, 在有源层 X 方向两端做成 Y 方向的宽度比中心部分的宽, 在有源层 7X 方向的一端附近, 形成源区 8, 其中设置高载流子浓度; 在 X 方向 25 另一端附近, 形成为泄漏区 9, 其中设置高载流子浓度。源区 8 部分覆盖第一数据线 28a (图 2), 并通过源电极 15 (接触器 29a) 与第一数据线连接, 源电极由含铝硅制成。泄漏区 9 部分覆盖第二数据线 28b (图 2), 并通过泄漏电极 15 (接触器 29b) 与第二数据线 28b 连接, 漏电极 30 由含铝硅制成。

在有源层上，有栅级介质膜 10，它由硅氧化物制成。在栅级介质膜 10 上，有栅级电极 13，它由钨硅化制成，在有源层 7X 方向中心附近。在源区 8 和栅级电极正 F 的通道区 27 之间，有一个低浓度载流子区域 11，在泄漏区 9 和通道区 27 之间，有另一个低浓度载流子区 12。通道区 27 覆盖在凸出于栅级线 26a 的导线 26b 上（图 2），且栅级电极 13 和栅级线 26a 通过接触器相互连接。在栅级介质膜 10 和栅级电极 13 的顶部，有第一夹层介质膜 14，它由硅质氧化物制成。

第二夹层介质层 17 由硅氮化物制成，且成形于第一夹层介电膜 14，源电极 15 和漏电极 16 的顶部。在第二夹层介质膜 17 顶部，有由铬和微晶硅层压构成的低电极 18。在低电极 18 的顶部，有介质膜 19，用作电容，它由硅氮化物制成。在介质膜 19 的顶部有顶电极 20，它由钛、含铝硅和微晶硅层压制成。顶电极 20 通过第二数据线 28b（图 2）与漏电极 16 连接。顶电极 20 和低电极 18 彼此相对，介质膜 19 介于其中，构成像素储存电容。在上电极 20 的顶部有第三夹层介电膜 21，它由硅氮化物制成。

展平膜 22 由丙烯制成，互成形于第三夹层介电膜 21 上。展平膜 22 增强了薄膜晶体管阵列基片 32 薄膜晶体管表面的光滑性。像素电极 23 由 ITO 制成，作为透明电极做在像素区 31（图 2）上。像素电极 23 成形于展平膜 22 上，并通过接触孔与上电极 20 连接。在液晶显示器中。作用于液晶（未画出）的电场由改变赋予像素电极 23 的电位来控制，以控制来自基片 1 端（光源端）发射的光量。

图 4（a）至（d），图 5（a）和（d），和图 6（a）和（b）表示 TFT 基片 32 的制造方法。首先，借助于 CVD 法，地介质膜 2 成形于由高应变点的玻璃基片之类制成的基片 1 的整个表面上，厚度约为 300 纳米，并在地介质膜 2 上。第一光屏蔽膜 3，它是有很强光反射特性的金属硅化膜，用溅射法（图 4（a））做成厚度约为 175 纳米。然后，在某区留下光刻胶，在该区中形成有源层 7 或用光刻法在该区稍大的区域中形成有源层 7，且第一光屏蔽膜 3 用干蚀法被选择地去掉（图 4（b））。

用 CVD 法，介电膜 4 成形为厚度约 150 纳米，在其顶部，用 CVD 法成形第二光屏蔽膜 5，其厚度约为 60 纳米。接着，用离子掺杂法，离

子注入法，或汽相投配法，把载流子注入到第二光屏蔽膜 5，此外，如图 4 (b) 那样，要形成有源层 7 的区域留下光刻胶，或用光刻法在比这一区更宽的区留下光刻胶，且第二光屏蔽膜用干蚀法 (图 4 (c)) 被有选择地去掉。在载流子注入时，在第二光屏蔽膜垂直方向的载流子剖面中，载流子呈这样的状态，即对着有源层 7 的第二光屏蔽膜 5 的表面部分载流子浓度约为  $10^{17} / \text{cm}^3$  或更少，且在这一注入期间，最大载流子浓度为接近有源层 7 对着介电膜 6 的表面处的浓度。

用 CVD 法，介电膜 6 成形为厚度约 150 纳米，有源层 7 成形厚度约为 60 纳米，栅级介质膜 10a 用 CVD 法成形厚度约为 10 纳米。此后，载流子以这样的状态注入有源层 7，即用离子掺杂法或离子注入法使载离子浓度约为  $10^{15} / \text{cm}^3$ 。然后，为了改善有源层 7 晶体质量，有源层 7 用受激准分子激光退火，从而改善有源层 7 晶体的质量，并形成具有极好特性的薄膜晶体管。

然后，在光刻法形成有源层 7 的区域留下光刻胶，在非形成有源层 7 的区域，用干蚀法去除光刻胶。此后，光刻胶用光刻法留在非形成源区 8 和泄漏区 9 的任何其它地区，并用离子掺杂法，或离子注入法注入载流子，使载流子浓度分别对源区 8 和泄漏区 9 为  $5 \times 10^{20} / \text{cm}^3$ 。在载流子注入后，栅级介质膜 10b，用 CVD 法 (图 4 (d))，成形约为 90 纳米的厚度。

在源区 8 和相应于栅级电极 13 的区域 27 之间的任何区域，和泄漏区 9 和相应于栅级电极 13 的区域 27 之间的区域，用光刻法留下光刻胶，并用离子掺杂法，或离子注入法，以低载流子浓度注入，形成约  $10^{17} / \text{cm}^3$  的低浓度载流子区 11, 12 (图 5 (a))。此后，被注入的载流子用 CVD 设备氢化激活。

然后，如同薄膜晶体管器件阵列基片构成通常液晶显示器的方法一样，形成栅级电极 13，第一夹层介电膜 14，源电极 15 和漏电极 16。当形成源电极 15 和漏电极 16 时，在液晶显示器中，对于非薄膜晶体管器件阵列基片 32 像素区的任何周边电路 (未画出)，第一光屏蔽膜 3 和第二光屏蔽膜 5 将分别与之电连接。此后，形成第二夹层介质膜 17 (图 5 (b))。

用 CVD 法，形成结晶硅膜，其厚度约为 100 纳米，用溅射法形成铬膜，其厚度为 140 纳米，用它们的层压形成低电极 18。用光刻法，把光刻胶留在形成低电极 18 区域的后面，用干蚀法形成低电极 18。接着，用 CVD 法形成介质膜 19，其厚度约为 100 纳米，通过形成接触孔，上电极 20 连到漏电极 16。此后，形成由钛含铝硅和结晶硅层压构成储存电容的电极，其厚度约为 550 纳米，且用光刻法把光刻胶留在形成上电极 20 的区域，再用干蚀法（图 6 (a)）形成上电极。

用 CVD 法，形成第三夹层介电膜 21，其厚度约为 400 纳米，然后用旋转喷涂形成展平膜，其厚度约为 1690 纳米。在展平膜上形成接触孔，用于把像素电极 23 连接储存电容的上电极 20 之后，用溅射法形成像素电极 23（图 6 (b)），其厚度约为 40 纳米。用上述描述的制造过程，获得图 3 所示截面结构的 TFT 基片 32。

在本实施例中，在 TFT 基片 32 的基片 1 和有源层 7 之间，布置有由高导性的金属硅化物制成的第一光屏蔽膜 3，和无光发射特性的第二光屏蔽膜 5。第二光屏蔽膜 5 与有源层 7 之间的距离（介质膜 6 的膜厚度）可置约为 150 纳米。因此，与图 1 所示的一般液晶显示器相比（其中光屏蔽膜和有源层之间的距离置为 380 纳米），它因减少了投射到有源层 7 上的光量而改善了光屏蔽效果，并进一步有效地阻断从基片 1 端返回薄膜晶体管 33（图 3）的光（返回光）。

形成 TFT 基片 32 的薄膜晶体管 33 具有对有源层 7 的高光屏蔽效应，且较少有光感应电流的影响。因此，薄膜晶体管的开关特性得到了改善，成为可满意地控制像素电极 23。在包含 TFT 基片 32 的液晶显示器中，甚至当用作投射型显示器中的光阀时（其中高亮度光作为光源），可实现高亮度和高对比度。

如图 3 所示，在本实施例中，因为有源层 7 与第二光屏蔽膜 5 之间的距离比一般情况的短，其角度差 $\alpha$ 比图 1 所示的极限光射线 L11 和 L12 之间的角度差 $\beta$ 小。因此，与一般液晶显示器相比，投射到有源层 7 的通道区 27 和低浓度载流子区 11, 12 的光量减少，由于光感应泄漏电流导致的反差降低等性能变坏可避免，从而可改善液晶显示器的性能。

另一方面，在常规情况下，当第二光屏蔽幕 453 与有源层 455 之间

的距离设置较短时，作用于第一光屏蔽膜 452 和第二光屏蔽膜 453 之间的电位导致第二光屏蔽膜 453 作用于薄膜晶体管上作为后栅级，由于薄膜晶体管 33 的后栅级，带来了泄漏电流。这是由于第二光屏蔽膜 453 是导电的，当第二光屏蔽膜 453 更接近有源层 455 时，对有源层就有电的影响（图 1）。

在本实施例中，使对着有源层 7 的第二光屏蔽层 5 的表面部分中的载流子浓度降低，从而由于作用于第一光屏蔽膜 3 的电位导致的电场被光屏蔽膜 5 释放，减少了对薄膜晶体管 33 的电影响。据此，即使当第二光屏蔽膜 5 和有源层 7 相互接近时，液晶显示器的性能不会因后栅级引起的泄漏电流的影响而变坏。

图 7 (e) 和 (b) 分别表示在这一实施例和在常规结构中，有源层附近来自光屏蔽膜的能量带。图 8 表示光屏蔽膜载流子浓度与光屏蔽膜电位中的电荷量之间的相互关系。图 7 (a) 和 (b) 分别表示在这一实施例和常规结构中第一屏蔽膜 3 和栅级电极 13（示于图 3）之间的能量电平状态。在图 7 (a) 中，第二光屏蔽膜 5A 的载流子浓度置为  $10^{17} / \text{cm}^3$  的低值。在图 7 (b) 中，第二光屏蔽膜 5B 的载流子浓度置为  $10^{22} / \text{cm}^3$  的高值。

当第二光屏蔽膜 5A 的载流子浓度为低值时（如图 7 (a) 示），作用于第一光屏蔽膜 3 的电位  $V$  引起第二光屏蔽膜 5A 中能带的弯曲，使在第二光屏蔽膜 5A 在第一光屏蔽膜 3 端和有源层 7 端之间产生电位差  $\Delta V$ （电位损失）。另一方面，当第二光屏蔽膜 5B 的载流子浓度为高时（如图 7 (b) 示），在第二光屏蔽膜 5B 中没有能带的弯曲，但第二光屏蔽膜 5B 的电位变成等于第一光屏蔽膜 3 的电位  $V$ ，第二光屏蔽膜在第一光屏蔽膜 3 端与有源层 7 端的电位之间没有电位差。据此，如果第一光屏蔽膜 3 与栅级电极 13 之间的电位差为常数，则图 7 (b) 的有源层 7 中的能带弯曲大于图 7 (a) 中的能带弯曲。

比较图 7 (a) 和图 7 (b)，在图 7 (a) 中，第二光屏蔽膜 5A 帮助释放第一光屏蔽膜 3 的电场，而图 7 (b) 中，第二光屏蔽膜 5B 并不帮助释放第一光屏蔽膜 3 的电场。第二光屏蔽膜 5 的载流子浓度为图 7 (a) 的较低值时，有源层 7 中能带的弯曲比图 7 (b) 中能带的弯曲小一个相

应于第二光屏蔽膜 5A 中电位差 $\Delta V$ 的量。

第二光屏蔽膜的载流子浓度  $n$  和发生在第二光屏蔽膜内的电位差 $\Delta V$  之间的关系示于图 8。如图 8 所示, 对着有源层 7 的第二光屏蔽膜 5 的表面部分载流子浓度越低, 第二光屏蔽膜 5 中的电位差越大。当 5V 的电位 (例如) 作用于第一光屏蔽膜 3 时, 如果对着有源层 7 的第二光屏蔽膜 5 的表面部分载流子浓度置为  $10^{17} / \text{cm}^3$  (如同一图所示), 那么电位差 $\Delta V$  成为 1V, 第一光屏蔽膜 3 的电场能被释放 20%。因此, 借助于置对着有源层 7 的第二光屏蔽膜 5 的表面部分载流子浓度为  $10^{17} / \text{cm}^3$  或更少, 则由于第一光屏蔽膜 3 释放 20% 的电位或更多是可能的, 且由于第一光屏蔽膜 3 的电位释放电场的影响很大。

在本发明的示例中, 因为对着薄膜晶体管的有源层的第二光屏蔽膜表面部分电场强度置为等于或小于对着第一光屏蔽膜表面部分的 80%, 则由于第一光屏蔽膜 (它影响薄膜晶体管的有源层) 的电场可由第二光屏蔽膜释放, 据此, 甚至当第二光屏蔽膜接近薄膜晶体管的有源层时, 保持由于后栅级效应的低泄漏电流是可能的, 且薄膜晶体管的开关特性变得更优。

在本实施例中, 第二介质膜 6 的厚度置约为 150 纳米, 对着有源层 7 的第二光屏蔽膜 5 的表面部分载流子浓度置约为  $10^{17} / \text{cm}^3$ , 但当第二介质膜 6 的厚度低于 150 纳米, 且第二光屏蔽膜 5 和有源层 7 之间的距离进一步缩短时, 对着有源层 7 的第二光屏蔽膜 5 的表面部分载流子浓度可置为低于  $10^{17} / \text{cm}^3$ 。在这种情况下, 对着有源层的第二光屏蔽膜 5 的表面部分载流子浓度置得较低, 而发生在第二光屏蔽膜 5 中的电位差 $\Delta V$  变得更大。使第二光屏蔽膜 5 的释放工作变得更强。据此, 甚至当第二介质膜 6 的厚度做得更薄时 (为了增强第二光屏蔽膜 5 的光屏蔽效应), 保持由于后栅级效应的低泄漏电流是可能的。对着有源层的第二光屏蔽膜 5 的表面部分载流子浓度可置成这样, 使第二光屏蔽膜 5 在第一光屏蔽膜 3 端和有源层 7 端之间电位差超过作用于第一光屏蔽膜 3 的电位 20%。

当置第二介质膜 6 的厚度 (第二光屏蔽膜 5 和有源层 7 之间的距离) 为 350 纳米或更厚时, 到达有源层 7 的光增加了, 光感应泄漏电流变得

突出。还有，当置第二介质膜 6 的厚度为 100 纳米或更小时，第二光屏蔽膜 5 电影响有源层 7，由于后栅级的泄漏电流变得突出。因此，第二介质膜 6 的厚度可置为从约 100 纳米至约 350 纳米。第二介质膜 6 的厚度置为 100 纳米至 350 纳米，从而它可能增强光屏蔽效应，避免光感应  
5 泄漏电流和由于后栅级的泄漏电流。在光屏蔽效应方面，第二介质膜 6 的厚度可在 150 纳米至 250 纳米之间。当第二光屏蔽膜 5 的厚度置为 50 纳米或更少时，第二光屏蔽膜 5 没有非光发射特性，当它置为 200 纳米或更大时，第二光屏蔽膜 5 电影响有源层 7，由于后栅级的泄漏电流变得突出。增强光屏蔽效应，避免光泄漏电流和由于后栅级效应的泄漏电  
10 流是可能的。

图 9 是本发明第二实施例液晶显示器 TFT 基片 32A 的截面图。本例的 TFT 基片 32A 具有类似于图 2 的平面结构，图 9 的截面图相应于图 2 沿 A-A' 线的截面。本例不同于第一实施例，第一光屏蔽膜 3 和第二光屏蔽膜 5 是相互堆栈而无介质膜 4（图 3）。TFT 基片 32A 具有基片 1，  
15 地介质膜 2，第一光屏蔽膜 3，第二光屏蔽膜 5，第二介质膜 6 和有源层 7，它们依此次序从低向高堆栈。

图 10 (a) 和 (b) 表示本发明第二实施例制造 TFT 基片 32A 的方法。首先，用 CVD 法，把约 300 约米厚的地介质膜 2 做在由高应力点玻璃之类制成的基片 1 的整个表面，在地介质膜 2 上，用溅射法，制成由  
20 具有光反射特性的金属硅化制成的钨硅化膜，其厚度约为 175 纳米，作为第一光屏蔽膜 3。进一步，在该膜的上部，用 CVD 法（图 10 (a)），堆栈第二光屏蔽膜 5，其厚度约为 60 纳米。

接着，把光刻胶留在要制成有源层 7 的区域，或用光刻法留在比上述区稍宽的区域，且用干蚀法（图 10 (b)）把第二光屏蔽膜 5 去掉。然  
25 后，用与图 4 (d) 至图 6 (b) 相同的方法，获得本例具有图 9 所示截面的 TFT 基片 32A。

在本实施例中，因为第一光屏蔽膜 3 和第二光屏蔽膜 5 的堆栈，中间没有形成第一介质膜 4，因而形成第一介质膜 4 的过程省去了，即使在这种情况下，与第一实施例相同，对于有源层 7 的光屏蔽效应高，且  
30 即使是包含本例 TFT 基片 32A 的液晶显示器中，也实现了高亮度和高对

比度。还有，因为第一光屏蔽膜 3 和第二光屏蔽膜 5 为直接堆栈，第一光屏蔽膜 3 和第二光屏蔽膜 5 的电位变成彼此相等。不像第一例，它不需要把载流子注入第二光屏蔽膜 5，但只有第一光屏蔽膜 3 可与周边电路（未画出）电连接。据此，制造方法比第一例简单，因而，可缩短制造周期，并改善液晶显示器制造的流量。

图 11 表示本发明第三实施例液晶显示器的 TFT 基片 32B 的截面图。本例的 TFT 基片 32B 具有与图 2 相同的平面结构，图 11 所示的截面相应于图 2 沿线 A-A' 的截面。本例不同于第一例，它不提供如图 3 所示的储存电容。

TFT 基片 32B，在其有源层 7 的上层端，形成栅级介质膜 10，栅级电极 13，第一介质膜 14，源电极 15，漏电极 16，第二介质膜 17，和像素电极 23。这一 TFT 基片 32B 按下述合法获得：像在图 4 (a) 至 5 (b) 中的情况那样，直到第二夹层膜 17 形成；此后，不产生储存电容，形成第二夹层膜 17，并带有接触孔；像素电极 23 连到漏电极 16，这样获得 TFT 基片 32B。

在本例中，与第一例不同，TFT 基片 32B 没有储存电容。即使在这种情况下，如同第一例的情况，第一光屏蔽膜 3 和第二光屏蔽膜 5 对有源层 7 的光屏蔽效应增加了，且即使在包含本例的 TFT 基片 32B 的液晶显示器中，也能实现高亮度和高对比度。

图 12 是本发明第四实施例液晶显示器的 TFT 基片 32C 截面结构。本例的 TFT 基片 32C 具有与图 2 相同的平面结构，图 12 是相应于图 2 中沿线 A-A' 的截面。本例不同于第二例，它不提供图 9 所示的储存电容。

在有源层 7 的上层端，TFT 基片 32C 做有栅级介质膜 10，栅级电极 13，第一夹层介质膜 14，源电极 15，漏电极 16，第二夹层介质膜 17，和像素电极 23。这一 TFT 基片按如下方法获得：如图 10 (a) 和 (b) 和图 4 (d) 至 5 (b) 那样，直到形成第二夹层膜 17；此后，不产生储存电容，形成第二夹层介质膜 17，并有接触孔；像素电极 23 与漏电极 16 相连，这样获得 TFT 基片 32C。

在本例中，不像第二例，TFT 基片没有储存电容，即使在这种情况下



下，如第一例的情况，第一光屏蔽膜 3 和第二光屏蔽膜 5 对有源层 7 的光屏蔽效应高，且即使在包含本例 TFT 基片 32C 的液晶显示器中，也能实现高亮度和高对比度。还有，如第二例的情况，能改善液晶显示器制造的流量。

5 图 13 表示本发明第五实施例的 TFT 基片 32D 的截面结构。在这里，图 13 表示形成相应于图 3 中第一光屏蔽膜 7 的第一光屏蔽膜 7 的方法。还有，TFT 基片 32D 接近图 2 所示的像素区 31，且泄漏区有像素矩阵区 103，其中形成薄膜晶体管，用来控制与像素电极连接的像素，和激励区 104，其中形成像激励电路这样的周边电路。

10 具有图 13 所示截面结构的 TFT 基片 32D 按如下方法获得：首先，如图 4 (a) 和 (b) 那样，地介质膜 102 做在基片 101 上的整个表面，在需要的地方形成光屏蔽膜 105。此时，光屏蔽膜 105 做在像素矩阵区 103 内，但不在激励区 104。光屏蔽膜 105 可以没有光发射特性，但要有导电性和导热性。

15 下一步，介质膜 106 制成厚度 150 纳米，且在介质膜 106 上，制成有源层 107。有源层 107 由非晶硅膜制成，做在像素矩阵区 103 和泄漏区 104。在像素矩阵区 103 中的薄膜晶体管用作控制像素电极的晶体管，在激励区 104 中的薄膜晶体管用作构成激励电路这类的晶体管。做在像素矩阵区 103 和激励区 104 的有源层 107 由激发物激光退火。

20 在形成有源层 107 的过程中，因为在像素矩阵区 103 中有源层 107 的低层端，形成有光屏蔽膜 105，当有源层（它是非晶硅膜）以激光退火时的激光照射时，由激光产生的热通过光屏蔽膜 105 的热导特性传给基片 101 端，因此，有源层 107 以低结晶质量（亦即低迁移率）的多晶硅膜形成，据此，在像素矩阵区 103 中形成的薄膜晶体管中，光感应  
25 电流进一步减少。另一方面，在激励区 104 中的有源层 107，像在像素矩阵区 103 中的有源层一样，被激光退火，但是，因为在激励区 104 中的有源层 107 的低层端，没有形成光屏蔽膜 105，因而没有太多激光产生的热传列基片 101 端。因此，有源层 107 以高结晶质量（亦即高迁移率）的多晶硅膜形成。据此，形成在激励区 104 内的薄膜晶体管的开关  
30 特性得到改善。

在本例中，在像素矩阵区 103 内构成薄膜晶体管的有源层 107 的低层端)，布置有光屏蔽膜 105，它具有导热性，但在激励区 104 内构成薄膜晶体管的有源层 107 的低层端，没有光屏蔽膜。在这种情况下，当这两个区中的有源层 107 被激光退火时，与是否有导热性的光屏蔽膜 105 有关，即论有源层 107 以同样方法制成，像素矩阵区 103 内的薄膜晶体管的特性与激励区 104 内薄膜晶体管的特性变得不同。

因为上述薄膜晶体管特性的不同是由于光屏蔽膜 105 的导热性引起的，因而，只要在像素矩阵区 103 内形成的有源层 107 低层端上有导热性的膜作为光屏蔽膜（不管光屏蔽膜的结构）就能获得上述薄膜晶体管特性的差异。当介质膜 106 的厚度（光屏蔽膜 105 与有源层 107 之间的距离）置为 350 纳米或更大时，激光退火时热处理的热不会传给有足够导热性的光屏蔽膜 105。有源层 107 的特性，不会因低层端上是否有光屏蔽膜 105 而改变。还有，当介质膜 106 的厚度置为 100 纳米或更小时，在低层端有关屏蔽膜 105 的有源层 107 与低层端没有光屏蔽膜 105 的有源层 107 之间，由于激光退火热处理导致特性的变化太大。此外，不可能获得特别好的薄膜晶体管导通特性，因此，介质膜 106 的厚度可置于约 100 纳米和约 350 纳米之间，如第一例中第二介质膜 6 的情况。

图 14 是本发明第六实施例液晶显示器的截面图。按照第一例的薄膜晶体管基片 32，对着的基片 41，和液晶层 40 如图 14 配置。薄膜晶体管基片可用第一至第五例的任一薄膜晶体管基片。

在上述第一至第四例中，已示出了用钨硅化作第一光屏蔽膜 3 的例子，但代替钨，可用钽 (Ta)，钛 (Ti)，铬 (Cr) 和钼之类金属，且这些金属并不需要有高的熔化温度。还有，作为第五例中的光屏蔽膜 105，如第一至第四例那样，也可用钨硅化膜，且代替钨，可用钽 (Ta)，钛 (Ti)，铬 (Cr)，钼 (Mo) 等。

在上述第一至第四例中，已示出了第二光屏蔽膜 5 的例子，具有光吸收特性的非晶硅可用作第二光屏蔽膜，但是，用半导体薄膜，例如微晶硅 ( $\mu\text{c-Si}$ )，非结晶  $\text{Si-x Ge}_x$  系统，多锗 (poly-Ge)，非结晶锗 ( $\text{a-Ge}$ ) 和多  $\text{Si-x Ge}_x$  系统，都可获得与上述每一例相同的效果。还有，在上述第一至第四例中，已示出了作为栅级电极 13 的例子，钨硅化

膜可用作栅级电极 13，但钽 (Ta)，钛 (Ti)，铬 (Cr)，钼 (Mo)，铝第一光屏蔽膜等也可使用。

在上述第一至第四例中，已示出了 CVD 法用于形成第二光屏蔽膜 5 等的例子，但溅射法，等离子体 CVD 法等也可使用。还有，在基片整个表面上形成的介质膜、光屏蔽膜、薄膜晶体管的有源层，栅级介质膜等的厚度都给出了一个例子，且根据目的作适当改变。还有，在第二光屏蔽膜 5 载流子注入中，借助于在具有传导型载流子的半导体薄膜中注入与该载流子逆向的传导型载流子来获得低载流子浓度的第二光屏蔽膜也是可能的。

前面各例的说明能使业内人士制作或使用本发明。此外，业内人士都很易理解这些例子的各种改型，这里给出的一般原理和特殊例子无需创新就可用于别的例子。因此，本发明并不逐限于这里描述的实施例，而适用于权利要求及其等效确定的最宽范围内。

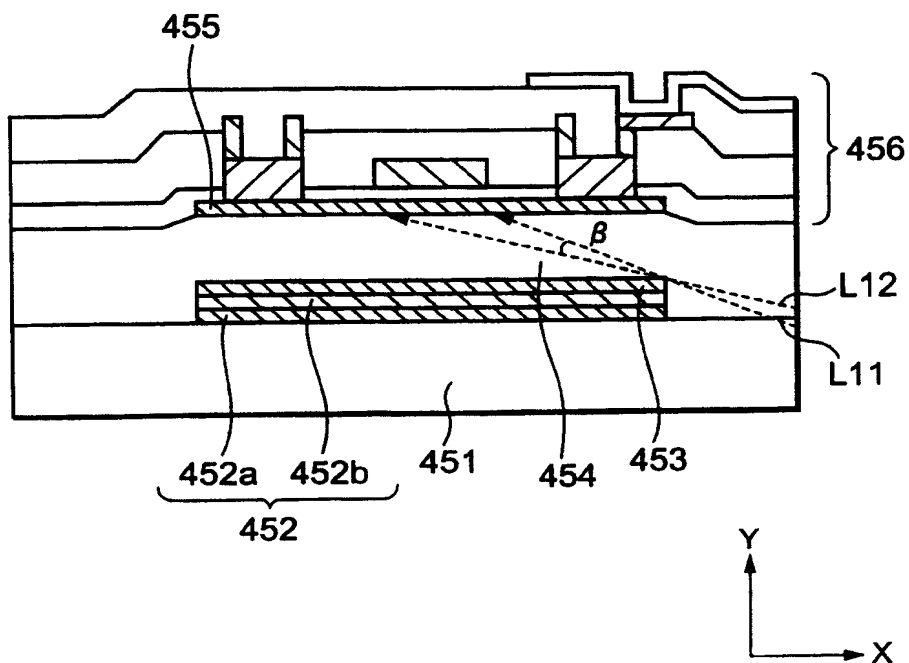


图 1



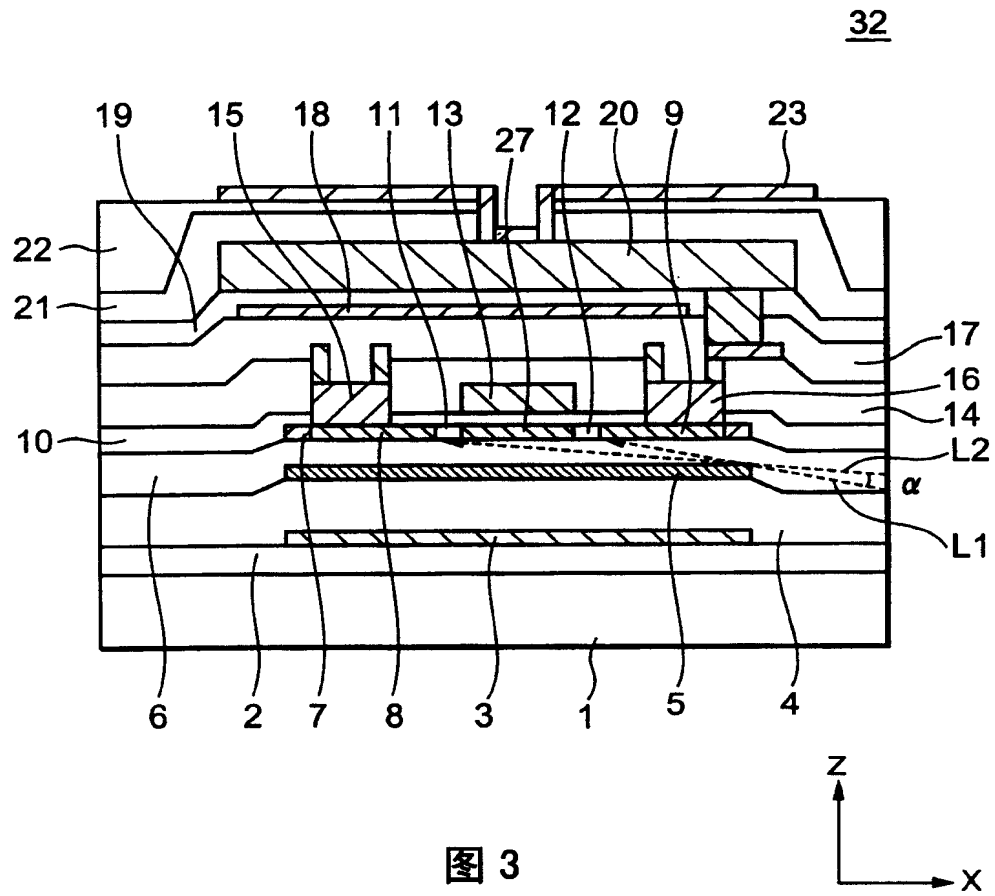


图 3

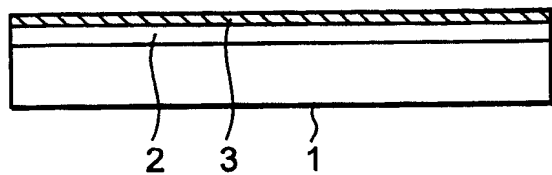


图 4(a)

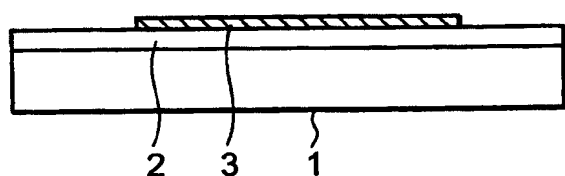


图 4(b)

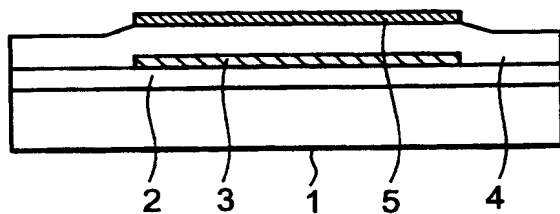


图 4(c)

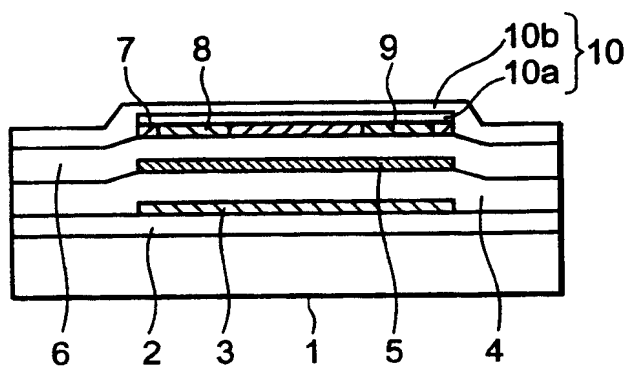


图 4(d)

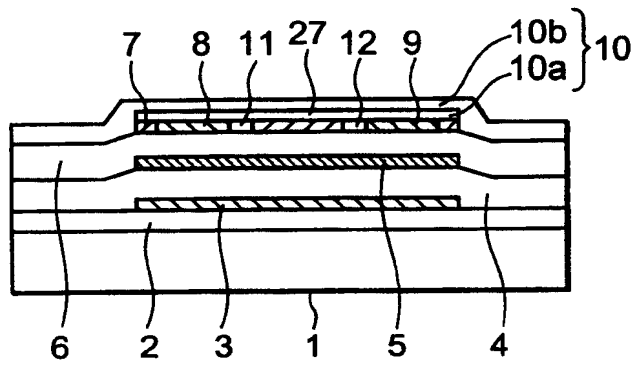


图 5(a)

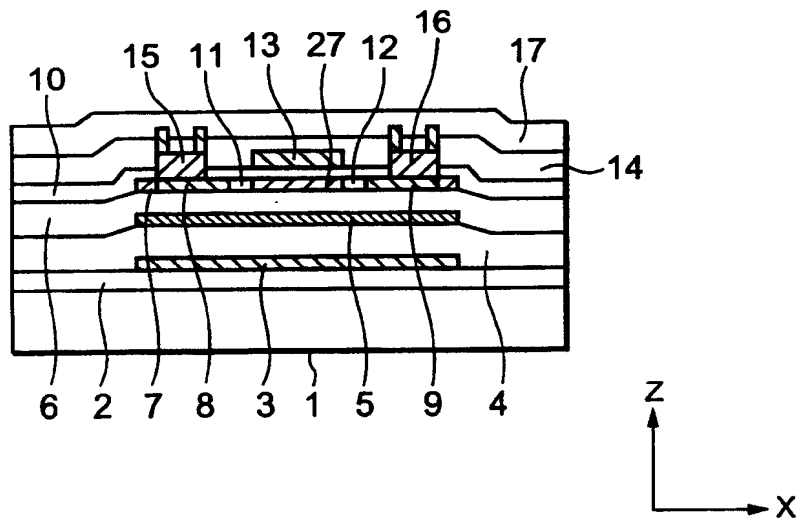


图 5(b)



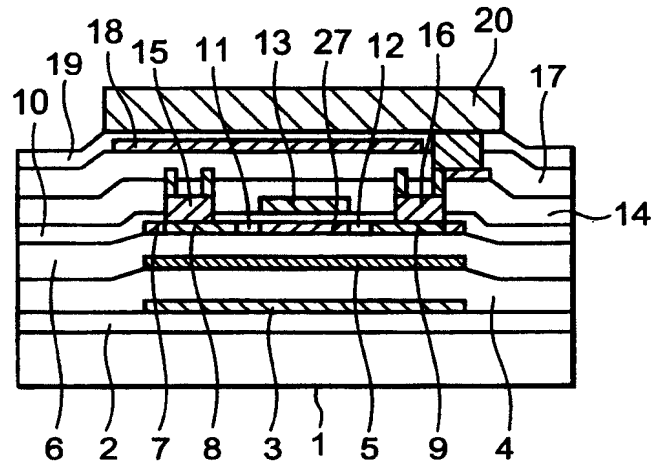


图 6(a)

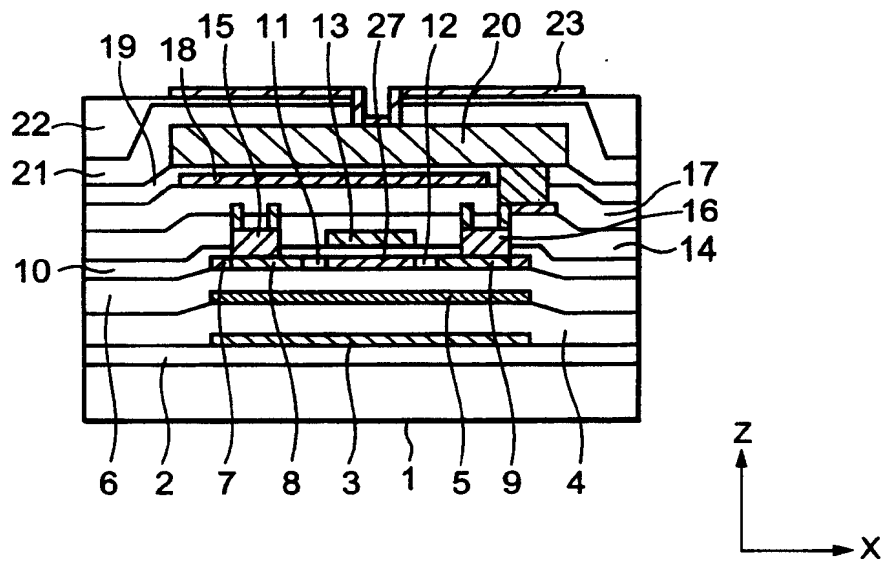


图 6(b)

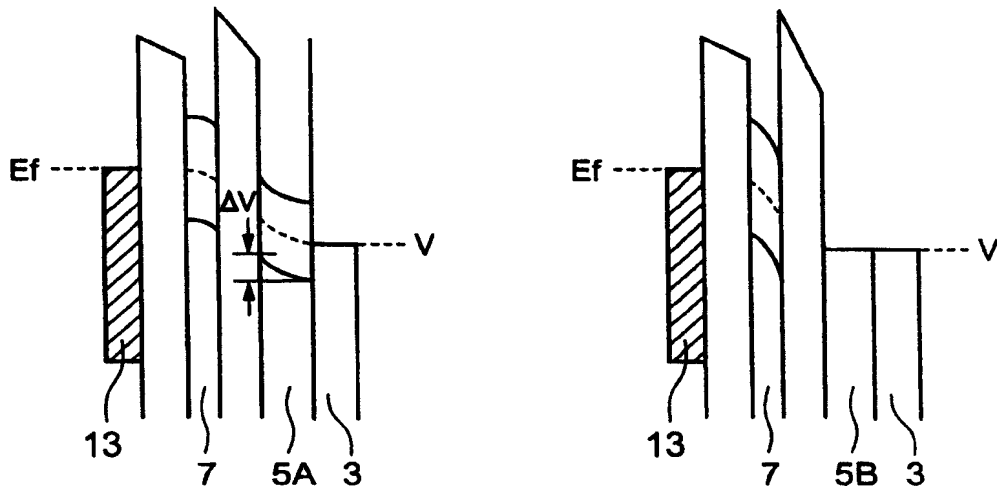


图 7(a)

图 7(b)

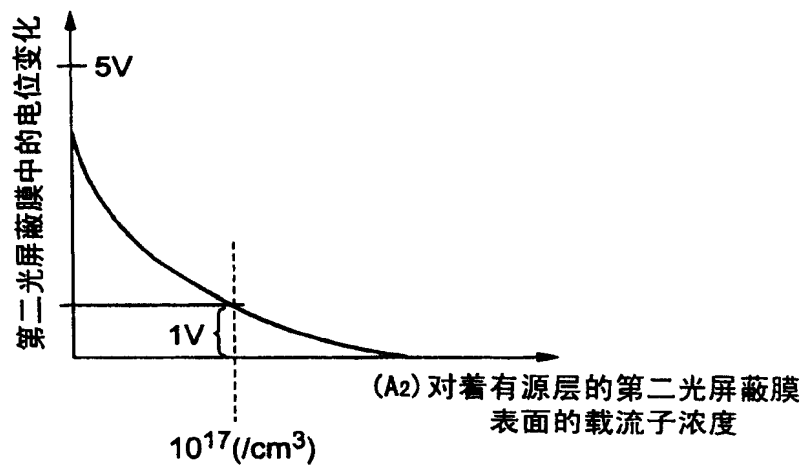
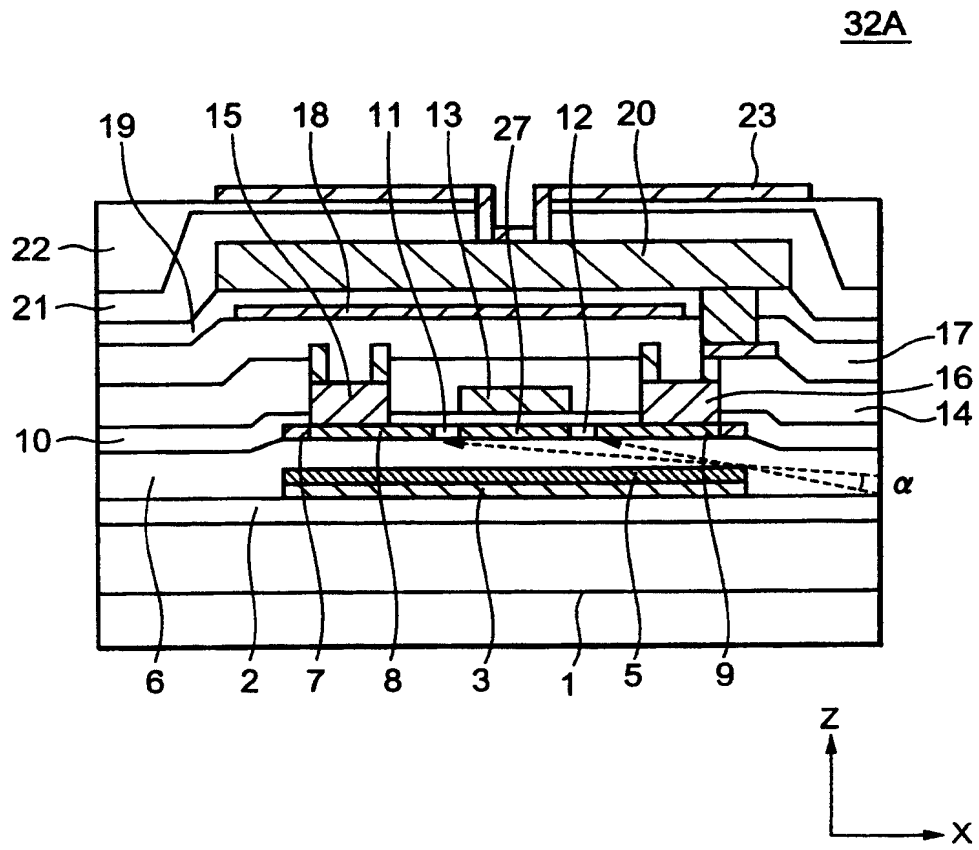


图 8



**图 9**

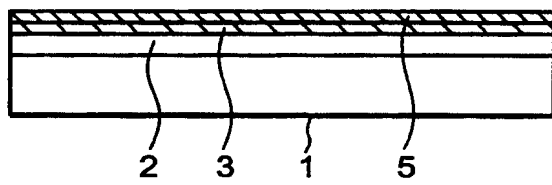


图 10(a)

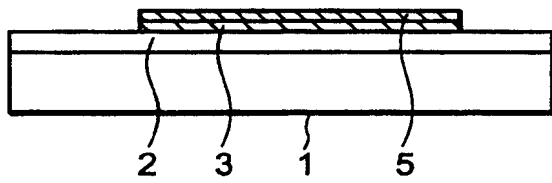
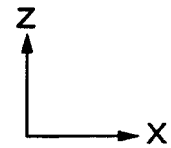


图 10(b)



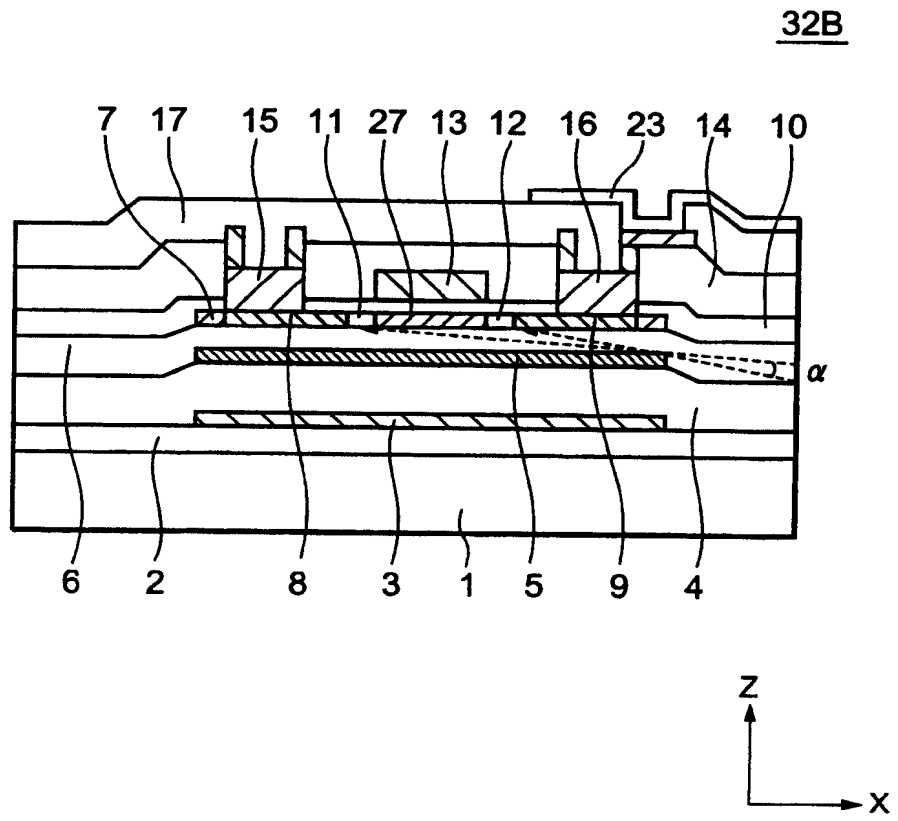


图 11

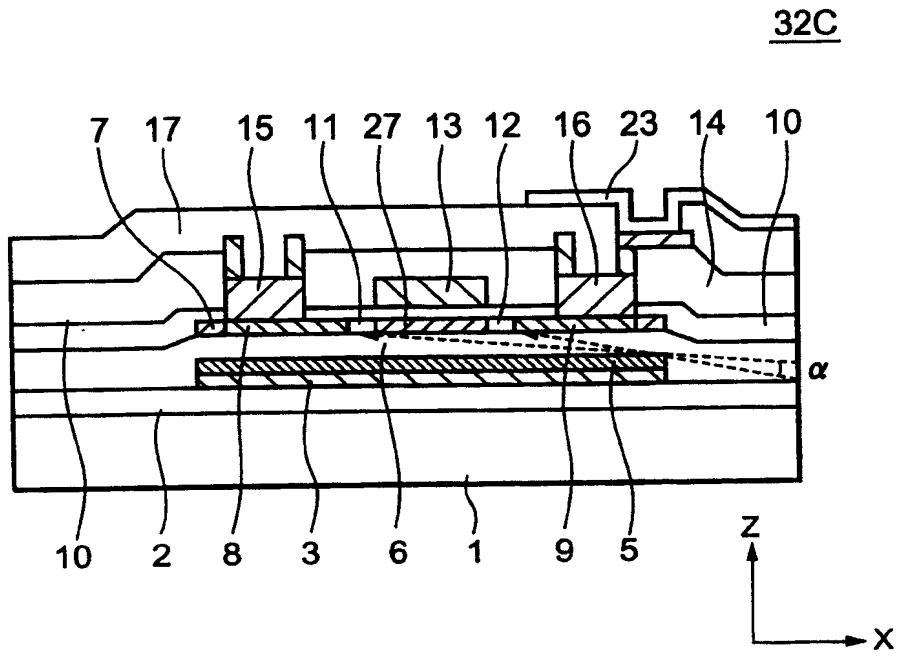


图 12

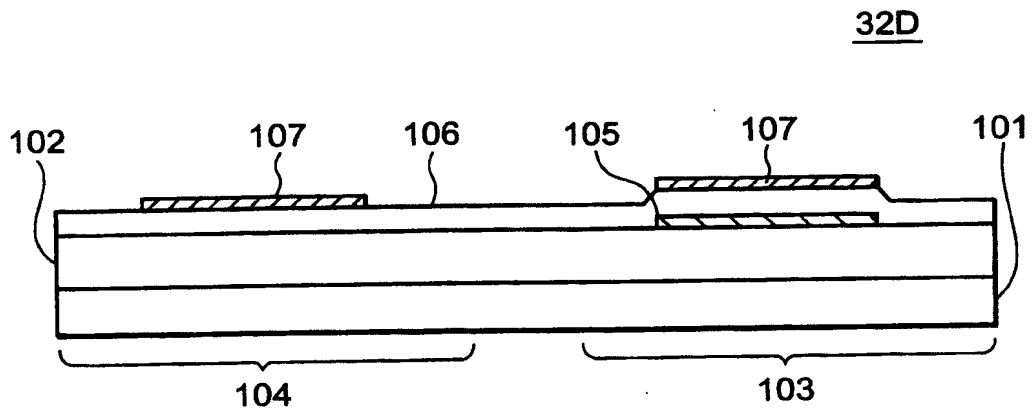


图 13

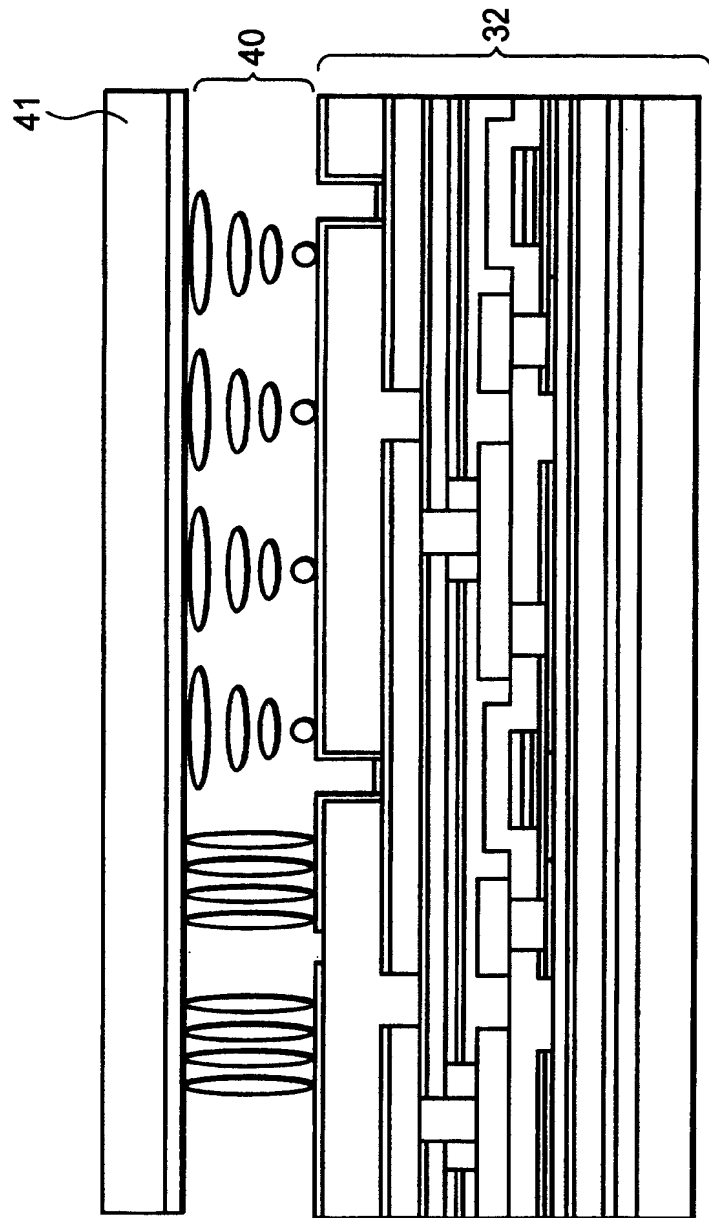


图 14