



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2015년10월29일  
(11) 등록번호 10-1564473  
(24) 등록일자 2015년10월23일

(51) 국제특허분류(Int. Cl.)  
H01L 21/3065 (2006.01)  
(21) 출원번호 10-2010-7013605  
(22) 출원일자(국제) 2008년11월13일  
심사청구일자 2013년11월13일  
(85) 번역문제출일자 2010년06월18일  
(65) 공개번호 10-2010-0088157  
(43) 공개일자 2010년08월06일  
(86) 국제출원번호 PCT/US2008/083412  
(87) 국제공개번호 WO 2009/067381  
국제공개일자 2009년05월28일  
(30) 우선권주장  
60/989,597 2007년11월21일 미국(US)  
(56) 선행기술조사문헌  
JP2918892 B2\*  
US20030092280 A1\*  
KR1020070089062 A  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
램 리써치 코퍼레이션  
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650  
(72) 발명자  
이 원철  
미국 94538 캘리포니아주 프레몬트 월넷 애비뉴 2000 넘버엘101  
푸 쉐  
미국 94555 캘리포니아주 프레몬트 노덤버랜드 테라스 3842  
(덧면에 계속)  
(74) 대리인  
오세일

전체 청구항 수 : 총 34 항

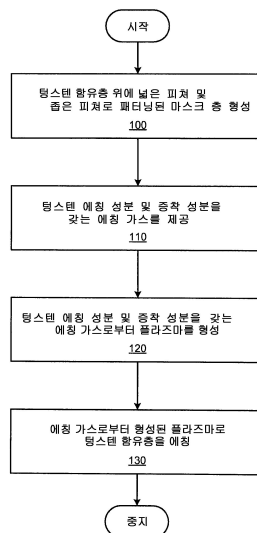
심사관 : 홍종선

(54) 발명의 명칭 텅스텐 함유층에 대한 에칭 마이크로도밍을 제어하는 방법

(57) 요약

텅스텐 함유층에서 상이한 에스펙트비의 피처를 에칭하기 위한 방법이 제공된다. 텅스텐 에칭 성분 및 증착 성분을 함유하는 에칭 가스가 제공된다. 제공된 에칭 가스로부터 플라즈마가 형성된다. 넓은 피처 및 좁은 피처로 패터닝된 텅스텐 함유층이 제공된 플라즈마에 의해 에칭된다.

대표도 - 도1



(72) 발명자

**류 선젠**

미국 94536 캘리포니아주 프레몬트 캐벗 코트 2644

**푸 브라이언**

미국 95135 캘리포니아주 샌호세 로사토 코트 3064

---

## 명세서

### 청구범위

#### 청구항 1

넓은 피처 및 좁은 피처를 갖는 마스크를 통해서 텅스텐 함유층을 에칭하는 방법으로서,

(a) 비컨포멀 증착 (non conformal deposition) 을 생성하는 증착 성분 및 텅스텐 에칭 성분을 포함하는 에칭 가스 혼합물을 제공하는 단계;

(b) 상기 에칭 가스 혼합물로부터 플라즈마를 형성하는 단계; 및

(c) 상기 에칭 가스 혼합물로부터 형성된 상기 플라즈마를 이용하여 상기 텅스텐 함유층을 에칭하는 단계를 포함하는, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 2

제 1 항에 있어서,

상기 증착 성분은, 상기 좁은 피처의 바닥 보다 상기 넓은 피처의 바닥 상에 더 많이 선택적으로 증착되고, 이는 마이크로로딩 (microloading) 을 감소시키는, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 3

제 2 항에 있어서,

상기 증착 성분은, 상기 넓은 피처의 바닥에서 보다 상기 넓은 피처의 측벽 상에, 그리고 상기 좁은 피처의 바닥에서 보다 상기 좁은 피처의 측벽 상에, 더 적게 선택적으로 증착되는, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 4

제 3 항에 있어서,

상기 증착 성분은, 실리콘 함유 성분 및 산소 함유 성분을 포함하는, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 5

제 4 항에 있어서,

상기 실리콘 함유 성분은 유기 실록산인, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 6

제 4 항에 있어서,

상기 실리콘 함유 성분은 유기실리콘인, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 7

제 4 항에 있어서,

상기 실리콘 함유 성분은 실란계인, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 8

제 7 항에 있어서,

상기 실리콘 함유 성분은 할로겐화된 실란인, 텅스텐 함유층을 에칭하는 방법.

#### 청구항 9

제 8 항에 있어서,  
 상기 할로겐화된 실란은  $\text{SiCl}_4$  인, 텅스텐 함유층을 에칭하는 방법.

**청구항 10**

제 4 항에 있어서,  
 상기 산소 함유 성분은 산소 ( $\text{O}_2$ ) 인, 텅스텐 함유층을 에칭하는 방법.

**청구항 11**

제 1 항에 있어서,  
 상기 증착 성분은 상기 마스크의 상부에 증착되어 상기 텅스텐 함유층 에칭 단계 동안 상기 마스크의 에칭 레이트를 감소시키는, 텅스텐 함유층을 에칭하는 방법.

**청구항 12**

제 11 항에 있어서,  
 상기 마스크는 하드마스크인, 텅스텐 함유층을 에칭하는 방법.

**청구항 13**

제 12 항에 있어서,  
 상기 마스크는  $\text{SiO}_2$ ,  $\text{Si}_3\text{N}_4$  또는  $\text{SiON}$  인, 텅스텐 함유층을 에칭하는 방법.

**청구항 14**

제 4 항에 있어서,  
 상기 텅스텐 함유층이 에칭될 때, 상기 텅스텐 에칭 성분 및 상기 증착 성분이 단일 단계로 제공되는, 텅스텐 함유층을 에칭하는 방법.

**청구항 15**

제 14 항에 있어서,  
 상기 텅스텐 함유층이 에칭될 때, 상기 텅스텐 함유층이 완전하게 에칭될 때까지, 상기 텅스텐 에칭 성분 및 상기 증착 성분이 단일 단계로 제공되는, 텅스텐 함유층을 에칭하는 방법.

**청구항 16**

제 15 항에 있어서,  
 상기 텅스텐 에칭 성분은 좁은 피처로 확산-제한되어 있는, 텅스텐 함유층을 에칭하는 방법.

**청구항 17**

제 4 항에 있어서,  
 상기 증착 성분은 좁은 피처로 확산-제한되어 있는, 텅스텐 함유층을 에칭하는 방법.

**청구항 18**

넓은 피처 및 좁은 피처를 갖는 마스크를 통해서 텅스텐 함유층을 에칭하는 방법으로서,  
 (a) 텅스텐 에칭 성분 및 증착 성분을 포함하는 에칭 가스 혼합물을 제공하는 단계로서, 상기 증착 성분은 실리콘 함유 성분 및 산소 함유 성분을 포함하는, 상기 에칭 가스 혼합물을 제공하는 단계,  
 (b) 상기 에칭 가스 혼합물로부터 플라즈마를 형성하는 단계; 및  
 (c) 상기 에칭 가스 혼합물로부터 형성된 상기 플라즈마를 이용하여 상기 텅스텐 함유층을 에칭하는 단계를 포

함하고,

상기 증착 성분은 상기 좁은 피치의 바닥 보다 상기 넓은 피치의 바닥 상에 더 많이 증착되고,  
 상기 증착 성분은 상기 피치의 바닥에서 보다 상기 피치의 측벽 상에 더 적게 선택적으로 증착되는, 텅스텐 함유층을 에칭하는 방법.

**청구항 19**

제 18 항에 있어서,

상기 증착 성분의 상기 실리콘 함유 성분은  $\text{SiCl}_4$  이고,

상기 증착 성분의 상기 산소 함유 성분은  $\text{O}_2$  인, 텅스텐 함유층을 에칭하는 방법.

**청구항 20**

넓은 피치 및 좁은 피치를 갖는 마스크를 통해서 텅스텐 함유층을 에칭하는 장치로서,

플라즈마 프로세싱 챔버;

플라즈마를 유지시키기 위한 전력을 제공하는 RF-투과 윈도우 (RF-transparent window) 에 인접하는 TCP 코일;

상기 TCP 코일에 전기적으로 접속된 TCP 전력 공급기;

상기 플라즈마 프로세싱 챔버 내에서 반도체 기판을 지지하기 위한 척 전극;

상기 플라즈마 프로세싱 챔버 내의 압력을 조절하기 위한 압력 제어 밸브 및 펌프;

텅스텐 에칭 가스 소스 및 증착 가스 소스를 포함하는 가스 소스; 및

상기 가스 소스 및 상기 TCP 코일에 제어가능하게 접속된 제어기

를 포함하는 플라즈마 반응기를 포함하고,

상기 제어기는 적어도 하나의 프로세서; 및 텅스텐 함유층을 에칭하기 위한 컴퓨터 판독가능 코드를 포함하는 컴퓨터 판독가능 매체를 포함하며,

상기 텅스텐 함유층을 에칭하기 위한 컴퓨터 판독가능 코드는,

에칭 가스 소스로부터 에칭 가스를 제공하는 단계, 및 증착 가스 소스로부터 증착 가스를 제공하는 단계를 포함하는, 상기 플라즈마 프로세싱 챔버에 에칭 가스 혼합물을 제공하기 위한 컴퓨터 판독가능 코드;

상기 에칭 가스 혼합물을 플라즈마로 변형시키기 위한 컴퓨터 판독가능 코드; 및

상기 에칭 가스 혼합물의 가스 흐름을 정지시키기 위한 컴퓨터 판독가능 코드를 포함하는, 텅스텐 함유층을 에칭하는 장치.

**청구항 21**

제 1 항에 있어서,

상기 증착 성분은, 상기 넓은 피치의 바닥에서 보다 상기 넓은 피치의 측벽 상에, 그리고 상기 좁은 피치의 바닥에서 보다 상기 좁은 피치의 측벽 상에, 더 적게 선택적으로 증착되는, 텅스텐 함유층을 에칭하는 방법.

**청구항 22**

제 1 항, 제 2 항 또는 제 21 항 중 어느 한 항에 있어서,

상기 증착 성분은 실리콘 함유 성분 및 산소 함유 성분을 포함하는, 텅스텐 함유층을 에칭하는 방법.

**청구항 23**

제 22 항에 있어서,

상기 실리콘 함유 성분은 유기 실록산인, 텅스텐 함유층을 에칭하는 방법.

**청구항 24**

제 22 항에 있어서,

상기 실리콘 함유 성분은 유기실리콘인, 텅스텐 함유층을 에칭하는 방법.

**청구항 25**

제 22 항에 있어서,

상기 실리콘 함유 성분은 실란계인, 텅스텐 함유층을 에칭하는 방법.

**청구항 26**

제 25 항에 있어서,

상기 실리콘 함유 성분은 할로겐화된 실란인, 텅스텐 함유층을 에칭하는 방법.

**청구항 27**

제 26 항에 있어서,

상기 할로겐화된 실란은  $\text{SiCl}_4$  인, 텅스텐 함유층을 에칭하는 방법.

**청구항 28**

제 22 항에 있어서,

상기 산소 함유 성분은 산소 ( $\text{O}_2$ ) 인, 텅스텐 함유층을 에칭하는 방법.

**청구항 29**

제 1 항, 제 2 항 또는 제 21 항 중 어느 한 항에 있어서,

상기 증착 성분은 상기 마스크의 상부에 증착되어 상기 텅스텐 함유층 에칭 단계 동안 상기 마스크의 에칭 레이트를 감소시키는, 텅스텐 함유층을 에칭하는 방법.

**청구항 30**

제 1 항, 제 2 항 또는 제 21 항 중 어느 한 항에 있어서,

상기 마스크는 하드마스크인, 텅스텐 함유층을 에칭하는 방법.

**청구항 31**

제 1 항, 제 2 항 또는 제 21 항 중 어느 한 항에 있어서,

상기 마스크는  $\text{SiO}_2$ ,  $\text{Si}_3\text{N}_4$  또는  $\text{SiON}$  인, 텅스텐 함유층을 에칭하는 방법.

**청구항 32**

제 1 항, 제 2 항 또는 제 21 항 중 어느 한 항에 있어서,

상기 텅스텐 에칭 성분 및 상기 증착 성분은, 상기 텅스텐 함유층이 에칭될 때, 단일 단계로 제공되는, 텅스텐 함유층을 에칭하는 방법.

**청구항 33**

제 1 항, 제 2 항 또는 제 21 항 중 어느 한 항에 있어서,

상기 텅스텐 에칭 성분 및 상기 증착 성분은, 상기 텅스텐 함유층이 에칭될 때, 상기 텅스텐 함유층이 완전하게 에칭될 때까지 단일 단계로 제공되는, 텅스텐 함유층을 에칭하는 방법.

**청구항 34**

제 1 항, 제 2 항 또는 제 21 항 중 어느 한 항에 있어서,  
상기 텅스텐 에칭 성분은 좁은 피처로 확산 제한되어 있는, 텅스텐 함유층을 에칭하는 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 상이한 에스펙트비의 피처들을 갖는 도전층을 에칭하는 것에 관한 것이다. 더욱 상세하게는, 본 발명은 오픈 (open) 및 텐스 (dense) 피처들 모두를 갖는 도전층의 에칭 동안 마이크로로딩 (microloading) 을 감소시키는 것에 관한 것이다.

**발명의 내용**

**해결하려는 과제**

[0002] 반도체 웨이퍼 프로세싱 동안, 반도체 디바이스는 가끔 오픈 피처 및 텐스 피처 모두를 가질 수도 있다. 오픈 피처는 더 넓은 폭을 갖는 반면에, 텐스 피처는 더 좁은 폭을 갖는다. 그 결과, 반도체 디바이스는 상이한 에스펙트비의 피처를 가질 수도 있다. 피처의 에스펙트비는 피처의 높이와 폭 사이의 비율이다. 따라서, 반도체 디바이스의 모든 피처의 높이가 대략 동일한 경우, 오픈 피처들은 상대적으로 낮은 에스펙트비를 갖는 반면, 텐스 피처는 상대적으로 높은 에스펙트비를 갖는다.

[0003] 상이한 에스펙트비의 피처들을 갖는 이러한 반도체 디바이스의 에칭 동안, 특히 피처들의 에스펙트비가 높을 경우, 마이크로로딩은 일반적인 문제가 된다. 그 결과, 오픈 피처들은 텐스 피처들보다 더 빠르게 에칭된다. 종종, 오픈 피처의 에칭이 완료되었을 때, 텐스 피처의 에칭은 부분적으로만 완료되었을 수도 있다. 이는, "에스펙트비 의존 에칭 (aspect ratio dependent etching)" 으로 알려져 있다. 텐스 피처의 에칭을 완료하기 위해 에칭 프로세스를 계속하는 것은 오픈 피처로 하여금 에칭되고 있는 층 아래의 층(들) (예를 들어, 기판) 내부로 에칭되게 하고 반도체 디바이스를 손상시킬 수도 있다.

**과제의 해결 수단**

[0004] 전술한 사항을 달성하기 위해서 그리고 본 발명의 목적에 따라서, 일 실시형태에서, 좁은 피처 및 넓은 피처 모두에 의해 마스크된 텅스텐 함유층에 대한 에칭 레이트 마이크로로딩을 제어하기 위한 방법이 제공된다. 비컨포멀 증착 (non-conformal deposition) 을 생성하는, 텅스텐 에칭 성분 및 증착 성분을 갖는 에칭 가스가 제공된다. 제공된 에칭 가스로부터 플라즈마가 형성된다. 제공된 에칭 가스로부터 형성된 플라즈마에 의해 텅스텐 함유층이 에칭된다.

[0005] 다른 실시형태에서, 넓은 피처 및 좁은 피처를 갖는 마스크를 통해서 텅스텐 함유층을 에칭하는 방법이 제공된다. 비컨포멀 증착을 생성하는, 텅스텐 에칭 성분 및 증착 성분을 갖는 에칭 가스가 제공되고, 여기서, 증착 성분은 실리콘 함유 성분 및 산소 함유 성분을 포함한다. 제공된 에칭 가스로부터 플라즈마가 형성된다. 제공된 에칭 가스로부터 형성된 플라즈마에 의해 텅스텐 함유층이 에칭된다.

[0006] 텅스텐 에칭 가스 및 증착 가스를 제공하기 위한 컴퓨터 판독가능 코드, 가스 혼합물을 플라즈마로 변형시키기 위한 컴퓨터 판독가능 코드, 및 에칭 가스 혼합물의 가스 흐름을 정지시키기 위한 컴퓨터 판독가능 코드, 및 플라즈마 반응기를 포함하는, 넓은 피처 및 좁은 피처를 갖는 마스크를 통해서 텅스텐 함유층을 에칭하는 장치가 제공된다.

[0007] 본 발명의 이러한 특징 및 다른 특징은 본 발명의 상세한 설명에서 그리고 이하의 도면과 관련하여 이하 상세하게 설명될 것이다.

**도면의 간단한 설명**

[0008] 본 발명은, 첨부된 도면에서 한정으로서가 아닌 예시로서 설명되고, 여기서 유사한 참조 수치는 유사한 엘리먼트를 지칭한다.

도 1 은 본 발명의 일 실시형태의 하이 레벨 플로우차트이다.

도 2 는 에칭에 사용될 수도 있는 플라즈마 프로세싱 챔버의 개략적인 도면이다.

도 3a 및 도 3b 는 본 발명의 실시형태에서 사용된 제어기를 구현하는데 적절한 컴퓨터 시스템을 도시한다.

도 4a 내지 도 4c 는 본 발명의 실시형태에 따라서 프로세싱된 스택의 개략적인 도면이다.

**발명을 실시하기 위한 구체적인 내용**

- [0009] 본 발명은, 첨부된 도면에 설명된 바와 같이, 그 몇몇 바람직한 실시형태를 참조하여 상세하게 설명될 것이다. 이하의 설명에서, 본 발명의 전반적인 이해를 제공하기 위해 수많은 구체적인 세부사항이 설명된다. 그러나, 본 발명이 이러한 구체적인 세부사항의 몇몇 또는 모두 없이도 실행될 수도 있다는 것은 당업자에게는 명백할 것이다. 예를 들어, 잘 알려진 프로세스 단계 및/또는 구조는 본 발명을 불필요하게 모호해지도록 하지 않기 위해 상세하게 설명되지 않는다.
- [0010] 상이한 폭 또는 상이한 에스펙트비의 피처를 갖는 반도체 디바이스의 에칭 도중에, 특히 피처의 에스펙트비가 높은 경우, 에칭 레이트 마이크로로딩은 일반적인 문제가 되고 있다. 확산 제한으로 인해, 에칭 화학물질은 더 넓은 오픈 피처로 진입하는 것이 더 좁은 텐스 피처로 진입하는 것보다 빠를 수 있다. 유사하게, 에칭 프로세스의 부산물은 더 좁은 텐스 피처의 외부로 나가는 것보다 더 넓은 오픈 피처 외부로 더 빨리 나간다. 그 결과, 오픈 피처 (즉, 더 넓은 폭을 갖는 피처) 는 텐스 피처 (즉, 더 좁은 폭을 갖는 피처) 보다 빠르게 에칭된다.
- [0011] 이해를 용이하게 하기 위해, 도 1 은 본 발명의 실시형태에 사용되는 프로세스의 하이 레벨 플로우 차트이다. 상이한 에스펙트비의 피처 (즉, 오픈 및 텐스 피처) 로 패터닝된 마스크층이 텅스텐 함유층 위에 형성된다 (단계 100). 최종적으로, 오픈 피처 및 텐스 피처가 텅스텐 함유층 내부로 에칭될 것이다. 이 실시형태에서, 오픈 (더 넓은) 및 텐스 (더 좁은) 피처들은 텅스텐층 위의 마스크를 사용하여 패터닝된다.
- [0012] 텅스텐 에칭 성분 및 증착 성분을 포함하는 에칭 가스가 제공된다 (단계 110). 플라즈마가 이 에칭 가스로부터 형성되고 (단계 120), 텅스텐 함유층내로 더 넓은 피처 및 더 좁은 피처를 에칭하는데 사용된다 (단계 130). 부분적인 에칭 성분 확산 제한으로 인해 텐스 (더 좁은) 피처보다 오픈 (더 넓은) 피처가 더 빠르게 텅스텐 함유층내로 에칭되기 때문에, 텅스텐 함유층의 에칭은 에스펙트비에 의존한다. 그러나, 증착 성분의 증착도 에스펙트비에 의존하고, 증착 성분은 부분적인 증착 성분 확산 제한으로 인해 좁은 피처의 바닥보다는 넓은 피처의 바닥에 더 두껍게 증착된다. 넓은 피처에서의 이러한 선택적인 증착은 좁은 피처 보다 넓은 피처에서 텅스텐 함유층의 에칭을 억제한다. 따라서, 넓은 피처와 좁은 피처 사이의 에칭 레이트는 밸런싱되고, 에칭 레이트 마이크로로딩은 제거될 수도 있고 또는 심지어 반전 (reversed) 될 수도 있다.
- [0013] 텅스텐 함유층을 에칭하기 위해, 텅스텐 함유층 및 관련 스택이 플라즈마 프로세싱 챔버 내에 위치될 수도 있다. 도 2 는 플라즈마 프로세싱 툴 (201) 을 포함하는 플라즈마 프로세싱 시스템 (200) 의 개략적인 도면이다. 플라즈마 프로세싱 툴 (201) 은 유도 결합 플라즈마 에칭 툴이고, 플라즈마 프로세싱 챔버 (204) 를 내부에 갖는 플라즈마 반응기 (202) 를 포함한다. TCP (transformer coupled power) 제어기 (250) 및 바이어스 전력 제어기 (255) 각각은 플라즈마 챔버 (204) 내에 생성된 플라즈마 (224) 에 영향을 주는 TCP 전력 공급기 (251) 및 바이어스 전력 공급기 (256) 를 제어한다.
- [0014] TCP 전력 제어기 (250) 는 13.56MHz 에서 무선 주파수 신호를 공급하도록 구성되고 TCP 매치 네트워크 (252) 에 의해 튜닝되는 TCP 전력 공급기 (251) 에 대한 세트 포인트를 플라즈마 챔버 (204) 가 가까이 위치된 TCP 코일 (253) 에 설정한다. RF 투과 윈도우 (254) 가 제공되어 플라즈마 챔버 (204) 로부터 TCP 코일 (253) 을 분리하고 에너지가 TCP 코일 (253) 로부터 플라즈마 챔버 (204) 로 통과하는 것을 허용한다. RF 투과 윈도우 (254) 내의 어퍼처에 위치된 대략 2.5cm (1 인치) 의 직경을 갖는 원형 피스의 사파이어에 의해 광학적 투과 윈도우 (265) 가 제공된다.
- [0015] 바이어스 전력 제어기 (255) 는 RF 신호를 공급하도록 구성되고 바이어스 매치 네트워크 (257) 에 의해 튜닝되는 바이어스 전력 공급기 (256) 에 대한 세트 포인트를, 프로세싱되고 있는 기판 (206) (예를 들어, 반도체 웨이퍼 워크 피스) 을 수용하는데 적합한 전극 (208) 위에 DC (direct current) 바이어스를 생성하는 플라즈마 챔버 (204) 내에 위치된 척 전극 (208) 에 설정한다.
- [0016] 가스 공급 메커니즘 또는 가스 소스 (210) 는 플라즈마 챔버 (204) 의 내부에 프로세스를 위해 요구되는 적절한 화학물질을 공급하기 위해 가스 매니폴드 (217) 를 통해 부착된 가스의 소스를 포함한다. 가스의 일 소스는 텅스텐 함유층을 에칭하기 위한 적절한 화학물질을 공급하는 에칭 가스 소스 (215) 일 수도 있다. 가스의



다른 소스는 텅스텐 함유층상에 증착하기 위한 적절한 화학물질을 공급하는 증착 가스 소스 (216) 일 수도 있다. 가스 배기 메커니즘 (218) 은 압력 제어 밸브 (219) 및 배기 펌프 (220) 를 포함하고, 플라즈마 챔버 (204) 내부로부터 파티클을 제거하고, 플라즈마 챔버 (204) 내부에서 특정 압력을 유지한다.

[0017] 온도 제어기 (280) 는 히터 전력 공급기 (284) 를 제어함으로써 척 전극 (208) 내부에 제공된 히터 (282) 의 온도를 제어한다. 또한, 플라즈마 프로세싱 시스템 (200) 은 전자 제어 회로 (270) 를 포함한다. 플라즈마 프로세싱 시스템 (200) 은 엔드 포인트 검출기 (260) 를 가질 수도 있다.

[0018] 도 3a 및 도 3b 는 본 발명의 하나 이상의 실시형태에 이용된 제어 회로 (270) 를 구현하기에 적절한 컴퓨터 시스템을 도시한다. 도 3a 는 컴퓨터 시스템 (300) 의 일 가능한 물리적 형태를 나타낸다. 물론, 컴퓨터 시스템은 집적 회로, 인쇄 회로 기판, 및 소형 휴대용 디바이스에서 초대형 슈퍼 컴퓨터까지 범위의 수많은 물리적 형태를 가질 수도 있다. 컴퓨터 시스템 (300) 은, 모니터 (302), 디스플레이 (304), 하우징 (306), 디스크 드라이브 (308), 키보드 (310), 및 마우스 (312) 를 포함한다. 디스크 (314) 는 컴퓨터 시스템 (300) 으로/으로부터 데이터를 전송하도록 이용된 컴퓨터-관독가능 매체이다.

[0019] 도 3b 는 컴퓨터 시스템 (300) 에 대한 블록도의 일 예이다. 광범위하게 다양한 서브시스템들이 시스템 버스 (320) 에 부착되어 있다. 프로세서(들) (322) (또는, 중앙 프로세싱 유닛, 또는 CPU 로 지칭됨) 은 메모리 (324) 를 포함하는 저장 디바이스에 커플링된다. 메모리 (324) 는 RAM (random access memory) 및 ROM (read-only memory) 을 포함한다. 당업계에 잘 알려진 바와 같이, ROM 은 CPU 에 단방향으로 데이터 및 명령을 전송하도록 동작하고, RAM 은 통상적으로 데이터 및 명령을 양방향 방식으로 전송하는데 사용된다. 이러한 유형의 메모리들 모두는 임의의 적절한 후술하는 컴퓨터-관독가능 매체를 포함할 수도 있다. 또한, 고정 디스크 (326) 는 CPU (322) 에 양방향으로 커플링되고; 이는 추가적인 데이터 저장 용량을 제공하고, 또한, 임의의 후술하는 컴퓨터-관독가능 매체를 포함할 수도 있다. 고정 디스크 (326) 는 프로그램, 데이터 등을 저장하도록 사용될 수도 있고, 통상적으로 주요 저장매체보다 느린 보조 저장매체 (예를 들어, 하드디스크) 이다. 고정 디스크 (326) 내에 보유된 정보는, 적절한 경우, 메모리 (324) 내의 가상 메모리로서 표준 방식으로 통합될 수도 있다는 것에 유의해야만 할 것이다. 착탈식 디스크 (314) 는 임의의 후술하는 컴퓨터-관독가능 매체의 형태를 취할 수도 있다.

[0020] CPU (322) 는, 예를 들어, 디스플레이 (304), 키보드 (310), 마우스 (312), 및 스피커 (330) 와 같은 다양한 입/출력 디바이스에 커플링된다. 일반적으로, 입/출력 디바이스는: 비디오 디스플레이, 트랙볼, 마우스, 키보드, 마이크로폰, 터치-감지 디스플레이, 트랜스듀서 카드 판독기, 자기 또는 페이퍼 테이프 판독기, 타블렛, 스타일러스, 음성 또는 필체 인식기, 바이오메트릭스 판독기, 또는 다른 컴퓨터들 중 임의의 것일 수도 있다. 선택적으로, CPU (322) 는 네트워크 인터페이스 (340) 를 사용하여 다른 컴퓨터 또는 텔레커뮤니케이션 네트워크에 커플링될 수도 있다. 이러한 네트워크 인터페이스를 통해서, CPU 는 전술한 방법의 단계를 수행하는 중에 네트워크로부터 정보를 수신할 수도 있고, 또는 네트워크에 정보를 출력할 수도 있다는 사실에 유의해야 한다. 또한, 본 발명의 방법 실시형태는 CPU (322) 에서 단독으로 실행될 수도 있고, 또는, 프로세싱의 일부를 공유하는 원격의 CPU 와 관련하여 인터넷과 같은 네트워크를 통해 실행될 수도 있다.

[0021] 또한, 본 발명의 실시형태는 다양한 컴퓨터-구현 동작을 수행하기 위해 컴퓨터 코드를 갖는 컴퓨터-관독가능 매체를 갖는 컴퓨터 저장 제품에 관한 것이다. 이 매체 및 컴퓨터 코드는 본 발명의 목적을 위해 특별히 설계되고 구성된 것이거나, 또는 컴퓨터 소프트웨어 분야에서의 당업자에게 공지되어 사용가능한 종류일 수도 있다. 컴퓨터-관독가능 매체의 예는, 하드디스크, 플로피 디스크, 및 자기 테이프와 같은 자기 매체; CD-ROM 및 홀로그래픽 디바이스와 같은 광학 매체; 플롭티컬 디스크와 같은 자기-광학 매체; 및 주문형 반도체 (ASIC), 프로그래머블 로직 디바이스 (PLD) 및 ROM 디바이스 및 RAM 디바이스와 같은 프로그램 코드를 저장하고 실행하도록 특별히 구성된 하드웨어 디바이스를 포함하지만 이에 한정하지 않는다. 컴퓨터 코드의 예는 컴파일러에 의해 생성된 것과 같은 머신 코드 및 인터프리터를 사용하여 컴퓨터에 의해 실행되는 상위 레벨의 코드를 포함하는 파일을 포함한다. 또한, 컴퓨터 관독가능 매체는 반송파로 구현되고 프로세서에 의해 실행가능한 명령의 시퀀스를 나타내는 컴퓨터 데이터 신호에 의해 송신된 컴퓨터 코드일 수도 있다.

[0022] 본 발명의 이해를 용이하게 하기 위해, 도 4a 내지 도 4c 는 본 발명의 실시형태에 따라서 처리된 스택의 개략적인 도면이다.

[0023] 상이한 에스펙트비의 피쳐들 (즉, 오픈 피쳐 및 텐스 피쳐) 로 패터닝된 마스크층이 텅스텐 함유층 위에 형성된다 (단계 100). 도 4a 는, 기판 (410) (기판 (410) 위에는 에칭층 (420) 이 제공되어 있음) 을 갖는 스택 (400) 의 개략적인 단면도이다. 에칭층 (420) 은 텅스텐 함유층, 바람직하게는 텅스텐 (W) 이다. 마스크

크층 (430) 이 텅스텐 함유층 (420) 위에 존재한다. 마스크 층 (430) 은 CH, CF, 아모르퍼스 카본 등을 함유하는 마스크와 같은 카본계 마스크일 수도 있다. 대안적으로, 마스크층 (430) 은 실리콘 이산화물, 실리콘 질화물 등과 같은 무기 하드 마스크일 수도 있다. 바람직하게는, 마스크층은 열적 산화물 또는 TEOS 와 같은 SiO-계이다. 마스크층 (430) 은 오픈 피쳐 (440) 및 텐스 피쳐 (450) 모두로 패터닝된다.

[0024] 오픈 피쳐 (440) 의 폭 (441) 은 텐스 피쳐 (450) 의 폭 (451) 보다 상대적으로 크다. 즉, 오픈 피쳐 (440) 는 텐스 피쳐 (450) 보다 더 넓은 개구를 갖는다. 따라서, 오픈 피쳐 (440) 는 "더 넓은 (wider)" 또는 "넓은 (wide)" 피쳐로서 지칭될 수도 있고, 텐스 피쳐 (450) 는 "더 좁은 (narrower)" 또는 "좁은 (narrow)" 피쳐로서 지칭될 수도 있다. 바람직하게, 오픈 또는 더 넓은 피쳐 (440) 는 텐스 또는 더 좁은 피쳐 (450) 보다 적어도 2 배 더 넓다. 더욱 바람직하게, 오픈 또는 더 넓은 피쳐 (440) 는 텐스 또는 더 좁은 피쳐 (450) 보다 적어도 5 배 더 넓다. 가장 바람직하게, 오픈 또는 더 넓은 피쳐 (440) 는 텐스 또는 더 좁은 피쳐 (450) 보다 적어도 10 배 더 넓다.

[0025] 텅스텐 에칭 성분 및 증착 성분의 혼합물을 포함하는 에칭 가스가 제공된다 (단계 110). 증착 성분은 실리콘 함유 성분 및 산소 함유 성분을 포함한다. 에칭 가스의 실리콘 함유 성분은 임의의 기체 화학물질 함유 실리콘일 수도 있다. 예를 들어, 실리콘 함유 성분은 유기 실록산; 즉, 구조 단위  $R_2SiO$  (여기서, R 은 메틸, 에틸, 프로필 등과 같은 알킬기임) 에 기초한, 실리콘, 산소, 및 탄소의 화학 화합물일 수도 있고, 이는 섭씨 150 도 이하의 끓는점을 갖는다. 적절한 실록산 화합물의 예는 테트라메틸디실록산  $[(CH_3)_2SiH]_2O$ , 펜타메틸디실록산, 및 헥사메틸디실록산을 포함하지만 이에 한정하지 않는다. 실리콘 함유 화합물은 또한 실록산과 유사한 화학 화합물일 수도 있지만, 여기서, 가교 산소 (bridging oxygen) 가 (테트라메틸디실라잔, 헥사메틸디실라잔, 또는 N-메틸-N-실릴-실란아민의 예에서와 같이) 질소로, 또는 실리콘, 탄소, 및 수소의 화합물 (예를 들어, 디실릴아세틸렌  $[C_2H_6Si_2]$ ) 로 대체된다.

[0026] 대안적으로, 실리콘 함유 성분은 구조 단위  $SiA_xZ_{(4-x)}$  에 기초한 유기실리콘 화합물일 수도 있으며, 여기서, A 는 그룹 H, F, Cl, Br, 또는 I 로부터 선택되고, Z 는 메틸, 에틸, 프로필 등과 같은 알킬기이고, x 는 0 내지 4 까지 변화할 수도 있으며, 이는 섭씨 150 도 이하의 끓는 점을 갖는다. 예를 들어, 실리콘 함유 성분은 디메틸실란  $[(CH_3)_2SiH_2]$  (여기서, x 는 2 이고, A 는 수소이고, Z 는 메틸기임) 일 수도 있다. 다른 예시에서, 실리콘 함유 성분은 디클로로디메틸실란  $[(CH_3)_2SiCl_2]$  (여기서, x 는 2 이고, A 는 염소이고, Z 는 메틸기임) 일 수도 있다. 또 다른 예시에서, 실리콘 함유 성분은 테트라메틸실란  $[(CH_3)_4Si]$  (여기서, x 는 0 이고, Z 는 메틸기임) 일 수도 있다.

[0027] 바람직하게, 실리콘 함유 성분은 실란계; 즉, 실란, 또는 할로겐화된 실란이다. 실란은,  $SiH_4$  또는 실험식  $Si_xH_{(2x+2)}$  (여기서, x 는 1 의 최소값을 가짐) 을 갖는 고차 실란으로 이루어진다. 할로겐화된 실란은 실험식  $Si_xA_yH_{(2x+2-y)}$  을 갖는 화합물로 이루어진다 (여기서, A 는 그룹 F, Cl, Br 또는 I 로부터 선택되고, x 및 y 는 각각 1 의 최소값을 가짐). 더욱 바람직하게, 실란계 실리콘 함유 성분은 할로겐화된 실란이다. 가장 바람직하게, 실란계 실리콘 함유 성분은 실리콘 테트라플로라이드 ( $SiCl_4$ ) 이다.

[0028] 증착 성분의 산소 함유 성분은, 몇몇 경우에, 실리콘 함유 성분 프로세스 가스를 통해서 제공될 수도 있다. 예를 들어, 실리콘 함유 성분이 실록산을 포함하는 경우, 증착 성분의 산소 함유 성분은 실록산으로부터의 산소일 수도 있다. 다른 경우에, 증착 성분의 산소 함유 성분은 실리콘 함유 성분과는 별개로 공급될 수도 있다. 즉, 산소 함유 성분은 원소 산소를 함유하지만 실리콘은 함유하지 않을 수도 있다. 예를 들어, 산소 함유 성분은 CO, CO<sub>2</sub>, O<sub>3</sub>, H<sub>2</sub>O 또는 O<sub>2</sub> 일 수도 있다. 대안적으로, 증착 성분의 산소 함유 성분에 대한 산소는 실리콘 함유 프로세스 가스 (예를 들어, 실록산), 및 실리콘을 함유하지 않는 별도의 산소 함유 성분 모두로부터의 것일 수도 있다. 바람직하게는, 증착 성분의 산소 함유 성분은 원소 산소를 함유하지만 실리콘은 함유하지 않는 별도의 산소 함유 성분으로부터의 것이다. 가장 바람직하게는, 산소 함유 성분은 O<sub>2</sub> 이다.

[0029] 제공된 에칭 가스 혼합물로부터 플라즈마가 형성되고 (단계 120), 텅스텐 함유층이 에칭된다 (단계 130). 도 4b 는 에칭 프로세스 (단계 130) 동안 스택 (400) 의 개략 단면도를 도시한다. 텅스텐 함유층 (420) 의 에칭은, 부분적으로 확산이 제한되고 있는 에칭 성분으로 인해 애스펙트비 의존적이다. 오픈 (더 넓은, 낮은 애스펙트비의) 피쳐 (440) 는 텐스 (더 좁은, 높은 애스펙트비의) 피쳐 (450) 보다 더 빠르게 에칭된다.

그러나, 증착 성분으로부터의 텅스텐 함유층 상의 증착은 부분적으로는 확산이 제한되고 있는 증착 성분 때문에 오픈 피처에 대해 선택적이다. 증착 화학물질이 텐스 피처 (450) 보다 오픈 피처 (440) 내부로 더욱 쉽게 진입하기 때문에, 오픈 (더 넓은, 낮은 에스펙트비의) 내부의, 특히, 오픈 (더 넓은, 낮은 에스펙트비의) 피처 (440) 의 바닥상의 증착물 (443) 은, 텐스 (더 좁은, 높은 에스펙트비의) 피처 (450) 내부의 증착물 (453) 보다 더 많다. 따라서, 증착도 에스펙트비에 의존한다.

[0030] 에칭 및 증착 프로세스는 오픈 피처 (440) 및 텐스 피처 (450) 모두에서 동시에 발생한다. 오픈 피처 (440) 의 바닥 상의 더 많은 양의 증착물은 오픈 피처 (440) 의 더욱 빠른 에칭에 대해 보상하고, 이는, 에칭 단계 동안 오픈 피처 (440) 및 좁은 피처 (450) 모두에 대해 에칭되어 없어지는 도전층 (420) 의 실질적으로 동일한 깊이 (460) 를 야기한다. 즉, 오픈 피처 (440) 에서의 선택적인 증착물 (443) 으로부터 초래되는 이들 오픈 피처 (440) 에서의 낮은 에칭 레이트는 0 의 마이크로로딩을 초래한다. 역 마이크로로딩 또는 포지티브 마이크로로딩은, 좁은 피처 (450) 에 비해 오픈 피처 (440) 에 더욱 많은 증착물을 생성하도록 에칭 단계 (130) 에서 증착 성분을 변형시킴으로써 달성될 수 있다.

[0031] 또한, 증착은 비컨포멀하므로, 피처의 바닥 상의 증착물과 비교하여 피처의 측벽 상에 더 적은 증착물이 있다. 피처의 측벽 위에 적은 양의 증착물이 거의 없게 하는 것은 피처의 개구를 좁게하는 것을 예방할 수도 있다.

[0032] 또한, 마스크층 (430) 의 상부에는 어느 정도의 증착물 (446, 456) 이 있을 수도 있다. 마스크층 (430) 의 에칭은 또한 에칭 단계 (130) 에서 발생한다. 마스크층 (430) 의 상부에 있는 증착물 (446 및 456) 은 마스크층 (430) 의 에칭 레이트 (즉, 부식 및/또는 침식) 를 감소시킨다.

[0033] 에칭 성분 및 증착 성분이 알맞게 밸런싱되는 경우, 즉, 층 (420) 의 에칭 레이트가 오픈 피처 (440) 와 텐스 피처 (450) 모두에서 실질적으로 동일한 경우, 마스크층 (430) 상의 증착물층 (446 및 456) 및 오픈 피처 (440) 에서의 증착물층 (443) 의 두께는 매우 작을 수도 있다 (예를 들어, 단층 또는 서브-단층). 따라서, 도 4b 에서의 증착층의 상대적 두께는 선택적인 증착 프로세스를 설명하기 위해 확대되어 있다.

[0034] 텅스텐 함유층이 완전하게 에칭될때까지 (즉, 엔드포인트가 에칭 단계 동안 완성될 때까지), 에칭 성분 및 증착 성분은 텅스텐 함유층이 에칭됨에 따라 단일 단계 (단계 130) 로 제공된다. 에칭 레이트 마이크로로딩을 제거하기 위해 증착 성분 및 에칭 성분이 합리적으로 밸런싱되는 에칭 레시피의 예시는 이하와 같다: 4 milliTorr 의 프로세스 압력, 900 와트의 플라즈마 전력, 90 와트의 웨이퍼 바이어스 전력, 30 sccm (standard cubic centimeters per minute) 의 Cl<sub>2</sub> 가스 흐름, 25 sccm 의 NF<sub>3</sub> 가스 흐름, 30 sccm 의 O<sub>2</sub> 가스 흐름, 70sccm 의 N<sub>2</sub> 가스 흐름, 13sccm 의 SiCl<sub>4</sub> 가스 흐름, 섭씨 60 도의 웨이퍼 기판 온도 세트포인트.

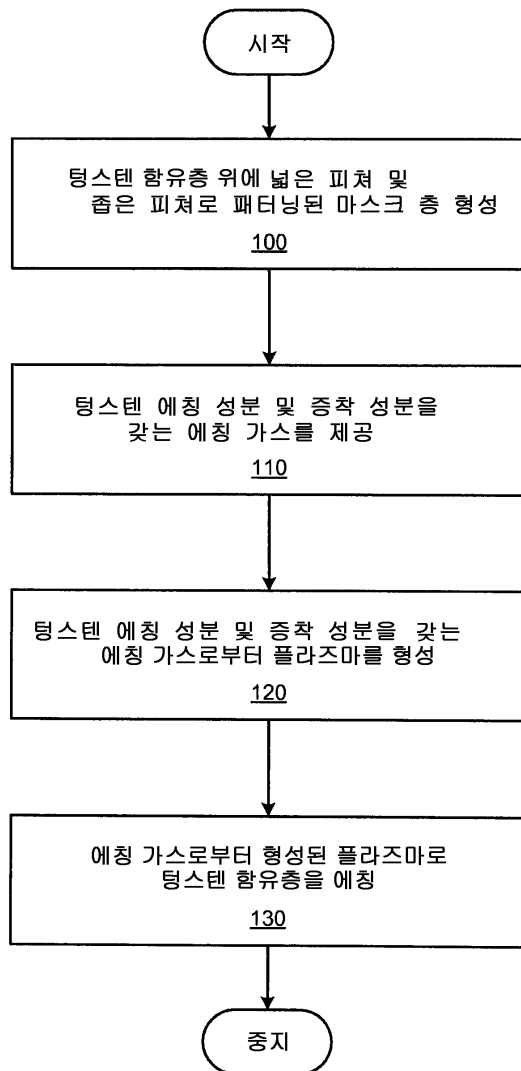
[0035] 도 4c 는, 텅스텐 함유층 (420) 이 완전하게 에칭된 후에, 스택 (400) 의 개략적인 단면도를 나타낸다. 피처 (440 및 450) 는 넓은 피처 (441) 및 좁은 피처 (451) 모두에서 텅스텐 함유층 (420) 의 바닥에 도달한다. 즉, 텅스텐 함유층이 넓은 피처 (440) 의 바닥으로부터 완전하게 제거될 때, 좁은 피처 (450) 내에 잔류하는 텅스텐 함유층은 없다. 비컨포멀 증착은 넓은 피처의 개구 (441) 및 좁은 피처의 개구 (451) 를 좁게 하는 것을 방지되고, 에칭 도중에 피처들의 상부에 증착되는 증착물은 마스크 (430) 의 부식을 감소시킨다.

[0036] 에칭이 완료된 후, 오픈 (더 넓은) 피처 (440) 의 폭 (441) 은 텐스 (더 좁은) 피처 (450) 의 폭 (451) 보다 상대적으로 더 크다. 오픈 (더 넓은) 피처 (440) 및 텐스 (더 좁은) 피처 (450) 모두의 높이 (442) 는 대략적으로 동일하다. 따라서, 오픈 (더 넓은) 피처 (440) 의 에스펙트비는 텐스 (더 좁은) 피처 (450) 의 에스펙트비보다 상대적으로 더 낮거나 또는 더 작다. 일 예시에서, 텐스 (더 좁은) 피처의 폭은 대략적으로 80 나노미터 (nm) 이고, 피처의 높이는 110nm 일 때, 텅스텐 함유층 (420) 에서의 좁은 피처의 에스펙트비는 1:1 보다 클 수도 있다. 다른 예시에서, 텅스텐 함유층 (420) 에서의 좁은 피처의 에스펙트비는 7:1 보다 클 수도 있다. 세 번째 예시에서, 텅스텐 함유층 (420) 에서의 좁은 피처의 에스펙트비는 15:1 보다 클 수도 있다.

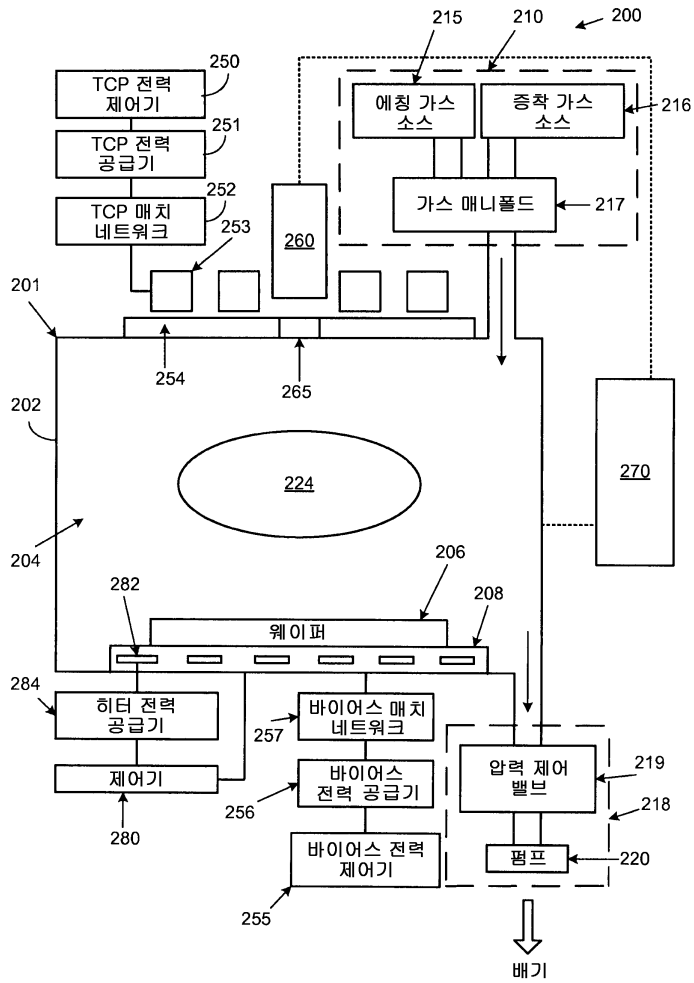
[0037] 본 발명은 몇몇 바람직한 실시형태와 관련하여 설명되지만, 본 발명의 범위에 포함되는 수정, 치환, 변형, 및 다양한 대체 등가물이 있다. 또한, 본 발명의 방법 및 장치를 구현하는 수많은 대안적인 방법이 있다는 사실에 유의해야만 한다. 따라서, 이하의 첨부된 청구항은 본 발명의 진정한 사상 및 범위에 포함된다면 모든 수정, 치환, 및 다양한 대체 등가물을 포함하는 것으로서 이해되어야만 한다.

도면

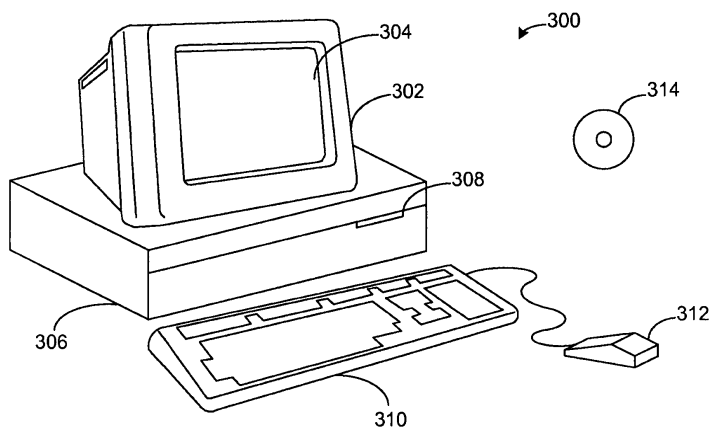
도면1



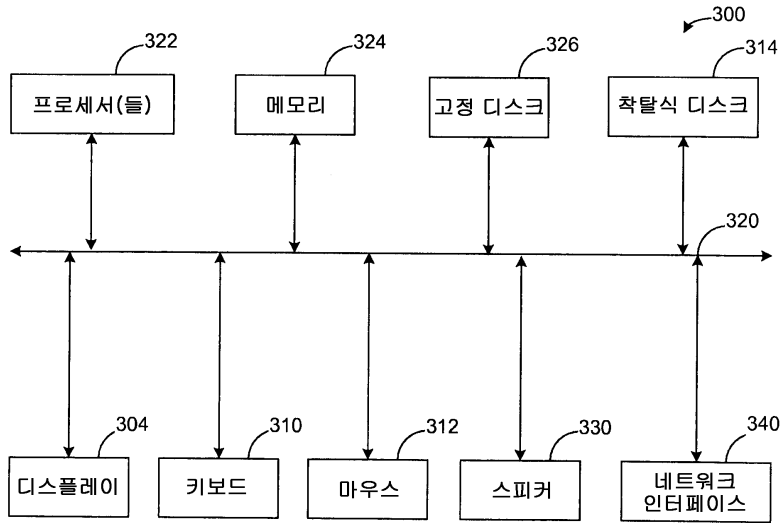
도면2



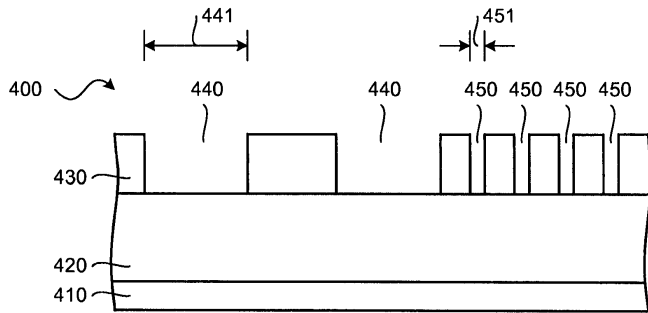
도면3a



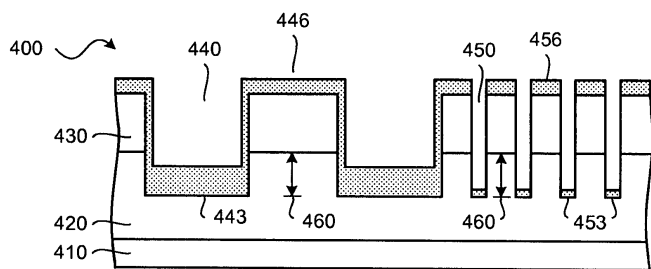
도면3b



도면4a



도면4b



도면4c

