



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년12월12일
 (11) 등록번호 10-1928371
 (24) 등록일자 2018년12월06일

(51) 국제특허분류(Int. Cl.)
 H01P 7/00 (2006.01) B82Y 40/00 (2017.01)
 (21) 출원번호 10-2012-0078313
 (22) 출원일자 2012년07월18일
 심사청구일자 2017년03월23일
 (65) 공개번호 10-2014-0011665
 (43) 공개일자 2014년01월29일
 (56) 선행기술조사문헌
 KR1020100110727 A*
 KR1020090031114 A*
 US20120009749 A1
 WO2011044226 A2
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 삼성전자주식회사
 경기도 수원시 영통구 삼성로 129 (매탄동)
 (72) 발명자
 유지에
 경기 수원시 영통구 청명북로 81, 410동 404호 (영통동, 청명마을4단지아파트)
 김덕환
 경기 고양시 일산동구 노루목로 80, 303동 1601호 (장항동, 호수마을3단지아파트)
 (뒷면에 계속)
 (74) 대리인
 특허법인 무한

전체 청구항 수 : 총 18 항

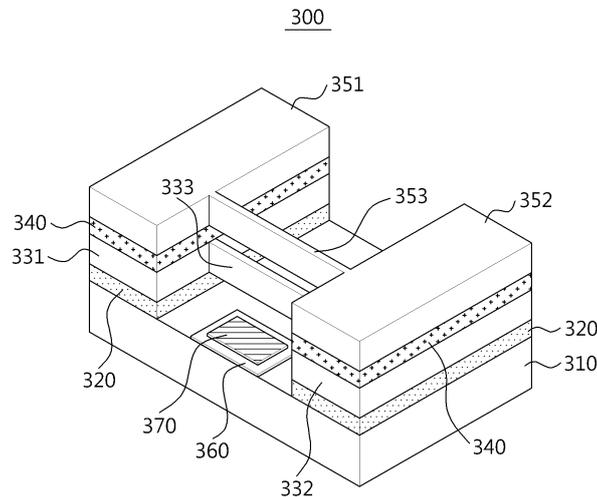
심사관 : 김상철

(54) 발명의 명칭 **나노공진기 및 그의 제조 방법**

(57) 요약

나노공진기 및 그의 제조 방법이 개시된다. 실시예에 따른 나노공진기는 기관, 기관 상에 형성된 제1 절연층, 제1 절연층 상에서 제1 위치에 형성된 제1 소스, 제1 절연층 상에서 제1 위치와 대향하는 제2 위치에 형성된 제1 드레인, 일 단이 상기 제1 소스에 연결되고 타 단이 제1 드레인에 연결되며, 제1 소스 및 제1 드레인과 동일한 도핑 타입 및 도핑 농도를 갖는 제1 나노와이어 채널 및 제1 나노와이어 채널의 수직 방향 및 수평 방향 중 어느 하나의 방향으로 형성되어 제1 나노와이어 채널과 이격하여 배치된 적어도 하나 이상의 다른 나노와이어 채널을 포함한다.

대표도 - 도3



(72) 발명자

송인상

경기 오산시 양산로398번길 58-5, 107동 1701호 (양산동, 늘푸른오스카빌)

추이정

경기 용인시 기흥구 삼성2로 97, 기숙사 (농서동, 삼성종합기술원)

명세서

청구범위

청구항 1

기관;

상기 기관 상에 형성된 제1 절연층;

상기 제1 절연층 상에서 제1 위치에 형성된 제1 소스;

상기 제1 절연층 상에서, 상기 제1 위치와 대향하는 제2 위치에 형성된 제1 드레인;

일 단이 상기 제1 소스에 연결되고 타 단이 상기 제1 드레인에 연결되며, 상기 제1 소스 및 상기 제1 드레인과 동일한 도핑 타입 및 도핑 농도를 갖는 제1 나노와이어 채널; 및

상기 제1 나노와이어 채널의 수직 방향 및 수평 방향 중 어느 하나의 방향으로 형성되어 상기 제1 나노와이어 채널과 이격하여 배치된 적어도 하나 이상의 다른 나노와이어 채널

을 포함하는 나노공진기.

청구항 2

제1항에 있어서,

상기 제1 절연층은,

상기 제1 나노와이어 채널이 상기 기관 상에서 부양된 구조를 갖도록 상기 제1 나노와이어 채널에 대응하는 영역에 미형성된 나노공진기.

청구항 3

제2항에 있어서,

상기 기관 상에서 상기 제1 절연층이 미형성된 위치에 형성된 게이트 절연층; 및

상기 게이트 절연층 상에 형성된 게이트 전극

을 더 포함하는 나노공진기.

청구항 4

제1항에 있어서,

상기 도핑 농도는,

$1 \times 10^{19} / \text{cm}^{-3}$ 내지 $1 \times 10^{20} / \text{cm}^{-3}$ 인 나노공진기.

청구항 5

제1항에 있어서,

상기 제1 나노와이어 채널은,

상기 제1 나노와이어 채널 내에 형성되는 공핍 영역의 최대 두께보다 작은 두께를 갖는 나노공진기.

청구항 6

제1항에 있어서,

상기 적어도 하나 이상의 다른 나노와이어 채널은,

상기 제1 나노와이어 채널의 수평 방향으로 형성된 것으로, 상기 제1 나노와이어 채널의 일 측 및 타 측 중 적어도 한 측에 평행하게 배치되고, 일 단이 상기 제1 소스에 연결되며 타 단이 상기 제1 드레인에 연결되고, 상기 제1 소스 및 상기 제1 드레인과 동일한 도핑 타입 및 도핑 농도를 갖는 나노공진기.

청구항 7

제6항에 있어서,

상기 제1 소스 및 상기 제1 드레인은,

상기 제1 나노와이어 채널과 상기 적어도 하나 이상의 다른 나노와이어 채널을 연결하는 영역 단위로 분리된 구조를 갖는 나노공진기.

청구항 8

제1항 또는 제2항에 있어서,

상기 제1 소스 및 상기 제1 드레인 상에 형성된 제2 절연층;

상기 제2 절연층 상에서 상기 제1 위치에 형성된 제2 소스; 및

상기 제2 절연층 상에서 상기 제2 위치에 형성된 제2 드레인을 더 포함하고,

상기 적어도 하나 이상의 다른 나노와이어 채널은,

상기 제1 나노와이어 채널의 수직 방향으로 형성된 것으로, 일 단이 상기 제2 소스에 연결되고 타 단이 상기 제2 드레인에 연결되며, 상기 제2 소스 및 상기 제2 드레인과 동일한 도핑 타입 및 도핑 농도를 갖는 나노공진기.

청구항 9

기판 상에 제1 절연층을 형성하는 단계;

기 설정된 도핑 타입 및 도핑 농도로 상기 제1 절연층 상에 제1 반도체층을 형성하는 단계;

상기 제1 반도체층을 식각하여 상기 제1 절연층 상에서 제1 위치에 제1 소스를 형성하고, 상기 제1 위치에 대향하는 제2 위치에 제1 드레인을 형성하며, 일 단이 상기 제1 소스에 연결되고 타 단이 상기 제1 드레인에 연결되면서 상기 제1 소스 및 상기 제1 드레인과 동일한 도핑 타입 및 도핑 농도를 갖는 제1 나노와이어 채널을 형성하는 단계; 및

상기 제1 나노와이어 채널의 수직 방향 및 수평 방향 중 어느 하나의 방향으로, 상기 제1 나노와이어 채널과 이격하여 배치되는 적어도 하나 이상의 다른 나노와이어 채널을 형성하는 단계

를 포함하는 나노공진기의 제조 방법.

청구항 10

제9항에 있어서,

상기 제1 반도체층의 식각에 의해 노출된 상기 제1 절연층을 식각하는 단계를 더 포함하는 나노공진기의 제조 방법.

청구항 11

제10항에 있어서,

상기 제1 절연층을 식각하는 단계는,

상기 제1 나노와이어 채널이 상기 기판 상에서 부양된 구조를 갖도록 상기 제1 나노와이어 채널에 대응하는 영역까지 상기 제1 절연층을 식각하는 나노공진기의 제조 방법.

청구항 12

제9항에 있어서,

상기 기판 상에서 상기 제1 절연층이 미형성된 위치에 게이트 절연층을 형성하는 단계; 및

상기 게이트 절연층 상에 게이트 전극을 형성하는 단계를

를 더 포함하는 나노공진기의 제조 방법.

청구항 13

제9항에 있어서,

상기 도핑 농도는,

$1 \times 10^{19} / \text{cm}^{-3}$ 내지 $1 \times 10^{20} / \text{cm}^{-3}$ 인 나노공진기의 제조 방법.

청구항 14

제9항에 있어서,

상기 제1 나노와이어 채널은,

상기 제1 나노와이어 채널 내에 형성되는 공핍 영역의 최대 두께보다 작은 두께를 갖는 나노공진기의 제조 방법.

청구항 15

제9항에 있어서,

상기 적어도 하나 이상의 다른 나노와이어 채널을 형성하는 단계는,

상기 제1 반도체층을 식각하여 상기 제1 나노와이어 채널의 일 측 및 타 측 중 적어도 한 측에 평행하게 배치되고, 일 단이 상기 제1 소스에 연결되며 타 단이 상기 제1 드레인에 연결된 상기 적어도 하나 이상의 다른 나노와이어 채널을 형성하는 나노공진기의 제조 방법.

청구항 16

제9항에 있어서,

상기 적어도 하나 이상의 다른 나노와이어 채널을 형성하는 단계는,

상기 제1 반도체층을 식각하여 상기 제1 나노와이어 채널과 상기 적어도 하나 이상의 다른 나노와이어 채널이 연결된 영역 단위로 상기 제1 소스 및 상기 제1 드레인을 분리시키는 나노공진기의 제조 방법.

청구항 17

제9항에 있어서,

상기 제1 반도체층을 식각하기 전에, 상기 제1 반도체층 상에 제2 절연층을 형성하는 단계; 및

정해진 도핑 타입 및 도핑 농도로 상기 제2 절연층 상에 제2 반도체층을 형성하는 단계

를 더 포함하는 나노공진기의 제조방법.

청구항 18

제17항에 있어서,

상기 적어도 하나 이상의 다른 나노와이어 채널을 형성하는 단계는,

상기 제2 반도체층을 식각하여 상기 제2 절연층 상에서 상기 제1 위치에 제2 소스를 형성하고, 상기 제2 위치에 제2 드레인을 형성하며,

상기 제1 나노와이어 채널의 수직 방향으로 배치되어 일 단이 상기 제2 소스에 연결되고 타 단이 상기 제2 드레인에 연결된 상기 적어도 하나 이상의 다른 나노와이어 채널을 형성하는 나노공진기의 제조 방법.

발명의 설명

기술 분야

[0001] 실시예들은 고감도의 나노공진기 및 그의 제조 방법에 관한 것이다.

배경 기술

[0002] 전자 기술의 발달에 힘입어, 다양한 유형의 휴대형 기기가 초소형으로 개발 및 보급되고 있다. 초소형 기기의 개발에는 각종 부품의 소형화가 요구된다. 이 같은 요구에 따라 수 μm 이하의 미세 구조를 갖는 기계 또는 장비를 설계할 수 있는 맴스(MEMS, Micro Electro Mechanical System) 기술이나, 수 nm 이하의 초미세 구조를 갖는 기계 또는 장비를 설계할 수 있는 념스(NEMS, Nano Electro Mechanical System) 기술이 이용되고 있다.

[0003] 한편, 념스 기술로 제조된 나노공진기는 기계적 공진을 이용하여 공진을 만들어내거나 받는 기능을 하는 것으로, 나노 센서 분야에서 다양하게 이용될 수 있다. 예를 들어, 질량 분석기(mass spectrometer) 등에서 분자 단위의 무게를 측정하는 물리량 센서로 나노공진기가 이용될 수 있다. 나노공진기가 분자 단위의 무게를 측정하기 위해서는 고감도 특성을 가져야 한다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0004] 일 실시예에 따른 나노공진기는 기관, 상기 기관 상에 형성된 제1 절연층, 상기 제1 절연층 상에서 제1 위치에 형성된 제1 소스, 상기 제1 절연층 상에서, 상기 제1 위치와 대향하는 제2 위치에 형성된 제1 드레인, 일 단이 상기 제1 소스에 연결되고 타 단이 상기 제1 드레인에 연결되며, 상기 제1 소스 및 상기 제1 드레인과 동일한 도핑 타입 및 도핑 농도를 갖는 제1 나노와이어 채널 및 상기 제1 나노와이어 채널의 수직 방향 및 수평 방향 중 어느 하나의 방향으로 형성되어 상기 제1 나노와이어 채널과 이격하여 배치된 적어도 하나 이상의 다른 나노

와이어 채널을 포함한다.

[0005] 한편, 일 실시예에 따른 나노공진기의 제조 방법은 기판 상에 제1 절연층을 형성하는 단계, 기 설정된 도핑 타입 및 도핑 농도로 상기 제1 절연층 상에 제1 반도체층을 형성하는 단계, 상기 제1 반도체층을 식각하여 상기 제1 절연층 상에서 제1 위치에 제1 소스를 형성하고, 상기 제1 위치에 대향하는 제2 위치에 제1 드레인을 형성하며, 일 단이 상기 제1 소스에 연결되고 타 단이 상기 제1 드레인에 연결된 제1 나노와이어 채널을 형성하는 단계 및 상기 제1 나노와이어 채널의 수직 방향 및 수평 방향 중 어느 하나의 방향으로, 상기 제1 나노와이어 채널과 이격하여 배치되는 적어도 하나 이상의 다른 나노와이어 채널을 형성하는 단계를 포함한다.

도면의 간단한 설명

[0006] 도 1은 일 실시예에 따른 나노공진기를 나타내는 도면이다.
 도 2는 다른 실시예에 따른 나노공진기를 나타내는 도면이다.
 도 3은 다른 실시예에 따른 나노공진기를 나타내는 도면이다.
 도 4a 내지 도 4c는 일 실시예에 따른 나노공진기의 제조 방법을 나타내는 도면이다.
 도 5a 내지 도 5d는 다른 실시예에 따른 나노공진기의 제조 방법을 나타내는 도면이다.
 도 6a 및 도 6b는 다른 실시예에 따른 나노공진기의 제조 방법을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0007] 이하에서, 첨부된 도면을 참조하여 실시예들을 상세하게 설명한다. 그러나, 실시예들에 의해 제한되거나 한정되는 것은 아니다. 각 도면에 제시된 동일한 참조 부호는 동일한 부재를 나타낸다.

[0008] 도 1은 일 실시예에 따른 나노공진기를 나타내는 도면이다.

[0009] 도 1을 참조하면, 나노공진기(100)는 기판(110), 절연층(120), 소스(131), 드레인(132), 제1 내지 제3 나노와이어 채널(133, 134, 135) 및 게이트 전극(150)을 포함할 수 있다.

[0010] 기판(110)은 실리콘 기판이 될 수 있다. 그러나 이에 한정되지 않으며, 기판(110)은 나노공진기에 이용 가능한 다른 반도체 기판이 될 수도 있다.

[0011] 절연층(120)은 기판(110) 상에 형성되고, 실리콘 산화물(SiO₂) 또는 실리콘 게르마늄(SiGe)을 포함할 수 있다. 절연층(120)은 기판(110)의 제1 위치 및 제2 위치에 형성될 수 있다. 따라서, 기판(110)에서 제1 위치 및 제2 위치를 제외한 부분은 노출될 수 있다.

[0012] 소스(131)는 제1 위치의 절연층(120) 상에 형성될 수 있다.

[0013] 드레인(132)은 제1 위치와 대향하는 제2 위치의 절연층(120) 상에 형성될 수 있다.

[0014] 도 1에 도시되어 있지 않으나, 소스(131) 상에는 소스 전극이 형성되어 있으며, 드레인(132) 상에는 드레인 전극이 형성될 수 있다.

[0015] 게이트 절연체(140)는 제1 위치 및 제2 위치의 절연층(120) 사이에 노출된 기판(110) 상에 형성될 수 있다. 게이트 전극(150)은 게이트 절연체(140) 상에 형성될 수 있다.

[0016] 게이트 절연체(140)는 기판(110)과 게이트 전극(150) 사이의 커플링 현상을 감소시킬 수 있다.

[0017] 제1 나노와이어 채널(nano-wire channel)(133)은 일 단이 소스(131)에 연결되고, 타 단이 드레인(132)에 연결될 수 있다. 제1 나노와이어 채널(133)에 대응하는 영역에는 절연층(120)이 미형성 될 수 있다. 따라서, 제1 나노와이어 채널(133)은 기판(110) 상에서 부양된 구조를 가질 수 있다.

[0018] 소스(131), 드레인(132) 및 제1 나노와이어 채널(133)은 n-타입 및 p-타입 중 어느 하나로 도핑되고, 그 도핑 농도는 $1 \times 10^{19} / \text{cm}^{-3}$ 내지 $1 \times 10^{20} / \text{cm}^{-3}$ 가 될 수 있다. 제1 나노와이어 채널(133)의 도핑 농도가 이 보다 낮을 경우, 소스(131) 및 드레인(132)의 접촉 저항이 커질 수 있으므로, 소스(131) 및 드레인(132)의 양호한 접촉 저항을 위하여 제1 나노와이어 채널(133)은 상기와 같은 도핑 농도를 갖는 것이 바람직하다.

[0019] 소스(131), 드레인(132) 및 제1 나노와이어 채널(133)은 실리콘, 폴리-실리콘(poly-silicon), 게르마늄(Ga), 비정질 실리콘(a-Si), 실리콘 게르마늄(SiGe), 실리콘 카바이드(SiC), 3족 반도체 물질 및 5족 반도체 물질 중 적어도 하나 이상을 포함할 수 있다.

[0020] 제1 나노와이어 채널(133)은 제1 나노와이어 채널(133) 내에 형성되는 공핍 영역의 최대 두께보다 작은 두께를 가질 수 있다.

[0021] 공핍 영역의 최대 두께는 아래의 수학적 식 1로 산출될 수 있다.

수학적 식 1

$$W_{\max} = \frac{2}{q} \sqrt{\frac{\epsilon K T}{N} \ln \frac{N}{n_i}}$$

[0022]

[0023] 수학적 식 1에서, W_{\max} 는 공핍 영역의 최대 두께, q 는 전자전하(electron charge), K 는 볼츠만(Boltzmann constant), ϵ 은 절대 유전 상수(absolute electric constant), T 는 절대 온도(absolute temperature), N 은 나노와이어 채널(133)의 도핑 농도(channel doping concentration) 및 n_i 는 진성 캐리어 농도(intrinsic carrier concentration)이다.

[0024] 예를 들어, 제1 나노와이어 채널(133)의 도핑 농도가 $10^{20}/\text{cm}^{-3}$ 일 경우, 제1 나노와이어 채널(133) 내에 형성되는 공핍 영역의 최대 두께는 3.93nm가 될 수 있다. 이 경우, 제1 나노와이어 채널(133)은 3.93nm보다 작은 두께를 가질 수 있다.

[0025] 소스(131), 드레인(132) 및 제1 나노와이어 채널(133)은 동일한 도핑 타입 및 도핑 농도를 갖기 때문에, 나노공진기(100)는 평탄 대역(flat-band) 조건에서 전자가 이동하는 온 상태(on-state)가 된다. 반면, 게이트 전극(140)에 음의 바이어스 전압이 인가될 경우, 나노와이어 채널(133)이 공핍되며, 공핍 영역이 확장될 경우 나노공진기(100)는 턴-오프(turn-off)될 수 있다.

[0026] 한편, 나노공진기(100)는 제1 나노와이어 채널(133)의 수평 방향으로 형성된 다른 나노와이어 채널을 포함할 수 있다. 이때, 다른 나노와이어 채널은 하나 이상이 될 수 있다. 도 1에 도시된 실시예에서, 나노공진기(100)는 제1 나노와이어 채널(133)의 양측으로 일정 거리 이격되어, 제1 나노와이어 채널(133)과 평행하게 배치된 제2 나노와이어 채널(134) 및 제3 나노와이어 채널(135)을 포함할 수 있다.

[0027] 제2 및 제3 나노와이어 채널(134, 135)은 일 단이 소스(131)에 연결되고, 타 단이 드레인(132)에 연결될 수 있다. 제1 내지 제3 나노와이어 채널(133, 134, 135)은 소스(131) 및 드레인(132)과 일체로 형성될 수 있고, 소스(131) 및 드레인(132) 사이에 별도의 구성으로 접합 또는 결합될 수도 있다.

[0028] 제2 및 제3 나노와이어 채널(134, 135)은 소스(131) 및 드레인(132)과 동일한 도핑 타입 및 도핑 농도를 가질 수 있다. 따라서, 소스(131)와 드레인(132)은 제1 내지 제3 나노와이어 채널(133, 134, 135)에 의해 도핑 영역이 구분되지 않는 비접합(junctionless) 구조를 가질 수 있다.

[0029] 또한, 제2 및 제3 나노와이어 채널(134, 135)에 대응하는 영역에는 절연층(120)이 미형성되어, 제2 및 제3 나노와이어 채널(134, 135)은 제1 나노와이어 채널(133)과 마찬가지로 기판(110) 상에서 부양된 구조를 갖는다. 이 구조를 통해 제1 내지 제3 나노와이어 채널(133, 134, 135)은 소스(131)와 드레인(132) 사이에서 진동되며, 진동에 대응하는 신호를 검출하는 공진 기능을 할 수 있다.

[0030] 신호 검출과 관련한 공진기의 민감도는 공진 기능을 구현하는 나노와이어 채널의 특성에 따라 달라질 수 있다. 특히, 공진기의 민감도는 나노와이어 채널의 체적에 비례하므로, 도 1에 도시된 나노공진기(100)는 하나의 공진 채널(예를 들어, 하나의 나노와이어 채널)을 포함하는 일반 공진기에 비해 높은 민감도를 가질 수 있다.

[0031] 또한, 도 1에 도시된 나노공진기(100)는 서로 평행하게 배치된 세 개의 나노와이어 채널(133, 134, 135)을 통해 진동에 대응하는 신호를 검출하기 때문에, 진동에 대응하는 신호를 검출함에 있어서 손실이 감소될 수 있다. 손실이 감소됨에 따라, 나노공진기(100)는 보다 높은 민감도를 가질 수 있다.

- [0032] 공진기의 민감도 향상을 위하여, 나노공진기(100)에 구비되는 나노와이어 채널의 수를 증가시킬 수 있으나, 나노공진기(100)가 장착될 장치의 사이즈와 제품 가격 외의 생산적 요인을 고려하여 그 수를 조절할 수 있음은 물론이다.
- [0033] 도 1에서는 제1 내지 제3 나노와이어 채널(133, 134, 135)이 동일한 길이를 갖는 것으로 도시하고 있으나, 제1 내지 제3 나노와이어 채널(133, 134, 135)은 서로 다른 길이를 가질 수도 있다. 제1 내지 제3 나노와이어 채널(133, 134, 135)이 서로 다른 길이를 가질 경우, 각기 다른 공진 주파수를 갖게 되기 때문에 나노공진기는 멀티 오실레이터로 이용될 수 있다.
- [0034] 도 2는 다른 실시예에 따른 나노공진기를 나타내는 도면이다. 나노공진기(200)는 도 1에 도시된 나노공진기(100)의 변형예이다.
- [0035] 나노공진기(200)는 기관(210), 절연층(220), 소스(231a, 231c, 231e), 드레인(232a, 232b, 231c), 제1 내지 제3 나노와이어 채널(233, 234, 235), 게이트 절연체(240) 및 게이트 전극(250)을 포함할 수 있다. 소스(231) 및 드레인(232)를 제외한 나머지 구성들은 도 1에 도시된 나노공진기(100)와 동일하므로, 구체적인 설명을 생략한다.
- [0036] 소스(231a, 231b, 231c) 및 드레인(232a, 232b, 232c)은 제1 내지 제3 나노와이어 채널(233, 234, 235)을 연결하는 영역 단위로 분리된 구조를 가질 수 있다. 구체적으로, 제1 나노와이어 채널(233)이 연결되는 제1 영역의 소스(231a)와 드레인(232a), 제2 나노와이어 채널(234)이 연결되는 제2 영역의 소스(231b)와 드레인(232b), 제3 나노와이어 채널(235)이 연결되는 제3 영역의 소스(231c)와 드레인(232c)로 나누어질 수 있다. 즉, 세 개의 소스(231a, 231b, 231c)와 세 개의 드레인(232a, 232b, 232c)는 서로 일정 거리 이격될 수 있다.
- [0037] 도 2에 도시된 나노공진기(200)는 세 개의 소스(231a, 231b, 231c)와 세 개의 드레인(232a, 232b, 232c)을 통해 제1 내지 제3 나노와이어 채널(233, 234, 235)의 진동에 대응하는 신호를 개별적으로 검출할 수 있다.
- [0038] 도 3은 다른 실시예에 따른 나노공진기를 나타내는 도면이다.
- [0039] 도 3을 참조하면, 나노공진기(300)는 기관(310), 제1 절연층(320), 제1 소스(331), 제2 드레인(332), 제2 절연층(340), 제2 소스(351), 제3 드레인(352), 제1 나노와이어 채널(333) 및 제2 나노와이어 채널(353)을 포함할 수 있다.
- [0040] 기관(310)은 실리콘 기관이 될 수 있다.
- [0041] 제1 절연층(320)은 기관(310) 상에 형성되고, 실리콘 산화물(SiO₂) 또는 실리콘 게르마늄(SiGe)을 포함할 수 있다. 제1 절연층(320)은 기관(310)의 제1 위치 및 제2 위치에 형성될 수 있다. 따라서, 기관(310)에서 제1 위치 및 제2 위치를 제외한 부분은 노출될 수 있다.
- [0042] 게이트 절연체(360)는 절연층(320) 사이에 노출된 기관(110) 상에 형성될 수 있다. 게이트 전극(370)은 게이트 절연체(360) 상에 형성될 수 있다.
- [0043] 제1 소스(331)은 제1 위치의 절연층(120) 상에 형성될 수 있다.
- [0044] 제1 드레인(332)은 제1 위치와 대향하는 제2 위치의 제2 절연층(320) 상에 형성될 수 있다.
- [0045] 제1 나노와이어 채널(nano-wire channel)(333)은 일 단이 제1 소스(331)에 연결되고, 타 단이 제1 드레인(332)에 연결될 수 있다. 제1 나노와이어 채널(333)은 기관(310) 상에서 부양된 구조를 가질 수 있다.
- [0046] 제1 소스(331), 제1 드레인(332) 및 제1 나노와이어 채널(333)은 n-타입 및 p-타입 중 어느 하나로 도핑되고, 그 도핑 농도는 $1 \times 10^{19} / \text{cm}^{-3}$ 내지 $1 \times 10^{20} / \text{cm}^{-3}$ 가 될 수 있다.
- [0047] 제1 소스(331), 제1 드레인(332) 및 제1 나노와이어 채널(333)은 실리콘, 폴리-실리콘(poly-silicon), 게르마늄(Ga), 비정질 실리콘(a-Si), 실리콘 게르마늄(SiGe), 실리콘 카바이드(SiC), 3족 반도체 물질 및 5족 반도체 물질 중 적어도 하나 이상을 포함할 수 있다.
- [0048] 제1 나노와이어 채널(333)은 제1 나노와이어 채널(333) 내에 형성되는 공핍 영역의 최대 두께보다 작은 두께를

가질 수 있다. 공핍 영역의 최대 두께는 앞서 기재한 수학적 식 1로 산출될 수 있다.

- [0049] 한편, 나노공진기(300)는 제1 나노와이어 채널(333)의 수직 방향으로 형성된 다른 나노와이어 채널을 포함할 수 있다. 이때, 다른 나노와이어 채널은 하나 이상이 될 수 있다.
- [0050] 도 3에 도시된 실시예에서, 나노공진기(300)는 제1 나노와이어 채널(333)의 수직 방향으로 배치된 제2 나노와이어 채널(353)을 포함할 수 있다. 제2 나노와이어 채널(353)은 일단이 제2 소스(351)에 연결되고, 타 단이 제2 드레인(352)에 연결될 수 있으며, 기판(310) 상에서 부양된 구조를 갖는다.
- [0051] 도 3에 도시된 나노공진기(300)는 두 개의 나노와이어 채널(333, 353)을 통해 진동에 대응하는 신호를 검출하기 때문에, 하나의 공진 채널(예를 들어, 하나의 나노와이어 채널)을 포함하는 일반 공진기에 비해 높은 민감도를 가질 수 있게 된다.
- [0052] 또한, 제1 및 제2 나노와이어 채널(333, 353)이 서로 평행하게 배치되기 때문에, 나노공진기(300)는 진동에 대응하는 신호를 검출함에 있어서 손실이 감소될 수 있다.
- [0053] 도 4a 내지 도 4c는 실시예에 따른 나노공진기의 제조 방법을 나타내는 도면이다.
- [0054] 도 4a를 참조하면, 나노공진기의 제조 방법은 실리콘 기판(410) 상에 절연층(420) 및 반도체층(430)을 증착하는 공정을 포함할 수 있다. 이들은 SOI(Silicon On Insulator) 기판을 구성하는 층들이 될 수 있다.
- [0055] 실리콘 기판(410) 상에 실리콘 산화물(SiO₂) 또는 실리콘 게르마늄(SiGe)을 기 설정된 두께로 증착하여 절연층(420)을 형성할 수 있다. 이후, 절연층(420) 상에 실리콘, 폴리-실리콘(poly-silicon), 게르마늄(Ga), 비정질 실리콘(a-Si), 실리콘 게르마늄(SiGe), 실리콘 카바이드(SiC), 3족 반도체 물질 및 5족 반도체 물질 중 적어도 하나 이상을 기 설정된 두께로 증착하여 반도체층(330)을 형성할 수 있다.
- [0056] 반도체층(430)은 n-타입 및 p-타입 중 어느 하나의 타입으로 도핑될 수 있으며, 도핑 과정에서 어닐링 처리될 수 있다. 반도체층(430)의 도핑 농도는 $1 \times 10^{19} / \text{cm}^{-3}$ 내지 $1 \times 10^{20} / \text{cm}^{-3}$ 이 될 수 있다.
- [0057] 반도체층(430)은 소스, 드레인 및 복수의 나노와이어 채널을 형성하기 위한 층이 될 수 있으므로, 소스, 드레인 및 복수의 나노와이어 채널의 두께에 따라 증착 두께가 결정될 수 있다. 특히, 반도체층(430)은 절연층(420)보다 큰 두께로 형성하는 것이 바람직하며, 복수의 나노와이어 채널의 두께를 고려하여 형성될 수 있다. 복수의 나노와이어 채널의 두께는 앞서 설명한 수학적 식 1에 의해 산출된 공핍 영역의 두께보다 작은 것이 바람직하다.
- [0058] 도 4b 및 도 4c를 참조하면, 나노공진기의 제조 방법은 반도체층(430) 및 절연층(420)을 차례로 식각하는 단계를 포함할 수 있다.
- [0059] 먼저, 도 4b에 도시된 바와 같이, 반도체층(430)을 식각하여 소스(431), 드레인(432) 및 제1 내지 제3 나노와이어 채널(433, 434, 435)을 형성할 수 있다. 제1 내지 제3 나노와이어 채널(433, 434, 435)는 일 단이 소스(431)에 연결되고, 타 단이 드레인(432)에 연결될 수 있다.
- [0060] 또한, 제2 및 제3 나노와이어 채널(434, 435)는 제1 나노와이어 채널(433)의 양측으로 일정 거리 이격되어, 제1 나노와이어 채널(433)과 평행하게 배치될 수 있다.
- [0061] 이 공정에서, 반도체층(430)은 이방성의 건식 식각으로 식각될 수 있다. 이방성 건식 식각은 반도체층(430)의 결정 방향에 따라 식각 속도가 상이하므로, 식각 조절이 용이하다. 따라서, 이방성 건식 식각을 통해 제1 내지 제3 나노와이어 채널(433, 434, 435)을 용이하게 형성할 수 있다. 또한, 반도체층(430)을 식각하여 소스(431), 드레인(432) 및 제1 내지 제3 나노와이어 채널(433, 434, 435)을 한번에 형성하기 때문에, 공정 용이성이 향상된다.
- [0062] 도 4c에 도시된 바와 같이, 반도체층(430)의 식각에 의해 노출된 절연층(420)을 식각하는 공정을 포함할 수 있다. 절연층(420)은 등방성의 습식 식각으로 식각될 수 있다. 이 식각 과정에 의해, 절연층(420)은 소스(431)가 위치한 제1 위치와 드레인(432)이 위치한 제2 위치에만 남게 된다. 그 외에는 모두 식각되어 실리콘 기판(410)이 노출되며, 제1 내지 제3 나노와이어 채널(433, 434, 435)은 부양된 구조를 가질 수 있다.

- [0063] 절연층(420) 식각에 의해 노출된 실리콘 기판(410) 상에 게이트 절연층(440) 및 게이트 전극(450)을 형성하여 도 1에 도시된 나노공진기(100)와 동일한 구조를 갖는 나노공진기를 제조할 수 있다.
- [0064] 한편, 도면을 통해 도시하고 있지는 않으나, 도 4b에 도시된 반도체층(430)을 식각하여 소스(431), 드레인(432) 및 제1 내지 제3 나노와이어 채널(433, 434, 435)을 형성하는 공정에서, 소스(431) 및 드레인(432)을 추가적으로 식각할 수도 있다. 구체적으로, 소스(431) 및 드레인(432)이 제1 내지 제3 나노와이어 채널(433, 434, 435)이 연결된 각 영역 단위로 분리되도록 반도체층(430)을 더 식각할 수도 있다. 이 같은 식각 공정을 거칠 경우, 도 2에 도시된 나노공진기(200)와 동일한 구조를 갖는 나노공진기를 제조할 수 있다.
- [0065] 도 5a 내지 도 5d는 다른 실시예에 따른 나노공진기의 제조 방법을 나타내는 도면이다.
- [0066] 도 5a를 참조하면, 나노공진기의 제조 방법은 실리콘 기판(510) 상에 제1 절연층(520) 및 제1 반도체층(530)을 형성하는 공정을 포함할 수 있다. 이들은 SOI(Silicon On Insulator) 기판을 구성하는 층들이 될 수 있다. 실리콘 기판(510), 제1 절연층(520) 및 제1 반도체층(530)은 도 5a에 도시된 실리콘 기판(510), 절연층(520) 및 반도체층(530)과 동일한 구성일 수 있다.
- [0067] 도 5b를 참조하면, 나노공진기의 제조 방법은 제1 반도체층(530) 상에 제2 절연층(540) 및 제2 반도체층(550)을 형성할 수 있다. 즉, 절연층과 반도체층을 교대로 2회 반복 적층할 수 있다.
- [0068] 제1 절연층(520)과 제2 절연층(540)은 실리콘 산화물(SiO₂) 및 실리콘 게르마늄(SiGe) 중 적어도 하나 이상으로 형성될 수 있으며, 이 두 층은 동일한 물질로 형성될 수도 있고, 서로 다른 물질로 형성될 수도 있다.
- [0069] 제1 반도체층(530)과 제2 반도체층(550)은 실리콘, 폴리-실리콘(poly-silicon), 게르마늄(Ga), 비정질 실리콘(a-Si), 실리콘 게르마늄(SiGe), 실리콘 카바이드(SiC), 3족 반도체 물질 및 5족 반도체 물질 중 적어도 어느 하나로 형성될 수 있다. 제1 반도체층(530)과 제2 반도체층(550)은 동일한 물질로 형성될 수 있고, 서로 다른 물질로 형성될 수도 있다.
- [0070] 제1 반도체층(530)은 제1 소스, 제1 드레인 및 제1 나노와이어 채널을 형성하기 위한 층이 될 수 있으므로, 제1 소스, 제1 드레인 및 제1 나노와이어 채널의 두께를 고려하여 증착 두께가 결정될 수 있다.
- [0071] 또한, 제2 반도체층(550)은 제2 소스, 제2 드레인 및 제2 나노와이어 채널을 형성하기 위한 층이 될 수 있으므로, 제2 소스, 제2 드레인 및 제2 나노와이어 채널의 두께를 고려하여 증착 두께가 결정될 수 있다.
- [0072] 제1 및 제2 반도체층(530, 550)은 n-타입 및 p-타입 중 어느 하나의 타입으로 도핑될 수 있으며, 도핑 과정에서 어닐링 처리될 수 있다. 제1 및 제2 반도체층(540, 550)의 도핑 농도는 $1 \times 10^{19} / \text{cm}^{-3}$ 내지 $1 \times 10^{20} / \text{cm}^{-3}$ 이 될 수 있다. 또한, 제1 및 제2 반도체층(540, 550)의 도핑 농도는 서로 동일할 수 있으며, 서로 다를 수도 있다.
- [0073] 도 5c 및 도 5d를 참조하면, 나노공진기의 제조 방법은 제2 반도체층(550), 제2 절연층(540) 및 제1 반도체층(530)을 차례로 식각하는 공정을 포함할 수 있다.
- [0074] 도 5c에 도시된 바와 같이, 제2 반도체층(550)을 식각하여 제2 소스(551), 제2 드레인(552) 및 제2 나노와이어 채널(553)을 형성할 수 있다. 여기서, 제2 나노와이어 채널(553)은 일 단이 제2 소스(551)에 연결되고, 타 단이 제2 드레인(552)에 연결될 수 있다.
- [0075] 제2 절연층(540)은 제2 소스(551), 제2 드레인(552) 및 제2 나노와이어 채널(553)에 대응하는 패턴으로 식각될 수 있다.
- [0076] 또한, 제1 반도체층(530)을 식각하여 제1 소스(531), 제1 드레인(532) 및 제1 나노와이어 채널(533)을 형성할 수 있다. 여기서, 제1 나노와이어 채널(533)은 일 단이 제1 소스(531)에 연결되고, 타 단이 제1 드레인(532)에 연결될 수 있다.
- [0077] 제1 절연층(520)은 제1 소스(531), 제1 드레인(532) 및 제1 나노와이어 채널(533)에 대응하는 패턴으로 식각될 수 있다.

- [0078] 도 5d에 도시된 바와 같이, 제2 나노와이어 채널(553)과 제1 나노와이어 채널(533) 사이에 끼워진 제2 절연층(540)을 식각하고, 제1 나노와이어 채널(533)과 실리콘 기판(510) 사이에 끼워진 제1 절연층(520)을 식각하는 공정을 포함할 수 있다. 이 과정에 의해, 제1 나노와이어 채널(533) 및 제2 나노와이어 채널(553)은 부양된 구조를 갖질 수 있다.
- [0079] 또한, 제2 나노와이어 채널(553)은 제1 나노와이어 채널(533)에 수직 방향으로 형성되어 제1 나노와이어 채널(533)과 함께 진동에 대응하는 신호를 검출하는 공진 기능을 할 수 있다.
- [0080] 제1 절연층(520) 식각에 의해 노출된 실리콘 기판(510) 상에 게이트 절연층(560) 및 게이트 전극(570)을 형성할 수 있다.
- [0081] 도 6a 및 도 6b는 다른 실시예에 따른 나노공진기의 제조 방법을 나타내는 도면이다. 도 5 b에 도시된 바와 같이, 실리콘 기판(510) 상에 제1 절연층(520), 제1 반도체층(530), 제2 절연층(540) 및 제2 반도체층(550)을 차례로 형성하고, 이 층들을 식각할 수 있다.
- [0082] 도 6a를 참조하면, 나노공진기의 제조 방법은 제2 반도체층(550), 제2 절연층(540), 제1 반도체층(530)을 차례로 식각하는 공정을 포함할 수 있다.
- [0083] 먼저, 제2 소스(551), 제2 드레인(552) 및 제2 나노와이어 채널(553)의 패턴으로 제2 반도체층(550)을 식각할 수 있다. 이후, 제2 소스(551), 제2 드레인(552) 및 제2 나노와이어 채널(553)에 대응하는 패턴으로 제2 절연층(540)을 식각할 수 있다.
- [0084] 또한, 제1 소스(531), 제1 드레인(532) 및 제1 나노와이어 채널(533)의 패턴으로 제1 반도체층(530)을 식각할 수 있다. 이 실시예에서, 제1 절연층(520)은 식각하지 않은 상태로 둘 수 있다. 제1 절연층(520)을 식각하지 않을 경우, 제1 나노와이어 채널(533)은 실리콘 기판(510)으로부터 부양되지 않고, 절제1 절연층(520) 상에 접합된 구조를 가질 수 있다. 따라서, 제1 나노와이어 채널(533) 공진 기능을 갖지 않고, 게이트 역할을 할 수 있다. 또한, 제1 절연층(520)은 식각되지 않고 패시베이션 역할을 할 수 있다.
- [0085] 도 6b에 도시된 바와 같이, 제1 나노와이어 채널(533)과 제2 나노와이어 채널(553) 사이에 끼워진 제2 절연층(540)을 식각하는 공정을 포함할 수 있다. 제2 절연층(540)이 식각될 경우, 제2 나노와이어 채널(553)은 실리콘 기판(510)으로부터 부양되어 공진 기능을 구현할 수 있다.
- [0086] 실시예에 따르면, 나노공진기 및 그의 제조 방법은 평행하게 배치된 복수 개의 나노와이어를 구비함으로써 고감도 특성을 가질 수 있다.
- [0087] 또한, 실시예에 따르면, 나노공진기 및 그의 제조 방법은 소스, 드레인 및 나노와이어 채널은 비접합 구조를 가지며, 동일한 도핑 타입 및 도핑 농도를 갖기 때문에 공정이 용이하다.
- [0088] 이상과 같이 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다. 그러므로, 범위는 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

부호의 설명

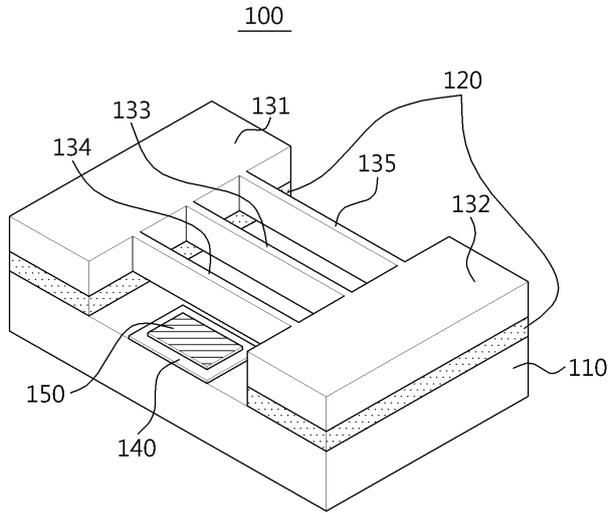
- [0089] 100: 나노공진기
- 110: 기판
- 120: 절연층
- 131: 소스
- 132: 드레인
- 133: 제1 나노와이어 채널

134: 제2 나노와이어 채널

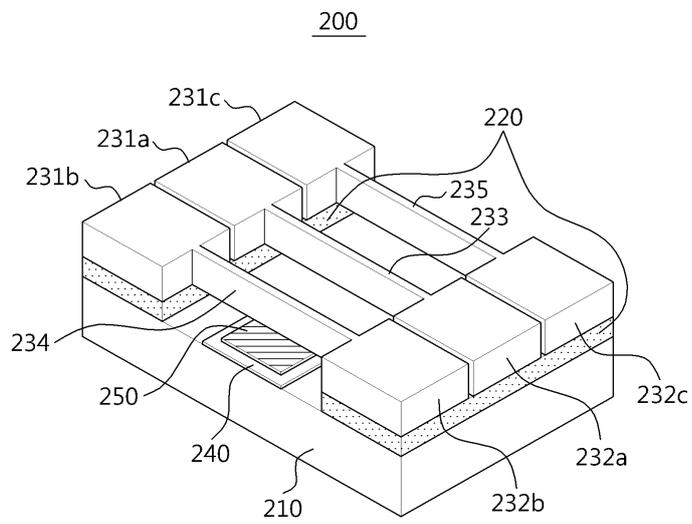
135: 제3 나노와이어 채널

도면

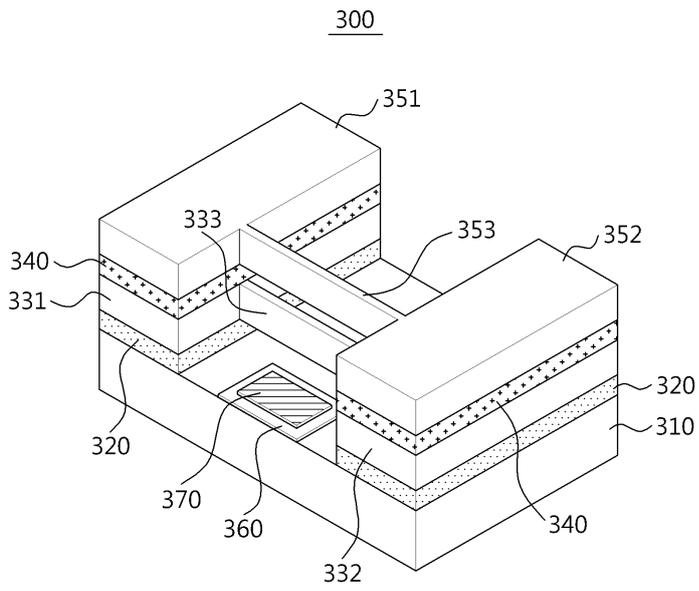
도면1



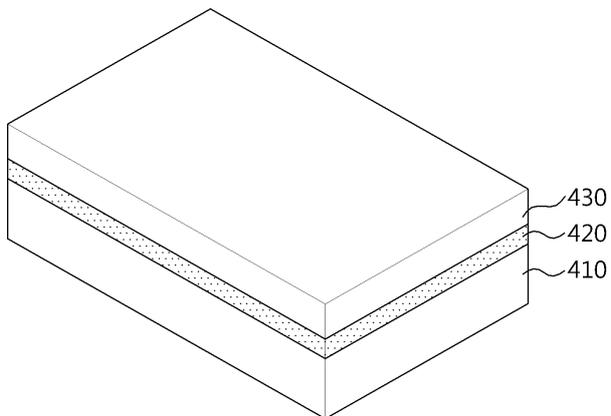
도면2



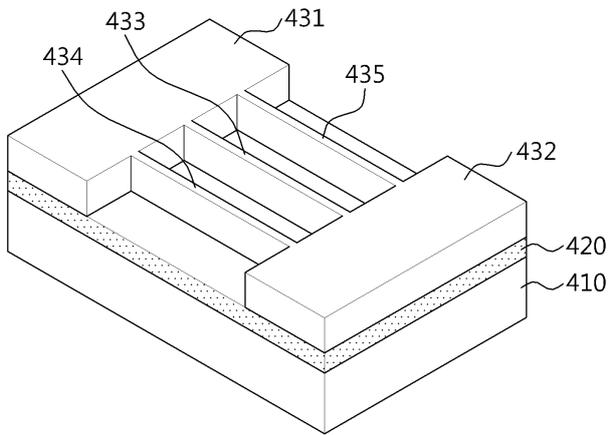
도면3



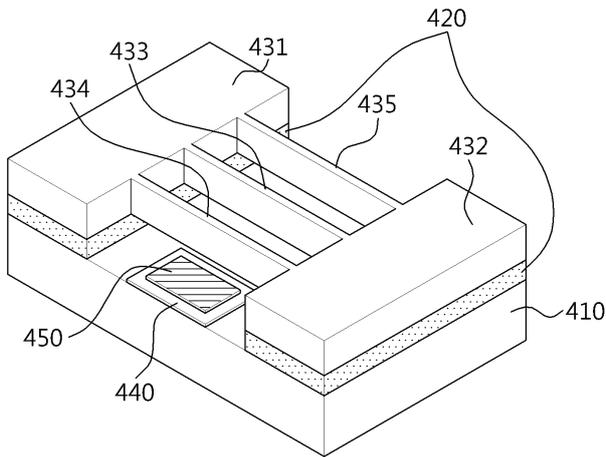
도면4a



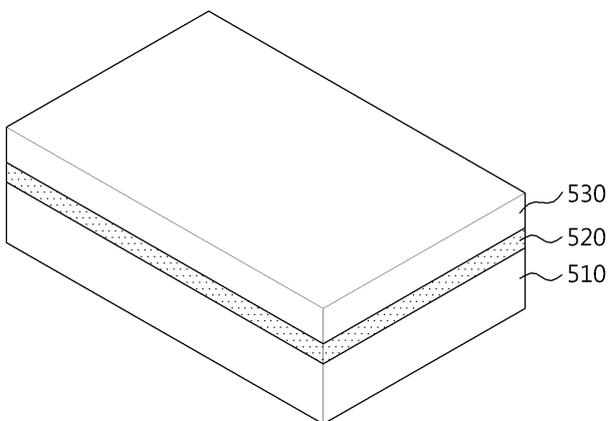
도면4b



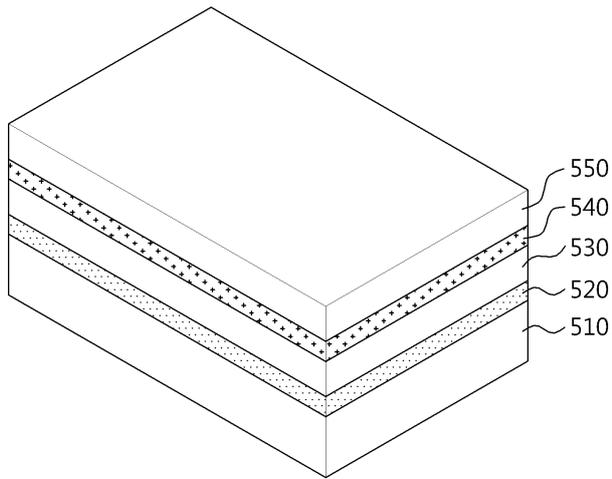
도면4c



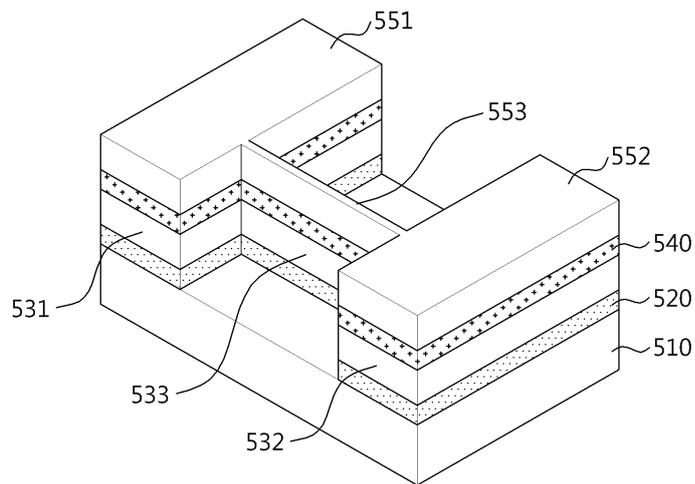
도면5a



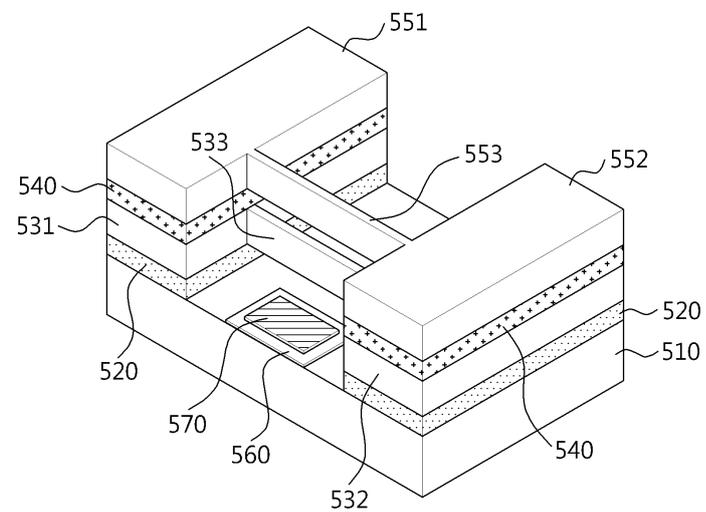
도면5b



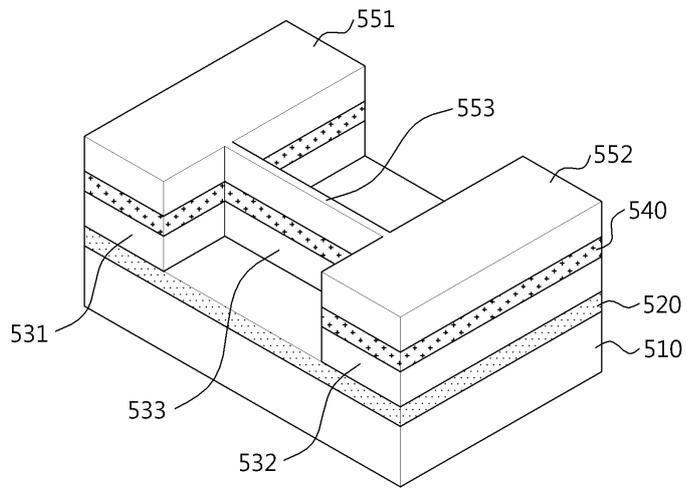
도면5c



도면5d



도면6a



도면6b

