



(12)发明专利申请

(10)申请公布号 CN 107943518 A

(43)申请公布日 2018.04.20

(21)申请号 201711202444.3

(22)申请日 2017.11.24

(71)申请人 中国航空工业集团公司西安航空计算技术研究所

地址 710000 陕西省西安市锦业二路15号

(72)发明人 牛少平 韩一鹏 魏艳艳 郝冲  
邓艺

(74)专利代理机构 中国航空专利中心 11008  
代理人 王中兴

(51)Int.Cl.

G06F 9/30(2006.01)

G06F 9/38(2006.01)

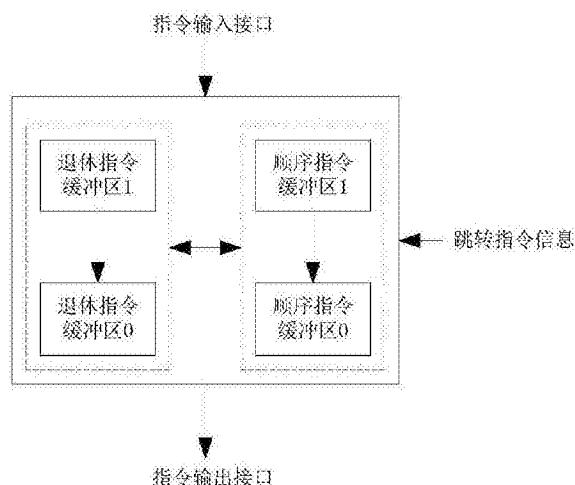
权利要求书1页 说明书3页 附图1页

(54)发明名称

一种局部跳转指令取指电路

(57)摘要

本发明属于计算机硬件技术领域，涉及一种局部跳转指令取指电路。本发明包含PC更新模块、顺序指令缓冲区、退休指令缓冲区和PC栈。PC更新模块负责更新PC地址。退休指令缓冲区存放已经执行完成的16条指令。顺序指令缓冲区存放正在执行的8条指令和将要执行的8条指令。PC栈用来实现函数嵌套时PC的保存与恢复。本发明根据跳转指令的跳转地址能够实现快速的指令向前在退休指令缓冲区和向后在顺序指令缓冲区局部跳转，从而提高跳转指令的执行效率和缓冲区指令的更新效率，降低流水线等待延迟，提高处理器的执行效率。



1. 一种局部跳转指令取指电路，其特征为：所述电路包括PC更新模块、顺序指令缓冲区、退休指令缓冲区和PC栈；其中，

PC更新模块，根据双发射指令的执行结果计算出下一次的取指PC，如果双发射的指令中没有跳转指令则当执行完当前顺序指令缓冲0区中的8条指令后PC顺序加1，若双发射的指令中有跳转指令则需根据跳转信息更新PC地址；

顺序指令缓冲区，分为顺序指令缓冲0区和1区，正在执行的8条指令缓存在顺序指令缓冲0区中，将要执行的8条指令缓存在顺序指令缓冲1区中；在没有跳转指令时顺序指令缓冲0区中的指令来自于顺序指令缓冲1区，顺序指令缓冲1区中的指令来自于从外部返回的8条指令；若有跳转指令，根据跳转指令的跳转地址更新顺序指令缓冲区中的指令；

退休指令缓冲区分为退休指令缓冲0区和1区，其中退休指令缓冲0区和退休指令缓冲1区中各8条；在没有跳转指令时退休指令缓冲0区中的指令来自于退休指令缓冲1区，退休指令缓冲1区中的指令来自于顺序指令缓冲0区；若有跳转指令，根据跳转指令的跳转地址更新退休指令缓冲区中的指令；

在计算得到下一次的取指PC后，比较下一次的目标地址是否在顺序指令缓冲区和退休指令缓冲区中；如果在顺序指令缓冲区中，则无需额外取指操作，直接从缓冲区跳转目标地址处开始译码发射执行；如果不在顺序指令缓冲区中，而在退休指令缓冲区中，则从退休指令缓冲区中将指令行复制到顺序指令缓冲区中从跳转的目标地址处译码发射执行；如果两个缓冲区中都不在，则根据跳转的具体地址从外部取指令；

PC栈用来实现函数嵌套时PC的保存与恢复，保存跳转指令的下一条指令位置，通过读取栈，恢复之前跳转指令的下一条指令位置。

## 一种局部跳转指令取指电路

### 技术领域

[0001] 本发明涉及计算机硬件技术领域,尤其涉及一种局部跳转指令取指电路方案。

### 背景技术

[0002] 现代处理器设计中,由于跳转和分支指令的存在,且未集成分支预测机制,从处理跳转和分支指令开始到收回并继续执行后续有效指令之间处理器一直处于等待状态,该方式是在保证功能正确的前提下降低了硬件复杂度,但是这种方式的简单化和直接化导致分支指令执行的效率不高,使得处理器的流水线中插入较多无效操作,降低了处理器流水线的资源利用率。

### 发明内容

[0003] 本发明的目的是:提供了一种基于退休机制的局部跳转指令取指电路,采用一种高效局部跳转指令的取指电路来减少处理器流水线中的无效操作,提高流水线资源的利用率,从而提升处理器执行效率。

[0004] 本发明的技术解决方案是:

[0005] 一种局部跳转指令取指电路,包括PC更新模块、顺序指令缓冲区、退休指令缓冲区和PC栈。

[0006] PC更新模块,根据双发射指令的执行结果计算出下一次的取指PC,如果双发射的指令中没有跳转指令则当执行完当前顺序指令缓冲0区中的8条指令后PC顺序加1,若双发射的指令中有跳转指令则需根据跳转的跳转信息更新PC地址。

[0007] 顺序指令缓冲区,分为顺序指令缓冲0区和1区,正在执行的8条指令缓存在顺序指令缓冲0区中,将要执行的8条指令缓存在顺序指令缓冲1区中。在没有跳转指令时顺序指令缓冲0区中的指令来自于顺序指令缓冲1区,顺序指令缓冲1区中的指令来自于从外部返回的8条指令;若有跳转指令,根据跳转指令的跳转地址更新顺序指令缓冲区中的指令。

[0008] 退休指令缓冲区分为退休指令缓冲0区和1区,其中退休指令缓冲0区和退休指令缓冲1区中各8条。在没有跳转指令时退休指令缓冲0区中的指令来自于退休指令缓冲1区,退休指令缓冲1区中的指令来自于顺序指令缓冲0区;若有跳转指令,根据跳转指令的跳转地址更新退休指令缓冲区中的指令。

[0009] 在计算得到下一次的取指PC后,比较下一次的目标地址是否在顺序指令缓冲区和退休指令缓冲区中。如果在顺序指令缓冲区中,则无需额外取指操作,直接从缓冲区跳转目标地址处开始译码发射执行;如果不在顺序指令缓冲区中,而在退休指令缓冲区中,则从退休指令缓冲区中将指令行复制到顺序指令缓冲区中从跳转的目标地址处译码发射执行;如果两个缓冲区中都不在,则根据跳转的具体地址从外部取指令。

[0010] PC栈用来实现函数嵌套时PC的保存与恢复,保存跳转指令的下一条指令位置,通过读取栈,恢复之前跳转指令的下一条指令位置。

[0011] 本发明可以总结为以下三点:

[0012] 一、退休指令缓冲区能够覆盖向前16条指令的局部范围，在发现跳转或分支指令，并计算得到跳转或分支目标地址后，比较该目标地址是否在退休指令缓冲区缓存的16条的指令中。如果在，则无需额外取指操作，直接将退休指令缓冲区中的指令复制到顺序指令缓冲区从跳转的目标地址处开始执行；

[0013] 二、顺序指令缓冲区能够覆盖当前正在执行的8条指令和向后8条指令的局部范围，在发现跳转或分支指令，并计算得到跳转或分支目标地址后，比较该目标地址是否在顺序指令缓冲区缓存的16条的指令中。如果在，则无需额外取指操作，直接从缓冲区跳转的目标地址处开始执行；

[0014] 三、如果正常执行的指令缓冲区中执行了跳转或分支指令，且发生了跳转，则最终退休指令缓冲区都将被清除，确保退休指令缓冲区中的状态只会有两种：退休指令缓冲0区和1区均有效且地址连续；退休指令缓冲1区有效，0区无效。

[0015] 通过以上三点，本发明的有益效果是：能够显著降低流水线中的资源浪费，缩短处理跳转和分支指令开始到取回并继续执行后续有效指令之间的周期，减少了处理器流水线中的无效操作，提升指令执行的效率，提高处理器的指令处理吞吐量。

## 附图说明

[0016] 图1是本发明一种局部跳转指令取指电路的示意图；

[0017] 图2是本发明一种局部跳转指令取指电路一种具体实施方式的示意图。

## 具体实施方式

[0018] 下面结合附图和具体实施例，对本发明的技术方案进行清楚、完整地表述。显然，所表述的实施例仅是本发明一部分实施例，而不是全部的实施例，基于本发明中的实施例，本领域技术人员在没有做出创造性劳动前提所获得的所有其它实施例，都属于本发明的保护范围。

[0019] 参见图1，其为一种局部跳转指令取指电路示意图，本发明包括PC更新模块、顺序指令缓冲区、退休指令缓冲区和PC栈。

[0020] PC更新模块，根据双发射指令的执行结果计算出下一次的取指PC，如果双发射的指令中没有跳转指令则当执行完当前顺序指令缓冲0区中的8条指令后PC顺序加1，若双发射的指令中有跳转指令则需根据跳转的跳转信息更新PC地址。

[0021] 顺序指令缓冲区，分为顺序指令缓冲0区和1区，正在执行的8条指令缓存在顺序指令缓冲0区中，将要执行的8条指令缓存在顺序指令缓冲1区中。在没有跳转指令时顺序指令缓冲0区中的指令来自于顺序指令缓冲1区，顺序指令缓冲1区中的指令来自于从外部返回的8条指令；若有跳转指令，根据跳转指令的跳转地址更新顺序指令缓冲区中的指令。

[0022] 退休指令缓冲区分为退休指令缓冲0区和1区，其中退休指令缓冲0区和退休指令缓冲1区中各8条。在没有跳转指令时退休指令缓冲0区中的指令来自于退休指令缓冲1区，退休指令缓冲1区中的指令来自于顺序指令缓冲0区；若有跳转指令，根据跳转指令的跳转地址更新退休指令缓冲区中的指令。

[0023] 在计算得到下一次的取指PC后，比较下一次的目标地址是否在顺序指令缓冲区和退休指令缓冲区中。如果在顺序指令缓冲区中，则无需额外取指操作，直接从缓冲区跳转目

标地址处开始译码发射执行；如果不在顺序指令缓冲区中，而在退休指令缓冲区中，则从退休指令缓冲区中将指令行复制到顺序指令缓冲区中从跳转的目标地址处译码发射执行；如果两个缓冲区中都不在，则根据跳转的具体地址从外部取指令。

[0024] PC栈用来实现函数嵌套时PC的保存与恢复，保存跳转指令的下一条指令位置，通过读取栈，恢复之前跳转指令的下一条指令位置。

[0025] 图2为一种具体实施方式的示意图，当前执行的指令中有跳转或分支指令，且跳转的地址在退休指令缓冲0区中。

[0026] PC更新模块根据跳转指令信息计算得到跳转的PC地址在退休指令缓冲0区中，指令发生了向前跳转，且当前退休指令缓冲0区和1区的指令均有效，此时清空顺序指令缓冲区，将退休指令缓冲0区的指令直接复制到顺序指令缓冲0区，将退休指令缓冲1区的指令直接复制到顺序指令缓冲1区，从跳转的目标地址处开始执行，此时，退休指令缓冲区中无有效指令，顺序指令缓冲区中指令有效。

[0027] 最后应说明的是，以上实施例仅用以说明本发明的技术方案，而非对其限制；尽管参照前述实施例对本发明进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

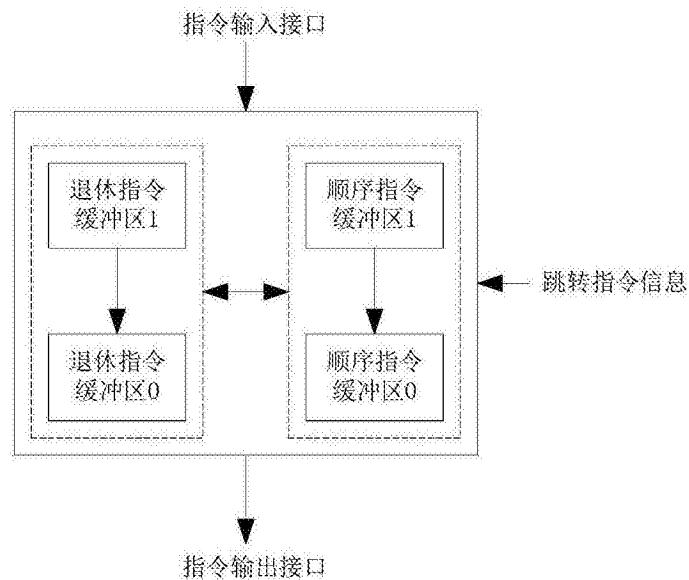


图1

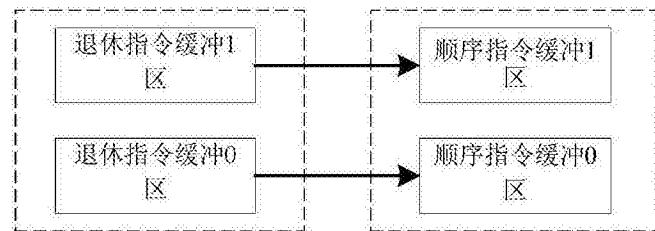


图2