

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7395844号  
(P7395844)

(45)発行日 令和5年12月12日(2023.12.12)

(24)登録日 令和5年12月4日(2023.12.4)

(51)国際特許分類

F I

H 0 1 L	21/336(2006.01)	H 0 1 L	29/78	6 5 8 H
H 0 1 L	29/78 (2006.01)	H 0 1 L	29/78	6 5 5 G
H 0 1 L	29/739(2006.01)	H 0 1 L	29/78	6 5 7 D
H 0 1 L	21/76 (2006.01)	H 0 1 L	29/78	6 5 2 H
H 0 1 L	21/8234(2006.01)	H 0 1 L	29/78	6 5 3 A

請求項の数 13 (全21頁) 最終頁に続く

(21)出願番号 特願2019-91729(P2019-91729)  
 (22)出願日 令和1年5月14日(2019.5.14)  
 (65)公開番号 特開2020-188133(P2020-188133  
 A)  
 (43)公開日 令和2年11月19日(2020.11.19)  
 審査請求日 令和4年4月14日(2022.4.14)

(73)特許権者 000005234  
 富士電機株式会社  
 神奈川県川崎市川崎区田辺新田1番1号  
 (74)代理人 110000877  
 弁理士法人R Y U K A国際特許事務所  
 (72)発明者 吉田 崇一  
 神奈川県川崎市川崎区田辺新田1番1号  
 富士電機株式会社内  
 審査官 上田 智志

最終頁に続く

(54)【発明の名称】 半導体装置および製造方法

(57)【特許請求の範囲】

【請求項1】

第1導電型のドリフト領域を有する半導体基板と、  
 前記半導体基板の上面にゲートトレンチ部を有するトランジスタ部と、  
 前記ドリフト領域よりもドーピング濃度の高い第1導電型のカソード領域を、前記半導体基板の下面に有するダイオード部と、  
 前記トランジスタ部および前記ダイオード部の間に配置された緩衝領域と  
 を備え、

前記ダイオード部は、前記半導体基板の深さ方向におけるキャリアライフタイム分布に第1谷部が設けられた第1上面側ライフタイム制御領域を有し、

前記緩衝領域は、前記キャリアライフタイム分布に、前記第1谷部よりも前記深さ方向の幅の大きい第2谷部が設けられた第2上面側ライフタイム制御領域を有し、

前記第1上面側ライフタイム制御領域には、第1不純物が含まれており、

前記第2上面側ライフタイム制御領域における不純物の濃度分布は複数のピークを有し、

前記複数のピークのうち最も前記半導体基板の上面側に位置する前記ピークは前記第1不純物を含み、

前記複数のピークのうち最も前記半導体基板の下面側に位置するピークは前記第1不純物とは異なる第2不純物を含む

半導体装置。

【請求項2】

前記第 2 不純物は前記第 1 不純物よりも原子番号の小さい元素である

請求項 1 に記載の半導体装置。

【請求項 3】

前記複数のピークのうち最も前記半導体基板の上面側に位置する前記ピークの深さ位置は、  
前記第 1 谷部の深さ位置と同一である

請求項 1 に記載の半導体装置。

【請求項 4】

第 1 導電型のドリフト領域を有する半導体基板と、

前記半導体基板の上面にゲートトレンチ部を有するトランジスタ部と、

前記ドリフト領域よりもドーピング濃度の高い第 1 導電型のカソード領域を、前記半導体  
基板の下面に有するダイオード部と、

10

前記トランジスタ部および前記ダイオード部の間に配置された緩衝領域と  
を備え、

前記緩衝領域は、

前記半導体基板の上面に設けられた複数のダミートレンチ部と、

前記複数のダミートレンチ部の間に設けられたメサ部と、

前記半導体基板の下面に露出した第 2 導電型のコレクタ領域と

を有し、

前記緩衝領域は、前記半導体基板の上面に露出した第 1 導電型のエミッタ領域を有さず、

前記ダイオード部は、前記半導体基板の深さ方向におけるキャリアライフタイム分布に  
第 1 谷部が設けられた第 1 上面側ライフタイム制御領域を有し、

20

前記緩衝領域は、前記キャリアライフタイム分布に、前記第 1 谷部よりも前記深さ方向  
の幅の大きい第 2 谷部が設けられた第 2 上面側ライフタイム制御領域を有する  
半導体装置。

【請求項 5】

第 1 導電型のドリフト領域を有する半導体基板と、

前記半導体基板の上面にゲートトレンチ部を有するトランジスタ部と、

前記ドリフト領域よりもドーピング濃度の高い第 1 導電型のカソード領域を、前記半導  
体基板の下面に有するダイオード部と、

前記トランジスタ部および前記ダイオード部の間に配置された緩衝領域と

30

を備え、

前記ダイオード部は、前記半導体基板の深さ方向におけるキャリアライフタイム分布に  
第 1 谷部が設けられた第 1 上面側ライフタイム制御領域を有し、

前記緩衝領域は、前記キャリアライフタイム分布に、前記第 1 谷部よりも前記深さ方向  
の幅の大きい第 2 谷部が設けられた第 2 上面側ライフタイム制御領域を有し、

前記第 2 上面側ライフタイム制御領域の上端が、前記第 1 上面側ライフタイム制御領域  
の上端よりも下方に配置されている

半導体装置。

【請求項 6】

第 1 導電型のドリフト領域を有する半導体基板と、

40

前記半導体基板の上面にゲートトレンチ部を有するトランジスタ部と、

前記ドリフト領域よりもドーピング濃度の高い第 1 導電型のカソード領域を、前記半導  
体基板の下面に有するダイオード部と、

前記トランジスタ部および前記ダイオード部の間に配置された緩衝領域と

を備え、

前記ダイオード部は、前記半導体基板の深さ方向におけるキャリアライフタイム分布に  
第 1 谷部が設けられた第 1 上面側ライフタイム制御領域を有し、

前記緩衝領域は、前記キャリアライフタイム分布に、前記第 1 谷部よりも前記深さ方向  
の幅の大きい第 2 谷部が設けられた第 2 上面側ライフタイム制御領域を有し、

前記第 2 上面側ライフタイム制御領域は前記半導体基板の上面側に設けられており、前

50

記半導体基板の下面側までは延伸していない

半導体装置。

【請求項 7】

前記第 1 上面側ライフタイム制御領域には、第 1 不純物が含まれており、

前記第 2 上面側ライフタイム制御領域には、前記第 1 不純物とは異なる第 2 不純物が含まれている

請求項 4 から 6 のいずれか一項に記載の半導体装置。

【請求項 8】

前記第 1 不純物の前記深さ方向における濃度分布は第 1 ピーク部を有し、

前記第 2 不純物の前記深さ方向における濃度分布は前記第 1 ピーク部よりも幅の大きい第 2 ピーク部を有する

請求項 1 から 3 または 7 のいずれか一項に記載の半導体装置。

【請求項 9】

前記第 1 不純物はヘリウムであり、

前記第 2 不純物はプロトンである

請求項 7 または 8 に記載の半導体装置。

【請求項 10】

前記第 2 上面側ライフタイム制御領域における不純物の濃度分布のピークの数、前記第 1 上面側ライフタイム制御領域における不純物の濃度分布のピークの数よりも多い

請求項 1 から 9 のいずれか一項に記載の半導体装置。

【請求項 11】

前記トランジスタ部において、前記第 2 谷部と同一の深さ位置におけるキャリアライフタイムは、前記第 2 谷部におけるキャリアライフタイムより大きい

請求項 1 から 10 のいずれか一項に記載の半導体装置。

【請求項 12】

前記第 2 上面側ライフタイム制御領域の下端は、前記第 1 上面側ライフタイム制御領域の下端よりも、前記半導体基板の下面との距離が小さい

請求項 1 から 11 のいずれか一項に記載の半導体装置。

【請求項 13】

第 1 導電型のドリフト領域を有する半導体基板と、前記半導体基板の上面にゲートトレンチ部を有するトランジスタ部と、前記ドリフト領域よりもドーピング濃度の高い第 1 導電型のカソード領域を、前記半導体基板の下面に有するダイオード部と、前記トランジスタ部および前記ダイオード部の間に配置された緩衝領域とを備える半導体装置の製造方法であって、

前記ダイオード部および前記緩衝領域のそれぞれに、異なる条件で不純物を注入する注入段階と、

前記半導体基板をアニールして、前記半導体基板の深さ方向におけるキャリアライフタイム分布に第 1 谷部が設けられた第 1 上面側ライフタイム制御領域を前記ダイオード部に形成し、前記キャリアライフタイム分布に前記第 1 谷部よりも幅の大きい第 2 谷部が設けられた第 2 上面側ライフタイム制御領域を前記緩衝領域における前記半導体基板の上面側に形成するアニール段階と

を備える製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置および製造方法に関する。

【背景技術】

【0002】

従来、絶縁ゲート型バイポーラトランジスタ ( I G B T ) 等のトランジスタと、還流ダイオード ( F W D ) 等のダイオードとが同一基板に設けられた半導体装置において、基板

10

20

30

40

50

内に不純物を注入することで欠陥等を形成して、キャリアのライフタイムを低減する技術が知られている（例えば、特許文献 1 - 3 参照）。

[ 先行技術文献 ]

[ 特許文献 ]

特許文献 1 特開 2012 - 43891 号公報

特許文献 2 特開 2018 - 6420 号公報

特許文献 3 特開 2011 - 166052 号公報

【発明の概要】

【発明が解決しようとする課題】

【0003】

トランジスタからダイオードへのホール注入を抑制すべく、トランジスタとダイオードとの間に緩衝領域を設け、緩衝領域に低ライフタイム領域を形成することが考えられる。しかし、ホール注入を十分に抑制すべく緩衝領域の面積を大きくすると、チップサイズが増大してしまう。

【課題を解決するための手段】

【0004】

上記課題を解決するために、本発明の第 1 の態様においては、第 1 導電型のドリフト領域を有する半導体基板を備える半導体装置を提供する。半導体装置は、半導体基板の上面にゲートトレンチ部を有するトランジスタ部を備えてよい。半導体装置は、ドリフト領域よりもドーピング濃度の高い第 1 導電型のカソード領域を、半導体基板の下面に有するダイオード部を備えてよい。半導体装置は、トランジスタ部およびダイオード部の間に配置された緩衝領域を備えてよい。ダイオード部は、半導体基板の深さ方向におけるキャリアライフタイム分布に第 1 谷部が設けられた第 1 上面側ライフタイム制御領域を有してよい。緩衝領域は、キャリアライフタイム分布に、第 1 谷部よりも深さ方向の幅の大きい第 2 谷部が設けられた第 2 上面側ライフタイム制御領域を有してよい。

【0005】

第 1 上面側ライフタイム制御領域には、第 1 不純物が含まれていてよい。第 2 上面側ライフタイム制御領域には、第 1 不純物とは異なる第 2 不純物が含まれていてよい。

【0006】

第 1 不純物の深さ方向における濃度分布は第 1 ピーク部を有してよい。第 2 不純物の深さ方向における濃度分布は第 1 ピーク部よりも幅の大きい第 2 ピーク部を有してよい。

【0007】

第 1 不純物はヘリウムであってよい。第 2 不純物はプロトンであってよい。

【0008】

第 2 上面側ライフタイム制御領域は、第 1 上面側ライフタイム制御領域と同一の不純物を含んでよい。

【0009】

第 2 上面側ライフタイム制御領域における不純物の濃度分布のピークの数、第 1 上面側ライフタイム制御領域における不純物の濃度分布のピークの数よりも多くてよい。

【0010】

トランジスタ部において、第 2 谷部と同一の深さ位置におけるキャリアライフタイムは、第 2 谷部におけるキャリアライフタイムより大きくてよい。

【0011】

第 2 上面側ライフタイム制御領域の下端は、第 1 上面側ライフタイム制御領域の下端よりも、半導体基板の下面との距離が小さくてよい。

【0012】

本発明の第 2 の態様においては、第 1 導電型のドリフト領域を有する半導体基板を備える半導体装置を提供する。半導体装置は、半導体基板の上面にゲートトレンチ部を有するトランジスタ部を備えてよい。半導体装置は、ドリフト領域よりもドーピング濃度の高い第 1 導電型のカソード領域を、半導体基板の下面に有するダイオード部を備えてよい。半

10

20

30

40

50

導体装置は、トランジスタ部およびダイオード部の間に配置された緩衝領域を備えてよい。ダイオード部は、半導体基板の深さ方向におけるキャリアライフタイム分布に第1谷部が設けられた第1上面側ライフタイム制御領域を有してよい。緩衝領域は、キャリアライフタイム分布に第2谷部が設けられた第2上面側ライフタイム制御領域を有してよい。第1上面側ライフタイム制御領域には、第1不純物が含まれてよい。第2上面側ライフタイム制御領域には、第1不純物とは異なる第2不純物が含まれていてよい。

【0013】

本発明の第3の態様においては、第1導電型のドリフト領域を有する半導体基板と、半導体基板の上面にゲートトレンチ部を有するトランジスタ部と、ドリフト領域よりもドーピング濃度の高い第1導電型のカソード領域を、半導体基板の下面に有するダイオード部と、トランジスタ部およびダイオード部の間に配置された緩衝領域とを備える半導体装置の製造方法を提供する。製造方法は、ダイオード部および緩衝領域のそれぞれに、異なる条件で不純物を注入する注入段階を備えてよい。製造方法は、半導体基板をアニールして、半導体基板の深さ方向におけるキャリアライフタイム分布に第1谷部が設けられた第1上面側ライフタイム制御領域をダイオード部に形成し、キャリアライフタイム分布に第1谷部よりも幅の大きい第2谷部が設けられた第2上面側ライフタイム制御領域を緩衝領域に形成するアニール段階を備えてよい。

【0014】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

【0015】

【図1】本発明の一つの実施形態に係る半導体装置100の一例を示す上面図である。

【図2】図1における領域Aの拡大図である。

【図3】図2におけるb-b断面の一例を示す図である。

【図4】図3における範囲c-cと、範囲d-dにおける、キャリアライフタイム分布と、不純物濃度分布の一例を示す図である。

【図5】図3における範囲c-cと、範囲d-dにおける、キャリアライフタイム分布と、不純物濃度分布の他の例を示す図である。

【図6】第1上面側ライフタイム制御領域141および第2上面側ライフタイム制御領域142の他の配置例を示す図である。

【図7】図6における範囲c-cと、範囲d-dにおける、キャリアライフタイム分布と、不純物濃度分布の一例を示す図である。

【図8】半導体装置100の製造方法における一部の工程を説明する図である。

【発明を実施するための形態】

【0016】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0017】

本明細書においては半導体基板の深さ方向と平行な方向における一方の側を「上」、他方の側を「下」と称する。基板、層またはその他の部材の2つの主面のうち、一方の面を上面、他方の面を下面と称する。「上」、「下」の方向は、重力方向または半導体装置の実装時における方向に限定されない。

【0018】

本明細書では、X軸、Y軸およびZ軸の直交座標軸を用いて技術的事項を説明する場合がある。直交座標軸は、構成要素の相対位置を特定するに過ぎず、特定の方向を限定するものではない。例えば、Z軸は地面に対する高さ方向を限定して示すものではない。なお、+Z軸方向と-Z軸方向とは互いに逆向きの方向である。正負を記載せず、Z軸方向と記載した場合、+Z軸および-Z軸に平行な方向を意味する。また本明細書では、+Z軸

10

20

30

40

50

方向から見ることを上面視と称する場合がある。

【 0 0 1 9 】

本明細書において「同一」または「等しい」のように称した場合、製造ばらつき等に起因する誤差を有する場合も含んでよい。当該誤差は、例えば 10 % 以内である。

【 0 0 2 0 】

本明細書においては、不純物がドーピングされたドーピング領域の導電型を P 型または N 型として説明している。ただし、各ドーピング領域の導電型は、それぞれ逆の極性であってもよい。また、本明細書において P + 型または N + 型と記載した場合、P 型または N 型よりもドーピング濃度が高いことを意味し、P - 型または N - 型と記載した場合、P 型または N 型よりもドーピング濃度が低いことを意味する。また、本明細書において P + + 型または N + + 型と記載した場合には、P + 型または N + 型よりもドーピング濃度が高いことを意味する。

10

【 0 0 2 1 】

本明細書においてドーピング濃度とは、ドナーまたはアクセプタとして活性化した不純物の濃度を指す。本明細書において、ドナーおよびアクセプタの濃度差を、ドーピング濃度とする場合がある。当該濃度差は、電圧 - 容量測定法 (C V 法) により測定できる。また、拡がり抵抗測定法 (S R) により計測されるキャリア濃度を、ドーピング濃度としてよい。また、ドーピング濃度分布がピークを有する場合、当該ピーク値を当該領域におけるドーピング濃度としてよい。ドナーまたはアクセプタが存在する領域におけるドーピング濃度がほぼ均一な場合等においては、ドーピング濃度の平均値を当該領域におけるドーピング濃度としてよい。また、本明細書においてドーパントの濃度とは、ドナーおよびアクセプタのそれぞれの濃度を指す。

20

【 0 0 2 2 】

本明細書において不純物濃度は、活性化しているか否かによらない不純物の濃度を用いてもよい。不純物濃度は、例えば C V 法で測定できる。活性化することでドナーまたはアクセプタとして機能する不純物の濃度は、S R 法で測定してもよい。

【 0 0 2 3 】

図 1 は、本発明の一つの実施形態に係る半導体装置 100 の一例を示す上面図である。図 1 においては、各部材を半導体基板 10 の上面に投影した位置を示している。図 1 においては、半導体装置 100 の一部の部材だけを示しており、一部の部材は省略している。

30

【 0 0 2 4 】

半導体装置 100 は、半導体基板 10 を備えている。半導体基板 10 は、シリコンまたは化合物半導体等の半導体材料で形成された基板である。半導体基板 10 は、上面視において端面 102 を有する。本明細書で単に上面視と称した場合、半導体基板 10 の上面側から見ることを意味している。本例の半導体基板 10 は、上面視において互いに向かい合う 2 組の端面 102 を有する。図 1 においては、X 軸および Y 軸は、いずれかの端面 102 と平行である。また Z 軸は、半導体基板 10 の上面と垂直である。

【 0 0 2 5 】

半導体基板 10 には活性部 120 が設けられている。活性部 120 は、半導体装置 100 をオン状態に制御した場合に半導体基板 10 の上面と下面との間で、深さ方向に主電流が流れる領域である。活性部 120 の上方には、エミッタ電極が設けられているが図 1 では省略している。

40

【 0 0 2 6 】

活性部 120 には、I G B T 等のトランジスタ素子を含むトランジスタ部 70 と、F W D 等のダイオード素子を含むダイオード部 80 が設けられている。図 1 においては、トランジスタ部 70 が配置される領域には記号「I」を付し、ダイオード部 80 が配置される領域には記号「F」を付している。トランジスタ部 70 およびダイオード部 80 は、所定の配列方向 (図 1 では X 軸方向) に沿って並んで配置されている。トランジスタ部 70 およびダイオード部 80 は、X 軸方向に交互に並んで配置されてよい。本明細書では、上面視において配列方向と垂直な方向を延伸方向 (図 1 では Y 軸方向) と称する場合がある。

50

トランジスタ部 70 およびダイオード部 80 は、それぞれ延伸方向に長手を有してよい。つまり、トランジスタ部 70 の Y 軸方向における長さは、X 軸方向における幅よりも大きい。同様に、ダイオード部 80 の Y 軸方向における長さは、X 軸方向における幅よりも大きい。トランジスタ部 70 およびダイオード部 80 の延伸方向と、後述するトレンチ部の長手方向とは同一であってよい。

【0027】

ダイオード部 80 は、半導体基板 10 の下面と接する領域に、N+型のカソード領域を有する。本明細書では、カソード領域が設けられた領域を、ダイオード部 80 と称する。つまりダイオード部 80 は、上面視においてカソード領域と重なる領域である。半導体基板 10 の下面には、カソード領域以外の領域には、P+型のコレクタ領域が設けられてよい。本明細書では、ダイオード部 80 を、後述するゲート配線まで Y 軸方向に延長した延長領域 81 も、ダイオード部 80 に含める場合がある。延長領域 81 の下面には、コレクタ領域が設けられている。

10

【0028】

半導体装置 100 は、半導体基板 10 の上方に 1 つ以上のパッドを有してよい。本例の半導体装置 100 は、ゲートパッド 112 を有している。半導体装置 100 は、ゲートパッド 112 の他、アノードパッド、カソードパッドおよび電流検出パッドを有してもよい。各パッドは、端辺 102 の近傍に配置されている。端辺 102 の近傍とは、上面視における端辺 102 と、エミッタ電極との間の領域を指す。半導体装置 100 の実装時において、各パッドは、ワイヤ等の配線を介して外部の回路に接続されてよい。

20

【0029】

ゲートパッド 112 には、ゲート電位が印加される。ゲートパッド 112 は、活性部 120 のゲートトレンチ部の導電部に電氣的に接続される。半導体装置 100 は、ゲートパッド 112 とゲートトレンチ部とを接続するゲート配線を備える。図 1 においては、ゲート配線に斜線のハッチングを付している。

【0030】

本例のゲート配線は、外周ゲート配線 130 と、活性側ゲート配線 131 とを有している。外周ゲート配線 130 は、上面視において活性部 120 と半導体基板 10 の端辺 102 との間に配置されている。本例の外周ゲート配線 130 は、上面視において活性部 120 を囲んでいる。上面視において外周ゲート配線 130 に囲まれた領域を活性部 120 としてもよい。また、外周ゲート配線 130 は、ゲートパッド 112 と接続されている。外周ゲート配線 130 は、半導体基板 10 の上方に配置されている。外周ゲート配線 130 は、アルミニウム等を含む金属配線であってよい。

30

【0031】

活性側ゲート配線 131 は、活性部 120 に設けられている。活性部 120 に活性側ゲート配線 131 を設けることで、半導体基板 10 の各領域について、ゲートパッド 112 からの配線長のバラツキを低減できる。

【0032】

活性側ゲート配線 131 は、活性部 120 のゲートトレンチ部と接続される。活性側ゲート配線 131 は、半導体基板 10 の上方に配置されている。活性側ゲート配線 131 は、不純物がドーブされたポリシリコン等の半導体で形成された配線であってよい。

40

【0033】

活性側ゲート配線 131 は、外周ゲート配線 130 と接続されてよい。本例の活性側ゲート配線 131 は、Y 軸方向の略中央で一方の外周ゲート配線 130 から他方の外周ゲート配線 130 まで、活性部 120 を横切るように、X 軸方向に延伸して設けられている。

【0034】

また、半導体装置 100 は、ポリシリコン等で形成された PN 接合ダイオードである不図示の温度センス部や、活性部 120 に設けられたトランジスタ部の動作を模擬する不図示の電流検出部を備えてもよい。

【0035】

50

本例の半導体装置 100 は、外周ゲート配線 130 と端辺 102 との間に、エッジ終端構造部 90 を備える。エッジ終端構造部 90 は、半導体基板 10 の上面側の電界集中を緩和する。エッジ終端構造部 90 は、例えば、活性部 120 を囲んで環状に設けられたガードリング、フィールドプレート、リサーフおよびこれらを組み合わせた構造を有する。

【0036】

図 2 は、図 1 における領域 A の拡大図である。領域 A は、トランジスタ部 70、ダイオード部 80、および、活性側ゲート配線 131 を含む領域である。本例の半導体装置 100 は、X 軸方向において隣り合うトランジスタ部 70 とダイオード部 80 との間に、緩衝領域 72 を備える。

【0037】

本例の半導体装置 100 は、半導体基板 10 の上面側の内部に設けられたゲートトレンチ部 40、ダミートレンチ部 30、ウェル領域 11、エミッタ領域 12、ベース領域 14 およびコンタクト領域 15 を備える。ゲートトレンチ部 40 およびダミートレンチ部 30 は、それぞれがトレンチ部の一例である。また、本例の半導体装置 100 は、半導体基板 10 の上面の上方に設けられたエミッタ電極 52 および活性側ゲート配線 131 を備える。エミッタ電極 52 および活性側ゲート配線 131 は互いに分離して設けられる。

【0038】

エミッタ電極 52 および活性側ゲート配線 131 と、半導体基板 10 の上面との間には層間絶縁膜が設けられるが、図 2 では省略している。本例の層間絶縁膜には、コンタクトホール 54 が、当該層間絶縁膜を貫通して設けられる。図 2 においては、それぞれのコンタクトホール 54 に斜線のハッチングを付している。

【0039】

エミッタ電極 52 は、ゲートトレンチ部 40、ダミートレンチ部 30、ウェル領域 11、エミッタ領域 12、ベース領域 14 およびコンタクト領域 15 の上方に設けられる。エミッタ電極 52 は、コンタクトホール 54 を通って、半導体基板 10 の上面におけるエミッタ領域 12、コンタクト領域 15 およびベース領域 14 と接触する。また、エミッタ電極 52 は、層間絶縁膜に設けられたコンタクトホールを通して、ダミートレンチ部 30 内のダミー導電部と接続される。エミッタ電極 52 は、Y 軸方向におけるダミートレンチ部 30 の先端において、ダミートレンチ部 30 のダミー導電部と接続されてよい。

【0040】

活性側ゲート配線 131 は、層間絶縁膜に設けられたコンタクトホールを通して、ゲートトレンチ部 40 と接続する。活性側ゲート配線 131 は、Y 軸方向におけるゲートトレンチ部 40 の先端部 41 において、ゲートトレンチ部 40 のゲート導電部と接続されてよい。活性側ゲート配線 131 は、ダミートレンチ部 30 内のダミー導電部とは接続されない。

【0041】

エミッタ電極 52 は、金属を含む材料で形成される。図 2 においては、エミッタ電極 52 が設けられる範囲を示している。例えば、エミッタ電極 52 の少なくとも一部の領域はアルミニウムまたはアルミニウム シリコン合金で形成される。エミッタ電極 52 は、アルミニウム等で形成された領域の下層に、チタンやチタン化合物等で形成されたバリアメタルを有してよい。さらにコンタクトホール内において、バリアメタルとアルミニウム等に接するようにタングステン等を埋め込んで形成されたプラグを有してもよい。

【0042】

ウェル領域 11 は、活性側ゲート配線 131 と重なって設けられている。ウェル領域 11 は、活性側ゲート配線 131 と重ならない範囲にも、所定の幅で延伸して設けられている。本例のウェル領域 11 は、コンタクトホール 54 の Y 軸方向の端から、活性側ゲート配線 131 側に離れて設けられている。ウェル領域 11 は、ベース領域 14 よりもドーピング濃度の高い第 2 導電型の領域である。本例のベース領域 14 は P - 型であり、ウェル領域 11 は P + 型である。

【0043】

10

20

30

40

50

トランジスタ部 70、緩衝領域 72 およびダイオード部 80 のそれぞれは、配列方向に複数配列されたトレンチ部を有する。本例のトランジスタ部 70 には、配列方向に沿って 1 以上のゲートトレンチ部 40 と、1 以上のダミートレンチ部 30 とが交互に設けられている。本例の緩衝領域 72 およびダイオード部 80 には、複数のダミートレンチ部 30 が、配列方向に沿って設けられている。本例の緩衝領域 72 およびダイオード部 80 には、ゲートトレンチ部 40 が設けられていない。

**【0044】**

本例のゲートトレンチ部 40 は、配列方向と垂直な延伸方向に沿って延伸する 2 つの直線部分 39 (延伸方向に沿って直線状であるトレンチの部分) と、2 つの直線部分 39 を接続する先端部 41 を有してよい。図 2 における延伸方向は Y 軸方向である。

10

**【0045】**

先端部 41 の少なくとも一部は、上面視において曲線状に設けられることが好ましい。2 つの直線部分 39 の Y 軸方向における端部どうしを先端部 41 が接続することで、直線部分 39 の端部における電界集中を緩和できる。

**【0046】**

トランジスタ部 70 において、ダミートレンチ部 30 はゲートトレンチ部 40 のそれぞれの直線部分 39 の間に設けられる。それぞれの直線部分 39 の間には、1 本のダミートレンチ部 30 が設けられてよく、複数本のダミートレンチ部 30 が設けられていてもよい。ダミートレンチ部 30 は、延伸方向に延伸する直線形状を有してよく、ゲートトレンチ部 40 と同様に、直線部分 29 と先端部 31 とを有していてもよい。図 2 に示した半導体装置 100 は、先端部 31 を有さない直線形状のダミートレンチ部 30 と、先端部 31 を有するダミートレンチ部 30 の両方を含んでいる。

20

**【0047】**

ウェル領域 11 の拡散深さは、ゲートトレンチ部 40 およびダミートレンチ部 30 の深さよりも深くてもよい。ゲートトレンチ部 40 およびダミートレンチ部 30 の Y 軸方向の端部は、上面視においてウェル領域 11 に設けられる。つまり、各トレンチ部の Y 軸方向の端部において、各トレンチ部の深さ方向の底部は、ウェル領域 11 に覆われている。これにより、各トレンチ部の当該底部における電界集中を緩和できる。

**【0048】**

配列方向において各トレンチ部の間には、メサ部が設けられている。メサ部は、半導体基板 10 の内部において、トレンチ部に挟まれた領域を指す。一例としてメサ部の上端は半導体基板 10 の上面である。メサ部の下端の深さ位置は、トレンチ部の下端の深さ位置と同一である。本例のメサ部は、半導体基板 10 の上面において、トレンチに沿って延伸方向 (Y 軸方向) に延伸して設けられている。本例では、トランジスタ部 70 にはメサ部 60 が設けられ、ダイオード部 80 にはメサ部 61 が設けられ、緩衝領域 72 にはメサ部 62 が設けられている。本明細書において単にメサ部と称した場合、メサ部 60、メサ部 61 およびメサ部 62 のそれぞれを指している。

30

**【0049】**

それぞれのメサ部には、ベース領域 14 が設けられる。メサ部において半導体基板 10 の上面に露出したベース領域 14 のうち、活性側ゲート配線 131 に最も近く配置された領域をベース領域 14 - e とする。図 2 においては、それぞれのメサ部の延伸方向における一方の端部に配置されたベース領域 14 - e を示しているが、それぞれのメサ部の他方の端部にもベース領域 14 - e が配置されている。それぞれのメサ部には、上面視においてベース領域 14 - e に挟まれた領域に、第 1 導電型のエミッタ領域 12 および第 2 導電型のコンタクト領域 15 の少なくとも一方が設けられてよい。本例のエミッタ領域 12 は N + 型であり、コンタクト領域 15 は P + 型である。エミッタ領域 12 およびコンタクト領域 15 は、深さ方向において、ベース領域 14 と半導体基板 10 の上面との間に設けられてよい。

40

**【0050】**

トランジスタ部 70 のメサ部 60 は、半導体基板 10 の上面に露出したエミッタ領域 1

50

2を有する。エミッタ領域12は、ゲートトレンチ部40に接して設けられている。ゲートトレンチ部40に接するメサ部60は、半導体基板10の上面に露出したコンタクト領域15が設けられていてよい。

【0051】

メサ部60におけるコンタクト領域15およびエミッタ領域12のそれぞれは、X軸方向における一方のトレンチ部から、他方のトレンチ部まで設けられる。一例として、メサ部60のコンタクト領域15およびエミッタ領域12は、トレンチ部の延伸方向(Y軸方向)に沿って交互に配置されている。

【0052】

他の例においては、メサ部60のコンタクト領域15およびエミッタ領域12は、トレンチ部の延伸方向(Y軸方向)に沿ってストライプ状に設けられていてもよい。例えばトレンチ部に接する領域にエミッタ領域12が設けられ、エミッタ領域12に挟まれた領域にコンタクト領域15が設けられる。

10

【0053】

ダイオード部80のメサ部61には、エミッタ領域12が設けられていない。メサ部61の上面には、ベース領域14およびコンタクト領域15が設けられてよい。メサ部61の上面においてベース領域14-eに挟まれた領域には、それぞれのベース領域14-eに接してコンタクト領域15が設けられてよい。メサ部61の上面においてコンタクト領域15に挟まれた領域には、ベース領域14が設けられてよい。ベース領域14は、コンタクト領域15に挟まれた領域全体に配置されてよい。

20

【0054】

緩衝領域72のメサ部62は、ダイオード部80のメサ部61と同一の構造を有してよい。他の例では、メサ部62は、半導体基板10の上面において、ダイオード部80のベース領域14の少なくとも一部に代えて、コンタクト領域15を有していてもよい。少なくとも一つのメサ部62は、上面におけるコンタクト領域15の面積が、一つのメサ部60の上面におけるコンタクト領域15の面積よりも大きくてよい。メサ部62におけるコンタクト領域15の面積を大きくすることで、トランジスタ部70のターンオフ時等にホール等のキャリアをエミッタ電極52側に引き抜きやすくなる。

【0055】

それぞれのメサ部の上方には、コンタクトホール54が設けられている。コンタクトホール54は、ベース領域14-eに挟まれた領域に配置されている。本例のコンタクトホール54は、コンタクト領域15、ベース領域14およびエミッタ領域12の各領域の上方に設けられる。コンタクトホール54は、ベース領域14-eおよびウェル領域11に対応する領域には設けられない。コンタクトホール54は、メサ部60の配列方向(X軸方向)における中央に配置されてよい。

30

【0056】

ダイオード部80において、半導体基板10の下面と隣接する領域には、N+型のカソード領域82が設けられる。半導体基板10の下面において、カソード領域82が設けられていない領域には、P+型のコレクタ領域22が設けられてよい。図2においては、カソード領域82およびコレクタ領域22の境界を点線で示している。

40

【0057】

図3は、図2におけるb-b断面の一例を示す図である。b-b断面は、エミッタ領域12およびカソード領域82を通過するXZ面である。本例の半導体装置100は、当該断面において、半導体基板10、層間絶縁膜38、エミッタ電極52およびコレクタ電極24を有する。層間絶縁膜38は、半導体基板10の上面に設けられている。層間絶縁膜38は、ボロンまたはリン等の不純物が添加されたシリケートガラス等の絶縁膜、熱酸化膜、および、その他の絶縁膜の少なくとも一層を含む膜である。層間絶縁膜38には、図2において説明したコンタクトホール54が設けられている。

【0058】

エミッタ電極52は、層間絶縁膜38の上方に設けられる。エミッタ電極52は、層間

50

絶縁膜 38 のコンタクトホール 54 を通って、半導体基板 10 の上面 21 と接触している。コレクタ電極 24 は、半導体基板 10 の下面 23 に設けられる。エミッタ電極 52 およびコレクタ電極 24 は、アルミニウム等の金属材料で形成されている。本明細書において、エミッタ電極 52 とコレクタ電極 24 とを結ぶ方向（Z 軸方向）を深さ方向と称する。

【0059】

半導体基板 10 は、N - 型のドリフト領域 18 を有する。ドリフト領域 18 は、トランジスタ部 70、緩衝領域 72 およびダイオード部 80 のそれぞれに設けられている。

【0060】

トランジスタ部 70 のメサ部 60 には、N + 型のエミッタ領域 12 および P - 型のベース領域 14 が、半導体基板 10 の上面 21 側から順番に設けられている。ベース領域 14 の下方にはドリフト領域 18 が設けられている。メサ部 60 には、N + 型の蓄積領域 16 が設けられてもよい。蓄積領域 16 は、ベース領域 14 とドリフト領域 18 との間に配置される。

【0061】

エミッタ領域 12 は半導体基板 10 の上面 21 に露出しており、且つ、ゲートトレンチ部 40 と接して設けられている。エミッタ領域 12 は、メサ部 60 の両側のトレンチ部と接してよい。エミッタ領域 12 は、ドリフト領域 18 よりもドーピング濃度が高い。

【0062】

ベース領域 14 は、エミッタ領域 12 の下方に設けられている。本例のベース領域 14 は、エミッタ領域 12 と接して設けられている。ベース領域 14 は、メサ部 60 の両側のトレンチ部と接してよい。

【0063】

蓄積領域 16 は、ベース領域 14 の下方に設けられている。蓄積領域 16 は、ドリフト領域 18 よりもドーピング濃度が高い。ドリフト領域 18 とベース領域 14 との間に高濃度の蓄積領域 16 を設けることで、キャリア注入促進効果（IE 効果）を高めて、オン電圧を低減できる。蓄積領域 16 は、各メサ部 60 におけるベース領域 14 の下面全体を覆うように設けられてよい。

【0064】

ダイオード部 80 のメサ部 61 には、半導体基板 10 の上面 21 に接して、P - 型のベース領域 14 が設けられている。ベース領域 14 の下方には、ドリフト領域 18 が設けられている。メサ部 61 において、ベース領域 14 の下方に蓄積領域 16 が設けられていてもよい。メサ部 61 において、コンタクトホール 54 により露出する領域には、ベース領域 14 よりもドーピング濃度の高い、P + 型のプラグ領域 17 が設けられてよい。プラグ領域 17 は、コンタクト領域 15 よりもドーピング濃度が高くてもよい。プラグ領域 17 は、コンタクト領域 15 にも設けられてよい。プラグ領域 17 を設けることで、エミッタ電極 52 とメサ部 61 との接触抵抗を低減できる。

【0065】

緩衝領域 72 のメサ部 62 は、ダイオード部 80 のメサ部 61 と同一の構造を有してよい。他の例では、メサ部 62 におけるベース領域 14 の少なくとも一部に代えて、コンタクト領域 15 を設けていてもよい。

【0066】

トランジスタ部 70、緩衝領域 72 およびダイオード部 80 のそれぞれにおいて、ドリフト領域 18 の下には N + 型のバッファ領域 20 が設けられてよい。バッファ領域 20 のドーピング濃度は、ドリフト領域 18 のドーピング濃度よりも高い。バッファ領域 20 は、ベース領域 14 の下端から広がる空乏層が、P + 型のコレクタ領域 22 および N + 型のカソード領域 82 に到達することを防ぐフィールドストップ層として機能してよい。バッファ領域 20 は、深さ方向のドーピング濃度分布において、複数のピークを有してよく、単一のピークを有してもよい。

【0067】

トランジスタ部 70 および緩衝領域 72 において、バッファ領域 20 の下には、P + 型

10

20

30

40

50

のコレクタ領域 22 が設けられる。ダイオード部 80 において、バッファ領域 20 の下には、N+型のカソード領域 82 が設けられる。コレクタ領域 22 およびカソード領域 82 は、半導体基板 10 の下面 23 に露出しており、コレクタ電極 24 と接続している。

【0068】

半導体基板 10 の上面 21 側には、1 以上のゲートトレンチ部 40、および、1 以上のダミートレンチ部 30 が設けられる。各トレンチ部は、半導体基板 10 の上面 21 から、ベース領域 14 を貫通して、ドリフト領域 18 に到達している。エミッタ領域 12、コンタクト領域 15 および蓄積領域 16 の少なくともいずれかが設けられている領域においては、各トレンチ部はこれらのドーピング領域も貫通して、ドリフト領域 18 に到達している。トレンチ部がドーピング領域を貫通するとは、ドーピング領域を形成してからトレンチ部を形成する順序で製造したものに限定されない。トレンチ部を形成した後に、トレンチ部の間にドーピング領域を形成したのも、トレンチ部がドーピング領域を貫通しているものに含まれる。

10

【0069】

上述したように、トランジスタ部 70 には、ゲートトレンチ部 40 およびダミートレンチ部 30 が設けられている。緩衝領域 72 およびダイオード部 80 には、ダミートレンチ部 30 が設けられ、ゲートトレンチ部 40 が設けられていない。

【0070】

本例においてダイオード部 80 と緩衝領域 72 の X 軸方向における境界は、カソード領域 82 とコレクタ領域 22 の境界である。トランジスタ部 70 の X 軸方向における端は、エミッタ領域 12 に接するトレンチ部のうち、最もダイオード部 80 に近いトレンチ部であってよい。図 3 の例では、トランジスタ部 70 の X 軸方向における端には、ダミートレンチ部 30 が配置されている。トランジスタ部 70 と緩衝領域 72 との境界は、当該トレンチ部の X 軸方向における中央の位置であってよい。

20

【0071】

ゲートトレンチ部 40 は、半導体基板 10 の上面 21 に設けられたゲートトレンチ、ゲート絶縁膜 42 およびゲート導電部 44 を有する。ゲート絶縁膜 42 は、ゲートトレンチの内壁を覆って設けられる。ゲート絶縁膜 42 は、ゲートトレンチの内壁の半導体を酸化または窒化して形成してよい。ゲート導電部 44 は、ゲートトレンチの内部においてゲート絶縁膜 42 よりも内側に設けられる。つまりゲート絶縁膜 42 は、ゲート導電部 44 と半導体基板 10 とを絶縁する。ゲート導電部 44 は、ポリシリコン等の導電材料で形成される。

30

【0072】

ゲート導電部 44 は、深さ方向において、ベース領域 14 よりも長く設けられてよい。当該断面におけるゲートトレンチ部 40 は、半導体基板 10 の上面 21 において層間絶縁膜 38 により覆われる。ゲート導電部 44 は、ゲート配線に電氣的に接続されている。ゲート導電部 44 に所定のゲート電圧が印加されると、ベース領域 14 のうちゲートトレンチ部 40 に接する界面の表層に電子の反転層によるチャネルが形成される。

【0073】

ダミートレンチ部 30 は、当該断面において、ゲートトレンチ部 40 と同一の構造を有してよい。ダミートレンチ部 30 は、半導体基板 10 の上面 21 に設けられたダミートレンチ、ダミー絶縁膜 32 およびダミー導電部 34 を有する。ダミー導電部 34 は、エミッタ電極 52 に電氣的に接続されている。ダミー絶縁膜 32 は、ダミートレンチの内壁を覆って設けられる。ダミー導電部 34 は、ダミートレンチの内部に設けられ、且つ、ダミー絶縁膜 32 よりも内側に設けられる。ダミー絶縁膜 32 は、ダミー導電部 34 と半導体基板 10 とを絶縁する。ダミー導電部 34 は、ゲート導電部 44 と同一の材料で形成されてよい。例えばダミー導電部 34 は、ポリシリコン等の導電材料で形成される。ダミー導電部 34 は、深さ方向においてゲート導電部 44 と同一の長さを有してよい。

40

【0074】

本例のゲートトレンチ部 40 およびダミートレンチ部 30 は、半導体基板 10 の上面 2

50

1において層間絶縁膜38により覆われている。なお、ダミートレンチ部30およびゲートトレンチ部40の底部は、下側に凸の曲面状（断面においては曲線状）であってよい。

【0075】

ダイオード部80は、第1上面側ライフタイム制御領域141を有する。第1上面側ライフタイム制御領域141は、半導体基板10の深さ方向におけるキャリアライフタイム分布に第1谷部が設けられた領域である。

【0076】

第1上面側ライフタイム制御領域141は、半導体基板10の上面21側に設けられてよい。上面21側とは、半導体基板10の深さ方向における中央と、上面21との間の領域を指す。例えば第1上面側ライフタイム制御領域141は、半導体基板10の上面21側から、ヘリウム等の第1不純物を所定の飛程で注入することで形成できる。第1上面側ライフタイム制御領域141には、第1不純物の深さ方向における濃度分布の第1ピーク部151が設けられてよい。第1上面側ライフタイム制御領域141は、X軸方向におけるダイオード部80の全体に設けられてよい。図3においては、不純物濃度分布のピークを、模式的に×印で示している。

10

【0077】

緩衝領域72は、第2上面側ライフタイム制御領域142を有する。第2上面側ライフタイム制御領域142は、半導体基板10の上面21側に設けられてよい。例えば第2上面側ライフタイム制御領域142は、半導体基板10の上面21側から、第2不純物を所定の飛程で注入することで形成できる。第2上面側ライフタイム制御領域142には、第2不純物の深さ方向における濃度分布の第2ピーク部152が設けられてよい。第2上面側ライフタイム制御領域142は、X軸方向における緩衝領域72の全体に設けられてよい。

20

【0078】

第2上面側ライフタイム制御領域142の深さ方向における幅W2は、第1上面側ライフタイム制御領域141の深さ方向における幅W1よりも大きい。ライフタイム制御領域におけるキャリアのライフタイムは、キャリアと結晶欠陥等との再結合により短くなる。このため、第2上面側ライフタイム制御領域142が設けられる範囲を大きくすることで、緩衝領域72におけるキャリアのライフタイムを、より低下させることができる。緩衝領域72におけるキャリアのライフタイムを低下させることで、トランジスタ部70からダイオード部80へのホール注入を抑制できる。このため、ダイオード部80の逆回復損失を低減できる。本例では、第2上面側ライフタイム制御領域142を深さ方向に大きくしているので、緩衝領域72のXY面におけるサイズを増大させずに、ホール注入を抑制できる。従って、半導体装置100の小型化と、損失低減を両立できる。

30

【0079】

第1上面側ライフタイム制御領域141の下端と、半導体基板10の下面23との距離をL1、第2上面側ライフタイム制御領域142の下端と、半導体基板10の下面23との距離をL2とする。距離L2は、距離L1よりも小さくてよい。これにより、トランジスタ部70の上面21側から、ダイオード部80のカソード領域82へのホール注入を抑制しやすくなる。

40

【0080】

図4は、図3における範囲c-cと、範囲d-dにおける、キャリアライフタイム分布と、不純物濃度分布の一例を示す図である。範囲c-cは、ダイオード部80のドリフト領域18において第1上面側ライフタイム制御領域141を横切る深さ方向の範囲であり、範囲d-dは、緩衝領域72のドリフト領域18において第2上面側ライフタイム制御領域142を横切る深さ方向の範囲である。本例の範囲c-cと、範囲d-dは、深さ方向において同一の位置に設けられている。

【0081】

本例では、ドリフト領域18においてライフタイム制御領域が設けられていない部分のキャリアライフタイムを $\tau_0$ 、不純物濃度を $D_0$ とする。キャリアライフタイム $\tau_0$ は、ド

50

リフト領域 18 におけるキャリアライフタイム  $\tau_0$  の最大値であってよい。不純物濃度  $D_0$  は、ドリフト領域 18 における不純物濃度の最小値であってよい。

【0082】

ダイオード部 80 には、所定の深さ位置  $z_{min1}$  に第 1 不純物が注入される。これにより、深さ位置  $z_{min1}$  の近傍に結晶欠陥が形成され、キャリアライフタイムが減少する。これにより、キャリアライフタイム分布に第 1 谷部 143 が形成される。また、ダイオード部 80 における第 1 不純物の深さ方向における濃度分布には、第 1 ピーク部 151 が形成される。

【0083】

第 1 谷部 143 は、キャリアライフタイムが極小値を示す位置（例えば  $z_{min1}$ ）よりも上面 21 側の上面側スロープ 145 と、下面 23 側の下面側スロープ 144 を有する。半導体基板 10 の上面 21 側から不純物が注入された場合、不純物が通過した領域にも結晶欠陥が形成される。このため、上面側スロープ 145 は、下面側スロープ 144 よりも緩やかな傾斜になる。

【0084】

本明細書では、第 1 谷部 143 が設けられた範囲を第 1 上面側ライフタイム制御領域 141 とする。また、第 1 谷部 143 におけるキャリアライフタイムの極小値を  $\tau_{min1}$ 、第 1 上面側ライフタイム制御領域 141 の深さ方向における幅を  $W_1$  とする。幅  $W_1$  は、上面側スロープ 145 においてキャリアライフタイムが所定の値  $\tau_1$  となる位置から、下面側スロープ 144 においてキャリアライフタイムが所定の値  $\tau_1$  となる位置までの長さであってよい。所定値  $\tau_1$  は、例えば極小値  $\tau_{min1}$  に、第 1 谷部 143 の谷の深さ  $V_1 = \tau_0 - \tau_{min1}$  に応じた値を加算した値である。所定値  $\tau_1$  は、 $\tau_{min1} + 0.5 \times V_1$ （すなわち第 1 谷部 143 の半値全幅）であってよく、 $\tau_{min1} + 0.9 \times V_1$  であってよく、 $\tau_{min1} + 0.99 \times V_1$  であってよい。

【0085】

緩衝領域 72 には、所定の深さ位置に第 2 不純物が注入される。本例の緩衝領域 72 には、深さ方向の異なる複数の位置  $z_{min2-1}$ 、 $z_{min2-2}$ 、 $z_{min2-3}$  に第 2 不純物が注入されている。これにより、それぞれの深さ位置  $z_{min2-1}$ 、 $z_{min2-2}$ 、 $z_{min2-3}$  の近傍に結晶欠陥が形成され、キャリアライフタイムが減少する。また、緩衝領域 72 における第 2 不純物の深さ方向における濃度分布には、第 1 ピーク部 151 よりも多い個数の、第 2 ピーク部 152-1、152-2、152-3 が形成される。

【0086】

それぞれの深さ位置  $z_{min2-1}$ 、 $z_{min2-2}$ 、 $z_{min2-3}$  には、キャリアライフタイム分布の第 2 谷部 146-1、146-2、146-3 が形成される。本例では、それぞれの第 2 谷部 146-1、146-2、146-3 をまとめて、一つの第 2 谷部 146 として扱う。それぞれの第 2 谷部 146-1、146-2、146-3 は、スロープが重なってよい。

【0087】

本例では、最も上面 21 側の第 2 谷部 146-3 の上面側スロープ 148 と、最も下面 23 側の第 2 谷部 146-1 の下面側スロープ 147 を、第 2 谷部 146 全体の上面側スロープおよび下面側スロープとして扱う。上面側スロープ 148 は、下面側スロープ 147 よりも緩やかな傾斜であってよい。

【0088】

本明細書では、第 2 谷部 146 が設けられた範囲を第 2 上面側ライフタイム制御領域 142 とする。また、第 2 谷部 146 におけるキャリアライフタイムの極小値を  $\tau_{min2}$ 、第 2 上面側ライフタイム制御領域 142 の深さ方向における幅を  $W_2$  とする。幅  $W_2$  は、上面側スロープ 148 においてキャリアライフタイムが所定の値  $\tau_2$  となる位置から、下面側スロープ 147 においてキャリアライフタイムが所定の値  $\tau_2$  となる位置までの長さであってよい。所定値  $\tau_2$  は、例えば極小値  $\tau_{min2}$  に、第 2 谷部 146 の谷の深さ  $V_2 = \tau_0 - \tau_{min2}$  に応じた値を加算した値である。所定値  $\tau_2$  は、 $\tau_{min2} + 0.5 \times$

10

20

30

40

50

$V_2$  (すなわち第2谷部146の半値全幅)であってよく、 $\min_2 + 0.9 \times V_2$ であってよく、 $\min_2 + 0.99 \times V_2$ であってよい。

【0089】

本例では、深さ方向の複数の位置に第2不純物を注入する。この場合、第2上面側ライフタイム制御領域142における第2ピーク部152の数は、第1上面側ライフタイム制御領域141における第1ピーク部151の数よりも多くなってよい。深さ方向の複数の位置に第2不純物を注入することで、第1上面側ライフタイム制御領域141よりも深さ方向の幅が大きい第2上面側ライフタイム制御領域142を容易に形成できる。なお、第2上面側ライフタイム制御領域142は、深さ位置 $z_{\min 2-1}$ から、 $z_{\min 2-3}$ までの区間に、キャリアライフタイムが $\tau_2$ より大きくなる領域が含まれていなくてよい。この場合、当該区間におけるキャリアライフタイムの変動を抑制できる。また、第2上面側ライフタイム制御領域142は、深さ位置 $z_{\min 2-1}$ から、 $z_{\min 2-3}$ までの区間に、キャリアライフタイムが $\tau_2$ より大きくなる領域が含まれていてもよい。深さ位置 $z_{\min 2-1}$ 、 $z_{\min 2-2}$ 、 $z_{\min 2-3}$ を調整することで、いずれの形態のキャリアライフタイムの分布も形成できる。

10

【0090】

第2谷部146におけるキャリアライフタイム分布の面積 $S_2$ は、第1谷部143におけるキャリアライフタイム分布の面積 $S_1$ よりも大きいことが好ましい。それぞれの面積は、図4において斜線のハッチングを付した領域の面積である。すなわち、それぞれの谷部において、 $\tau_0$ の線と、それぞれのキャリアライフタイム分布線に挟まれる領域の面積である。これにより、第2上面側ライフタイム制御領域142において、キャリアのライフタイムを低減しやすくなる。

20

【0091】

第2谷部146におけるキャリアライフタイムの極小値 $\min_2$ は、第1谷部143におけるキャリアライフタイムの極小値 $\min_1$ よりも小さくてよい。これにより、第2上面側ライフタイム制御領域142において、キャリアのライフタイムを低減しやすくなる。なお、極小値 $\min_2$ は、極小値 $\min_1$ と同一であってよく、極小値 $\min_1$ よりも大きってもよい。

【0092】

ダイオード部80に注入する第1不純物と、緩衝領域72に注入する第2不純物は、同一であってよく異なってもよい。第1不純物は例えばヘリウムである。第2不純物は例えばヘリウムおよびプロトンの少なくとも一方である。第1不純物と第2不純物が同一の場合、第1ピーク部151の幅 $W_3$ と、第2ピーク部152の幅 $W_4$ とは同一であってよい。ピーク部の幅は、半値全幅であってよい。不純物の質量に応じて、不純物の飛程のバラツキは変化する。第1不純物と第2不純物が異なる場合、幅 $W_3$ と幅 $W_4$ は異なっていてよい。

30

【0093】

第2ピーク部152の極大値 $D_{\max 2}$ は、第1ピーク部151の極大値 $D_{\max 1}$ よりも大きくてよい。これにより、第2上面側ライフタイム制御領域142において、キャリアのライフタイムを低減しやすくなる。なお、第2ピーク部152の極大値 $D_{\max 2}$ は、第1ピーク部151の極大値 $D_{\max 1}$ と同一であってよく、小さくてもよい。また、複数の第2ピーク部152の極大値 $D_{\max 2}$ は、それぞれ異なってよく、同一であってよい。

40

【0094】

また、それぞれの深さ位置 $z_{\min 2-1}$ 、 $z_{\min 2-2}$ 、 $z_{\min 2-3}$ に注入される第2不純物は、同一であってよく異なってもよい。例えば、最も下面23側の深さ位置 $z_{\min 2-1}$ に注入される不純物は、最も上面21側の深さ位置 $z_{\min 2-3}$ に注入される不純物よりも原子番号の小さい元素であってよい。これにより、上面21からの距離が大きい位置まで不純物を容易に注入できる。一例として、最も上面21側の深さ位置 $z_{\min 2-3}$ に注入される不純物はヘリウムであり、最も下面23側の深さ位置 $z_{\min 2-1}$

50

に注入される不純物は水素（プロトン）である。中間の深さ位置  $z_{min2-2}$  に注入される不純物は、ヘリウムであってよく、水素であってよい。最も上面 21 側の深さ位置  $z_{min2-3}$  に注入される不純物は、第 1 不純物と同一であってよい。最も下面 23 側の深さ位置  $z_{min2-1}$  に注入される不純物は、第 1 不純物とは異なっていてよい。中間の深さ位置  $z_{min2-2}$  に注入される不純物は、第 1 不純物と同一であってよく、異なっていてよい。

【0095】

また、最も上面 21 側の深さ位置  $z_{min2-3}$  は、第 1 谷部 143 における深さ位置  $z_{min1}$  と同一の深さ位置であってよい。この場合、深さ位置  $z_{min2-3}$  に注入される不純物と、深さ位置  $z_{min1}$  に注入される不純物は、同一の元素であってよい。例えば当該不純物はヘリウムまたはプロトンである。これにより、ダイオード部 80 に第 1 不純物を注入する工程において、緩衝領域 72 にも第 2 不純物を注入できる。なお、緩衝領域 72 に注入される第 2 不純物と同一の不純物が、ダイオード部 80 の緩衝領域 72 に隣接する側においてのみ注入されていてもよい。この場合、第 1 上面側ライフタイム制御領域 141 の第 1 谷部 143 は、ダイオード部 80 の緩衝領域 72 に隣接する側に局所的に注入された第 2 不純物と同一の不純物を考慮せず、ダイオード部 80 の中央において注入された不純物に基づくものとしてよい。

【0096】

なお、トランジスタ部 70 においては、上面 21 側にライフタイム制御領域が設けられていなくてよい。つまりトランジスタ部 70 において、第 2 谷部 146 と同一の深さ位置におけるキャリアライフタイムは、第 2 谷部 146 におけるキャリアライフタイムより大きい。トランジスタ部 70 におけるキャリアライフタイムは、例えば 0 である。これにより、上面 21 側から不純物を注入する場合の、ゲートトレンチ部 40 のゲート絶縁膜 42 等へのダメージを抑制できる。

【0097】

図 5 は、図 3 における範囲 c - c と、範囲 d - d における、キャリアライフタイム分布と、不純物濃度分布の他の例を示す図である。本例では、ダイオード部 80 におけるキャリアライフタイム分布と、不純物濃度分布は、図 4 の例と同一である。

【0098】

本例では、第 2 上面側ライフタイム制御領域 142 は、一つの第 2 谷部 146 と、一つの第 2 ピーク部 152 を有している。第 2 上面側ライフタイム制御領域 142 は、深さ方向における一つの位置  $z_{min2}$  に第 2 不純物を注入することで形成してよい。深さ位置  $z_{min2}$  は、深さ位置  $z_{min1}$  と同一であってよく、異なっていてよい。

【0099】

第 2 上面側ライフタイム制御領域 142 には、第 1 不純物とは異なる第 2 不純物が注入されてよい。第 2 不純物は、第 1 不純物よりも原子数の小さい元素であってよい。半導体基板 10 に注入された不純物は、質量が小さいほど基板内における散乱等の影響を受けやすくなり、深さ方向において広い範囲に分布する。このため、第 1 不純物よりも軽い第 2 不純物を用いることで、第 2 不純物を広い範囲に容易に分布させることができ、幅の大きい第 2 上面側ライフタイム制御領域 142 を形成しやすくなる。

【0100】

本例では、第 2 ピーク部 152 の幅  $W_4$  は、第 1 ピーク部 151 の幅  $W_3$  よりも大きい。これに応じて、第 2 谷部 146 の幅  $W_2$  も、第 1 谷部 143 の幅  $W_1$  よりも大きくなる。

【0101】

図 6 は、第 1 上面側ライフタイム制御領域 141 および第 2 上面側ライフタイム制御領域 142 の他の配置例を示す図である。本例においては、第 2 上面側ライフタイム制御領域 142 の上端が、第 1 上面側ライフタイム制御領域 141 の上端よりも下方に配置されている。このような構成によっても、トランジスタ部 70 の上面 21 側からカソード領域 82 へのホール流入を抑制できる。

【0102】

10

20

30

40

50

図7は、図6における範囲c - cと、範囲d - dにおける、キャリアライフタイム分布と、不純物濃度分布の一例を示す図である。本例では、ダイオード部80におけるキャリアライフタイム分布と、不純物濃度分布は、図4の例と同一である。

【0103】

本例では、第2不純物が注入される深さ位置 $z_{min2}$ のいずれもが、第1不純物が注入される深さ位置 $z_{min1}$ よりも下方に配置されている。これにより、第2上面側ライフタイム制御領域142の上端が、第1上面側ライフタイム制御領域141の上端よりも下方に配置される。第2上面側ライフタイム制御領域142は、深さ位置 $z_{min2}$ 以外の構成が、図4または図5において説明した第2上面側ライフタイム制御領域142と同一であってよい。

10

【0104】

図8は、半導体装置100の製造方法における一部の工程を説明する図である。当該製造方法においては、まず、半導体基板10にデバイス構造を形成する(S801)。デバイス構造は、半導体基板10の上面21側の構造であってよい。デバイス構造は、各トレンチ部、各メサ部を含んでよい。デバイス構造は、半導体基板10の上面21よりも上の絶縁膜および電極等を含んでよい。

【0105】

次に、注入段階S802～S806において、ダイオード部80と緩衝領域72に、異なる条件で不純物を注入する。注入段階においては、ダイオード部80と緩衝領域72とで、異なる深さ位置に不純物を注入してよく、不純物の種類を異ならせてもよい。本例では、ダイオード部80にヘリウムを注入し、緩衝領域72に水素イオン(例えばプロトン)を注入する。

20

【0106】

ダイオード部80にヘリウムを注入する場合、半導体基板10の上面21をレジストで覆い、第1上面側ライフタイム制御領域141を形成すべき領域のレジストを除去する(S802)。レジストを除去した後、半導体基板10の上面21側からヘリウムイオンを注入する(S803)。ヘリウムイオンを注入した後、レジストを除去する(S804)。

【0107】

緩衝領域72に水素を注入する場合、半導体基板10の上面21をレジストで覆い、第2上面側ライフタイム制御領域142を形成すべき領域のレジストを除去する(S804)。レジストを除去した後、半導体基板10の上面21側からプロトン等の水素イオンを注入する(S805)。本例では、3つの深さ位置にプロトンを順次注入する。プロトンを注入した後、レジストを除去する(S806)。

30

【0108】

ヘリウムイオンの注入と、プロトンの注入は、いずれを先に行ってもよい。ヘリウムイオンおよびプロトンを注入した後に、半導体基板10をアニールする(S807)。これにより、第1上面側ライフタイム制御領域141と、第2上面側ライフタイム制御領域142を形成する。また、過剰に形成された結晶欠陥を回復させる。アニール後に、コレクタ電極24を形成する(S808)。これにより、半導体装置100を製造できる。

【0109】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

40

【0110】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説

50

明したとしても、この順で実施することが必須であることを意味するものではない。

【符号の説明】

【0111】

10・・・半導体基板、11・・・ウェル領域、12・・・エミッタ領域、14・・・ベース領域、15・・・コンタクト領域、16・・・蓄積領域、17・・・プラグ領域、18・・・ドリフト領域、20・・・バッファ領域、21・・・上面、22・・・コレクタ領域、23・・・下面、24・・・コレクタ電極、29・・・直線部分、30・・・ダミートレンチ部、31・・・先端部、32・・・ダミー絶縁膜、34・・・ダミー導電部、38・・・層間絶縁膜、39・・・直線部分、40・・・ゲートトレンチ部、41・・・先端部、42・・・ゲート絶縁膜、44・・・ゲート導電部、52・・・エミッタ電極、54・・・コンタクトホール、60、61、62・・・メサ部、70・・・トランジスタ部、72・・・緩衝領域、80・・・ダイオード部、81・・・延長領域、82・・・カソード領域、90・・・エッジ終端構造部、100・・・半導体装置、102・・・端辺、112・・・ゲートパッド、120・・・活性部、130・・・外周ゲート配線、131・・・活性側ゲート配線、141・・・第1上面側ライフタイム制御領域、142・・・第2上面側ライフタイム制御領域、143・・・第1谷部、144・・・下面側スロープ、145・・・上面側スロープ、146・・・第2谷部、147・・・下面側スロープ、148・・・上面側スロープ、151・・・第1ピーク部、152・・・第2ピーク部

10

20

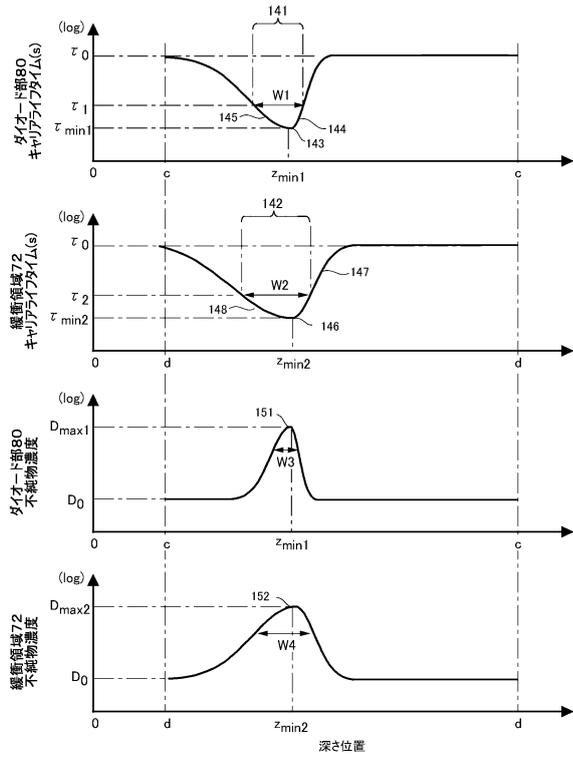
30

40

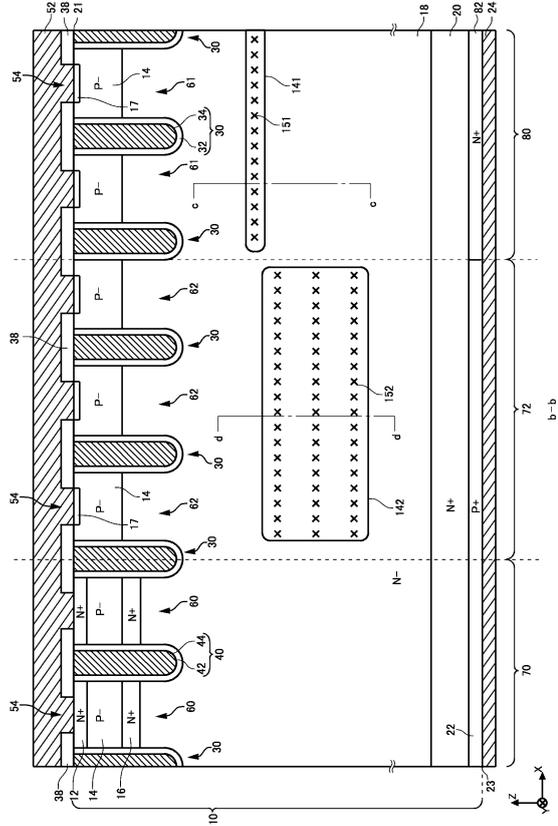
50



【図5】



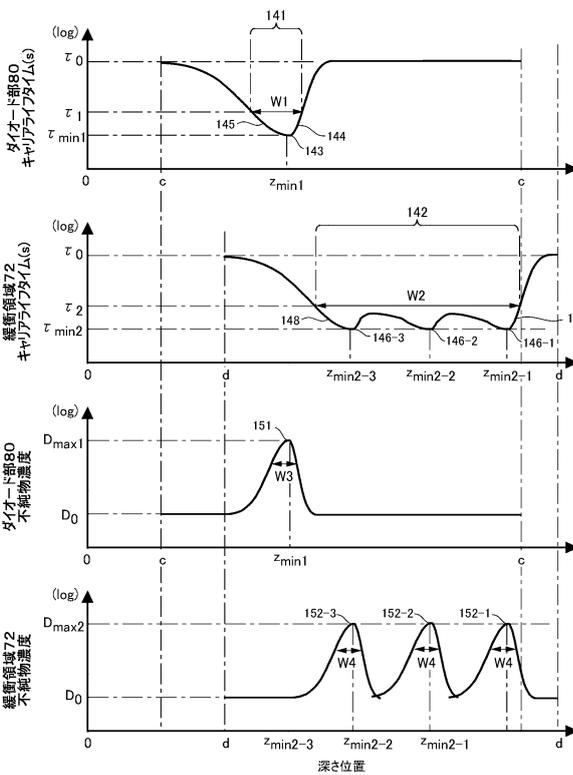
【図6】



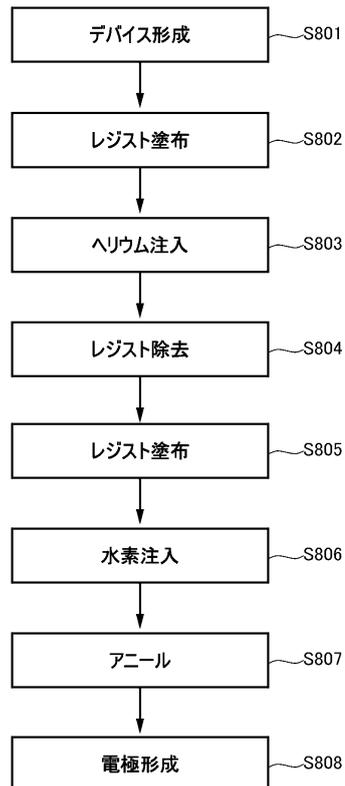
10

20

【図7】



【図8】



30

40

50

## フロントページの続き

## (51)国際特許分類

**H 0 1 L 27/06 (2006.01)**

F I

H 0 1 L 29/78 6 5 2 J

H 0 1 L 29/78 6 5 2 R

H 0 1 L 27/06 1 0 2 A

## (56)参考文献

特開 2 0 1 1 - 0 8 2 2 2 0 ( J P , A )

特開 2 0 1 1 - 1 3 4 8 6 1 ( J P , A )

国際公開第 2 0 1 1 / 0 7 4 0 7 5 ( W O , A 1 )

特開 2 0 1 4 - 1 7 5 5 1 7 ( J P , A )

特開 2 0 1 3 - 2 0 1 2 0 6 ( J P , A )

## (58)調査した分野 (Int.Cl., DB名)

H 0 1 L 2 1 / 3 3 6

H 0 1 L 2 1 / 7 6

H 0 1 L 2 1 / 8 2 3 4

H 0 1 L 2 7 / 0 6

H 0 1 L 2 9 / 7 3 9

H 0 1 L 2 9 / 7 8