



(12) 发明专利

(10) 授权公告号 CN 111510018 B

(45) 授权公告日 2022.05.24

(21) 申请号 202010431205.0
 (22) 申请日 2020.05.20
 (65) 同一申请的已公布的文献号
 申请公布号 CN 111510018 A
 (43) 申请公布日 2020.08.07
 (73) 专利权人 矽力杰半导体技术(杭州)有限公司
 地址 310051 浙江省杭州市滨江区西兴街
 道联慧街6号
 (72) 发明人 徐志巍 方迟清 赵晨
 (51) Int. Cl.
 H02N 2/00 (2006.01)
 H02M 3/04 (2006.01)
 H02M 3/10 (2006.01)
 H02M 7/48 (2007.01)

CN 202867012 U, 2013.04.10
 US 6703762 B1, 2004.03.09
 JP 2011183357 A, 2011.09.22
 CN 101027469 A, 2007.08.29
 JP 2011055585 A, 2011.03.17
 JP 2010142783 A, 2010.07.01
 CN 101606312 A, 2009.12.16
 US 2004207290 A1, 2004.10.21
 CN 106411175 A, 2017.02.15
 JP 2015127042 A, 2015.07.09
 CN 1235409 A, 1999.11.17
 CN 104395658 A, 2015.03.04
 JP 2007250399 A, 2007.09.27
 JP H1189253 A, 1999.03.30
 CN 102230457 A, 2011.11.02
 CN 110226283 A, 2019.09.10

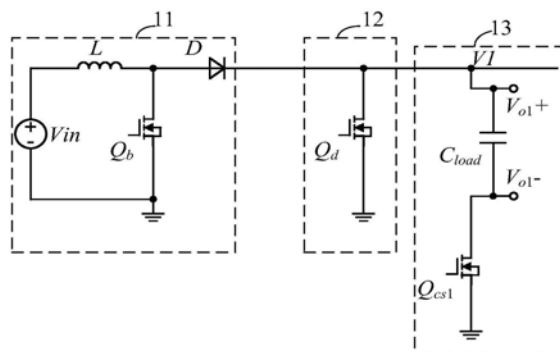
审查员 何大波

(56) 对比文件
 CN 202867012 U, 2013.04.10

权利要求书3页 说明书15页 附图20页

(54) 发明名称
 压电驱动电路和压电驱动方法

(57) 摘要
 依据本发明的实施例揭露了一种压电驱动电路和压电驱动方法,所述压电驱动电路包括包括充电电路和放电电路,所述充电电路用以接收输入电压以对所述压电负载进行充电;所述放电电路用以对所述压电负载进行放电,通过控制所述充电电路和所述放电电路的开关状态,以使得:在一工作周期的第一工作区间,提供给压电负载的供电电压信号与参考电压的第一区间相对应;在所述工作周期的第二工作区间,所述供电电压信号与所述参考电压的第二区间相对应。本发明的压电驱动电路中的开关管较少,有利于电路的集成化。



1. 一种压电驱动电路,用于驱动压电负载,其特征在于,包括:
充电电路,用以接收输入电压,以对所述压电负载进行充电;
放电电路,用以对所述压电负载进行放电;
在一工作周期的第一工作区间,控制所述充电电路和所述放电电路的工作状态,以使得提供给压电负载的供电电压信号与参考电压的第一区间相对应,
在所述工作周期的第二工作区间,控制所述放电电路和所述充电电路的工作状态,以使得所述供电电压信号与所述参考电压的第二区间相对应,
其中,所述充电电路和所述放电电路的工作状态取决于所述参考电压的数值变化趋势,所述充电电路和所述放电电路分别受控于各自的控制信号,且每个所述第一工作区间以及第二工作区间内均包含多个PWM脉冲,所述多个PWM脉冲用以控制所述充电电路和所述放电电路的工作状态。
2. 根据权利要求1所述的压电驱动电路,其特征在于:
在所述第一工作区间,控制所述放电电路关断,并控制所述充电电路使得所述供电电压信号与所述参考电压的第一区间相对应;
在所述第二工作区间,控制所述充电电路关断,并控制所述放电电路使得所述供电电压信号与所述参考电压的第二区间相对应。
3. 根据权利要求1所述的压电驱动电路,其特征在于:在所述第一工作区间,控制所述放电电路关断,所述充电电路工作在PWM控制模式以对所述压电负载进行充电。
4. 根据权利要求1所述的压电驱动电路,其特征在于:在所述第二工作区间,控制所述充电电路关断,所述放电电路工作在PWM控制模式以对所述压电负载进行放电。
5. 根据权利要求1所述的压电驱动电路,其特征在于:所述参考电压的波形为数值大于零的正弦波。
6. 根据权利要求1所述的压电驱动电路,其特征在于:所述参考电压的第一区间为参考电压在一周期内的上升部分,所述参考电压的第二区间为参考电压在该周期内的下降部分。
7. 根据权利要求1所述的压电驱动电路,其特征在于:所述放电电路连接在所述充电电路的输出端或所述放电电路与所述压电负载并联或所述放电电路和第一开关管串联组成的串联结构连接在所述充电电路的输出端。
8. 根据权利要求1所述的压电驱动电路,其特征在于:还包括N路电压输出电路以相应驱动N个压电负载,各路电压输出电路相互并联,每一路所述电压输出电路包括选择开关,所述选择开关与相应的压电负载串联,通过控制所述选择开关的开关状态以导通或关断所述电压输出电路,N大于等于1。
9. 根据权利要求8所述的压电驱动电路,其特征在于:所有电压输出电路共用一个所述放电电路,所述放电电路与所述电压输出电路并联。
10. 根据权利要求8所述的压电驱动电路,其特征在于:每一路所述电压输出电路耦接一个所述放电电路,所述放电电路与相应的压电负载并联。
11. 根据权利要求9所述的压电驱动电路,其特征在于:所述电压输出电路连接在所述充电电路的输出端。
12. 根据权利要求9所述的压电驱动电路,其特征在于:还包括第一开关管,所述电压输

出电路与所述第一开关管串联组成的串联结构连接在所述充电电路的输出端。

13. 根据权利要求1所述的压电驱动电路,其特征在于:包括N个所述充电电路,N个与所述充电电路一一对应的所述放电电路,以为N-1个所述压电负载提供相应的所述供电电压信号;

每一所述压电负载两端分别连接至两个不相同的所述放电电路的高电位端,并控制所述压电负载两端的所述供电电压信号的数值,以使得所述压电负载两端之间的电压为交流电压,N大于等于2。

14. 根据权利要求13所述的压电驱动电路,其特征在于:在相邻的两个工作周期内,所述压电负载两端分别接收的两个不相同的所述供电电压信号依次与所述参考电压相对应。

15. 根据权利要求13所述的压电驱动电路,其特征在于:所述N-1个压电负载的一端连接至同一个放电电路,所述N-1个压电负载的另一端分别连接至对应的其余N-1个放电电路其中之一。

16. 根据权利要求1所述的压电驱动电路,其特征在于:还包括控制电路,所述控制电路根据补偿信号生成第一控制信号和第二控制信号以分别控制所述充电电路和所述放电电路的工作状态,所述补偿信号表征所述参考电压和表征所述供电电压信号的采样信号之间的误差。

17. 根据权利要求16所述的压电驱动电路,其特征在于:所述控制电路包括第一PWM控制电路和第二PWM控制电路,分别用于生成第一控制信号和第二控制信号,在所述第一工作区间,所述第一PWM控制电路根据所述补偿信号生成PWM形式的第一控制信号,所述第二PWM控制电路控制第二控制信号无效;在所述第二工作区间,所述第一PWM控制电路控制所述第一控制信号无效,所述第二PWM控制电路根据所述补偿信号生成PWM形式的第二控制信号。

18. 根据权利要求1-15任意一项所述的压电驱动电路,其特征在于:所述放电电路包括电泵、放电开关管和由多个放电开关管并联组成的并联结构三者中之一,以对所述压电负载进行放电。

19. 根据权利要求1-15任意一项所述的压电驱动电路,其特征在于:所述充电电路为buck电路、boost电路、反激电路、正激电路、boost-buck电路和buck-boost电路之一。

20. 一种压电驱动方法,应用于压电驱动电路,所述压电驱动电路包括充电电路和放电电路,所述充电电路用以接收输入电压,以对压电负载进行充电;所述放电电路,用以对所述压电负载进行放电,其特征在于,包括:

在一工作周期的第一工作区间,控制所述充电电路和所述放电电路的工作状态,以使得提供给压电负载的供电电压信号与参考电压的第一区间相对应,

在所述工作周期的第二工作区间,控制所述放电电路和所述充电电路的工作状态,以使得所述供电电压信号与所述参考电压的第二区间相对应,

其中,所述充电电路和所述放电电路的工作状态取决于所述参考电压的数值变化趋势,所述充电电路和所述放电电路受控于各自的控制信号,且每个所述第一工作区间以及第二工作区间内均包含多个PWM脉冲,所述多个PWM脉冲用以控制所述充电电路和所述放电电路的工作状态。

21. 根据权利要求20所述的压电驱动方法,其特征在于:

在第一工作区间,控制所述放电电路关断,并控制所述充电电路使得所述供电电压信

号与所述参考电压的第一区间相对应；

在第二工作区间，控制所述充电电路关断，并控制所述放电电路使得所述供电电压信号与所述参考电压的第二区间相对应。

22. 根据权利要求20所述的压电驱动方法，其特征在于：在第一工作区间，控制所述放电电路关断，所述充电电路工作在PWM控制模式以对所述压电负载进行充电。

23. 根据权利要求20所述的压电驱动方法，其特征在于：在第二工作区间，控制所述充电电路关断，所述放电电路工作在PWM控制模式以对所述压电负载进行放电。

24. 根据权利要求20所述的压电驱动方法，其特征在于：每一所述压电负载两端分别连接至两个不相同的所述放电电路，控制相应的所述供电电压信号的数值，以使得所述压电负载两端之间的电压为交流电压。

25. 根据权利要求24所述的压电驱动方法，其特征在于：在相邻的两个工作周期内，所述压电负载两端分别接收的两个不相同的所述供电电压信号依次与所述参考电压相对应。

压电驱动电路和压电驱动方法

技术领域

[0001] 本发明涉及电力电子领域,更具体的说,涉及一种压电驱动电路和压电驱动方法。

背景技术

[0002] 压电陶瓷作为压电负载或压电致动器的一种,用途日益广泛。现有技术用于驱动压电陶瓷的压电驱动电路如图1所示,所述压电驱动电路包括boost电路1和全桥逆变电路2,所述boost电路1对输入电压 V_{DD} 进行电压转换,所述全桥逆变电路2将boost电路输出的直流电转换为交流电输出,所述全桥逆变电路2的输出交流电对压电陶瓷 C_{load} 进行驱动。

[0003] 现有技术的压电驱动电路用于驱动一个压电陶瓷时使用的开关管较多,用于驱动多个压电陶瓷时,每一个压电陶瓷均耦接一个全桥逆变电路2,从而使用的开关管更多,不利于电路集成化。

发明内容

[0004] 有鉴于此,本发明提出了一种利于集成化的压电驱动电路和压电驱动方法,以解决现有技术中开关管较多造成不利于电路集成化的技术问题。

[0005] 第一方面,本发明实施例提供了一种压电驱动电路,用于驱动压电负载,包括:充电电路,用以接收输入电压,以对所述压电负载进行充电;

[0006] 放电电路,用以对所述压电负载进行放电;

[0007] 在一工作周期的第一工作区间,控制所述充电电路和所述放电电路的工作状态,以使得提供给压电负载的供电电压信号与参考电压的第一区间相对应,在所述工作周期的第二工作区间,控制所述放电电路和所述充电电路的工作状态,以使得所述供电电压信号与所述参考电压的第二区间相对应。

[0008] 优选地,在所述第一工作区间,控制所述放电电路关断,并控制所述充电电路使得所述供电电压信号与所述参考电压的第一区间相对应;在所述第二工作区间,控制所述充电电路关断,并控制所述放电电路使得所述供电电压信号与所述参考电压的第二区间相对应。

[0009] 优选地,在所述第一工作区间,控制所述放电电路关断,所述充电电路工作在PWM控制模式以对所述压电负载进行充电。

[0010] 优选地,在所述第二工作区间,控制所述充电电路关断,所述放电电路工作在PWM控制模式以对所述压电负载进行放电。

[0011] 优选地,所述参考电压的波形为数值大于零的正弦波。

[0012] 优选地,所述参考电压的第一区间为参考电压在一周期内的上升部分,所述参考电压的第二区间为参考电压在该周期内的下降部分。

[0013] 优选地,所述放电电路连接在所述充电电路的输出端或所述放电电路与所述压电负载并联或所述放电电路和第一开关管串联组成的串联结构连接在所述充电电路的输出端。

[0014] 优选地,所述压电驱动电路还包括N路电压输出电路以相应驱动N个压电负载,各路电压输出电路相互并联,每一路所述电压输出电路包括选择开关,所述选择开关与相应的压电负载串联,通过控制所述选择开关的开关状态以导通或关断所述电压输出电路,N大于等于1。

[0015] 优选地,所有电压输出电路共用一个所述放电电路,所述放电电路与所述电压输出电路并联。

[0016] 优选地,每一路所述电压输出电路耦接一个所述放电电路,所述放电电路与相应的压电负载并联。

[0017] 优选地,所述电压输出电路连接在所述充电电路的输出端。

[0018] 优选地,所述压电驱动电路还包括第一开关管,所述电压输出电路与所述第一开关管串联组成的串联结构连接在所述充电电路的输出端。

[0019] 优选地,所述压电驱动电路包括N个充电电路,N个与所述充电电路一一对应的所述放电电路;每一所述压电负载两端分别连接至两个不相同的所述放电电路的高电位端,并控制所述压电负载两端的所述供电电压信号的数值,以使得所述压电负载两端之间的电压为交流电压,N大于等于2。

[0020] 优选地,在相邻的两个工作周期内,所述压电负载两端分别接收的两个不相同的所述供电电压信号依次与所述参考电压相对应。

[0021] 优选地,所述N-1个压电负载的一端连接至同一个压电驱动电路,所述N-1个压电负载的另一端分别连接至对应的其余N-1个压电驱动电路中之一。

[0022] 优选地,所述压电驱动电路还包括控制电路,所述控制电路根据补偿信号生成第一控制信号和第二控制信号以分别控制所述充电电路和所述放电电路的工作状态,所述补偿信号为所述参考信号和表征所述供电电压信号的采样信号的差值。

[0023] 优选地,所述控制电路包括第一PWM控制电路和第二PWM控制电路,分别用于生成第一控制信号和第二控制信号,在所述第一工作区间,所述第一PWM控制电路根据所述补偿信号生成PWM形式的第一控制信号,所述第二PWM控制电路控制第二控制信号无效;在所述第二工作区间,所述第一PWM控制电路控制所述第一控制信号无效,所述第二PWM控制电路根据所述补偿信号生成PWM形式的第二控制信号。

[0024] 优选地,所述放电电路包括电荷泵、放电开关管和由多个放电开关管并联组成的并联结构三者中之一,以对所述压电负载进行放电。

[0025] 优选地,所述充电电路为buck电路、boost电路、反激电路、正激电路、boost-buck电路和buck-boost电路之一。

[0026] 第二方面,本发明实施例还提供了一种压电驱动方法,应用于压电驱动电路,所述压电驱动电路包括充电电路和放电电路,所述充电电路用以接收输入电压,以对所述压电负载进行充电;所述放电电路,用以对所述压电负载进行放电,包括:

[0027] 在一工作周期的第一工作区间,控制所述充电电路和所述放电电路的工作状态,以使得提供给压电负载的供电电压信号与参考电压的第一区间相对应,

[0028] 在所述工作周期的第二工作区间,控制所述放电电路和所述充电电路的工作状态,以使得所述供电电压信号与所述参考电压的第二区间相对应。

[0029] 优选地,在第一工作区间,控制所述放电电路关断,并控制所述充电电路使得所述

供电电压信号与所述参考电压的第一区间相对应；在第二工作区间，控制所述充电电路关断，并控制所述放电电路使得所述供电电压信号与所述参考电压的第二区间相对应。

[0030] 优选地，在第一工作区间，控制所述放电电路关断，所述充电电路工作在PWM控制模式以对所述压电负载进行充电。

[0031] 优选地，在第二工作区间，控制所述充电电路关断，所述放电电路工作在PWM控制模式以对所述压电负载进行放电。

[0032] 优选地，每一所述压电负载两端分别连接至两个不相同的所述放电电路的高电位端，并控制所述压电负载两端的所述供电电压信号的数值，以使得所述压电负载两端之间的电压为交流电压。

[0033] 优选地，在相邻的两个工作周期内，所述压电负载两端分别接收的两个不相同的所述供电电压信号依次与所述参考电压相对应。

[0034] 与现有技术相比，本发明的技术方案具有以下优点：本发明压电驱动电路包括充电电路和放电电路，所述充电电路用以接收输入电压，以对所述压电负载进行充电；所述放电电路，用以对所述压电负载进行放电，通过控制所述充电电路和所述放电电路的开关状态，以使得：在一工作周期的第一工作区间所述充电电路对所述压电负载进行充电，提供给压电负载的供电电压信号与参考电压的第一区间相对应；在所述工作周期的第二工作区间所述放电电路对所述压电负载进行放电，所述供电电压信号与所述参考电压的第二区间相对应。所述参考电压的第一区间为参考电压在一周期内的上升部分，所述参考电压的第二区间为参考电压在该周期内的下降部分。优选的，所述参考电压的波形为数值大于零的正弦波。本发明根据所述参考电压控制所述充电电路和所述放电电路的开关状态，使得所述供电电压信号为所述参考电压。本发明的压电驱动电路中的开关管较少有利于电路的集成化。

附图说明

[0035] 通过以下参照附图对本发明实施例的描述，本发明的上述以及其它目的、特征和优点将更为清楚，在附图中：

[0036] 图1为现有技术压电驱动电路的示意图；

[0037] 图2为本发明压电驱动电路实施例一的电路示意图；

[0038] 图3为本发明压电驱动电路实施例一启动阶段的工作波形图；

[0039] 图4为本发明压电驱动电路实施例一的工作波形图；

[0040] 图5a-5c分别为本发明压电驱动电路实施例一在各个阶段的工作电路示意图；

[0041] 图6为本发明压电驱动电路实施例一的控制电路的实施例示意图；

[0042] 图7为本发明压电驱动电路实施例二的电路示意图；

[0043] 图8为本发明压电驱动电路实施例三的电路示意图；

[0044] 图9为本发明压电驱动电路实施例四的电路示意图；

[0045] 图10为本发明压电驱动电路实施例五的电路示意图；

[0046] 图11为本发明压电驱动电路实施例六的电路示意图；

[0047] 图12为本发明压电驱动电路实施例六启动阶段的工作波形图；

[0048] 图13为本发明压电驱动电路实施例六的工作波形图；

- [0049] 图14为本发明压电驱动电路实施例七的电路示意图；
- [0050] 图15为本发明压电驱动电路实施例八的电路示意图；
- [0051] 图16为本发明压电驱动电路实施例七和实施例八的工作波形图；
- [0052] 图17为本发明压电驱动电路实施例九的电路示意图；
- [0053] 图18为本发明压电驱动电路实施例十的电路示意图；
- [0054] 图19为本发明压电驱动电路实施例九和实施例十的工作波形图；
- [0055] 图20为本发明压电驱动电路实施例十一的电路示意图；
- [0056] 图21为本发明压电驱动电路实施例十二的电路示意图；
- [0057] 图22为本发明压电驱动电路实施例十三的电路示意图；
- [0058] 图23为本发明压电驱动电路实施例十三的工作波形图；
- [0059] 图24a-24d分别为本发明压电驱动电路实施例十三在各个阶段的工作电路示意图；
- [0060] 图25为本发明压电驱动电路实施例十三的控制电路的实施例示意图；
- [0061] 图26为本发明压电驱动电路实施例十四的电路示意图；
- [0062] 图27为本发明压电驱动电路实施例十四的工作波形图；
- [0063] 图28为本发明压电驱动电路实施例十五的电路示意图；
- [0064] 图29为本发明压电驱动电路实施例十六的电路示意图。

具体实施方式

[0065] 以下基于实施例对本发明进行描述,但是本发明并不仅仅限于这些实施例。在下文对本发明的细节描述中,详尽描述了一些特定的细节部分。对本领域技术人员来说没有这些细节部分的描述也可以完全理解本发明。为了避免混淆本发明的实质,公知的方法、过程、流程、元件和电路并没有详细叙述。

[0066] 此外,本领域普通技术人员应当理解,在此提供的附图都是为了说明的目的,并且附图不一定是按比例绘制的。

[0067] 同时,应当理解,在以下的描述中,“电路”是指由至少一个元件或子电路通过电气连接或电磁连接构成的导电回路。当称元件或电路“连接到”另一元件或称元件/电路“连接在”两个节点之间时,它可以是直接耦接或连接到另一元件或者可以存在中间元件,元件之间的连接可以是物理上的、逻辑上的、或者其结合。相反,当称元件“直接耦接到”或“直接连接到”另一元件时,意味着两者不存在中间元件。

[0068] 本发明实施例提供了一种压电驱动电路,用于驱动压电负载,包括:

[0069] 充电电路,用以接收输入电压,以对所述压电负载进行充电;

[0070] 放电电路,用以对所述压电负载进行放电;

[0071] 在一工作周期的第一工作区间,控制所述充电电路和所述放电电路的工作状态,以使得提供给压电负载的供电电压信号与参考电压的第一区间相对应,在所述工作周期的第二工作区间,控制所述放电电路和所述充电电路的工作状态,以使得所述供电电压信号与所述参考电压的第二区间相对应。

[0072] 优选地,所述充电电路为buck电路、boost电路、反激电路、正激电路、boost-buck电路、buck-boost电路或其他拓扑类型的电路,本发明对此不进行限制。

[0073] 进一步的,在所述第一工作区间,控制所述放电电路关断,并控制所述充电电路使得所述供电电压信号与所述参考电压的第一区间相对应;在所述第二工作区间,控制所述充电电路关断,并控制所述放电电路使得所述供电电压信号与所述参考电压的第二区间相对应。

[0074] 具体的,在所述第一工作区间,控制所述放电电路关断,所述充电电路工作在PWM控制模式以对所述压电负载进行充电。在所述第二工作区间,控制所述充电电路关断,所述放电电路工作在PWM控制模式以对所述压电负载进行放电。

[0075] 进一步的,所述参考电压的第一区间为参考电压在一周期内的上升部分,所述参考电压的第二区间为参考电压在该周期内的下降部分。优选地,所述参考电压的波形为数值大于零的正弦波。

[0076] 优选地,所述放电电路连接在所述充电电路的输出端或所述放电电路与所述压电负载并联或所述放电电路和第一开关管串联组成的串联结构连接在所述充电电路的输出端。

[0077] 进一步的,所述压电驱动电路还包括N路电压输出电路以相应驱动N个压电负载,各路电压输出电路相互并联,每一路所述电压输出电路包括选择开关,所述选择开关与相应的压电负载串联,通过控制所述选择开关的开关状态以导通或关断所述电压输出电路,N大于等于1。

[0078] 可选的,所有电压输出电路共用一个所述放电电路,所述放电电路与所述电压输出电路并联。可选的,所述电压输出电路连接在所述充电电路的输出端。可选的,所述压电驱动电路还包括第一开关管,所述电压输出电路与所述第一开关管串联组成的串联结构连接在所述充电电路的输出端。

[0079] 可选的,每一路所述电压输出电路耦接一个所述放电电路,所述放电电路与相应的压电负载并联。

[0080] 进一步的,压电驱动电路包括N个所充电电路,N个与所述充电电路一一对应的所述放电电路,以为N-1个所述压电负载提供相应的所述供电电压信号;

[0081] 每一所述压电负载两端分别连接至两个不相同的所述放电电路的高电位端,并控制所述压电负载两端的所述供电电压信号的数值,以使得所述压电负载两端之间的电压为交流电压,N大于等于2。

[0082] 进一步的,在相邻的两个工作周期内,所述压电负载两端分别接收两个不相同的所述供电电压信号依次与所述参考电压相对应。

[0083] 优选地,所述N-1个压电负载的一端连接至同一个压电驱动电路,所述N-1个压电负载的另一端分别连接至对应的其余N-1个压电驱动电路中之一,此种连接方式下,便于对压电驱动电路进行控制。

[0084] 进一步的,所述放电电路包括电荷泵或放电开关管或由多个放电开关管并联组成的并联结构,以对所述压电负载进行放电。当利用压电驱动器驱动多个压电负载的时候,需要放电电路承受的放电电流较大,所述放电电路利用多个放电开关管并联组成的并联结构进行放电时,对开关管的要求较低,优势更明显。在本发明后续的实施例中,所述放电电路均利用一个放电开关管进行放电,但本发明不对此进行限制。

[0085] 依据本发明所述的压电驱动电路,所述的压电驱动电路分为两大类,第一类为:当

压电负载仅有一端耦接压电驱动电路时,此时压电负载两端的电压为直流电压,第二类为:当压电负载两端均耦接有压电驱动电路时,压电负载两端的电压为交流电压。本发明所述的压电负载包括压电陶瓷和压电致动器等压电器件,本发明中的开关管和选择开关不限于MOS管,还通过BJT或IGBT等实现,本发明对此不进行限制。本发明压电驱动电路的控制原理为根据参考电压控制所述充电电路和放电电路的开关状态,进而使得所述供电电压信号为所述参考电压。具体的,通过控制所述充电电路和所述放电电路的开关状态,以使得:在一工作周期的第一工作区间,所述充电电路对所述压电负载充电,所述供电电压信号与参考电压的第一区间相对应;在所述工作周期的第二工作区间,所述放电电路对所述压电负载进行放电,所述供电电压信号与所述参考电压的第二区间相对应。本发明所述参考电压的第一区间为参考电压在一周期内的上升部分,所述参考电压的第二区间为参考电压在该周期内的下降部分,优选的所述参考电压的波形为数值大于零的正弦波,本发明后续的实施例中以所述参考电压的波形为数值大于零的正弦波为例进行说明,但所述参考电压可以为其他的形式,例如所述参考电压的波形为整流后的正弦波等,本发明对此不进行限制。本发明的压电驱动电路中的开关管较少易于实现,电路简单,有利于电路的集成化;增加驱动压电负载路数实现简单,各路输出间互不干扰;能够输出变化直流和交流电压,输出波形可编程。本发明压电驱动电路在有的实施例中,所述开关管均为共地管,检测和控制等技术等比浮地管更加简单,进一步有利于电路集成化。相比现有技术,本发明压电驱动电路工艺简单,使用更少的器件,减小电路体积,降低了成本,提高了电路功率密度。此外,本发明压电驱动电路中所述充电电路的输出端没有耦接输出电容,直接对压电负载进行充电,减小了能量损耗。

[0086] 图2为本发明压电驱动电路实施例一的电路示意图;所述压电驱动电路包括充电电路11和放电电路12,所述充电电路和所述放电电路均与压电负载或者压电致动器 C_{load} 耦接,以驱动所述压电负载或压电致动器 C_{load} ,所述充电电路11用以在一工作周期的第一工作区间对压电负载 C_{load} 进行充电,以使得提供给压电负载的 C_{load} 的供电电压信号V1与参考电压的第一区间相对应;所述放电电路12用以在所述工作周期的第二工作区间对压电负载 C_{load} 进行放电,以使得所述供电电压信号V1与所述参考电压的第二区间相对应。

[0087] 在本实施例中,所述参考电压的波形为数值大于零的正弦波,所述参考电压的第一区间为参考电压在一周期内的上升部分,所述参考电压的第二区间为参考电压在该周期内的下降部分。

[0088] 本实施例中所述充电电路11接收输入电压 V_{in} ,所述放电电路12连接在所述充电电路11的输出端,所述压电驱动电路给压电负载 C_{load} 提供供电电压信号V1;所述压电驱动电路还包括控制电路(图中未显示),所述控制电路用于在一工作周期的第一工作区间,控制所述充电电路11和所述放电电路12的工作状态,以使得所述充电电路11给压电负载 C_{load} 进行充电,所述供电电压信号V1与参考电压的第一区间相对应,在所述工作周期的第二工作区间,控制所述放电电路12和所述充电电路11的工作状态,以使得所述放电电路12给压电负载 C_{load} 进行放电,所述供电电压信号V1与所述参考电压的第二区间相对应。

[0089] 在本实施例中,所述充电电路11为boost电路,所述boost电路包括主开关管 Q_b 、电感L和整流管D,所述电感L和所述主开关管 Q_b 依次串联在输入电源的两端,所述主开关管 Q_b 和所述输入电源公共端接地,所述整流管D的正端连接所述电感L和所述主开关管 Q_b 的公共

端,所述整流管D负端为所述充电电路11的输出高电位端,由于充电电路11的输出低电位端电压为零,故所述充电电路11的输出高电位端电压为所述充电电路11的输出端电压。所述放电电路12连接在所述充电电路11的输出端。在其他的实施例中,所述整流管D为开关管。在本实施例中,所述放电电路12包括放电开关管 Q_d ,所述放电开关管 Q_d 的第一端连接所述充电电路11的输出高电位端,所述放电开关管 Q_d 的第二端接地。所述充电电路的输出端没有耦接输出电容,直接对压电负载进行充电,减小了能量损耗。在其他的实施例中,所述充电电路为buck电路、boost电路、反激电路、正激电路、boost-buck电路、buck-boost电路或其他拓扑类型的电路,本发明对此不进行限制。

[0090] 在本实施例中,在第一工作区间,控制所述放电电路12关断,所述充电电路11工作在PWM控制模式以对所述压电负载 C_{load} 充电;在第二工作区间,控制所述充电电路11关断,所述放电电路12工作在PWM控制模式以对所述压电负载 C_{load} 放电。所述控制电路通过控制所述主开关管 Q_b 、所述放电开关管 Q_d 和选择开关 Q_{cs1} 的开关状态,以使得所述供电电压信号V1为所述参考信号,具体的,在一工作周期的第一工作区间,所述供电电压信号V1与参考电压的第一区间相对应,在所述工作周期的第二工作区间,所述供电电压信号V1与所述参考电压的第二区间相对应。

[0091] 进一步的,所述压电驱动电路还包括电压输出电路13,所述电压输出电路13包括选择开关 Q_{cs1} ,所述压电负载 C_{load} 和所述选择开关 Q_{cs1} 串联组成的串联结构与所述放电电路12并联,通过控制所述选择开关 Q_{cs1} 的开关状态导通或关断所述电压输出电路13,以选择驱动或不驱动所述压电负载 C_{load} 。优选地,当需要驱动所述压电负载 C_{load} 时,所述选择开关 Q_{cs1} 导通,所述压电驱动电路开始工作,本发明对此不进行限制。在其他的实施例中,所述压电驱动电路不包括电压输出电路13,所述放电电路与压电负载 C_{load} 并联。在本实施例中,所述串联结构中所述选择开关 Q_{cs1} 的一端接地,所述选择开关为共地管,在其他的实施例中,所述串联结构中压电负载 C_{load} 的一端接地,所述选择开关为浮地管。可选的,所述选择开关 Q_{cs1} 为开关管。

[0092] 在本实施例中,所述充电电路11的主开关管 Q_b 、所述放电开关管 Q_d 和选择开关 Q_{cs1} 均为共地管,即所述压电驱动电路中的开关管均为共地管,对检测和控制等技术的要求没有浮地管的高,利于电路集成化。

[0093] 结合图3、图4和图5a-5b说明所述压电驱动电路实施例一的工作过程,其中 V_{gqb} 为开关管 Q_b 的驱动信号, V_{gqd} 为放电开关管 Q_d 的驱动信号, V_{gcs1} 为选择开关 Q_{cs1} 的驱动信号, i_L 为通过电感L的电流,所述 V_{o1+} 为压电负载高电位端的电压,所述 $[V_{o1+}] - [V_{o1-}]$ 为压电负载两端的压差, V_{ref} 为所述参考电压,所述参考电压的波形为数值大于零的正弦波。图3为实施例一启动阶段的工作波形图,图4为实施例一稳定后的波形图,所述图3中的工作波形为图4中 $t_0 - t_4$ 阶段内的工作波形。图3和图4中的 t_0 时刻为同一个时刻,所述 t_4 时刻大于 t_3 时刻。由于在本实施例中,选择开关 Q_{cs1} 导通时,压电负载的负端电压 V_{o1-} 为0,故此时所述 $[V_{o1+}] - [V_{o1-}]$ 和 V_{o1+} 的波形相同,所述压电负载高电位端电压 V_{o1+} 为供电电压信号V1。

[0094] 在 t_0 时刻, V_{gcs1} 为高电平,选择开关 Q_{cs1} 导通。

[0095] 在 $t_1 - t_2$ 阶段, V_{gqb} 为高电平,充电电路11中的主开关管 Q_b 导通,压电驱动电路如图5a所示工作,电感电流 i_L 上升,电感L储能。

[0096] 在 $t_2 - t_3$ 阶段, V_{gqb} 为低电平,充电电路11中的主开关管 Q_b 关断,压电驱动电路如图

5b所示工作,电感电流 i_L 下降,电感L向所述压电负载 C_{load} 放电,压电负载高电位端电压 V_{o1+} 上升。重复 t_1-t_3 过程,使得所述供电电压信号V1跟随参考电压 V_{ref} 不断上升,直到 t_4 时刻,所述供电电压信号V1达到所述参考电压 V_{ref} 的最大值。

[0097] 故如图4所示,在 t_0-t_4 阶段,所述放电开关管 Q_d 关断,所述充电电路的主开关管 Q_b 工作在PWM状态,在该阶段充电电路11对所述压电负载 C_{load} 充电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变大,以使得压电负载高电位端的电压 V_{o1+} 在该阶段如图4所示。

[0098] t_4-t_5 阶段,所述充电电路11的主开关管 Q_b 关断,控制放电电路12中的所述放电开关管 Q_d 工作在PWM状态,在该阶段放电电路12对所述压电负载 C_{load} 放电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变小,以使得压电负载高电位端的电压 V_{o1+} 在该阶段如图4所示。所述充电电路11的主开关管 Q_b 关断,所述放电开关管 Q_d 导通时,压电驱动电路如图5c所示工作,所述压电负载 C_{load} 利用所述放电开关管 Q_d 进行放电。

[0099] t_0-t_5 为一个工作周期。重复 t_0-t_5 的工作过程,使得所述供电电压信号V1跟随参考电压 V_{ref} ,直至 t_6 时刻,选择开关 Q_{cs1} 关断,该压电负载 C_{load} 不再接入电路,压电负载 C_{load} 高电位端的电压 V_{o1+} 为0。

[0100] 图6为本发明压电驱动电路实施例一的控制电路的实施例图;所述控制电路包括第一PWM控制电路61和第二PWM控制电路62,分别用于生成第一控制信号Vc1和第二控制信号Vc2,以分别控制所述充电电路11主开关管 Q_b 和所述放电电路12的放电开关管 Q_d 的工作状态,即导通或关断。

[0101] 所述第一PWM控制电路包括第一PWM信号生成电路611和第一使能电路,所述第一使能电路根据参考电压 V_{ref} 生成第一使能信号Ven1,当第一使能信号Ven1有效时,所述第一PWM信号生成电路611被使能,其生成的第一PWM信号V11为第一控制信号Vc1,控制所述主开关管 Q_b 工作在PWM状态;当第一使能信号Ven1无效时,所述第一PWM信号V11无效,所述第一控制信号Vc1控制所述主开关管 Q_b 关断。可选的,当所述参考电压 V_{ref} 从最小值上升到最大值时,所述第一使能信号Ven1有效。

[0102] 第二PWM控制电路62包括第二PWM信号生成电路和使能模块621,所述使能模块621输出第三使能信号Ven3,当所述第三使能信号Ven3有效时,所述第二PWM信号生成电路被使能,其生成的第二PWM信号V12为第二控制信号Vc2,控制所述放电开关管 Q_d 工作在PWM状态;当所述第三使能信号Ven3无效时,所述第二PWM信号V12无效,所述第二控制信号Vc2控制所述放电开关管 Q_d 关断。可选的,所述第二PWM信号生成电路生成的第二PWM信号V12具有固定的频率和/或占空比。

[0103] 所述第一PWM信号生成电路611包括积分电路6111、乘法器和比较器Comp,所述积分电路6111和所述乘法器均接收补偿信号Vc,所述积分电路611的输出信号Vi和所述乘法器的输出信号Vp叠加后的信号Ve输入到所述比较器Comp的同相输入端,所述比较器Comp的反相输入端接收斜坡信号Vr,所述比较器的输出信号V11为第一PWM信号生成电路611的输出信号。所述补偿信号Vc为所述参考信号 V_{ref} 和表征所述压电负载正端电压 V_{o1+} 的采样信号Vs的差值。

[0104] 所述积分电路6111包括压控电流源I1和电容C11,所述压控电流源I1接收所述补偿信号Vc,其输出的电流对电容C11进行充电,所述电容C11上的电压为所述积分电路6111的输出信号Vi。所述积分电路6111还包括稳压二极管D1和D2,所述稳压二极管D2和所述电

容C11进行并联,所述稳压二极管D1和D2串联在电源V_{cc}和地之间,用于对压控电流源I1输出电流的最大值进行限制,起到钳位的作用。

[0105] 所述使能模块621包括施密特触发器和第二使能电路,所述第二使能电路根据参考电压V_{ref}生成第二使能信号Ven2,所述施密特触发器接收所述补偿信号V_c,所述施密特触发器的输出信号和所述第二使能信号Ven2经过与门后生成第三使能信号Ven3。可选的,当所述参考电压V_{ref}从最大值下降到最小值时,所述第二使能信号Ven2有效。

[0106] 本发明实施例一中的所述控制电路在其他的实施例中,可以为其他的形式或结构,本发明对此不进行限制。

[0107] 图7为本发明压电驱动电路实施例二的电路示意图;其与实施例一的不同之处在于:所述放电电路12的放电开关管Q_d和所述压电负载C_{load}并联,所述选择开关Q_{cs1}与所述压电负载C_{load}依次串联在所述充电电路11的输出高电位端和地之间。

[0108] 图8为本发明压电驱动电路实施例三的电路示意图;其与实施例一的不同之处在于:所述放电电路12中的放电开关管Q_d和所述压电负载C_{load}并联。

[0109] 本发明实施例二和实施例三中,所述放电电路12在所述工作周期的第二工作区间对所述压电负载C_{load}进行放电,以使得所述供电电压信号与所述参考电压的第二区间相对应。当所述充电电路11对压电负载C_{load}进行充电的过程中,所述选择开关Q_{cs1}导通,当所述放电电路12对压电负载C_{load}进行放电的过程中,所述选择开关Q_{cs1}关断。优选的,当需要驱动压电负载C_{load},所述电压输出电路13被使能,所述选择开关Q_{cs1}工作,即需要驱动压电负载C_{load}且所述充电电路11进行充电时,所述选择开关Q_{cs1}导通。其余部分与实施例一相同,在此不进行赘述。

[0110] 图9为本发明压电驱动电路实施例四的电路示意图;其与实施例一的不同之处在于:所述电压驱动电路还包括第一开关管Q_c,所述压电负载C_{load}和所述选择开关Q_{cs1}串联组成的串联结构与所述放电电路12的放电开关管Q_d并联,所述放电开关管Q_d与所述第一开关管Q_c依次串联在所述充电电路11的输出高电位端和地之间。

[0111] 图10为本发明压电驱动电路实施例五的电路示意图;其与实施例一的不同之处在于:所述电压驱动电路还包括第一开关管Q_c,所述压电负载C_{load}和所述选择开关Q_{cs1}串联组成的串联结构与所述放电电路12的放电开关管Q_d并联,所述第一开关管Q_c与所述放电开关管Q_d依次串联在所述充电电路11的输出高电位端和地之间。

[0112] 本发明第四实施例和第五实施例中,所述放电电路12在所述工作周期的第二工作区间对所述压电负载C_{load}进行放电,以使得所述供电电压信号与所述参考电压的第二区间相对应。当所述充电电路11对压电负载C_{load}进行充电的过程中,所述第一开关管Q_c导通,当所述放电电路12对压电负载C_{load}进行放电的过程中,所述第一开关管Q_c关断。其余部分与实施例一相同,在此不进行赘述。

[0113] 本发明压电驱动电路实施例一、实施例二、实施例三、实施例四和实施例五均用于驱动一路压电负载,故仅包括一路电压输出电路,为单路输出。本发明上述的压电驱动电路还可以用于驱动多路压电负载,即为多路输出,具体的,所述压电驱动电路包括至少两路相互并联连接的电压输出电路,每一路所述电压输出电路包括选择开关,所述选择开关与所述压电负载串联,通过控制所述选择开关的开关状态以导通或关断对应的所述电压输出电路。本发明后续实施例为了便于说明,所述多路输出为两路输出,用于驱动两路压电负载,

但本发明对此不进行限制。

[0114] 图11为本发明压电驱动电路实施例六的电路示意图,其与实施例一的不同之处在于:所述压电驱动电路包括两路电压输出电路,所述的两路电压输出电路相互并联。

[0115] 所述压电驱动电路包括电压输出电路131和电压输出电路132,所述电压输出电路131和132分别包括选择开关 Q_{cs1} 和选择开关 Q_{cs2} ,通过控制所述选择开关 Q_{cs1} 和选择开关 Q_{cs2} 的开关状态以导通或关断所述电压输出电路131和132,以分别驱动或不驱动对应的所述压电负载 C_{load1} 和压电负载 C_{load2} 。

[0116] 结合图11,图12和图13说明所述压电驱动电路实施例六的工作过程,其中 V_{gQb} 为开关管 Q_b 的驱动信号, V_{gQd} 为放电开关管 Q_d 的驱动信号, V_{gcs1} 为选择开关 Q_{cs1} 的驱动信号, V_{gcs2} 为选择开关 Q_{cs2} 的驱动信号, i_L 为通过电感 L 的电流,所述 V_{o1+} 为压电负载高电位端的电压,所述 $[V_{o1+}] - [V_{o1-}]$ 为压电负载 C_{load1} 两端的压差,所述 $[Vo2+] - [Vo2-]$ 为压电负载 C_{load2} 两端的压差, V_{ref} 为所述参考电压,所述参考电压的波形为数值大于零的正弦波。图12为实施例六启动阶段的工作波形图,图13为实施例六稳定后的工作波形图,所述图12的工作波形为图13中 $t_0 - t_4$ 阶段内的工作波形。图12和图13中的 t_0 时刻为同一个时刻,所述 t_4 时刻大于 t_3 时刻。在选择开关 Q_{cs1} 或选择开关 Q_{cs2} 导通时,才有压电负载 C_{load1} 或 C_{load2} 的低电位端电压为零,此时所述 $[V_{o1+}] - [V_{o1-}]$ 或所述 $[V_{o2+}] - [V_{o2-}]$ 才和 V_{o1+} 的波形相同。

[0117] 在 $t_0 - t_1$ 阶段, V_{gcs1} 为高电平,选择开关 Q_{cs1} 导通,所述电压输出电路131导通,故压电负载 C_{load1} 两端的压差 $[V_{o1+}] - [V_{o1-}]$ 的工作波形和实施例一相同,且电压驱动电路实施例六在此阶段的工作过程与实施例一相同,在此不进行赘述。

[0118] 在 $t_6 - t_8$ 阶段, V_{gcs2} 为高电平,选择开关 Q_{cs2} 导通,所述电压输出电路132导通,故压电负载 C_{load2} 两端的压差 $[V_{o2+}] - [V_{o2-}]$ 的工作波形和实施例一相同,且电压驱动电路实施例六在此阶段的工作过程与实施例一相同,在此不进行赘述。

[0119] 在 $t_6 - t_7$ 阶段,所述 V_{gcs1} 和 V_{gcs2} 均为高电平,故两个电压输出电路同时导通,以分别驱动压电负载 C_{load1} 和 C_{load2} 。

[0120] 在 $t_8 - t_9$ 阶段,所述 V_{gcs1} 和 V_{gcs2} 均为低电平,故两个电压输出电路均关断。

[0121] 图14为本发明压电驱动电路实施例七的电路示意图,其与实施例二不同之处在于:所述压电驱动电路包括两路电压输出电路和两个放电电路,所述的两路电压输出电路相互并联,每个压电负载并联一个所述放电电路。

[0122] 图15为本发明压电驱动电路实施例八的电路示意图,其与实施例三的不同之处在于:所述压电驱动电路包括两路电压输出电路和两个放电电路,所述的两路电压输出电路相互并联,每个压电负载并联一个所述放电电路。

[0123] 本发明实施例七和实施例八中,所述压电驱动电路包括电压输出电路131、电压输出电路132、放电电路121和放电电路122,所述电压输出电路131包括选择开关 Q_{cs1} ,所述选择开关 Q_{cs1} 和所述压电负载 C_{load1} 串联,所述放电电路121包括放电开关管 Q_{d1} ,所述放电开关管 Q_{d1} 和所述压电负载 C_{load1} 并联,所述电压输出电路132包括选择开关 Q_{cs2} ,所述选择开关 Q_{cs2} 和所述压电负载 C_{load2} 串联,所述放电电路122包括放电开关管 Q_{d2} ,所述放电开关管 Q_{d2} 和所述压电负载 C_{load2} 并联。

[0124] 结合图14或图15与图16说明实施例七或实施例八的工作过程。其中 V_{ref} 为所述参考电压,所述参考电压的波形为数值大于零的正弦波, V_{gQb} 为开关管 Q_b 的驱动信号, V_{gQd1} 为

放电开关管 Q_{d1} 的驱动信号, V_{gQd2} 为放电开关管 Q_{d2} 的驱动信号, V_{g1} 和 V_{g2} 为通路选择信号,分别表征是否需要驱动压电负载 C_{load1} 和压电负载 C_{load2} , V_{gcs1} 为选择开关 Q_{cs1} 的驱动信号, V_{gcs2} 为选择开关 Q_{cs2} 的驱动信号,所述 $[V_{o1+}] - [V_{o1-}]$ 为压电负载 C_{load1} 两端的压差,所述 $[V_{o2+}] - [V_{o2-}]$ 为压电负载 C_{load2} 两端的压差;

[0125] 在 $t_0 - t_8$ 阶段, V_{g1} 为高电平,需要驱动压电负载 C_{load1} ,所述电压输出电路131导通,所述选择开关 Q_{cs1} 工作;

[0126] 具体的,在 $t_0 - t_4$ 阶段,所述选择开关 Q_{cs1} 导通,所述放电开关管 Q_{d1} 关断,所述充电电路的主开关管 Q_b 工作在PWM状态,在该阶段充电电路11对所述压电负载 C_{load1} 充电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变大,以使得压电负载 C_{load1} 两端的压差 $[V_{o1+}] - [V_{o1-}]$ 在该阶段如图16所示。

[0127] $t_4 - t_5$ 阶段,所述选择开关 Q_{cs1} 关断,所述充电电路11的主开关管 Q_b 关断,放电电路121的放电开关管 Q_{d1} 工作在PWM状态,在该阶段放电电路121对压电负载 C_{load1} 放电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变小,以使得压电负载 C_{load1} 两端的压差 $[V_{o1+}] - [V_{o1-}]$ 在该阶段如图16所示。

[0128] $t_0 - t_5$ 为一个工作周期。重复 $t_0 - t_5$ 的工作过程,使得压电负载 C_{load1} 两端的压差跟随参考电压 V_{ref} ,直至 t_8 时刻, V_{g1} 为低电平,不再需要驱动压电负载 C_{load1} ,所述电压输出电路131关断,所述选择开关 Q_{cs1} 不工作。

[0129] 在 $t_6 - t_9$ 阶段, V_{g2} 为高电平,需要驱动压电负载 C_{load2} ,所述电压输出电路132导通,所述选择开关 Q_{cs2} 工作;

[0130] 具体的,在 $t_6 - t_7$ 阶段,所述选择开关 Q_{cs2} 导通,所述放电开关管 Q_{d2} 关断,所述充电电路11的主开关管 Q_b 工作在PWM状态,在该阶段充电电路11对所述压电负载 C_{load2} 充电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变大,以使得压电负载 C_{load2} 两端的压差 $[V_{o2+}] - [V_{o2-}]$ 在该阶段如图16所示。

[0131] $t_7 - t_8$ 阶段,所述选择开关 Q_{cs2} 关断,所述充电电路11的主开关管 Q_b 关断,放电电路122的开关管 Q_{d2} 工作在PWM状态,在该阶段放电电路122对压电负载 C_{load2} 放电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变小,以使得压电负载 C_{load2} 两端的压差 $[V_{o2+}] - [V_{o2-}]$ 在该阶段如图16所示。

[0132] $t_6 - t_8$ 为一个工作周期。重复 $t_6 - t_8$ 的工作过程,使得压电负载 C_{load2} 两端的压差跟随参考电压 V_{ref} ,直至 t_9 时刻, V_{g2} 为低电平,不再需要驱动压电负载 C_{load2} ,所述电压输出电路132关断,所述选择开关 Q_{cs2} 不工作。

[0133] 在 $t_6 - t_8$ 阶段,所述 V_{g1} 和 V_{g2} 均为高电平,故两个电压输出电路同时导通,所述选择开关 Q_{cs2} 和 Q_{cs1} 均工作,以分别驱动压电负载 C_{load1} 和 C_{load2} 。

[0134] 在 $t_9 - t_{10}$ 阶段,所述 V_{g1} 和 V_{g2} 均为低电平,故两个电压输出电路均关断。

[0135] 图17为本发明压电驱动电路实施例九的电路示意图,其与实施例四的不同之处在于:所述压电驱动电路包括两路电压输出电路,所述的两路电压输出电路相互并联。

[0136] 图18为本发明压电驱动电路实施例十的电路示意图,其与实施例五的不同之处在于:所述压电驱动电路包括两路电压输出电路,所述的两路电压输出电路相互并联。

[0137] 本发明实施例九和实施例十中所述压电驱动电路包括电压输出电路131和电压输出电路132,所述电压输出电路131包括选择开关 Q_{cs1} ,所述选择开关 Q_{cs1} 和所述压电负载

C_{load1} 串联组成的串联结构与所述放电电路12的放电开关管 Q_d 并联,所述电压输出电路132包括选择开关 Q_{cs2} ,所述选择开关 Q_{cs2} 和所述压电负载 C_{load2} 串联组成的串联结构与所述放电电路12的放电开关管 Q_d 并联,所述第一开关管 Q_c 与所述放电开关管 Q_d 串联在所述充电电路11的输出高电位端和地之间。

[0138] 结合图17或图18与图19说明实施例九或实施例十的工作过程。其中 V_{ref} 为所述参考电压,所述参考电压的波形为数值大于零的正弦波, V_{gb} 为开关管 Q_b 的驱动信号, V_{gqd} 为放电开关管 Q_d 的驱动信号, V_{gc} 为第一开关管 Q_c 的驱动信号, V_{gcs1} 为选择开关 Q_{cs1} 的驱动信号, V_{gcs2} 为选择开关 Q_{cs2} 的驱动信号,所述 $[V_{o1+}] - [V_{o1-}]$ 为电压压电负载 C_{load1} 两端的压差,所述 $[V_{o2+}] - [V_{o2-}]$ 为压电负载 C_{load2} 两端的压差。

[0139] 在 $t_0 - t_8$ 阶段, V_{gcs1} 为高电平,所述选择开关 Q_{cs1} 导通,所述电压输出电路131导通,

[0140] 在 $t_0 - t_4$ 阶段,所述第一开关管 Q_c 导通,所述放电开关管 Q_d 关断,所述充电电路的主开关管 Q_b 工作在PWM状态,在该阶段充电电路11对所述压电负载 C_{load1} 充电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变大,以使得压电负载 C_{load1} 两端的压差 $[V_{o1+}] - [V_{o1-}]$ 在该阶段如图19所示。

[0141] $t_4 - t_5$ 阶段,所述第一开关管 Q_c 关断,所述充电电路11的主开关管 Q_b 关断,所述放电开关管 Q_d 工作在PWM状态,在该阶段放电电路12对所述压电负载 C_{load1} 放电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变小,以使得压电负载 C_{load1} 两端的压差 $[V_{o1+}] - [V_{o1-}]$ 在该阶段如图19所示。

[0142] $t_0 - t_5$ 为一个工作周期。重复 $t_0 - t_5$ 的工作过程,使得压电负载 C_{load1} 两端的压差跟随参考电压 V_{ref} ,直至 t_8 时刻, V_{gcs1} 为低电平,所述选择开关 Q_{cs1} 关断,所述电压输出电路131关断。

[0143] 在 $t_6 - t_9$ 阶段, V_{gcs2} 为高电平,所述选择开关 Q_{cs2} 导通,所述电压输出电路132导通;

[0144] 在 $t_6 - t_7$ 阶段,所述第一开关管 Q_c 导通,所述放电开关管 Q_d 关断,所述充电电路的主开关管 Q_b 工作在PWM状态,在该阶段充电电路11对所述压电负载 C_{load2} 充电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变大,以使得压电负载 C_{load2} 两端的压差 $[V_{o2+}] - [V_{o2-}]$ 在该阶段如图19所示。

[0145] $t_7 - t_8$ 阶段,所述第一开关管 Q_c 关断,所述充电电路11的主开关管 Q_b 关断,所述放电开关管 Q_d 工作在PWM状态,在该阶段放电电路12对所述压电负载 C_{load2} 放电,所述供电电压信号V1跟随该阶段的所述参考电压 V_{ref} 变小,以使得压电负载 C_{load2} 两端的压差 $[V_{o2+}] - [V_{o2-}]$ 在该阶段如图19所示。

[0146] $t_6 - t_8$ 为一个工作周期。重复 $t_6 - t_8$ 的工作过程,使得压电负载 C_{load2} 两端的压差跟随参考电压 V_{ref} ,直至 t_9 时刻, V_{gcs2} 为低电平,所述选择开关 Q_{cs2} 关断,所述电压输出电路132关断。

[0147] 在 $t_6 - t_8$ 阶段,所述 V_{gcs1} 和 V_{gcs2} 均为高电平,故两个电压输出电路同时导通,所述选择开关 Q_{cs1} 和 Q_{cs2} 均导通,以分别驱动压电负载 C_{load1} 和 C_{load2} 。

[0148] 在 $t_9 - t_{10}$ 阶段,所述 V_{gcs1} 和 V_{gcs2} 均为低电平,故两个电压输出电路均关断。

[0149] 需要说明的是,实施例一-实施例十中的充电电路均为boost电路,但本发明对此不进行限制,所述的充电电路还可以为buck电路,反激电路(如图20所示)、正激电路、boost-buck电路(如图21所示)和buck-boost电路之一。

[0150] 图22为本发明压电驱动电路实施例十三的电路示意图,其与实施例一的不同之处在于:所述压电负载 C_{load} 两端分别连接至所述压电驱动电路221和压电驱动电路222的所述放电电路的高电位端。

[0151] 通过控制压电驱动电路221和压电驱动电路222相应的所述供电电压信号V1的数值,以使得所述压电负载两端之间的电压为交流电压。可选的,相应的两个所述供电电压信号分别在相邻的两个工作周期分别与所述参考电压相邻的两个周期相对应。例如,压电驱动电路221的供电电压信号在当前工作周期与参考电压当前周期相对应,压电驱动电路222的供电电压信号在下一个工作周期与参考电压在下一个周期相对应。

[0152] 需要说明的是实施例十三中的压电驱动电路221和222还可以为实施例二-实施例五中所述的压电驱动电路,实施例十三中压电驱动电路221和222以实施例一中压电驱动电路进行说明,本发明对此不进行限制。

[0153] 结合图22、图23和图24a-24d说明所述压电驱动电路实施例十三的工作过程,其中 V_{ref} 为参考电压,所述参考电压的波形为数值大于零的正弦波, V_{gQb1} 、 V_{gQb2} 分别为开关管 Q_{b1} 、开关管 Q_{b2} 的驱动信号, V_{gQd1} 、 V_{gQd2} 分别为开关管 Q_{d1} 、开关管 Q_{d2} 的驱动信号, V_{o1+} 为压电驱动电路221的供电电压信号, V_{o1-} 为压电驱动电路222的供电电压信号,所述 $[V_{o1+}] - [V_{o1-}]$ 为压电负载 C_{load} 两端的压差。

[0154] 如图23所示, $t_0 - t_1$ 阶段, V_{gQb1} 为PWM信号, V_{gQd2} 为高电平,故开关管 Q_{b1} 工作在PWM状态,开关管 Q_{d2} 导通,压电驱动电路实施例十三如图24a所示工作,压电驱动电路221的供电电压信号 V_{o1+} 跟随参考电压 V_{ref} 上升。

[0155] $t_1 - t_2$ 阶段, V_{gQb1} 为低电平, V_{gQd1} 为PWM信号, V_{gQd2} 为高电平,故开关管 Q_{b1} 关断,开关管 Q_{d1} 工作在PWM状态,开关管 Q_{d2} 导通,压电驱动电路实施例十三如图24b所示工作,压电驱动电路221的供电电压信号 V_{o1+} 跟随参考电压 V_{ref} 下降。

[0156] $t_2 - t_3$ 阶段, V_{gQb2} 为PWM信号, V_{gQd1} 为高电平,故开关管 Q_{b2} 工作在PWM状态,开关管 Q_{d1} 导通,压电驱动电路实施例十三如图24c所示工作,压电驱动电路222的供电电压信号 V_{o1-} 跟随参考电压 V_{ref} 上升。

[0157] $t_3 - t_4$ 阶段, V_{gQb2} 为低电平, V_{gQd2} 为PWM信号, V_{gQd1} 为高电平,故开关管 Q_{b2} 关断,开关管 Q_{d2} 工作在PWM状态,开关管 Q_{d1} 导通,压电驱动电路实施例十三如图24d所示工作,压电驱动电路222的供电电压信号 V_{o1-} 跟随参考电压 V_{ref} 下降。

[0158] 压电驱动电路221的供电电压信号 V_{o1+} 在 $t_0 - t_2$ 阶段与参考电压 V_{ref} 在该阶段相对应,压电驱动电路222的供电电压信号 V_{o1-} 在 $t_2 - t_4$ 与参考电压 V_{ref} 在该阶段相对应。在 $t_0 - t_4$ 阶段,压电负载 C_{load} 两端的压差 $[V_{o1+}] - [V_{o1-}]$ 为正弦波。

[0159] 重复 $t_0 - t_4$ 的工作过程,使得压电驱动电路221和压电驱动电路222的供电电压信号跟随参考电压 V_{ref} 。

[0160] 不需驱动某一路压电负载时,控制压电负载两端的电压相同,即压电负载上的压差为0。

[0161] 图25为本发明压电驱动电路实施例十三的控制电路的实施例图;所述控制电路包括第一控制电路251和第二控制电路252,用以分别控制实施例十三中压电驱动电路221和压电驱动电路222的开关状态。

[0162] 第一控制电路251和第二控制电路252与图6所示的实施例一的控制电路的区别在

于：

[0163] 1、第一控制电路251、第二控制电路252的参考电压和实施例一控制电路的参考电压不同。

[0164] 第一控制电路251的参考电压 $V_{ref_{V_{o1+}}}$ 和第二控制电路252的参考电压 $V_{ref_{V_{o1-}}}$ 之和为实施例一控制电路的参考电压 V_{ref} ，第一控制电路251的参考电压 $V_{ref_{V_{o1+}}}$ 、第二控制电路252的参考电压 $V_{ref_{V_{o1-}}}$ 分别与实施例一控制电路的参考电压 V_{ref} 相邻两个周期对应。

[0165] 2、第一控制电路251中第二PWM控制电路62的使能模块621，还包括或门，所述或门接收与门的输出信号和第二控制电路252的参考电压 $V_{ref_{V_{o1-}}}$ ，以生成使能信号Ven3，控制第二PWM控制电路62输出的第二控制信号Vc12，以控制压电驱动电路221中放电电路中开关管 Q_{d1} 的开关状态。

[0166] 3、第一控制电路152中第二PWM控制电路64的使能模块641，还包括或门，所述或门接收与门的输出信号和第一控制电路251的参考电压 $V_{ref_{V_{o1+}}}$ ，以生成使能信号Ven3，控制第二PWM控制电路64输出的第二控制信号Vc14，以控制压电驱动电路222中放电电路中开关管 Q_{d2} 的开关状态。

[0167] 压电驱动电路实施例十三仅驱动一路压电负载，为单路输出。本发明的压电驱动电路实施例十三还可以应用于驱动多路压电负载，具体的，需要驱动(N-1)个所述压电负载时，需要N个压电驱动电路为(N-1)个压电负载提供相应的所述供电电压信号；每一所述压电负载两端分别连接至两个不相同的所述压电驱动电路中的所述放电电路的高电位端，并控制相应的所述供电电压信号的数值，以使得所述压电负载两端之间的电压为交流电压。

[0168] 可选的，所述压电负载两端分别连接的两个不相同的所述压电驱动电路相应的两个所述供电电压信号分别在相邻的两个工作周期分别与所述参考电压的相邻的两个周期相对应。

[0169] 优选的，所述N-1个压电负载的一端连接至同一个压电驱动电路，所述N-1个压电负载的另一端分别连接至对应的其余N-1个压电驱动电路中之一。

[0170] 为了便于说明，本发明以驱动两路压电负载为例，但并不对此进行限制，如图26所示。图26为本发明压电驱动电路实施例十四的电路示意图，其与实施例十三的不同之处在于：增加一个压电驱动电路以驱动所述两个压电负载。

[0171] 压电驱动电路实施例十四包括压电驱动电路261、压电驱动电路262和压电驱动电路263，所述压电驱动电路261连接在压电负载 C_{load1} 和 C_{load2} 的一端，压电负载 C_{load1} 和 C_{load2} 的另一端分别连接所述压电驱动电路262和压电驱动电路263。

[0172] 压电驱动电路实施例十四的工作波形图如图27所示，对于需要驱动某一路压电负载时，其工作过程和实施例十三类似，在此不进行赘述。不需驱动某一路压电负载时，控制压电负载两端的电压相同，即压电负载上的压差为0。

[0173] 需要说明的是，实施例十三和实施例十四中的充电电路均为boost电路，但本发明对此不进行限制，所述的充电电路还可以为buck电路，反激电路(如图28所示)、正激电路、boost-buck电路(如图29所示)和buck-boost电路之一。并且，在实施例十三和实施例十四中，压电负载两端分别连接的两个压电驱动电路的充电电路相同，在其他的实施例中，压电负载两端分别连接的两个压电驱动电路的充电电路不同，如压电负载一端连接的压电驱动电路的充电电路为boost电路，压电负载另一端连接的压电驱动电路的充电电路为反激电

路。

[0174] 本发明实施例二、实施例三、实施例七和实施例八中每一路电压输出电路耦接一个放电电路,故其中对放电电路的瞬时电流要求较低。

[0175] 本发明还提供了一种压电驱动方法,基于压电驱动电路,所述压电驱动电路包括充电电路和放电电路,所述充电电路用以接收输入电压,以对所述压电负载进行充电;所述放电电路,用以对所述压电负载进行放电,包括:

[0176] 在一工作周期的第一工作区间,控制所述充电电路和所述放电电路的工作状态,以使得提供给压电负载的供电电压信号与参考电压的第一区间相对应,

[0177] 在所述工作周期的第二工作区间,控制所述放电电路和所述充电电路的工作状态,以使得所述供电电压信号与所述参考电压的第二区间相对应。

[0178] 优选地,在第一工作区间,控制所述放电电路关断,并控制所述充电电路使得所述供电电压信号与所述参考电压的第一区间相对应;在第二工作区间,控制所述充电电路关断,并控制所述放电电路使得所述供电电压信号与所述参考电压的第二区间相对应。

[0179] 优选地,在第一工作区间,控制所述放电电路关断,所述充电电路工作在PWM控制模式以对所述压电负载进行充电。

[0180] 优选地,在第二工作区间,控制所述充电电路关断,所述放电电路工作在PWM控制模式以对所述压电负载进行放电。

[0181] 优选地,每一所述压电负载两端分别连接至两个不相同的所述放电电路的高电位端,并控制所述压电负载两端的所述供电电压信号的数值,以使得所述压电负载两端之间的电压为交流电压,N大于等于2。

[0182] 优选地,在相邻的两个工作周期内,所述压电负载两端分别接收两个不相同的所述供电电压信号依次与所述参考电压相对应。

[0183] 虽然以上将实施例分开说明和阐述,但涉及部分共通之技术,在本领域普通技术人员看来,可以在实施例之间进行替换和整合,涉及其中一个实施例未明确记载的内容,则可参考有记载的另一个实施例。

[0184] 依照本发明实施例如上文所述,这些实施例并没有详尽叙述所有的细节,也不限制该发明仅为所述的具体实施例。显然,根据以上描述,可作很多的修改和变化。本说明书选取并具体描述这些实施例,是为了更好地解释本发明的原理和实际应用,从而使所属技术领域技术人员能很好地利用本发明以及在本发明基础上的修改使用。本发明仅受权利要求书及其全部范围和等效物的限制。

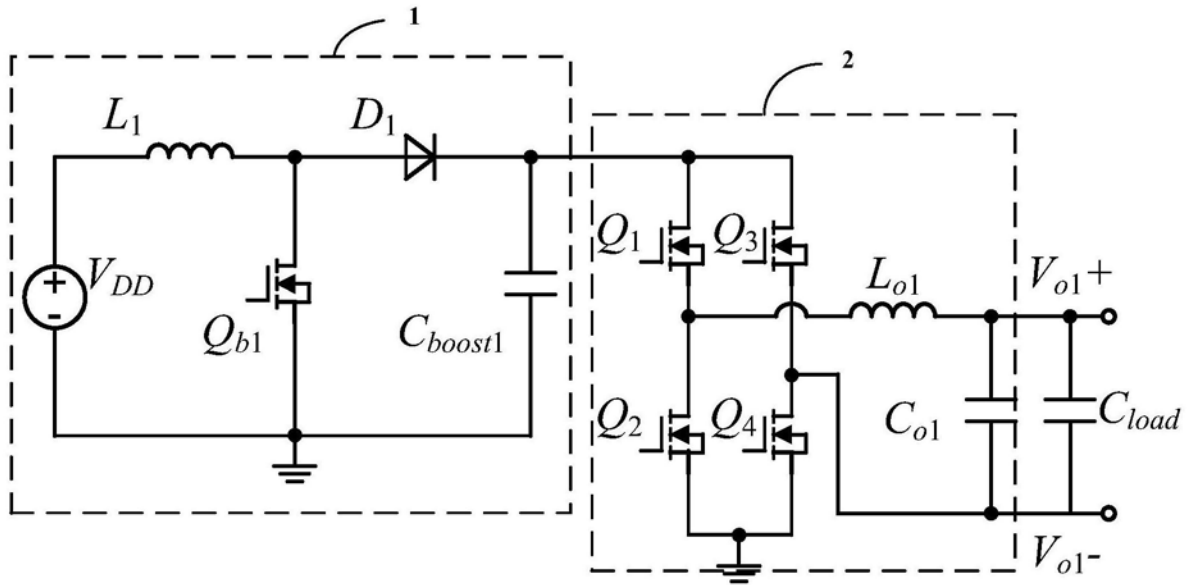


图1

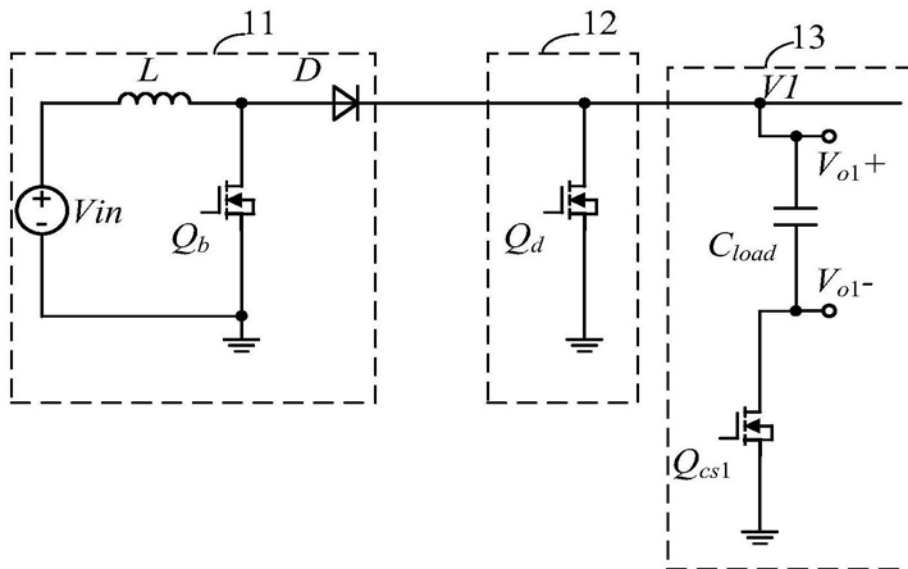


图2

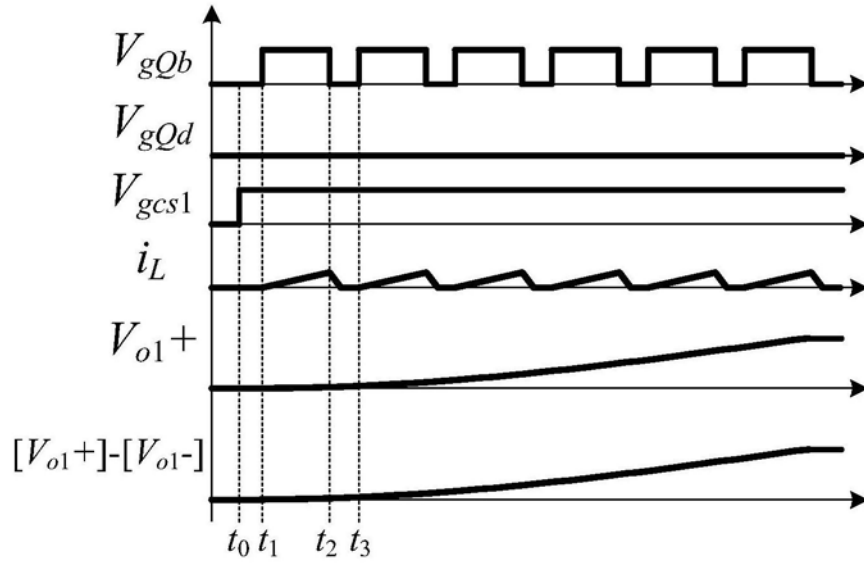


图3

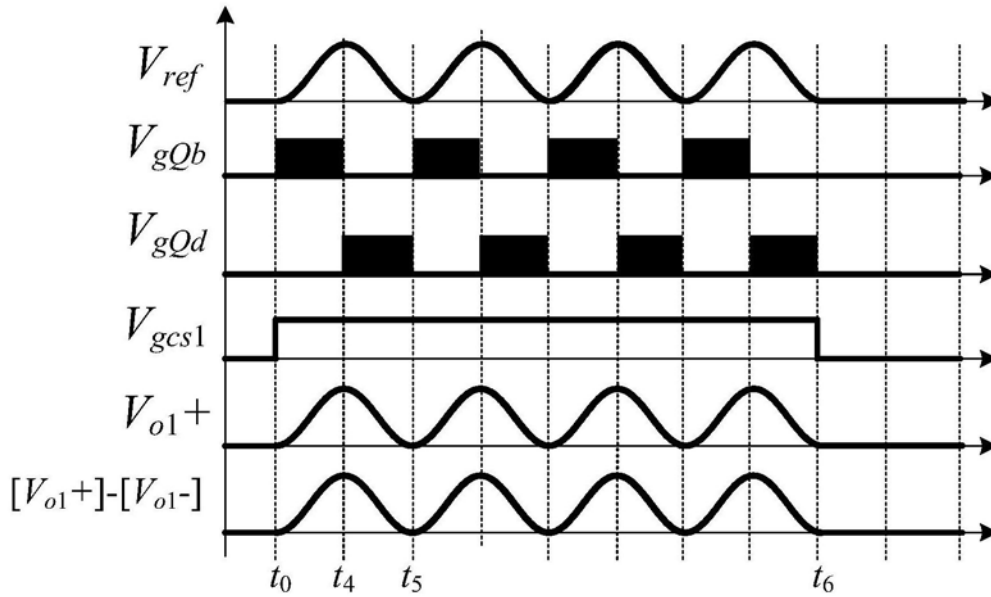


图4

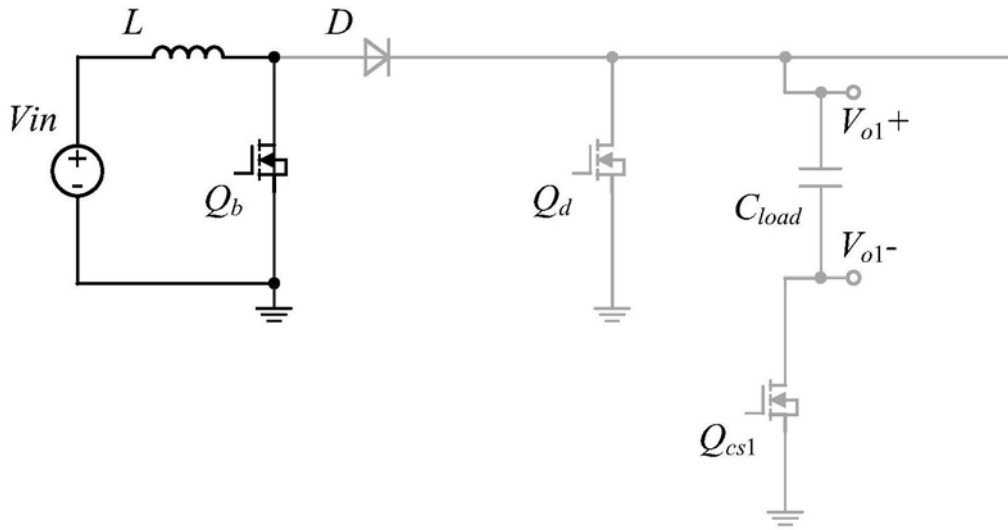


图5a

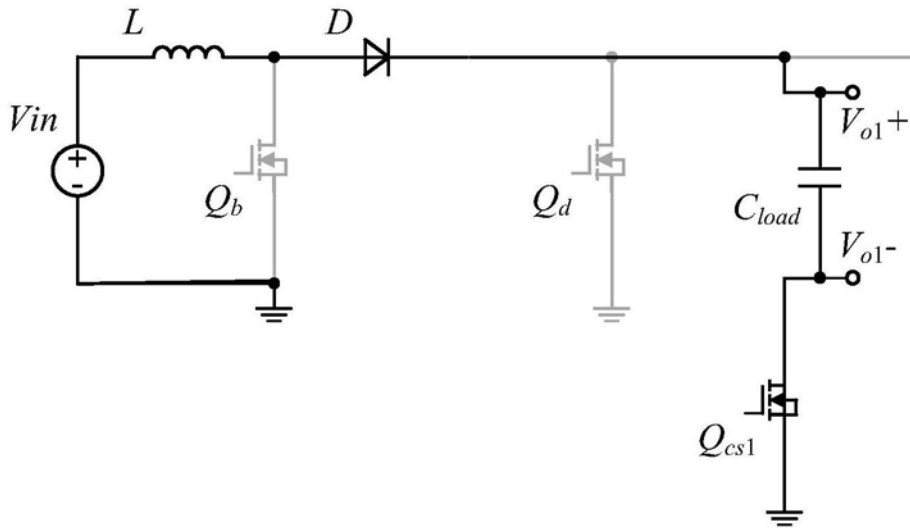


图5b

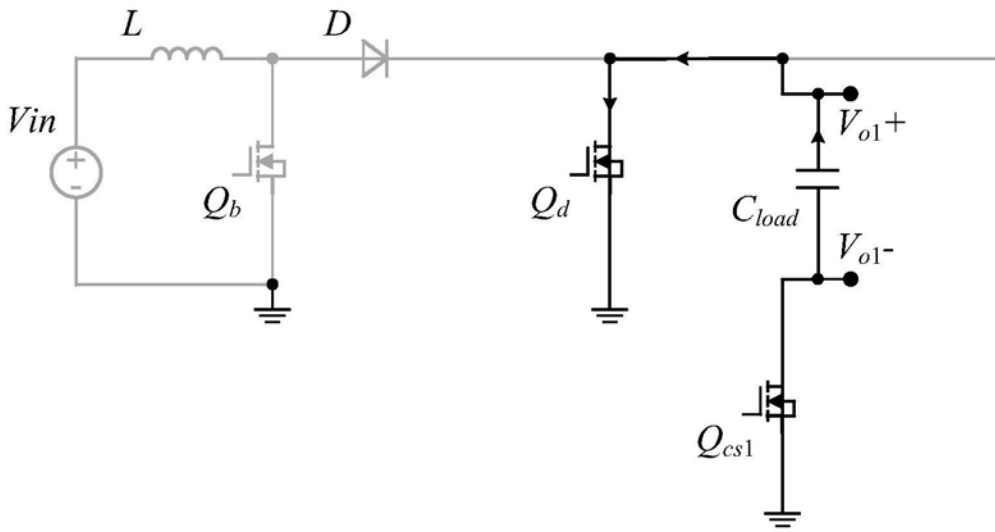


图5c

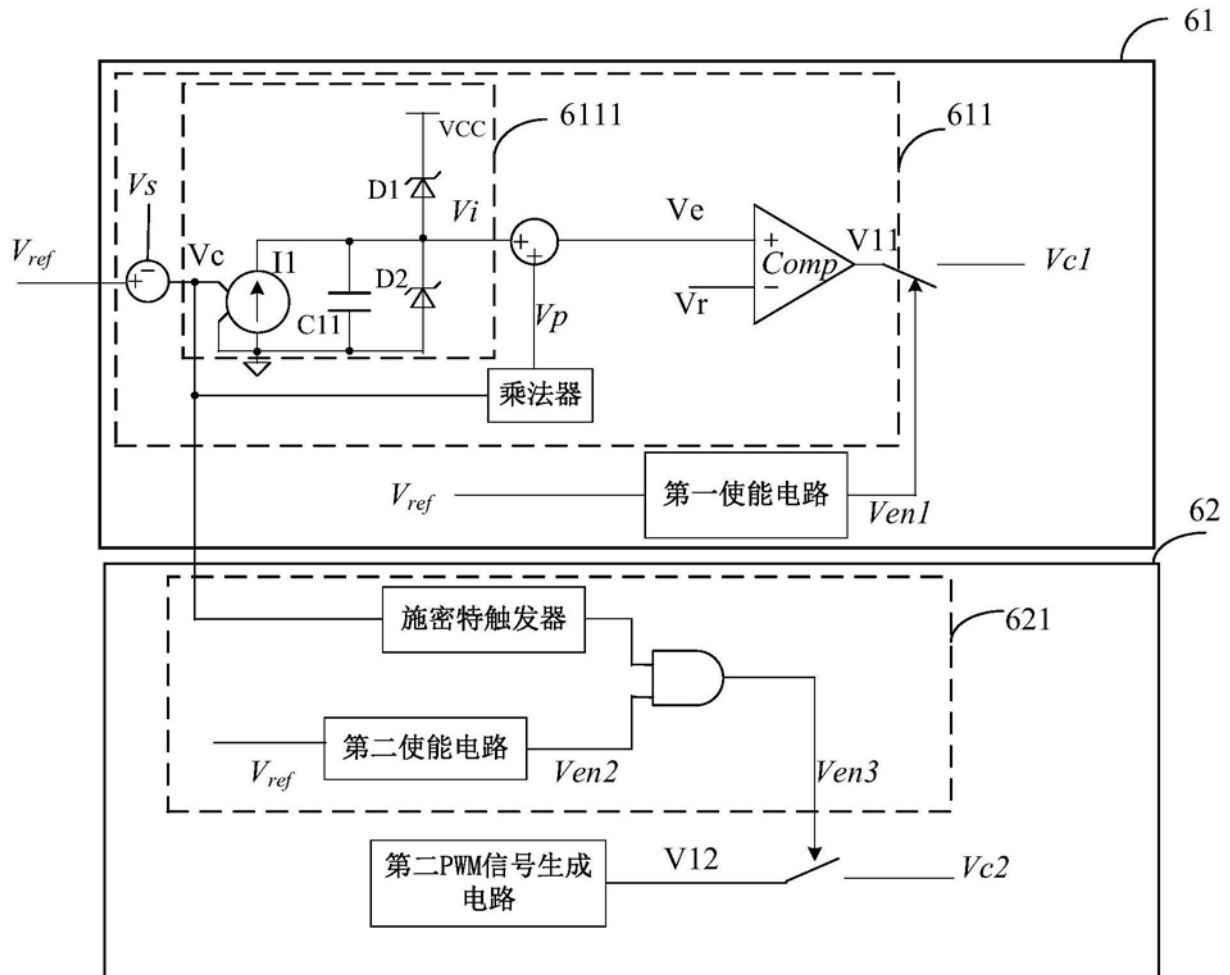


图6

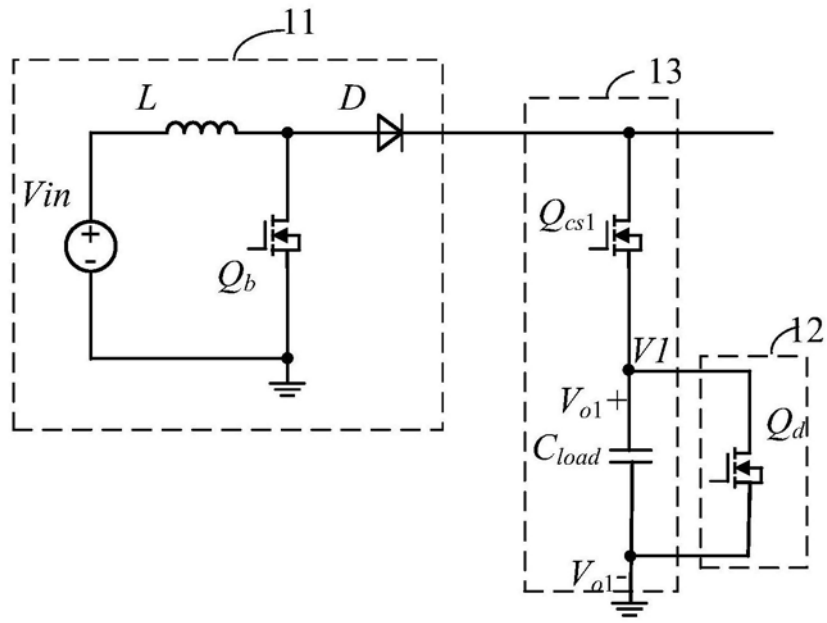


图7

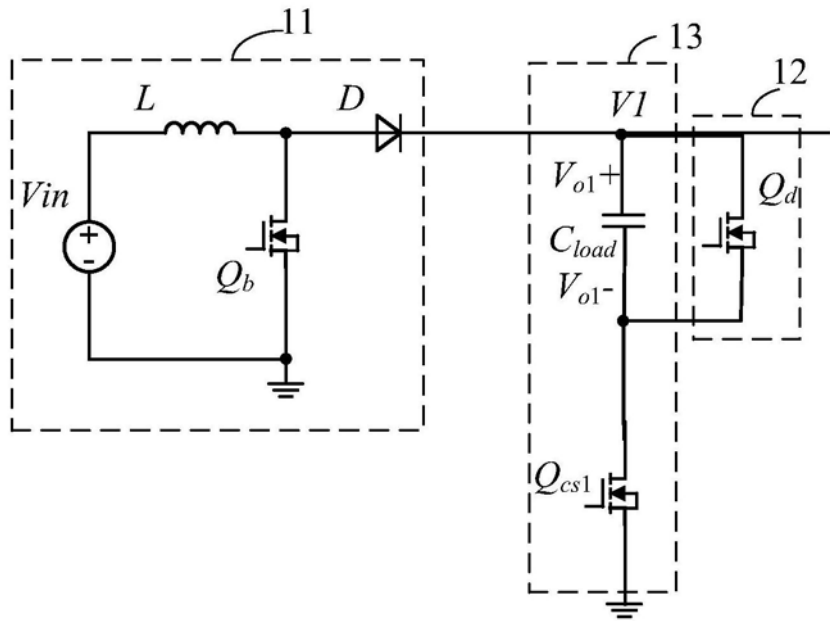


图8

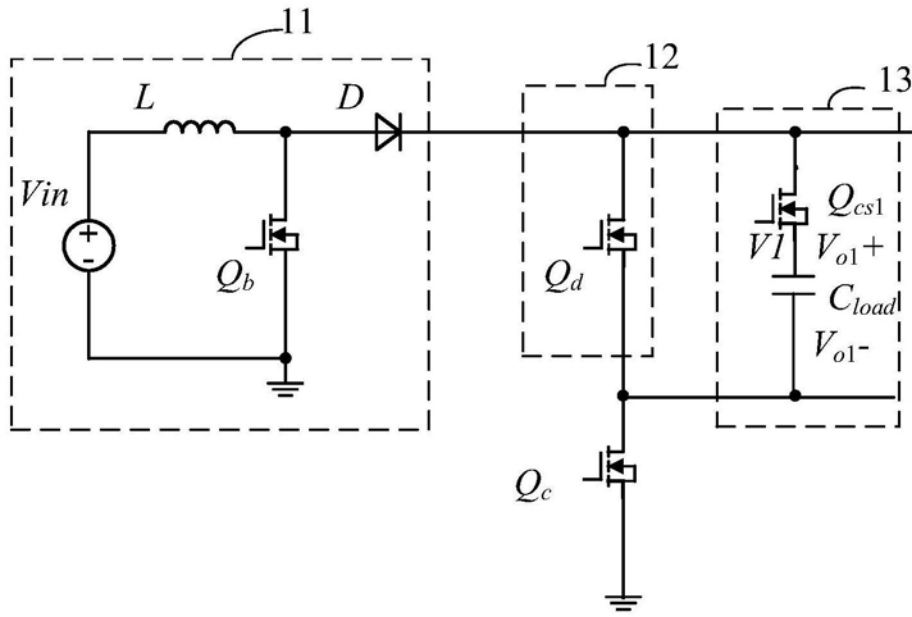


图9

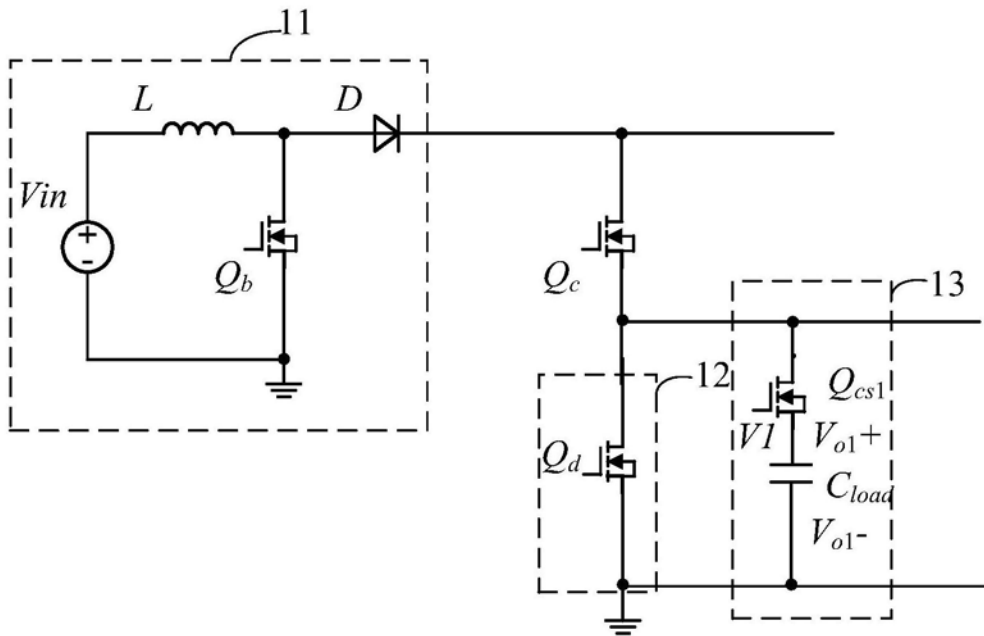


图10

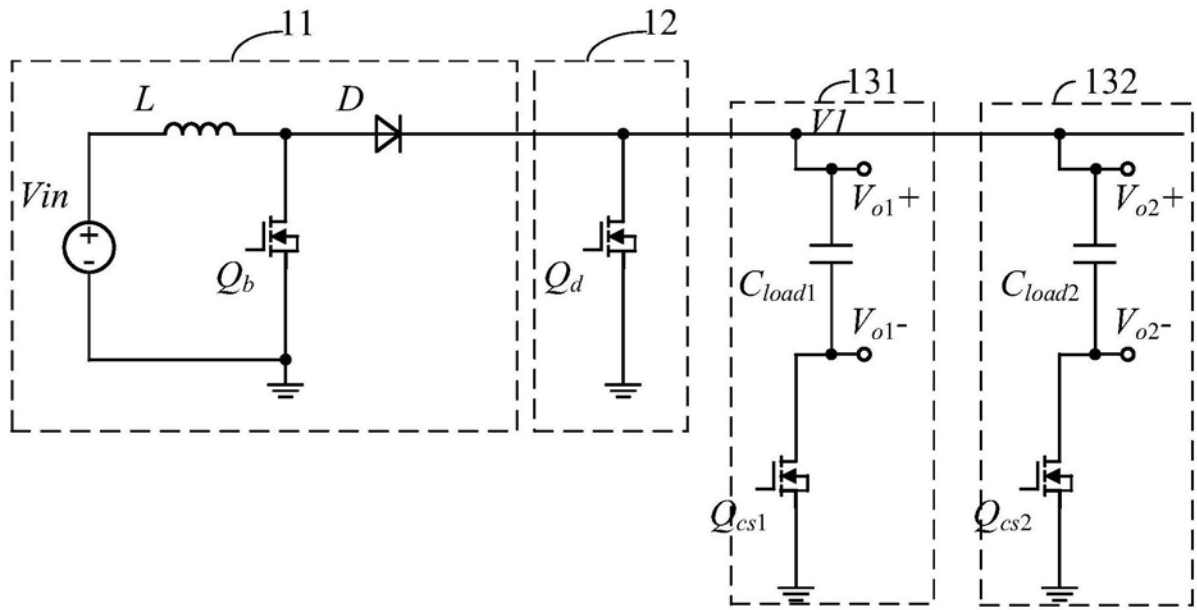


图11

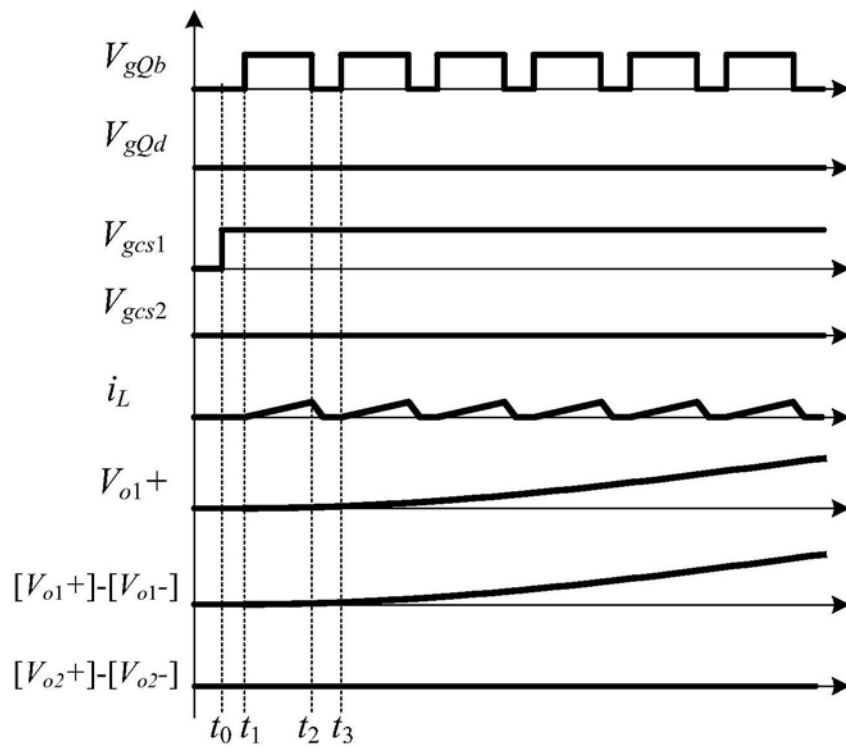


图12

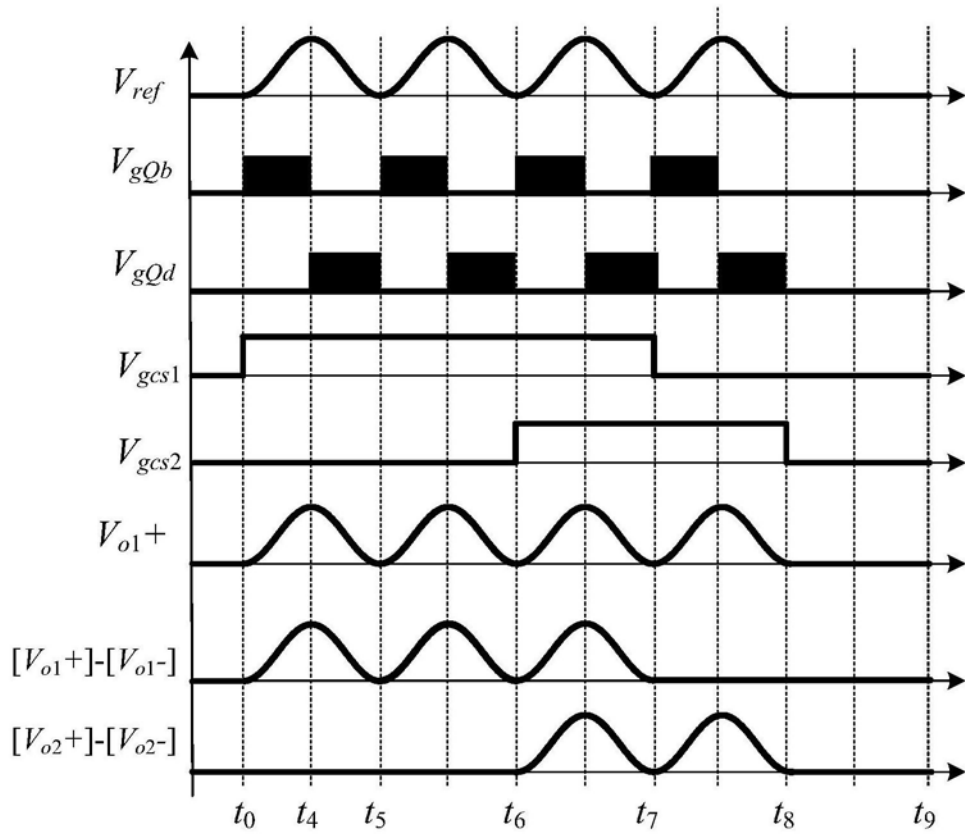


图13

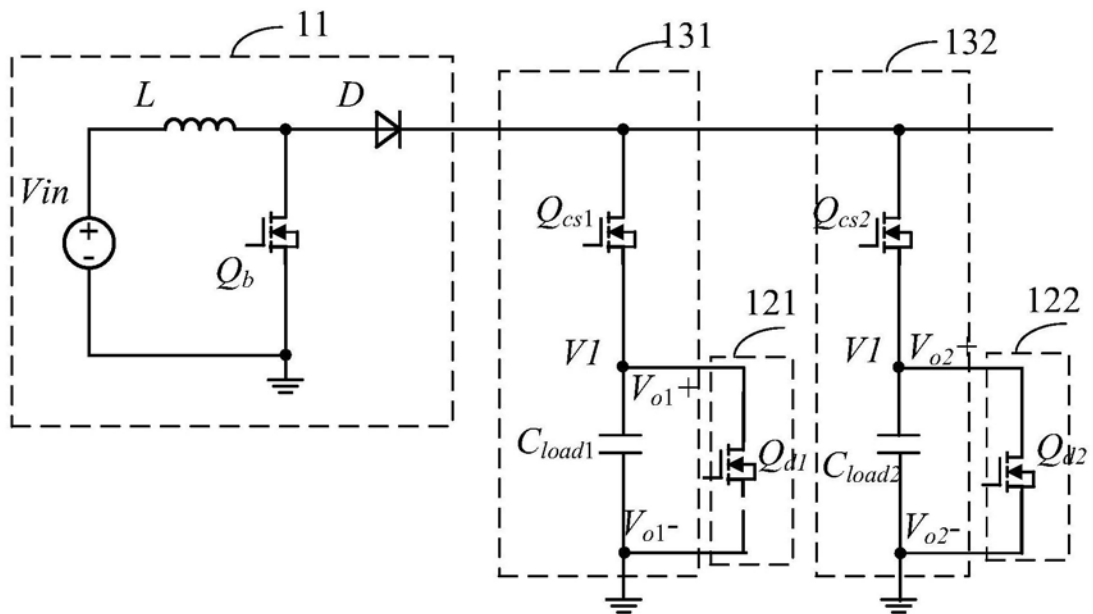


图14

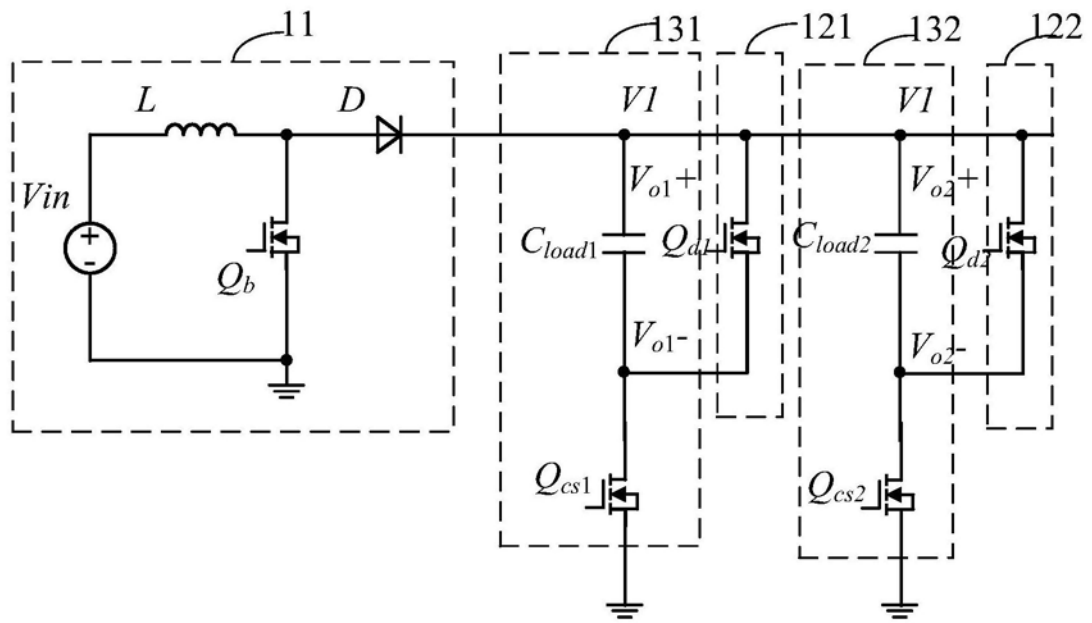


图15

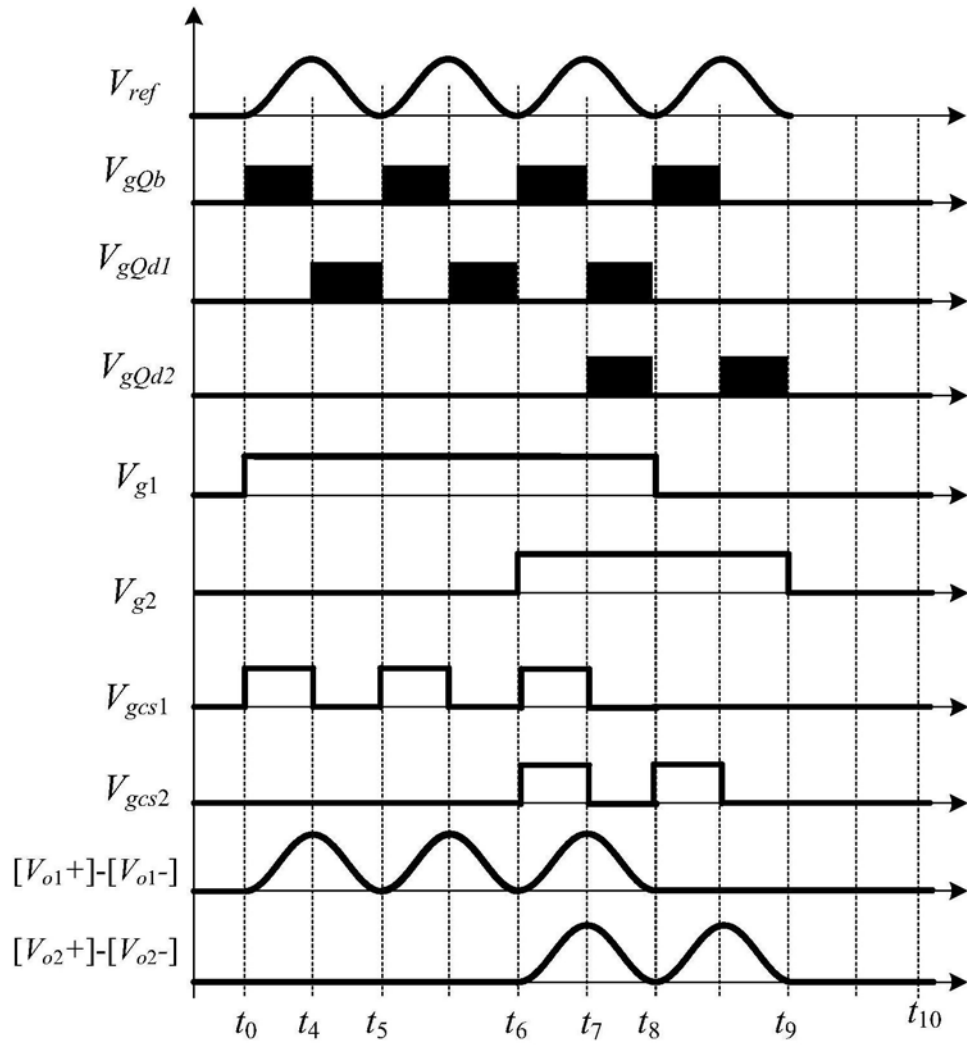


图16

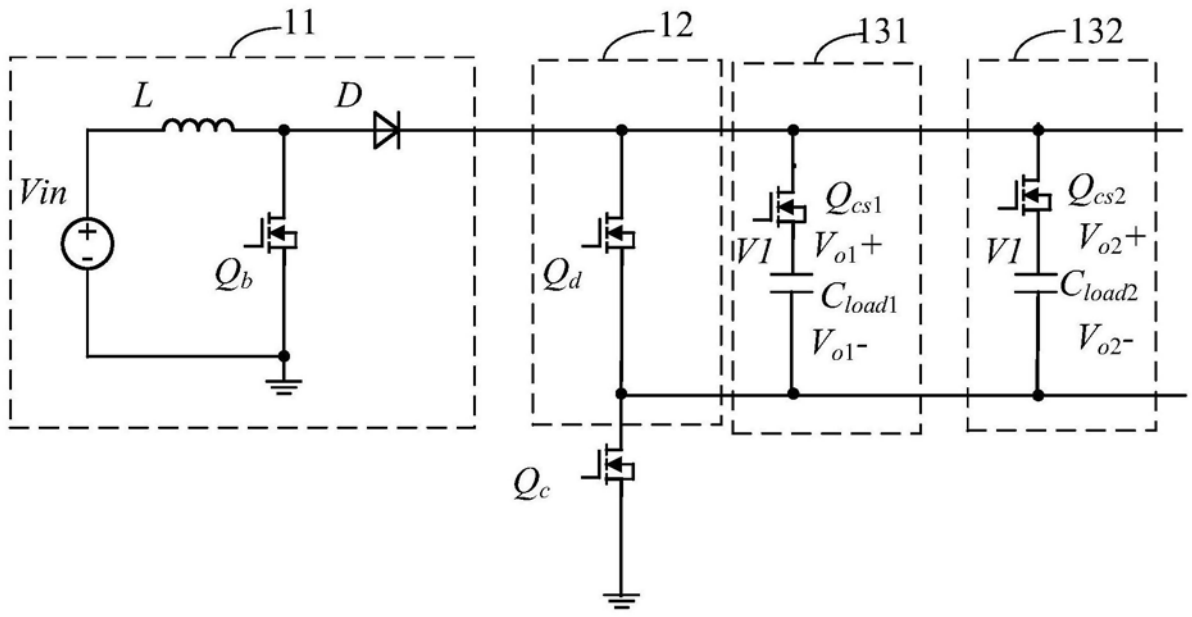


图17

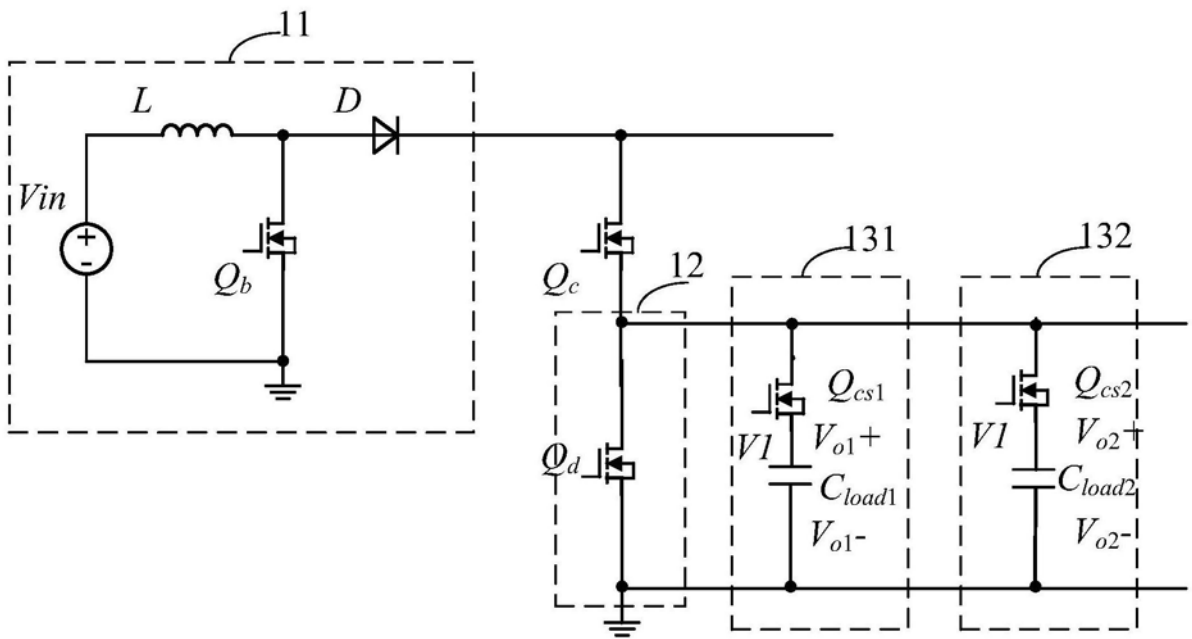


图18

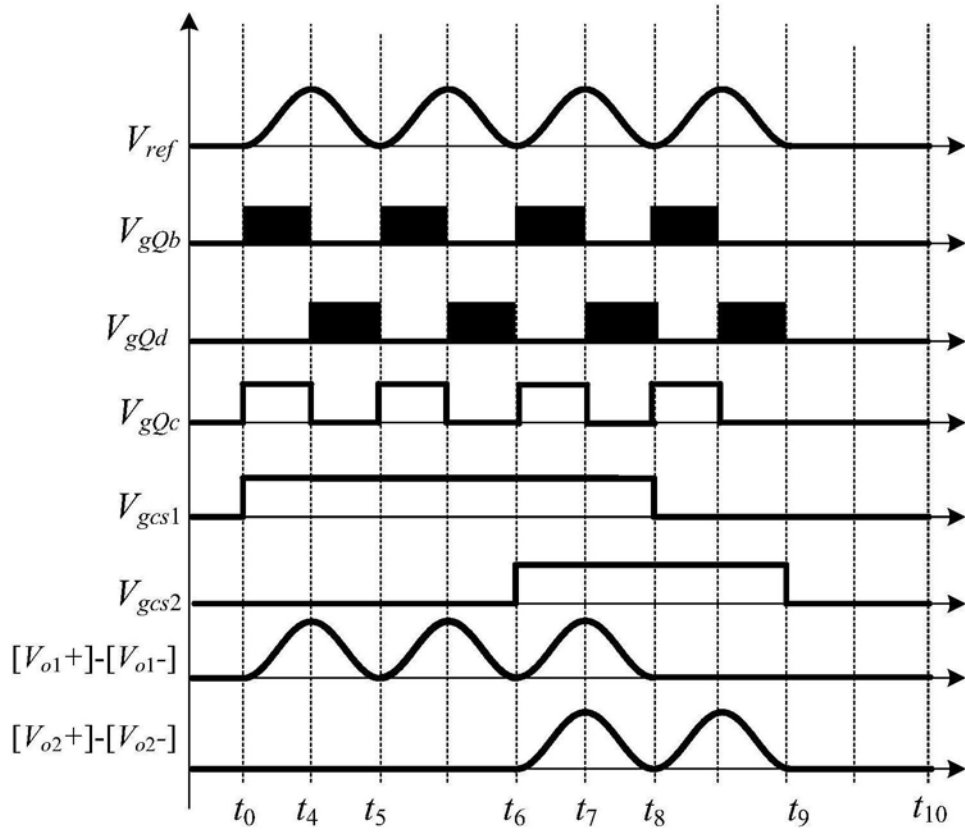


图19

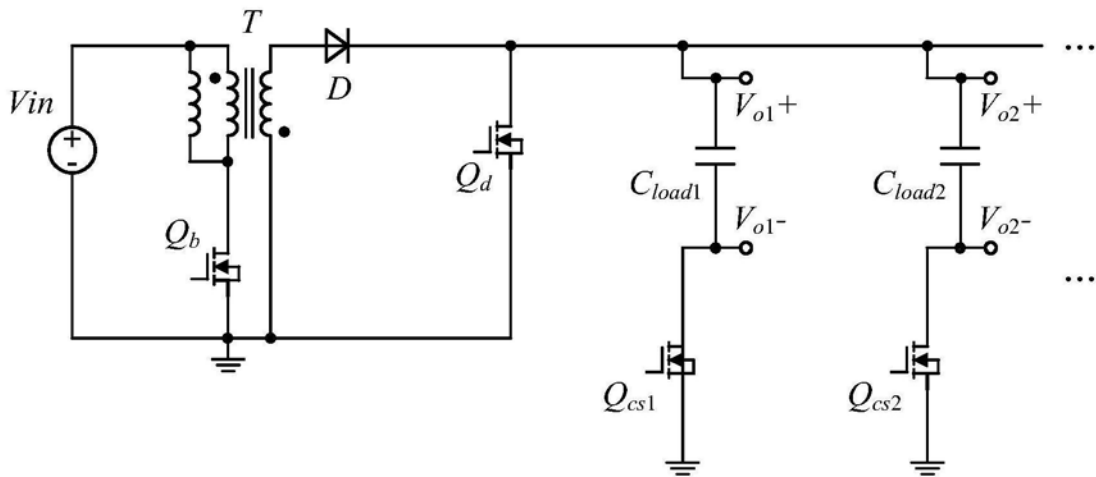


图20

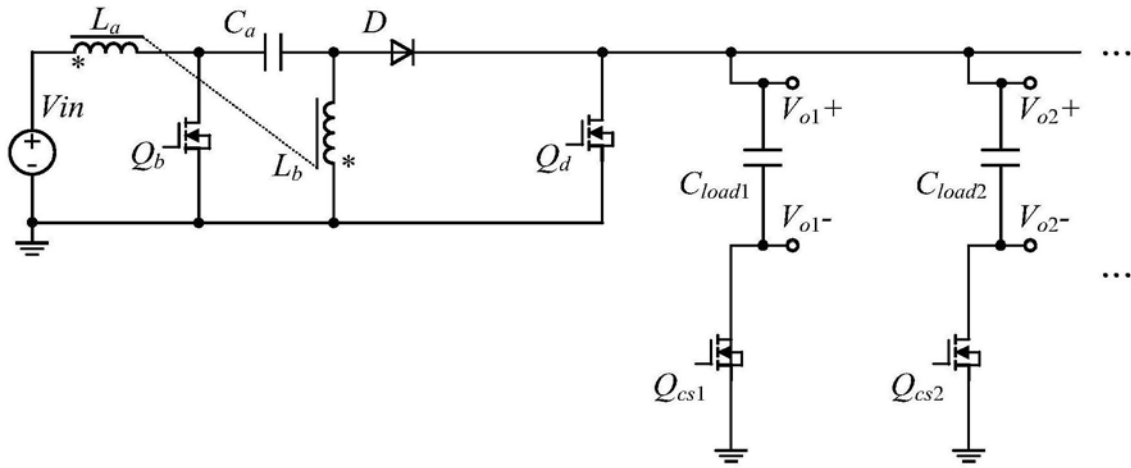


图21

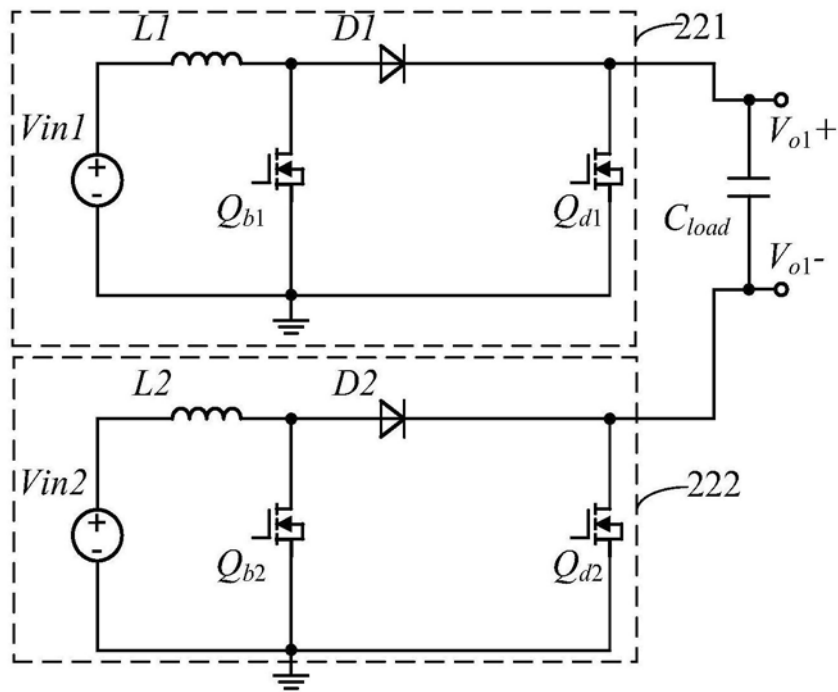


图22

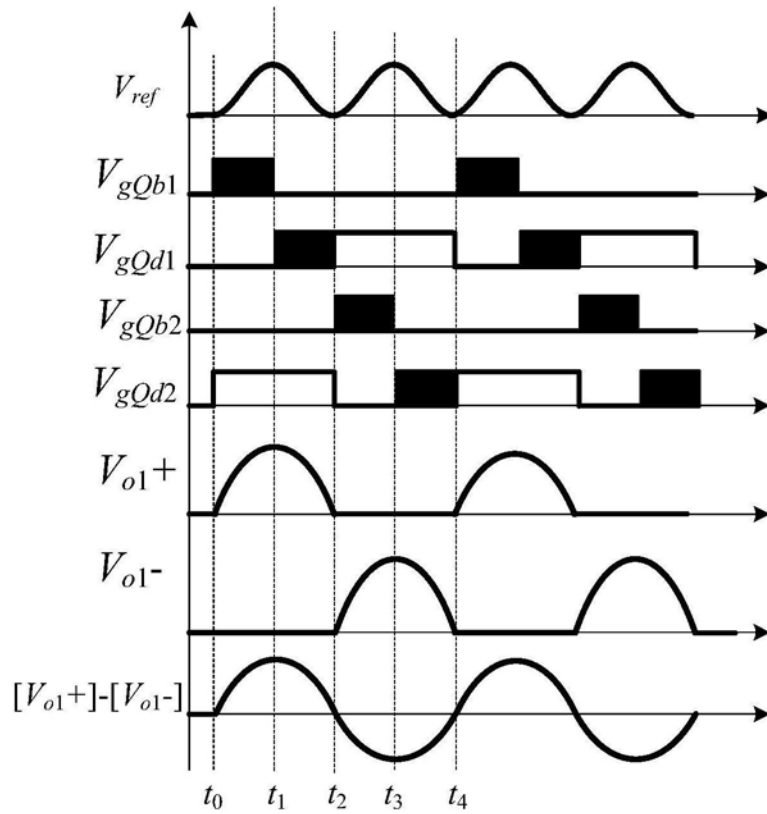


图23

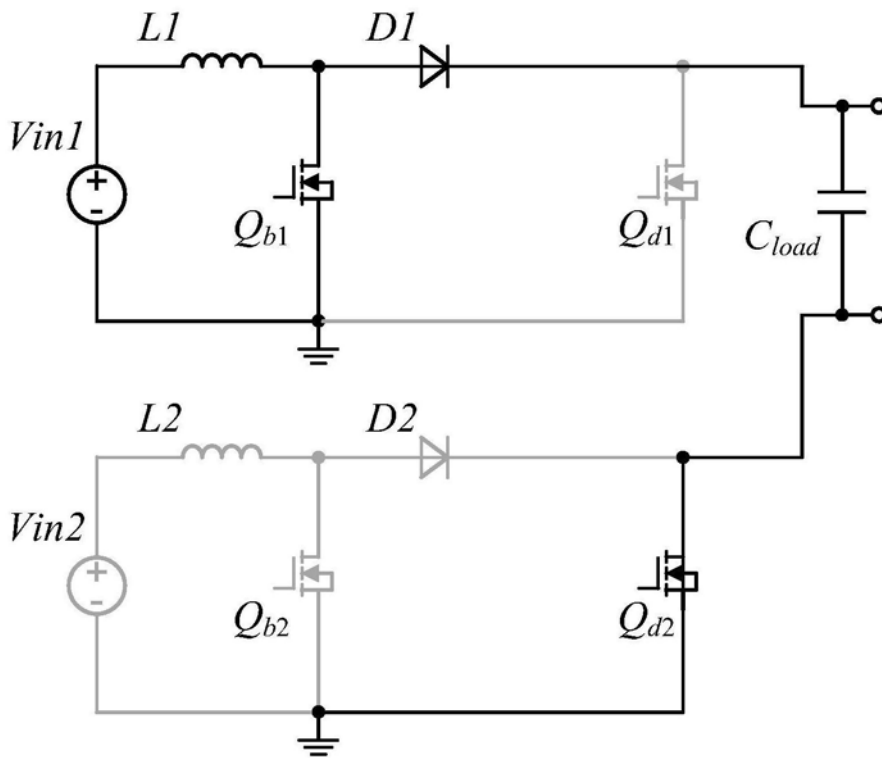


图24a

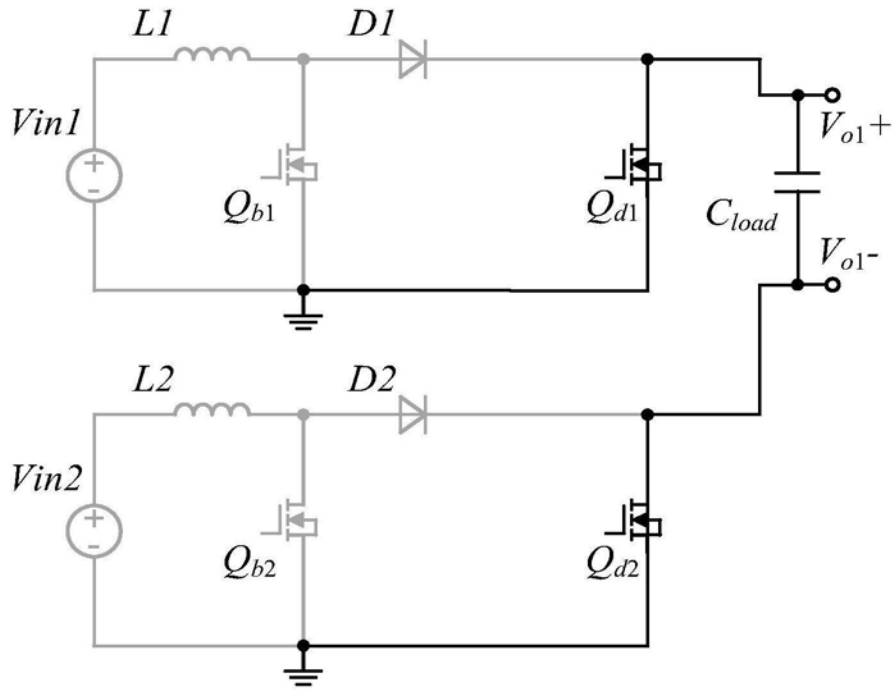


图24b

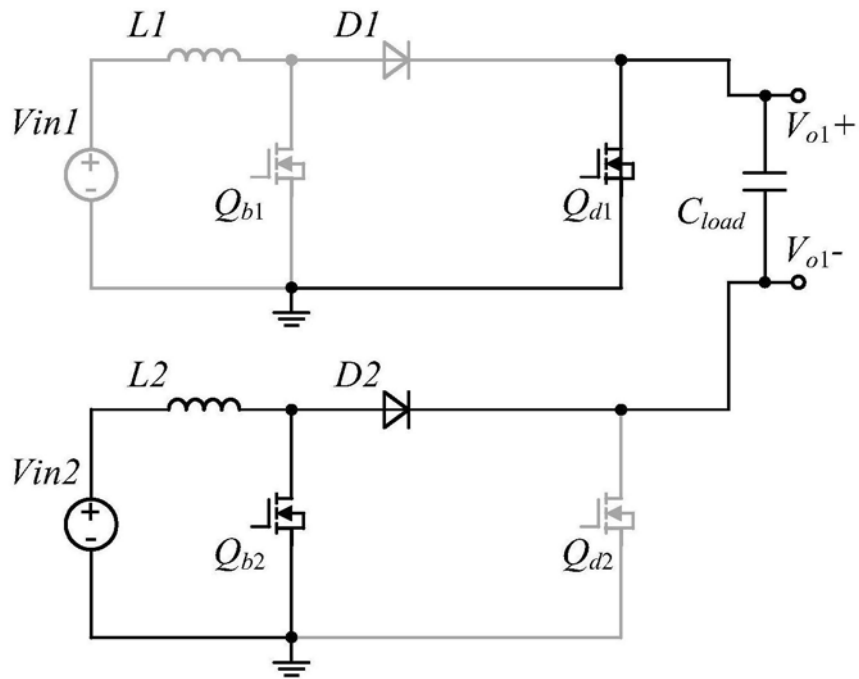


图24c

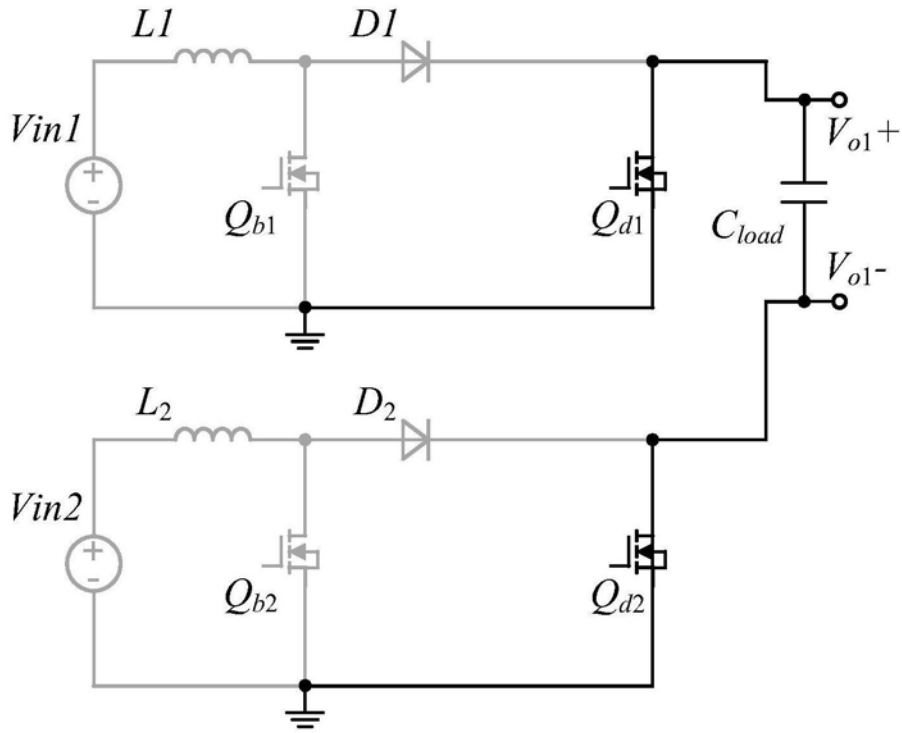


图24d

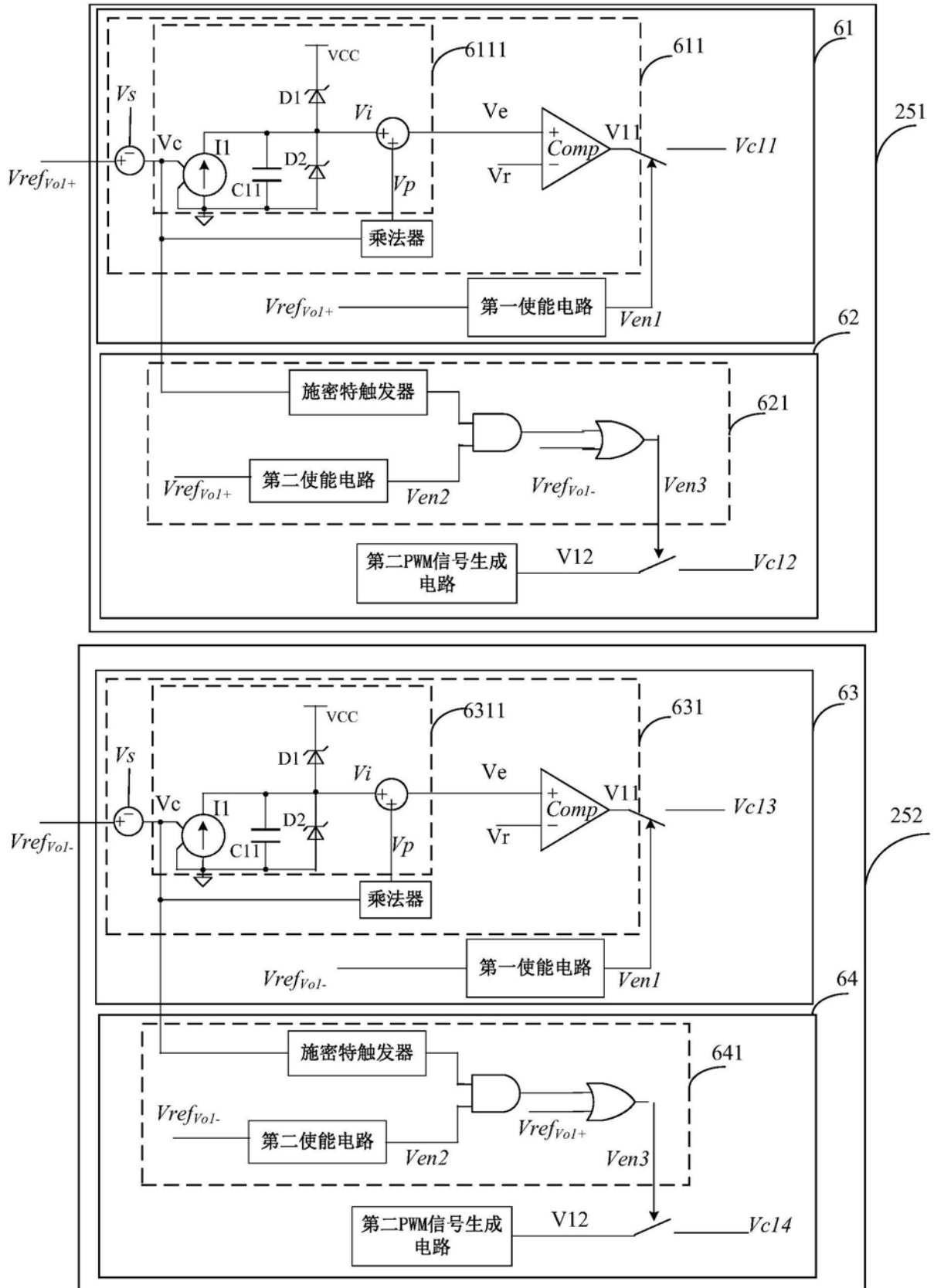


图25

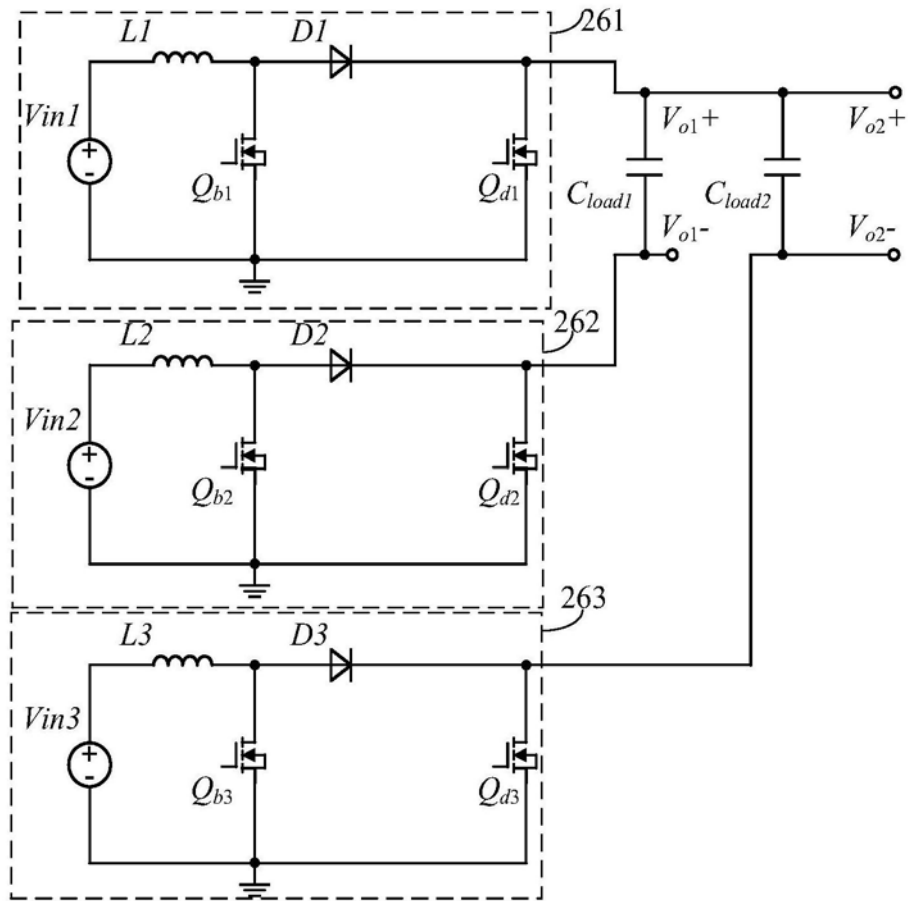


图26

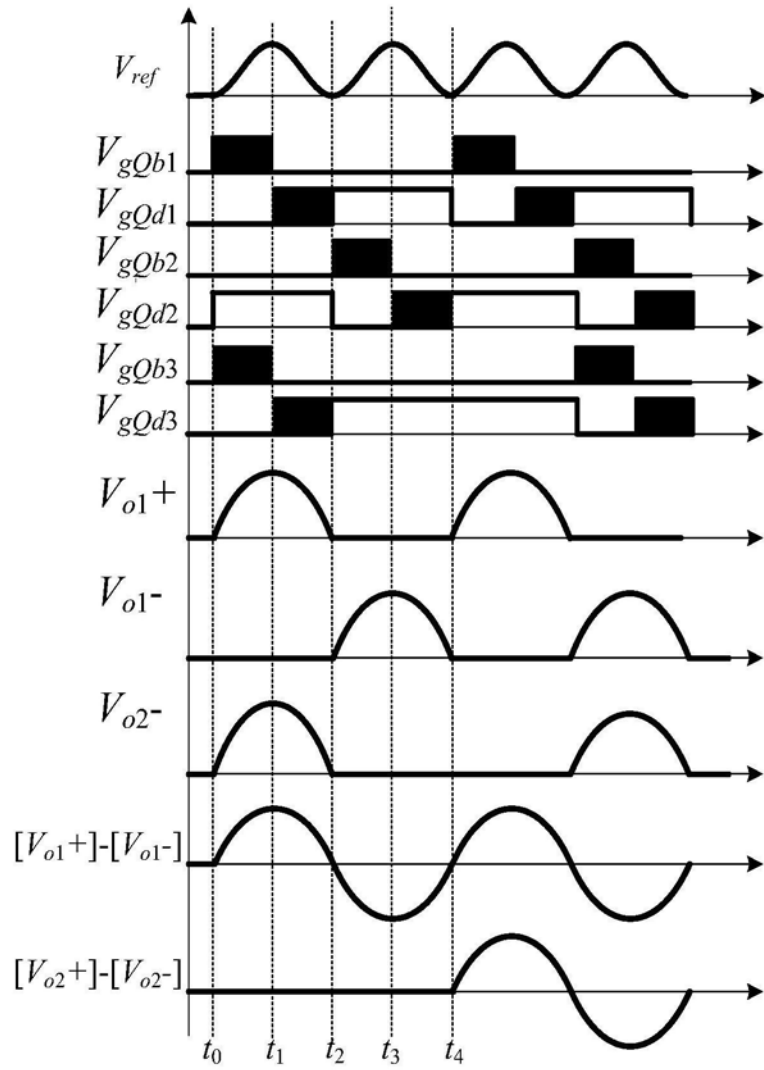


图27

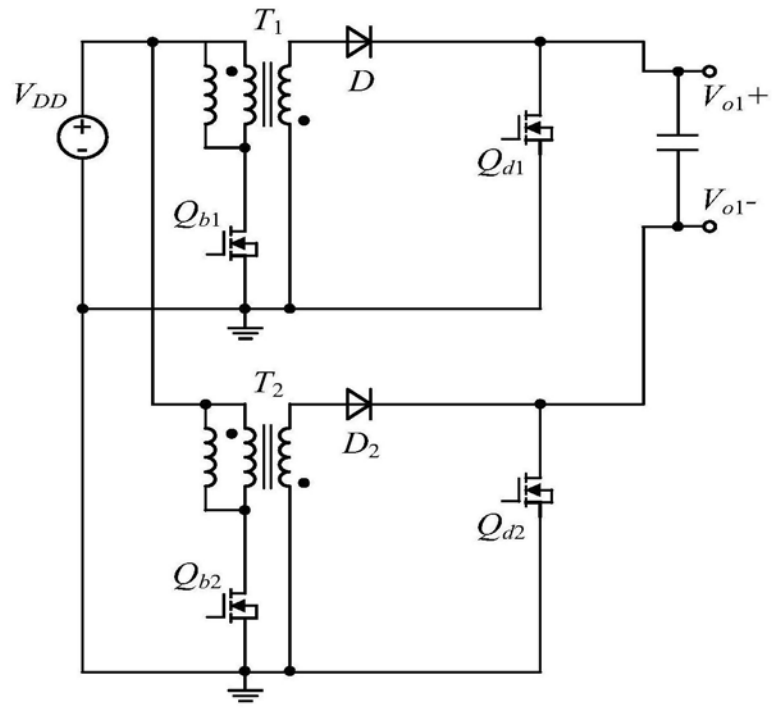


图28

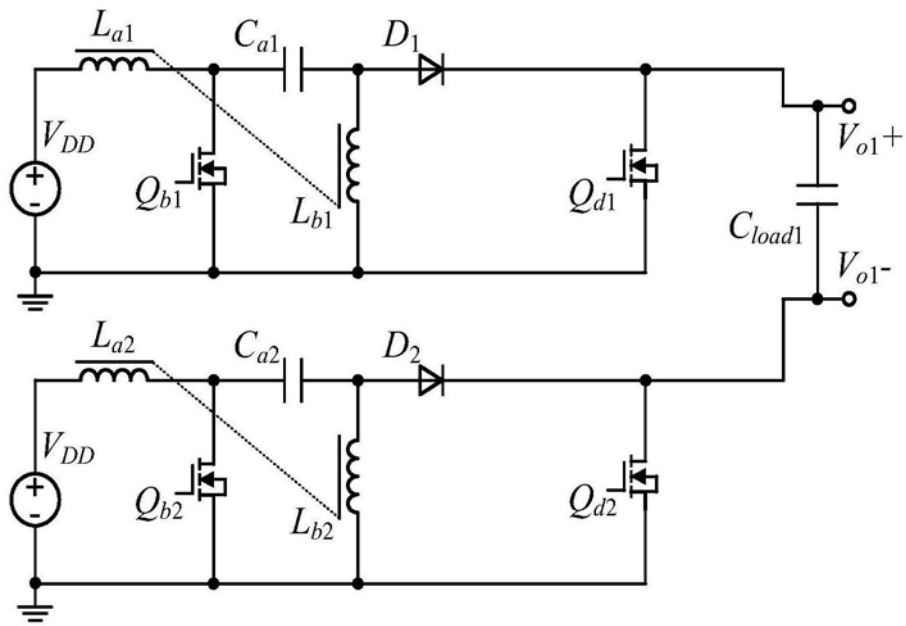


图29