



(12) 发明专利

(10) 授权公告号 CN 116661059 B

(45) 授权公告日 2023. 09. 26

(21) 申请号 202310891631.6

(22) 申请日 2023.07.20

(65) 同一申请的已公布的文献号
申请公布号 CN 116661059 A

(43) 申请公布日 2023.08.29

(73) 专利权人 上海铭镔半导体有限公司
地址 200120 上海市浦东新区中国(上海)
自由贸易试验区临港新片区环湖西二
路888号C楼

(72) 发明人 王庆 杨荣 余明斌

(74) 专利代理机构 成都九鼎天元知识产权代理
有限公司 51214
专利代理师 刘磊

(51) Int. Cl.
G02B 6/12 (2006.01)
G02B 6/124 (2006.01)
G02B 6/13 (2006.01)
G02B 6/136 (2006.01)

(56) 对比文件

CN 108398842 A, 2018.08.14
CN 111458794 A, 2020.07.28
CN 112230339 A, 2021.01.15
CN 112630884 A, 2021.04.09
CN 115128733 A, 2022.09.30
CN 115220150 A, 2022.10.21
CN 115616825 A, 2023.01.17
CN 114236688 A, 2022.03.25
Tatsuhiko Watanabe 等. 2-D Grating
Couplers for Vertical Fiber Coupling in
Two Polarizations.《IEEE Photonics
Journal》.2019,第11卷(第4期),论文第1-10页.
Zhong-Tao Tian 等.High-Efficiency
Grating Couplers for Pixel-Level Flat-Top
Beam Generation.《Photonics》.2022,第9卷(第
207期),1-10.

审查员 倪佳敏

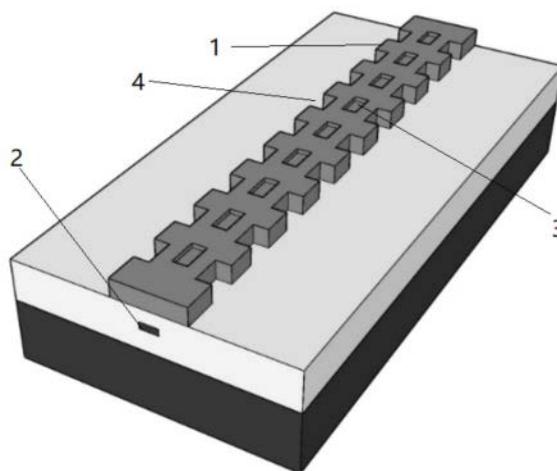
权利要求书1页 说明书3页 附图2页

(54) 发明名称

一种高方向性的波导光栅天线及其制备方法

(57) 摘要

本发明涉及集成光电子器件技术领域,具体涉及一种高方向性的波导光栅天线及其制备方法,包括上层和下层,所述下层为晶圆层,所述上层为光栅层,所述晶圆层顶面设置有波导图形,所述光栅层顶面设置有光栅。相比于交错刻蚀不同深度的光栅槽,以及在波导上下表面形成光栅图形并在光栅延伸方向上错开的方法,本发明可以节省一层光刻掩模版和降低制造成本。



1. 一种高方向性的波导光栅天线,其特征在于,包括上层和下层,所述下层为晶圆层,所述上层为光栅层(1),所述晶圆层顶面设置有波导图形(2),所述光栅层(1)顶面设置有光栅,所述光栅层(1)顶面中间为浅刻蚀光栅(3),所述浅刻蚀光栅(3)两侧为侧边光栅(4),所述侧边光栅(4)为将所述光栅层贯穿的刻蚀光栅,所述浅刻蚀光栅(3)和所述侧边光栅(4)在光栅延伸方向上错开 $1\mu\text{m}$ 以下,所述浅刻蚀光栅(3)散射中心和所述侧边光栅(4)散射中心在波导厚度方向的距离为 $0-600\text{nm}$ 。

2. 根据权利要求1所述的一种高方向性的波导光栅天线,其特征在于,所述光栅层(1)材料为氮化硅。

3. 根据权利要求1所述的一种高方向性的波导光栅天线,其特征在于,所述光栅层(1)厚度为 $100\text{nm}-500\text{nm}$ 。

4. 根据权利要求1所述的一种高方向性的波导光栅天线,其特征在于,所述晶圆层与所述光栅层(1)之间设置有二氧化硅层。

5. 根据权利要求4所述的一种高方向性的波导光栅天线,其特征在于,所述二氧化硅层厚度为 $0-500\text{nm}$ 。

6. 根据权利要求1所述的一种高方向性的波导光栅天线,其特征在于,所述光栅层(1)上方设置有上包层。

7. 一种高方向性的波导光栅天线的制备方法,其特征在于,制备得到权利要求1-6任一项所述的一种高方向性的波导光栅天线。

8. 根据权利要求7所述的一种高方向性的波导光栅天线的制备方法,其特征在于,包括以下步骤:

- S1. 在晶圆层上制备波导图形;
- S2. 沉积 SiO_2 层,并对 SiO_2 层抛光;
- S3. 沉积一定厚度光栅层;
- S4. 刻蚀光栅层形成刻蚀光栅;
- S5. 沉积上包层。

一种高方向性的波导光栅天线及其制备方法

技术领域

[0001] 本发明涉及集成光电子器件技术领域,具体涉及一种高方向性的波导光栅天线及其制备方法。

背景技术

[0002] 波导光栅是用于将波导中的光发射到自由空间中的一种单元器件,一般用作光学相控阵的发射天线,实现纯固态的光束控制,普通的波导光栅通常是在波导的上表面刻蚀掉部分波导层后形成的,但是这种光栅会有大量的光向衬底泄露,造成光学相控阵的整体插损较大,从而限制探测距离,且这种光栅的有效发射长度较短,这会造成较差的探测分辨率。通常降低光向衬底泄露的方法有在光栅下方加入反射结构,或交错刻蚀不同深度的光栅槽(专利“一种应用于光学相控阵的基于交错刻蚀的多层结构波导光栅天线及其制备方法”,公开号:CN115220150A),或在波导上下表面形成光栅图形并在光栅延伸方向上错开一定长度等。虽然上述几种方法可以提高光栅方向性,但都增加了工艺的复杂度,增加了光刻掩模版的数量,增加了制造成本,需要寻求更简单和成本有效的方法来提高光栅方向性。

发明内容

[0003] 本发明的目的在于提供一种高方向性的波导光栅天线及其制备方法,解决现有技术中可以提高光栅方向性,但增加了工艺的复杂度,增加了光刻掩模版的数量,增加了制造成本的技术问题。

[0004] 本发明公开了一种高方向性的波导光栅天线,包括上层和下层,所述下层为晶圆层,所述上层为光栅层,所述晶圆层顶面设置有波导图形,所述光栅层顶面设置有光栅。

[0005] 进一步的,所述光栅层材料为氮化硅。

[0006] 进一步的,所述光栅层顶面中间为浅刻蚀光栅,所述浅刻蚀光栅两侧为侧边光栅,所述侧边光栅为将所述光栅层贯穿的刻蚀光栅。

[0007] 进一步的,所述浅刻蚀光栅和所述侧边光栅在光栅延伸方向上错开 $1\mu\text{m}$ 以下,所述浅刻蚀光栅散射中心和所述侧边光栅散射中心在波导厚度方向的距离为 $0-600\text{nm}$ 。

[0008] 通过控制所述浅刻蚀光栅和所述侧边光栅延伸方向上错开的距离、波导厚度方向的距离,提高向上发射的比例即提高光栅的方向性,且由于是双层结构,光栅的有效发射长度也更长。

[0009] 进一步的,所述光栅层厚度为 $100\text{nm}-500\text{nm}$ 。

[0010] 进一步的,所述光栅层厚度为 400nm 。

[0011] 进一步的,所述晶圆层从上到下依次为顶硅层,二氧化硅层和硅衬底。

[0012] 进一步的,所述晶圆层为SOI晶圆(Silicon On Insulator 绝缘体上硅)。

[0013] 进一步的,所述晶圆层与所述光栅层之间设置有二氧化硅层。

[0014] 进一步的,所述二氧化硅层厚度为 $0-500\text{nm}$ 。

[0015] 进一步的,所述二氧化硅层厚度为 150nm 。

- [0016] 进一步的,所述光栅层上方设置有上包层。
- [0017] 一种高方向性的波导光栅天线的制备方法,制备得到上述波导光栅天线。
- [0018] 进一步的,包括以下步骤:S1.在晶圆层上制备波导图形;
- [0019] S2.沉积SiO₂层,并对SiO₂层抛光;
- [0020] S3.沉积一定厚度光栅层;
- [0021] S4.刻蚀光栅层形成刻蚀光栅;
- [0022] S5.沉积上包层。
- [0023] 进一步的,所述步骤S4中刻蚀光栅层形成顶部浅刻蚀光栅,同时刻蚀侧边刻蚀光栅至浅刻蚀光栅的刻蚀深度,保留中间浅刻蚀光栅,将两侧刻蚀光栅继续刻蚀至将该方向上光栅层刻蚀完毕形成侧边光栅。
- [0024] 进一步的,所述步骤S4中刻蚀光栅层形成顶部浅刻蚀光栅,保留中间浅刻蚀光栅,再将浅刻蚀光栅两侧刻蚀光栅继续刻蚀至将该方向上光栅层刻蚀完毕形成侧边光栅。
- [0025] 进一步的,所述沉积方法为LPCVD(Low Pressure Chemical Vapor Deposition低压化学气相沉积)或者PECVD(Plasma Enhanced Chemical Vapor Deposition等离子体增强化学气相沉积)。
- [0026] 进一步的,所述抛光方法为CMP(Chemical Mechanical Polishing化学机械抛光)。
- [0027] 与现有技术相比,本发明具有的有益效果是:
- [0028] 利用了侧边刻蚀光栅作为两个叠加光栅中的一个,在实现高方向性和长有效发射长度的同时,相比于交错刻蚀不同深度的光栅槽,以及在波导上下表面形成光栅图形并在光栅延伸方向上错开的方法可以节省一层掩模版,降低制造成本。

附图说明

[0029] 为了更清楚地说明本发明实施例的技术方案,下面将对实施例中所需要使用的附图作简单地介绍,应当理解,以下附图仅表示出了本发明的部分实施例,因此不应看作是对范围的限定,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它相关的附图。

- [0030] 图1为本发明波导光栅天线结构示意图。
- [0031] 图2为本发明实施例1波导光栅天线制备流程示意图。
- [0032] 图3为本发明实施例2波导光栅天线制备流程示意图。
- [0033] 图中:1-光栅层,2-波导图形,3-浅刻蚀光栅,4-侧边光栅。

具体实施方式

[0034] 为使本发明实施方式的目的、技术方案和优点更加清楚,下面对本发明实施方式中的技术方案进行清楚、完整地描述,显然,所描述的实施方式是本发明一部分实施方式,而不是全部的实施方式。

[0035] 实施例1

[0036] 一种高方向性的波导光栅天线,如图1所示,包括上层和下层,所述下层为晶圆层,所述上层为光栅层1,所述晶圆层顶面设置有波导图形2,所述光栅层1顶面设置有光栅,所

述光栅层1材料为氮化硅,所述光栅层1顶面中间为浅刻蚀光栅3,所述浅刻蚀光栅3两侧为侧边光栅4,所述侧边光栅4为将所述光栅层1贯穿的刻蚀光栅,所述浅刻蚀光栅3和所述侧边光栅4在光栅延伸方向上错开的距离小于 $1\mu\text{m}$,所述浅刻蚀光栅3散射中心和所述侧边光栅4散射中心在波导厚度方向的距离为 $0-600\text{nm}$,所述光栅层1厚度为 $100\text{nm}-500\text{nm}$,优选的所述光栅层1厚度为 400nm ,所述晶圆层从上到下依次为顶硅层,二氧化硅层和硅衬底,所述晶圆层与所述光栅层1之间设置有二氧化硅层,所述光栅层1上设置有上包层。

[0037] 一种高方向性的波导光栅天线的制备方法,如图1和图2所示,采用SOI晶圆,基于光刻、刻蚀以及材料沉积等工艺过程,主要工艺流程如下,

[0038] 步骤一:首先通过光刻和刻蚀在SOI晶圆的顶层硅上形成波导图形2。

[0039] 步骤二:利用PECVD在SOI晶圆上沉积 SiO_2 ,采用CMP将 SiO_2 抛光到 150nm 。

[0040] 步骤三:利用LPCVD在抛光后的 SiO_2 表面沉积 400nm 厚度的 Si_3N_4 。

[0041] 步骤四:然后刻蚀氮化硅形成顶部浅刻蚀光栅3,再次光刻刻蚀形成侧边光栅4,得到光栅层1。

[0042] 步骤五:采用PECVD沉积一层 SiO_2 ,并CMP后形成整个器件的上包层。

[0043] 实施例2

[0044] 一种高方向性的波导光栅天线,如图1所示,包括上层和下层,所述下层为晶圆层,所述上层为光栅层1,所述晶圆层顶面设置有波导图形2,所述光栅层1顶面设置有光栅,所述光栅层1材料为氮化硅,所述光栅层1顶面中间为浅刻蚀光栅3,所述浅刻蚀光栅3两侧为侧边光栅4,所述侧边光栅4为将所述光栅层1贯穿的刻蚀光栅,所述浅刻蚀光栅3和所述侧边光栅4在光栅延伸方向上错开的距离小于 $1\mu\text{m}$,所述浅刻蚀光栅3散射中心和所述侧边光栅4散射中心在波导厚度方向的距离为 $0-600\text{nm}$,所述光栅层1厚度为 $100\text{nm}-500\text{nm}$,优选的所述光栅层1厚度为 400nm ,所述晶圆层从上到下依次为顶硅层,二氧化硅层和硅衬底,所述晶圆层与所述光栅层1之间设置有二氧化硅层,所述光栅层1上设置有上包层。

[0045] 一种高方向性的波导光栅天线的制备方法,如图1和图3所示,采用SOI晶圆,基于光刻、刻蚀以及材料沉积等工艺过程,主要工艺流程如下,

[0046] 步骤一:首先通过光刻和刻蚀在SOI晶圆的顶层硅上形成波导图形2。

[0047] 步骤二:利用PECVD在SOI晶圆上沉积 SiO_2 ,采用CMP将 SiO_2 抛光到 150nm 。

[0048] 步骤三:利用PECVD在上步抛光后 SiO_2 表面沉积 400nm 厚度的 Si_3N_4 。

[0049] 步骤四:然后刻蚀氮化硅形成顶部浅刻蚀光栅3,同时刻蚀侧边刻蚀光栅至浅刻蚀光栅3的刻蚀深度,保护住浅刻蚀光栅3继续刻蚀侧边刻蚀光栅至将氮化硅层刻蚀完毕形成侧边光栅4,得到光栅层1。

[0050] 步骤五:采用PECVD沉积一层 SiO_2 ,并CMP后形成整个器件的上包层。

[0051] 以上即为本实施例列举的实施方式,但本实施例不局限于上述可选的实施方式,本领域技术人员可根据上述方式相互任意组合得到其他多种实施方式,任何人在本实施例的启示下都可得出其他各种形式的实施方式。上述具体实施方式不应理解成对本实施例的保护范围的限制,本实施例的保护范围应当以权利要求书中界定的为准,并且说明书可以用于解释权利要求书。

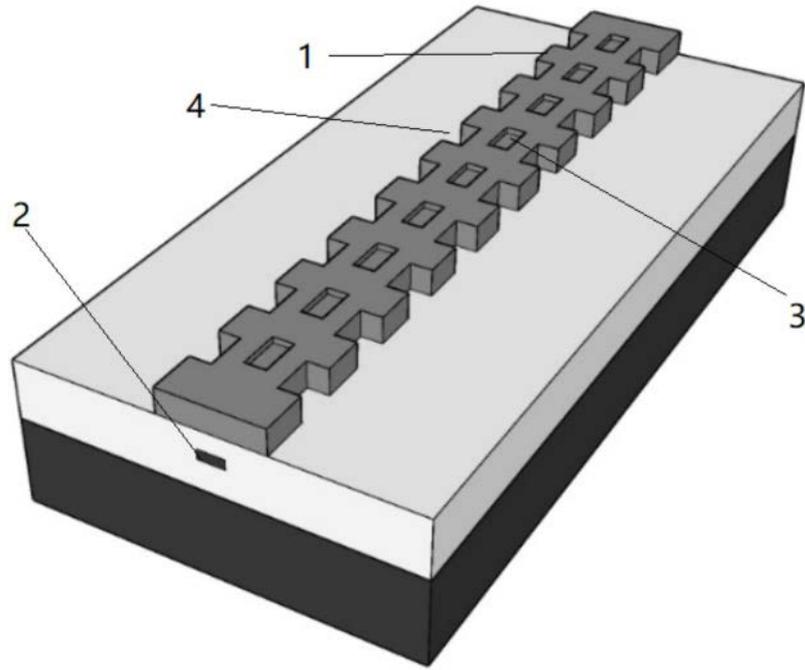


图1

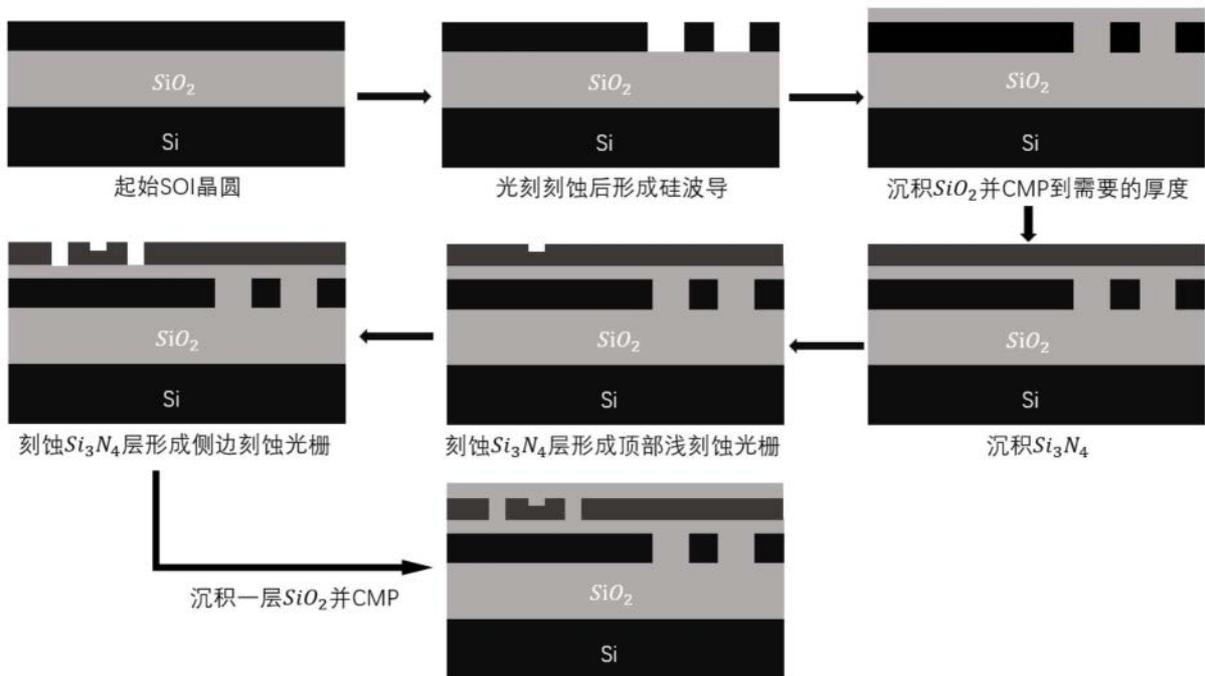


图2

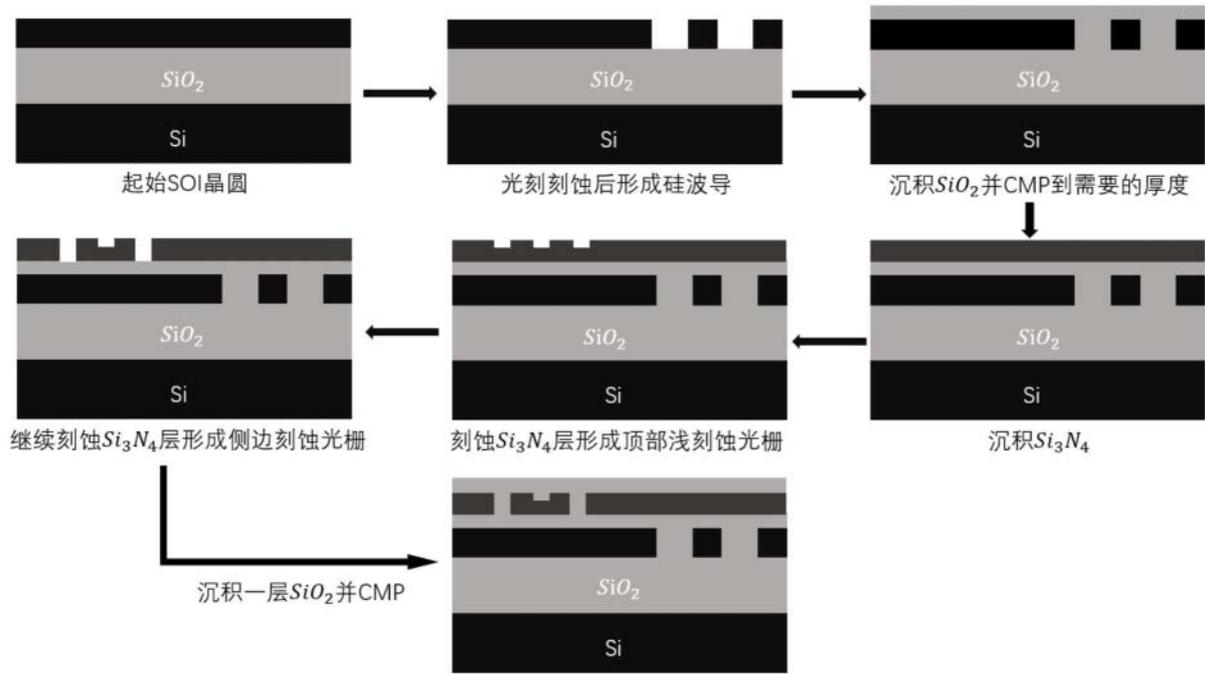


图3