



(12) 发明专利申请

(10) 申请公布号 CN 114047843 A

(43) 申请公布日 2022. 02. 15

(21) 申请号 202111474889.3

(22) 申请日 2021.12.03

(30) 优先权数据

110122963 2021.06.23 TW

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区

(72) 发明人 施立伟 赖柏君

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 徐协成

(51) Int. Cl.

G06F 3/041 (2006.01)

G06F 3/042 (2006.01)

G06F 3/044 (2006.01)

权利要求书2页 说明书7页 附图9页

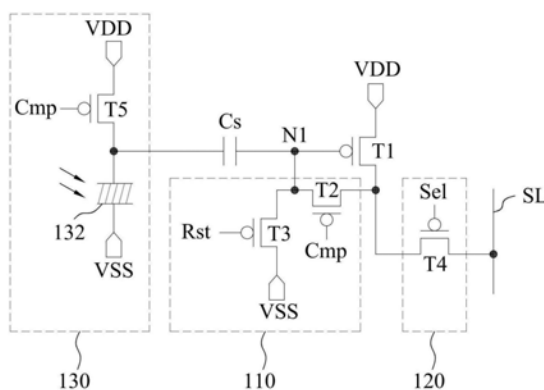
(54) 发明名称

光感测像素与具光感测功能的显示装置

(57) 摘要

一种光感测像素与具光感测功能的显示装置,该光感测像素包含第一晶体管、补偿电路、输出电路、电容与光感测电路。第一晶体管包含第一端、第二端以及耦接在第一节点的控制端。第一晶体管的第一端用于接收第一工作电压或低于第一工作电压的第二工作电压。补偿电路用于检测第一晶体管的临界电压,且包含用于与第一晶体管形成二极管连接结构的至少一晶体管。输出电路耦接在第一晶体管的第二端与感测线之间。电容包含耦接在第一节点的第一端,且包含第二端。光感测电路耦接在电容的第二端。响应于光线照射光感测电路,电容的第一端与电容的第二端同时产生电压变化。

100



1. 一种光感测像素,包含:

第一晶体管,包含第一端、第二端以及耦接在第一节点的控制端,其中该第一晶体管的该第一端用于接收第一工作电压或低于该第一工作电压的第二工作电压;

补偿电路,用于检测该第一晶体管的临界电压,且包含用于与该第一晶体管形成二极管连接结构的至少一晶体管;

输出电路,耦接在该第一晶体管的该第二端与感测线之间;

电容,包含耦接在该第一节点的第一端,且包含第二端;以及

光感测电路,耦接在该电容的该第二端;

其中响应于光线照射该光感测电路,该电容的该第一端与该电容的该第二端同时产生电压变化。

2. 如权利要求1所述的光感测像素,其中若该第一晶体管的该第一端用于接收该第一工作电压,该至少一晶体管包含:

第二晶体管,包含第一端、第二端与控制端,其中该第二晶体管的该第一端耦接在该第一节点,该第二晶体管的该第二端耦接在该第一晶体管的该第二端,且该第二晶体管的该控制端用于接收补偿控制信号。

3. 如权利要求2所述的光感测像素,其中该补偿电路还包含:

第三晶体管,包含第一端、第二端与控制端,其中该第三晶体管的该第一端耦接在该第一节点,该第三晶体管的该第二端用于接收该第二工作电压,且该第三晶体管的该控制端用于接收重置控制信号。

4. 如权利要求1所述的光感测像素,其中若该第一晶体管的该第一端用于接收该第一工作电压,该输出电路包含:

第四晶体管,包含第一端、第二端与控制端,其中该第四晶体管的该第一端耦接在该感测线,该第四晶体管的该第二端耦接在该第一晶体管的该第二端,该第四晶体管的该控制端用于接收输出控制信号。

5. 如权利要求1所述的光感测像素,其中若该第一晶体管的该第一端用于接收该第一工作电压,该光感测电路包含:

第五晶体管,包含第一端、第二端与控制端,其中该第五晶体管的该第一端用于接收该第一工作电压,该第五晶体管的该第二端耦接在该电容的该第二端,且该第五晶体管的该控制端用于接收补偿控制信号;以及

光感测元件,包含第一端与第二端,其中该光感测元件的该第一端耦接在该电容的该第二端,该光感测元件的该第二端用于接收该第二工作电压。

6. 如权利要求1所述的光感测像素,其中若该第一晶体管的该第一端用于接收该第二工作电压,该至少一晶体管包含:

第六晶体管,包含第一端、第二端和控制端,其中该第六晶体管的该第一端耦接在该第一晶体管的该第二端,该第六晶体管的该控制端用于接收补偿控制信号;以及

第七晶体管,包含第一端、第二端和控制端,其中该第七晶体管的该第一端耦接在该第六晶体管的该第二端,该第七晶体管的该第二端耦接在该第一节点,且该第七晶体管的该控制端用于接收该补偿控制信号。

7. 如权利要求6所述的光感测像素,其中该补偿电路还包含:

第八晶体管,包含第一端、第二端和控制端,其中该第八晶体管的该第一端用于接收参考电压,该第八晶体管的该第二端耦接在该第七晶体管的该第二端,且该第八晶体管的该控制端用于接收重置控制信号。

8. 如权利要求1所述的光感测像素,其中若该第一晶体管的该第一端用于接收该第二工作电压,该光感测电路包含:

第五晶体管,包含第一端、第二端与控制端,其中该第五晶体管的该第一端用于接收该第二工作电压,该第五晶体管的该第二端耦接在该电容的该第二端,且该第五晶体管的该控制端用于接收补偿控制信号;以及

光感测元件,包含第一端与第二端,其中该光感测元件的该第一端耦接在该电容的该第二端,该光感测元件的该第二端用于接收该第一工作电压。

9. 一种具光感测功能的显示装置,包含:

多个显示像素,排列成像素矩阵,其中每个显示像素包含发光元件;以及

多个光感测像素,排列在该像素矩阵之内,其中每个光感测像素包含:

第一晶体管,包含第一端、第二端以及耦接在第一节点的控制端,其中该第一晶体管的该第一端用于接收第一工作电压或低于该第一工作电压的第二工作电压;

补偿电路,用于检测该第一晶体管的临界电压,且包含用于与该第一晶体管形成二极管连接结构的至少一晶体管;

输出电路,耦接在该第一晶体管的该第二端与感测线之间;

电容,包含耦接在该第一节点的第一端,且包含第二端;以及

光感测电路,耦接在该电容的该第二端;

其中响应于光线照射该光感测电路,该电容的该第一端与该电容的该第二端同时产生电压变化。

10. 如权利要求9所述的显示装置,其中每个光感测电路包含光感测元件,且每个光感测像素的该光感测元件垂直投影至平面形成的第一投影区域,位于该多个显示像素中对应的显示像素的该发光元件垂直投影至该平面形成的第二投影区域之内。

## 光感测像素与具光感测功能的显示装置

### 技术领域

[0001] 本揭示文件涉及一种像素与显示装置,尤其涉及一种光感测像素与具光感测功能的显示装置。

### 背景技术

[0002] 为了缩减移动装置的边框宽度甚至移除边框,光感测像素被广泛地整合在移动装置的屏幕模块中,以实现屏幕下指纹检测、环境光感测或发光元件老化检测等功能。移动装置的屏幕模块常用的多种工艺包含低温多晶硅(LTPS)工艺、氧化铟镓锌(IGZO)工艺和低温多晶氧化物(LTPO)工艺等等,但这些工艺不可避免地皆具有晶体管元件特性不均匀的问题。亦即,屏幕模块不同区域的晶体管可能具有相异的元件特性,这可能会降低移动装置的指纹辨识准确度,或是影响移动装置依据环境光调整显示亮度的功能。有鉴于此,如何补偿晶体管的元件特性变异,实为业界有待解决的问题。

### 发明内容

[0003] 本揭示文件提供一种光感测像素,其包含第一晶体管、补偿电路、输出电路、电容与光感测电路。第一晶体管包含第一端、第二端以及耦接在第一节点的控制端。第一晶体管的第一端用于接收第一工作电压或低于第一工作电压的第二工作电压。补偿电路用于检测第一晶体管的临界电压,且包含用于与第一晶体管形成二极管连接结构的至少一晶体管。输出电路耦接在第一晶管的第二端与感测线之间。电容包含耦接在第一节点的第一端,且包含第二端。光感测电路耦接在电容的第二端。响应于光线照射光感测电路,电容的第一端与电容的第二端同时产生电压变化。

[0004] 本揭示文件提供一种具光感测功能的显示装置,其包含多个显示像素与多个光感测像素。多个显示像素排列成像素矩阵,且每个显示像素包含发光元件。多个光感测像素排列在像素矩阵之内,且每个光感测像素包含第一晶体管、补偿电路、输出电路、电容与光感测电路。第一晶体管包含第一端、第二端以及耦接在第一节点的控制端,其中第一晶体管的第一端用于接收第一工作电压或低于第一工作电压的第二工作电压。补偿电路用于检测第一晶体管的临界电压,且包含用于与第一晶体管形成二极管连接结构的至少一晶体管。输出电路耦接在第一晶管的第二端与感测线之间。电容包含耦接在第一节点的第一端,且包含第二端。光感测电路耦接在电容的第二端。响应于光线照射光感测电路,电容的第一端与电容的第二端同时产生电压变化。

[0005] 上述光感测像素与显示装置的优点之一,是能有效补偿晶体管的元件特性变异,提供可靠度高且稳定的光感测结果。

### 附图说明

[0006] 图1为一依据揭示文件一实施例的光感测像素的功能方块图。

[0007] 图2为图1的光感测像素的控制信号简化后的波形图。

- [0008] 图3A为光感测像素在重置阶段中的等效电路操作示意图。
- [0009] 图3B为光感测像素在补偿阶段中的等效电路操作示意图。
- [0010] 图3C为光感测像素在感测阶段中的等效电路操作示意图。
- [0011] 图3D为光感测像素在输出阶段中的等效电路操作示意图。
- [0012] 图4为依据本揭示文件一实施例的光感测像素的功能方块图。
- [0013] 图5为图4的光感测像素的控制信号简化后的波形图。
- [0014] 图6为依据本揭示文件一实施例的具光感测功能的显示装置简化后的功能方块图。

[0015] **【符号说明】**

- [0016] 100,400:光感测像素
- [0017] 110,410:补偿电路
- [0018] 120,420:输出电路
- [0019] 130,430:光感测电路
- [0020] 132:光感测元件
- [0021] Sel:输出控制信号
- [0022] Cmp:补偿控制信号
- [0023] Cmp[n-1]:前一级的补偿控制信号
- [0024] Rst:重置控制信号
- [0025] N1:第一节点
- [0026] Cs:电容
- [0027] T1:第一晶体管
- [0028] T2:第二晶体管
- [0029] T3:第三晶体管
- [0030] T4:第四晶体管
- [0031] T5:第五晶体管
- [0032] T6:第六晶体管
- [0033] T7:第七晶体管
- [0034] T8:第八晶体管
- [0035] VDD:第一工作电压
- [0036] VSS:第二工作电压
- [0037] P1:重置阶段
- [0038] P2:补偿阶段
- [0039] P3:光感测阶段
- [0040] P4:输出阶段
- [0041] 600:显示装置
- [0042] 610:显示驱动电路
- [0043] 620:栅极驱动电路
- [0044] 630:信号处理电路
- [0045] 640:显示像素

- [0046] 650:光感测像素
- [0047] 660:控制电路
- [0048] DL:数据线
- [0049] SL:感测线
- [0050] GLs:感测栅极线
- [0051] GLd:显示栅极线

### 具体实施方式

[0052] 以下将配合相关附图来说明本揭示文件的实施例。在附图中,相同的标号表示相同或类似的元件或方法流程。

[0053] 图1为一依据揭示文件一实施例的光感测像素100的功能方块图。光感测像素100包含第一晶体管T1、补偿电路110、输出电路120、光感测电路130与电容Cs。光感测像素100可利用第一晶体管T1将对于光线的感测结果转化为对应的输出电流(或输出电压),其中第一晶体管T1包含第一端、第二端与控制端。第一晶体管T1的第一端用于接收第一工作电压VDD(例如高电压),且第一晶体管T1的控制端耦接在第一节点N1。补偿电路110耦接在第一晶体管T1的第二端和第一节点N1。补偿电路110用于和第一晶体管T1形成二极管连接,以检测第一晶体管T1的临界电压,详细的检测方式将在后续段落说明。

[0054] 输出电路120耦接在第一晶体管T1的第二端以及感测线SL之间。输出电路120用于选择性地第一晶体管T1导通至感测线SL,以将第一晶体管T1产生的输出电流传递至感测线SL。在一些实施例中,感测线SL可将输出电流进一步传递至包含积分器、模拟至数字转换器与合适逻辑电路的信号处理电路(例如后述图6的信号处理电路630)。

[0055] 电容Cs的第一端耦接在第一节点N1,电容Cs的第二端则耦接在光感测电路130。光感测电路130用于响应于光线的照射,而对应改变电容Cs的第二端的电压。在某些情况下,当电容Cs的第二端具有电压变化时,电容Cs的第一端(亦即第一节点N1)亦会产生实质上等量的电压变化,因而使第一晶体管T1的输出电流大小能反映出照射光感测电路130的光线强度。

[0056] 以下将说明光感测像素100的电路结构。在一些实施例中,补偿电路110包含第二晶体管T2和第三晶体管T3,其中第二晶体管T2和第三晶体管T3各自包含第一端、第二端和控制端。第二晶体管T2的第一端耦接在第一节点N1,第二晶体管T2的第二端耦接在第一晶体管T1的第二端,且第二晶体管T2的控制端用于接收补偿控制信号Cmp。换句话说,当第二晶体管T2导通时,第二晶体管T2将与第一晶体管T1形成二极管连接(diode-connected)结构。另外,第三晶体管T3的第一端耦接在第一节点N1,第三晶体管T3的第二端用于接收第二工作电压VSS(例如低电压),且第三晶体管T3的控制端用于接收重置控制信号Rst。

[0057] 在一些实施例中,输出电路120包含第四晶体管T4,其中第四晶体管T4包含第一端、第二端和控制端。第四晶体管T4的第一端耦接在感测线SL,第四晶体管T4的第二端耦接在第一晶体管T1的第二端,且第四晶体管T4的控制端用于接收输出控制信号Sel。

[0058] 在一些实施例中,光感测电路130包含第五晶体管T5和光感测元件132,其中第五晶体管T5包含第一端、第二端和控制端。第五晶体管T5的第一端用于接收第一工作电压VDD,第五晶体管T5的第二端耦接在电容Cs的第二端,且第五晶体管T5的控制端用于接收补

偿控制信号Cmp。光感测元件132的第一端耦接在电容Cs的第二端,光感测元件132的第二端用于接收第二工作电压VSS。

[0059] 在一些实施例中,光感测像素100的第一晶体管T1至第五晶体管T5可以由P型晶体管来实现,例如P型低温多晶硅薄膜晶体管(LTPS TFT)。在另一些实施例中,光感测元件132可以由二极管连接的P型晶体管来实现,例如二极管连接的P型低温多晶硅薄膜晶体管。

[0060] 图2为图1的光感测像素100的控制信号简化后的波形图。第3A至3D图为光感测像素100在多个操作阶段中的等效电路操作示意图。以下将配合图2和第3A至3D图说明光感测像素100的操作流程。

[0061] 请先参考图2和图3A。在重置阶段P1中,重置控制信号Rst为逻辑高电平(logic high level),例如可使P型晶体管导通的低电压。另一方面,补偿控制信号Cmp和输出控制信号Se1为逻辑低电平(logic low level),例如可使P型晶体管关断的高电压。因此,第一晶体管T1和第三晶体管T3会导通,而第二晶体管T2、第四晶体管T4和第五晶体管T5则会关断,使得第一节点N1被重置为第二工作电压VSS。

[0062] 接着请参考图2和图3B。在补偿阶段P2中,补偿控制信号Cmp具有逻辑高电平,而重置控制信号Rst和输出控制信号Se1则具有逻辑低电平。因此,第一晶体管T1、第二晶体管T2和第五晶体管T5会导通,第三晶体管T3和第四晶体管T4则会关断。此时,第一节点N1将被充电至如以下《公式1》所示的电压:

$$[0063] \quad V_{N1} = VDD - |V_{th1}| \quad \langle \text{公式1} \rangle$$

[0064] 《公式1》中的符号“ $V_{N1}$ ”用于表示第一节点N1的电压,而符号“ $V_{th1}$ ”则用于表示第一晶体管T1的临界电压。由《公式1》可知,补偿电路110会在补偿阶段P2检测第一晶体管T1的临界电压,并将检测到的临界电压存储在第一节点N1。

[0065] 接着请参考图2和图3C。在光感测阶段P3中,重置控制信号Rst、补偿控制信号Cmp与输出控制信号Se1皆具有逻辑低电平,以关断第二晶体管T2至第五晶体管T5。此时,当光感测元件132被光线照射时,光感测元件132将产生自光感测元件132的第一端流向光感测元件132的第二端的感测电流。在一些实施例中,感测电流的大小正相关于照射光感测元件132的光线强度。此时,电容Cs的第二端(左端)的电压变化会通过电容耦合(capacitive coupling)传递至电容Cs的第一端(右端,亦即第一节点N1)。亦即,电容Cs的第一端与电容Cs的第二端在光感测阶段P3中可以同时产生电压变化,而使得第一节点N1具有如以下《公式2》所示的电压:

$$[0066] \quad V_{N1} = VDD - |V_{th1}| + \Delta V \quad \langle \text{公式2} \rangle$$

[0067] 《公式2》中的符号“ $\Delta V$ ”用于表示电容Cs的第一端与第二端相同的电压变化量,但本揭示文件不以此为限。在一些实施例中,电容Cs的第一端与第二端的电压变化量可以不同,例如第一节点N1可额外耦接一电容以增进第一节点N1的电压稳定度。

[0068] 接着请参考图2和图3D。在输出阶段P4中,输出控制信号Se1具有逻辑高电平,而重置控制信号Rst和补偿控制信号Comp则具有逻辑低电平。因此,第一晶体管T1和第四晶体管T4会导通,而第二晶体管T2、第三晶体管T3和第五晶体管T5会关断。此时,第一晶体管T1工作在饱和区,第一晶体管T1产生的输出电流(在图3D中以虚线箭号表示)会经由第四晶体管T4传递至感测线SL,其中第一晶体管T1的输出电流可以由以下的《公式3》表示:

$$[0069] \quad I_{OUT} = K(VDD - V_1 - |V_{th1}|)^2 = K(\Delta V)^2 \quad \langle \text{公式3} \rangle$$

[0070] 《公式3》中的符号“ $I_{OUT}$ ”用于表示第一晶体管T1的输出电流,而符号“K”用于表示导电参数(conduction parameter)。由《公式3》可知,第一晶体管T1的临界电压几乎不影响第一晶体管T1的输出电流大小。因此,图1的光感测像素100能有效补偿晶体管的元件特性变异,提供可靠度高且稳定的光感测结果。

[0071] 图4为依据本揭示文件一实施例的光感测像素400的功能方块图。光感测像素400包含第一晶体管T1、补偿电路410、输出电路420、光感测电路430与电容Cs。第一晶体管T1的第一端用于接收第二工作电压VSS(例如低电压),且第一晶体管T1的控制端耦接在第一节点N1。

[0072] 补偿电路410耦接在第一晶体管T1的第二端和第一节点N1,用于检测第一晶体管T1的临界电压。在一些实施例中,补偿电路410包含第六晶体管T6、第七晶体管T7与第八晶体管T8,其中第六晶体管T6、第七晶体管T7与第八晶体管T8各自包含第一端、第二端与控制端。第六晶体管T6的第一端耦接在第一晶体管T1的第二端,且第六晶体管T6的控制端用于接收补偿控制信号Cmp。第七晶体管T7的第一端耦接在第六晶体管T6的第二端,第七晶体管T7的第二端耦接在第一节点N1,且第七晶体管T7的控制端用于接收补偿控制信号Cmp。第八晶体管T8的第一端用于接收参考电压Vref,第八晶体管T8的第二端耦接在第七晶体管T7的第二端,且第八晶体管T8的控制端用于接收重置控制信号Rst。

[0073] 输出电路420耦接在第一晶体管T1的第二端和感测线SL之间。输出电路420的元件及连接方式相似于图1的输出电路120,为简洁起见,在此不重复赘述。

[0074] 电容Cs的第一端和第二端分别耦接在第一节点N1和光感测电路430。光感测电路430则耦接在电容Cs的第二端。光感测电路430的元件及连接方式相似于图1的光感测电路130,差异在于,光感测电路430的第五晶体管T5的第一端用于接收第二工作电压VSS,且光感测电路430的光感测元件132的第二端用于接收第一工作电压VDD。

[0075] 在一些实施例中,光感测像素400的第四晶体管T4至第八晶体管T8可以由N型晶体管来实现,例如N型氧化铟镓锌薄膜晶体管(IGZO TFT)。在另一些实施例中,光感测元件132可以由二极管连接的N型晶体管来实现,例如二极管连接的N型氧化铟镓锌薄膜晶体管。

[0076] 图5为图4的光感测像素400的控制信号简化后的波形图。在本实施例中,输出控制信号Se1、补偿控制信号Cmp和输出控制信号Se1的逻辑高电平可以是能使N型晶体管导通的高电压,而逻辑低电平则可以是能使N型晶体管关断的低电压。如图5所示,光感测像素400的操作包含:将第一节点N1重置为参考电压Vref的重置阶段P1;检测第一晶体管T1的临界电压,并将临界电压存储在第一节点N1的补偿阶段P2;检测光线强度,且电容Cs的两端会同时产生对应于光线强度的电压变化的光感测阶段P3;以及利用第一晶体管T1将感测结果转换为输出电流的输出阶段P4。

[0077] 值得注意的是,当以多个光感测像素400排列成光感测矩阵时,传输至光感测矩阵的某一列的光感测像素400的输出控制信号Se1,可以是前一级的补偿控制信号Cmp[n-1]。前一级的补偿控制信号Cmp[n-1]会传输至该某一列的前一列的光感测像素400的第五晶体管T5、第六晶体管T6和第七晶体管T7。因此,光感测像素400的补偿控制信号Cmp和输出控制信号Se1可以由同一组移位暂存器产生,以节省电路布局面积。前述光感测像素100的其余优点,皆适用于光感测像素400,为简洁起见,在此不重复赘述。

[0078] 图6为依据本揭示文件一实施例的具光感测功能的显示装置600简化后的功能方



块图。显示装置600包含显示驱动电路610、栅极驱动电路620、信号处理电路630、多个显示像素640、多个光感测像素650、控制电路660、多个数据线DL、多个显示栅极线GLd、多个感测栅极线GLs以及多个感测线SL。为使图面简洁而易于说明，显示装置600中的其他元件与连接关系并未绘示于图6中。

[0079] 多个显示像素640排列形成像素矩阵，且每个显示像素640包含一发光元件(未绘示，例如有机发光二极管或微发光二极管)，而多个光感测像素650排列在像素矩阵之内。在图6中，显示像素640与光感测像素650具有相同数量，但本揭示文件不以此为限。实作上，光感测像素650的数量可以少于显示像素640的数量，例如在包含数十个显示像素640的区域内仅设置一个光感测像素650。在一些实施例中，光感测像素650可以由图1的光感测像素100或图4的光感测像素400来实现。

[0080] 显示驱动电路610用于通过多个数据线DL提供数据电压至显示像素640，以指定显示像素640的灰阶值。在一些实施例中，显示驱动电路610可包含用于产生显示装置600运作所需时钟的时序控制器(TCON)。

[0081] 栅极驱动电路620用于通过多个显示栅极线GLd驱动显示像素640，以控制显示像素640进行数据电压更新、临界电压检测和/或发光等等运作。栅极驱动电路620还用于通过多个感测栅极线GLs传输前述的补偿控制信号Cmp、重置控制信号Rst与输出控制信号Sel至光感测像素650。为使附图简洁，图6的每显示像素640绘示为仅连接在一个显示栅极线GLd，每个光感测像素650绘示为仅连接于一个感测栅极线GLs，但本揭示文件不以此为限。每个显示栅极线GLd可以是多条线路的集合，以传输多个相异的控制信号。相似地，每个感测栅极线GLs可以是多条线路的集合，以传输补偿控制信号Cmp、重置控制信号Rst与输出控制信号Sel。

[0082] 信号处理电路630用于通过多个感测线SL接收光感测像素650的输出电流，并将输出电流转换为对应的数字信号并输出至控制电路660。控制电路660依据接收到的数字信号解析光线强度，进而依据光线强度控制显示装置600的运作。

[0083] 举例来说，在本实施例中，显示像素640覆盖于光感测像素650，亦即每个光感测像素650的光感测元件132垂直投影至一平面(未绘示)所形成的投影区域，会位于一对应的显示像素640的发光元件垂直投影至该平面形成的投影区域之内。因此，控制电路660能依据光感测像素650对于光线的感测结果，判断显示像素640的发光元件的老化程度(亦即亮度衰减程度)，进而调整显示驱动电路610输出的数据电压。若显示像素640的发光元件具有透光性，例如有机发光二极管，则控制电路660也能在显示像素640未发光时，依据光感测像素650对于光线的感测结果实现屏幕下指纹检测或是环境光检测，进而控制显示装置600解除屏幕锁定或是依据环境光调整显示亮度。

[0084] 在一些实施例中，为了提升环境光检测的准确度，或为了在显示像素640的发光元件不具透光性的情况下实现指纹检测，显示像素640与光感测像素650也可以互相不重叠。

[0085] 在说明书及权利要求书中使用了某些词汇来指称特定的元件。然而，本领域技术人员应可理解，同样的元件可能会用不同的名词来称呼。说明书及权利要求书并不以名称的差异做为区分元件的方式，而是以元件在功能上的差异来做为区分的基准。在说明书及权利要求书所提及的“包含”为开放式的用语，故应解释成“包含但不限于”。另外，“耦接”在此包含任何直接及间接的连接手段。因此，若文中描述第一元件耦接在第二元件，则代表

第一元件可通过电性连接或无线传输、光学传输等信号连接方式而直接地连接于第二元件,或者通过其他元件或连接手段间接地电性或信号连接至该第二元件。

[0086] 在此所使用的“和/或”的描述方式,包含所列举的其中的一或多个项目的任意组合。另外,除非说明书中特别指明,否则任何单数格的用语都同时包含复数格的涵义。

[0087] 以上仅为本揭示文件的优选实施例,凡依本揭示文件权利要求所做的均等变化与修饰,皆应属本揭示文件的涵盖范围。

100

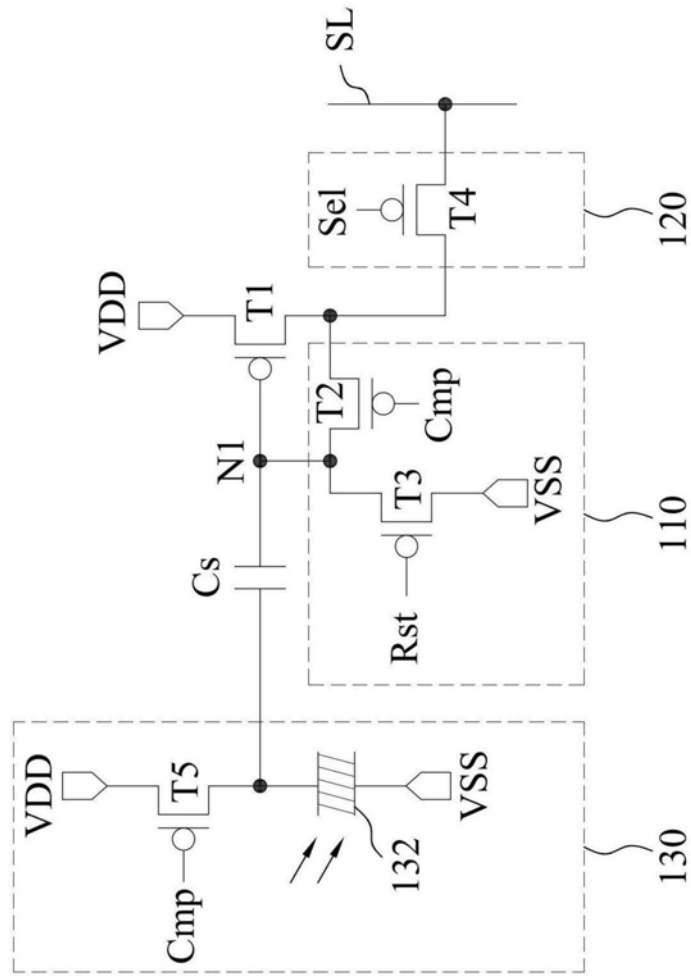


图1

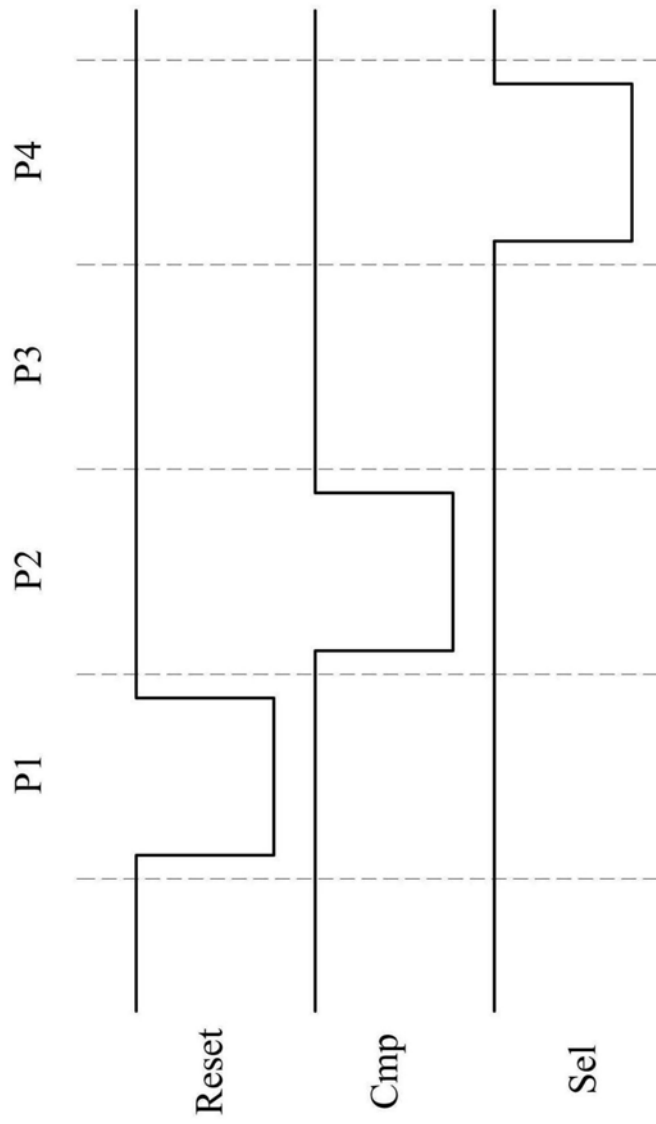


图2





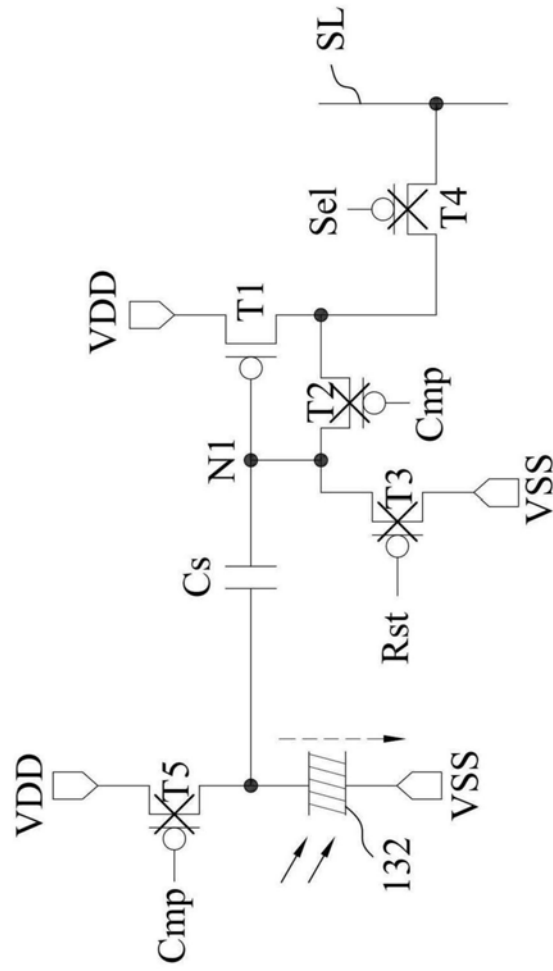


图3C

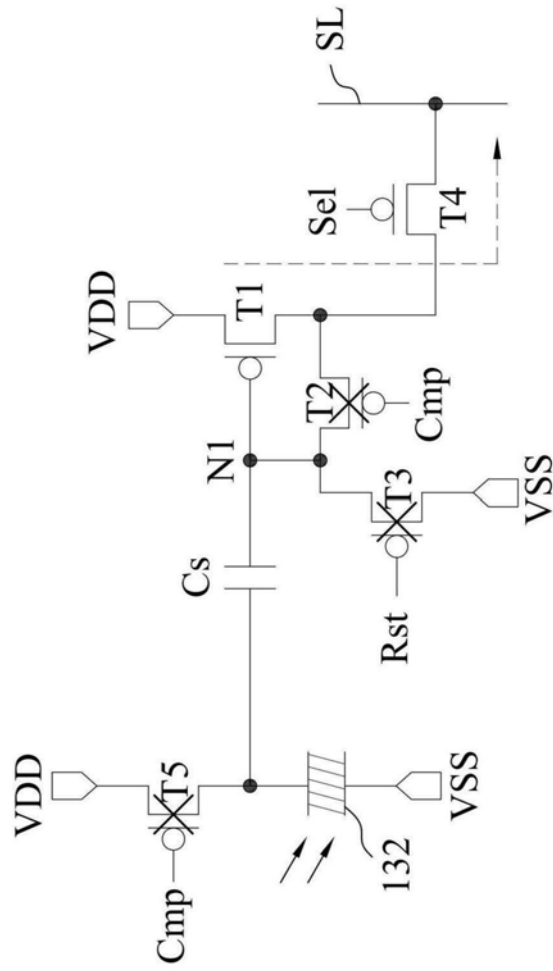


图3D



400

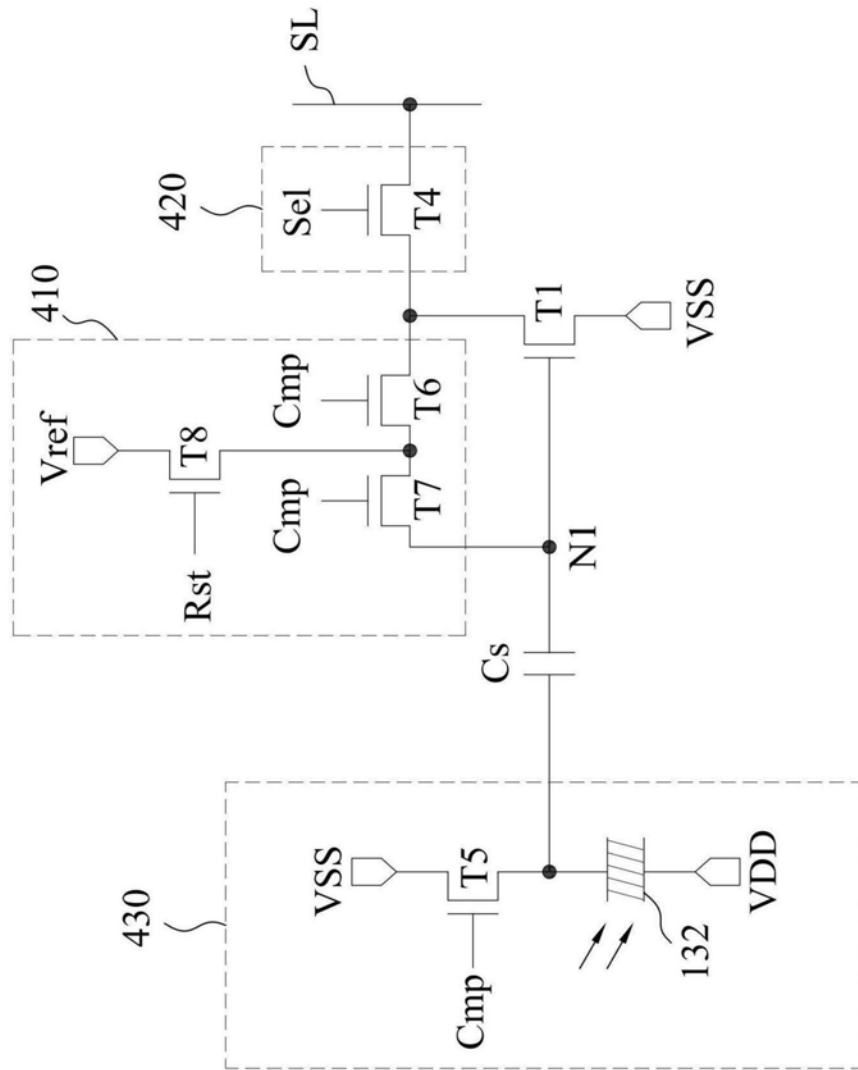


图4

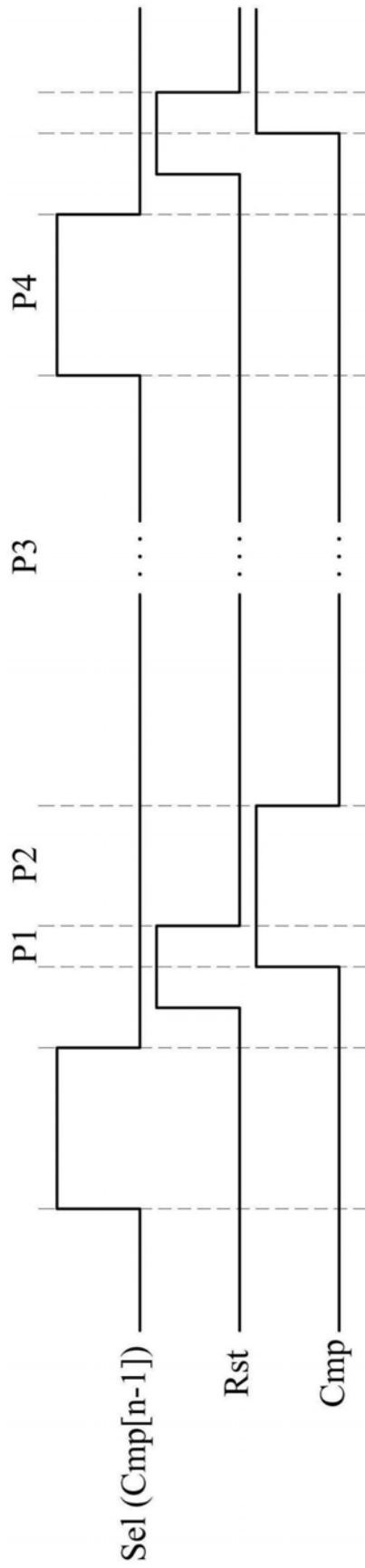


图5

