

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7202794号
(P7202794)

(45)発行日 令和5年1月12日(2023.1.12)

(24)登録日 令和4年12月28日(2022.12.28)

(51)国際特許分類	F I
G 0 6 F 3/041(2006.01)	G 0 6 F 3/041 5 1 2
G 0 6 F 3/044(2006.01)	G 0 6 F 3/041 5 2 2
H 0 4 J 13/00 (2011.01)	G 0 6 F 3/044 1 2 0
	H 0 4 J 13/00

請求項の数 12 (全19頁)

(21)出願番号	特願2018-122752(P2018-122752)	(73)特許権者	502161508 シナプティクス インコーポレイテッド アメリカ合衆国, 9 5 1 3 1 カリフォルニア州, サンノゼ, マッケイ ドライブ 1 1 0 9
(22)出願日	平成30年6月28日(2018.6.28)	(74)代理人	100205350 弁理士 狩野 芳正
(65)公開番号	特開2020-4077(P2020-4077A)	(74)代理人	100117617 弁理士 中尾 圭策
(43)公開日	令和2年1月9日(2020.1.9)	(72)発明者	田中 伸和 東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内
審査請求日	令和3年6月14日(2021.6.14)	(72)発明者	能登 隆行 東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内 最終頁に続く

(54)【発明の名称】 半導体装置、容量センシングシステム及び方法

(57)【特許請求の範囲】

【請求項1】

駆動信号が供給されるセンサアレイの第1検出電極の静電容量に対応する第1検出信号の、前記駆動信号と同相の局所搬送波と前記同相の局所搬送波と異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第1検出信号とに基づいて生成される第1同相ミキサ出力と前記異相の局所搬送波と前記第1検出信号とに基づいて生成される第1異相ミキサ出力とを含む複数の第1ミキサ出力を生成するように構成された第1ミキサ回路部と、

前記センサアレイの第2検出電極の静電容量に対応する第2検出信号の、前記同相の局所搬送波と前記異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第2検出信号とに基づいて生成される第2同相ミキサ出力と前記異相の局所搬送波と前記第2検出信号とに基づいて生成される第2異相ミキサ出力とを含む複数の第2ミキサ出力を生成するように構成された第2ミキサ回路部と、

前記第1異相ミキサ出力を変調して第1変調信号を生成し、前記第2異相ミキサ出力を変調して第2変調信号を生成し、前記第1変調信号と前記第2変調信号とからCDM信号を生成するように構成されたCDMエンコーダと、

前記第1同相ミキサ出力に対してアナログ-デジタル変換を行って第1デジタルデータストリームを生成するように構成された第1ADコンバータと、

前記CDM信号に対してアナログ-デジタル変換を行って第2デジタルデータストリームを生成するように構成された第2ADコンバータと、

前記第1デジタルデータストリームに基づいて物体の近接検出を行い、前記第2デジタルデータストリームに基づいてノイズ検出を行うように構成された演算装置と、を備える半導体装置。

【請求項2】

更に、

前記第2同相ミキサ出力に対してアナログ-デジタル変換を行って第3デジタルデータストリームを生成するように構成された第3ADコンバータ

を備え、

前記演算装置が、前記第1デジタルデータストリームと前記第3デジタルデータストリームとに基づいて前記近接検出を行うように構成された

請求項1に記載の半導体装置。

【請求項3】

更に、前記第2デジタルデータストリームをデコードして複数のデジタル出力信号を生成するように構成されたCDMデコーダを備えており、

前記複数のデジタル出力信号は、

前記第1異相ミキサ出力に対応する第1デジタル出力信号と、

前記第2異相ミキサ出力に対応する第2デジタル出力信号

とを含み、

前記演算装置は、前記第1デジタル出力信号に基づいて前記第1検出信号のノイズを検出し、前記第2デジタル出力信号に基づいて前記第2検出信号のノイズを検出するように構成された

請求項2に記載の半導体装置。

【請求項4】

駆動信号が供給されるセンサレイの第1検出電極の静電容量に対応する第1検出信号の、前記駆動信号と同相の局所搬送波と前記同相の局所搬送波と異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第1検出信号とに基づいて生成される第1同相ミキサ出力と前記異相の局所搬送波と前記第1検出信号とに基づいて生成される第1異相ミキサ出力とを含む複数の第1ミキサ出力を生成するように構成された第1ミキサ回路部と、

前記センサレイの第2検出電極の静電容量に対応する第2検出信号の、前記同相の局所搬送波と前記異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第2検出信号とに基づいて生成される第2同相ミキサ出力と前記異相の局所搬送波と前記第2検出信号とに基づいて生成される第2異相ミキサ出力とを含む複数の第2ミキサ出力を生成するように構成された第2ミキサ回路部と、

第1符号を用いて前記第1同相ミキサ出力を変調して第1変調信号を生成するように構成された第1変調器と、

第2符号を用いて前記第1異相ミキサ出力を変調して第2変調信号を生成するように構成された第2変調器と、

第3符号を用いて前記第2同相ミキサ出力を変調して第3変調信号を生成するように構成された第3変調器と、

第4符号を用いて前記第2異相ミキサ出力を変調して第4変調信号を生成するように構成された第4変調器と、

前記第1変調信号と前記第4変調信号との加算により得られる第1和信号に対してアナログ-デジタル変換を行い第1デジタルデータストリームを生成するように構成された第1ADコンバータと、

前記第2変調信号と前記第3変調信号との加算により得られる第2和信号に対してアナログ-デジタル変換を行い第2デジタルデータストリームを生成するように構成された第2ADコンバータと、

前記第1デジタルデータストリームと前記第2デジタルデータストリームとに基づいて物体の近接検出とノイズ検出を行うように構成された演算装置と、

10

20

30

40

50

を備え、

前記第 1 符号と前記第 4 符号とが互いに直交し、
前記第 2 符号と前記第 3 符号とが互いに直交する
半導体装置。

【請求項 5】

更に、

前記第 1 デジタルデータストリームを前記第 1 符号に対応する符号を用いて復調して
第 1 デジタル出力信号を生成するように構成された第 1 復調器と、

前記第 2 デジタルデータストリームを前記第 2 符号に対応する符号を用いて復調して
第 2 デジタル出力信号を生成するように構成された第 2 復調器と、

前記第 2 デジタルデータストリームを前記第 3 符号に対応する符号を用いて復調して
第 3 デジタル出力信号を生成するように構成された第 3 復調器と、

前記第 1 デジタルデータストリームを前記第 4 符号に対応する符号を用いて復調して
第 4 デジタル出力信号を生成するように構成された第 4 復調器
とを備えている

請求項 4 に記載の半導体装置。

【請求項 6】

前記演算装置が、前記第 1 デジタル出力信号と前記第 3 デジタル出力信号とに基づいて
前記近接検出を行うように構成された

請求項 5 に記載の半導体装置。

【請求項 7】

前記演算装置が、前記第 2 デジタル出力信号と前記第 4 デジタル出力信号とに基づいて
前記ノイズ検出を行うように構成された

請求項 5 に記載の半導体装置。

【請求項 8】

第 1 検出電極と第 2 検出電極を含み、駆動信号が供給されるセンサアレイと、
前記第 1 検出電極の静電容量に対応する第 1 検出信号の、前記センサアレイに供給される
駆動信号と同相の局所搬送波と前記同相の局所搬送波と異相の局所搬送波とに基づく直交
分解によって、前記同相の局所搬送波と前記第 1 検出信号とに基づいて生成される第 1 同
相ミキサ出力と前記異相の局所搬送波と前記第 1 検出信号とに基づいて生成される第 1 異
相ミキサ出力とを含む複数の第 1 ミキサ出力を生成するように構成された第 1 ミキサ回路
部と、

前記第 2 検出電極の静電容量に対応する第 2 検出信号の、前記同相の局所搬送波と前記異
相の局所搬送波とに基づく直交分解によって、前記同相の局所搬送波と前記第 2 検出信号
とに基づいて生成される第 2 同相ミキサ出力と前記異相の局所搬送波と前記第 2 検出信号
とに基づいて生成される第 2 異相ミキサ出力とを含む複数の第 2 ミキサ出力を生成する
ように構成された第 2 ミキサ回路部と、

前記第 1 異相ミキサ出力を変調して第 1 変調信号を生成し、前記第 2 異相ミキサ出力を
変調して第 2 変調信号を生成し、前記第 1 変調信号と前記第 2 変調信号とから CDM 信号
を生成するように構成された CDM エンコーダと、

前記第 1 同相ミキサ出力に対してアナログ - デジタル変換を行って第 1 デジタルデータス
トリームを生成するように構成された第 1 AD コンバータと、

前記 CDM 信号に対してアナログ - デジタル変換を行って第 2 デジタルデータストリーム
を生成するように構成された第 2 AD コンバータと、

前記第 1 デジタルデータストリームに基づいて前記センサアレイへの物体の近接検出を
行い、前記第 2 デジタルデータストリームに基づいてノイズ検出を行うように構成された
演算装置と、
を備える

容量センシングシステム。

【請求項 9】

10

20

30

40

50

前記センサアレイが、表示パネルに集積化された
請求項 8 に記載の容量センシングシステム。

【請求項 10】

駆動信号が供給されるセンサアレイの第 1 検出電極の静電容量に対応する第 1 検出信号の、前記駆動信号と同相の局所搬送波と前記同相の局所搬送波と異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第 1 検出信号とに基づいて生成される第 1 同相ミキサ出力と前記異相の局所搬送波と前記第 1 検出信号とに基づいて生成される第 1 異相ミキサ出力とを含む複数の第 1 ミキサ出力を生成することと、
前記センサアレイの第 2 検出電極の静電容量に対応する第 2 検出信号の、前記同相の局所搬送波と前記異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第 2 検出信号とに基づいて生成される第 2 同相ミキサ出力と前記異相の局所搬送波と前記第 2 検出信号とに基づいて生成される第 2 異相ミキサ出力とを含む複数の第 2 ミキサ出力を生成することと、

10

前記第 1 異相ミキサ出力を変調して第 1 変調信号を生成することと、
前記第 2 異相ミキサ出力を変調して第 2 変調信号を生成することと、
前記第 1 変調信号と前記第 2 変調信号とから CDM 信号を生成することと、
前記第 1 同相ミキサ出力に対してアナログ - デジタル変換を行って第 1 デジタルデータストリームを生成することと、
前記 CDM 信号に対してアナログ - デジタル変換を行って第 2 デジタルデータストリームを生成することと、

20

前記第 1 デジタルデータストリームに基づいて物体の近接検出を行うことと、
前記第 2 デジタルデータストリームに基づいてノイズ検出を行うこと
とを含む

方法。

【請求項 11】

前記近接検出を行うことは、
更に、

前記第 2 同相ミキサ出力に対してアナログ - デジタル変換を行って第 3 デジタルデータストリームを生成することと、

前記第 1 デジタルデータストリームと前記第 3 デジタルデータストリームとに基づいて前記近接検出を行うこと
とを含む、

30

請求項 10 に記載の方法。

【請求項 12】

駆動信号が供給されるセンサアレイの第 1 検出電極の静電容量に対応する第 1 検出信号の、前記駆動信号と同相の局所搬送波と前記同相の局所搬送波と異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第 1 検出信号とに基づいて生成される第 1 同相ミキサ出力と前記異相の局所搬送波と前記第 1 検出信号とに基づいて生成される第 1 異相ミキサ出力とを生成することと、

前記センサアレイの第 2 検出電極の静電容量に対応する第 2 検出信号の、前記同相の局所搬送波と前記異相の局所搬送波とに基づき直交分解によって、前記同相の局所搬送波と前記第 2 検出信号とに基づいて生成される第 2 同相ミキサ出力と前記異相の局所搬送波と前記第 2 検出信号とに基づいて生成される第 2 異相ミキサ出力とを生成することと、

40

第 1 符号を用いて前記第 1 同相ミキサ出力を変調して第 1 変調信号を生成することと、
第 2 符号を用いて前記第 1 異相ミキサ出力を変調して第 2 変調信号を生成することと、
第 3 符号を用いて前記第 2 同相ミキサ出力を変調して第 3 変調信号を生成することと、
第 4 符号を用いて前記第 2 異相ミキサ出力を変調して第 4 変調信号を生成することと、
前記第 1 変調信号と前記第 4 変調信号との加算により得られる第 1 和信号に対してアナログ - デジタル変換を行って第 1 デジタルデータストリームを生成することと、

前記第 2 変調信号と前記第 3 変調信号との加算により得られる第 2 和信号に対してアナ

50

ログ - デジタル変換を行って第 2 デジタルデータストリームを生成することと、
前記第 1 デジタルデータストリームと前記第 2 デジタルデータストリームとに基づいて近
接検出とノイズ検出とを行うこと、
とを含み、

前記第 1 符号と前記第 4 符号とが互いに直交し、
前記第 2 符号と前記第 3 符号とが互いに直交する

方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、半導体装置に関し、特に、容量センシング (capacitive sensing) を行うた
めの半導体装置及び方法に関する。

【背景技術】

【0002】

容量センシングは、ユーザの指及びスタイラスのような物体の、タッチパネルのような
入力デバイスへの接近又は接触を検出する近接検出 (proximity sensing) のために用い
られる。容量センシングにおいては、検出電極から得られる検出信号にノイズが含まれる
ことがあり、容量センシングを行うシステムは、ノイズの発生に対応するように設計され
る。

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2018 - 072928 号公報

米国特許出願公開第 2018 / 0113534 号 明細書

【発明の概要】

【0004】

一実施形態では、半導体装置が、駆動信号が供給されるセンサアレイの第 1 検出電極の
静電容量に依存する第 1 検出信号に対し、前記駆動信号と同相の局所搬送波と、前記同相
の局所搬送波と異相の局所搬送波とを用いて直交分解を行って複数の第 1 ミキサ出力を生
成する第 1 ミキサ回路部と、処理回路部とを備えている。前記複数の第 1 ミキサ出力は、
前記同相の局所搬送波と前記第 1 検出信号とから得られる第 1 同相ミキサ出力と、前記異
相の局所搬送波と前記第 1 検出信号とから得られる第 1 異相ミキサ出力とを備えている。
前記処理回路部は、前記第 1 同相ミキサ出力に基づいて前記センサアレイへの物体の近接
検出を行い、前記第 1 異相ミキサ出力に基づいてノイズ検出を行う。

【0005】

他の実施形態では、方法が、駆動信号が供給されるセンサアレイの第 1 検出電極の静電
容量に依存する第 1 検出信号に対し、前記駆動信号と同相の局所搬送波と、前記同相の局
所搬送波と異相の局所搬送波とを用いて直交分解を行って複数の第 1 ミキサ出力を生
成することと、前記複数の第 1 ミキサ出力のうち、前記同相の局所搬送波と前記第 1 検出信号
とから得られる第 1 同相ミキサ出力に基づいて前記センサアレイへの物体の近接検出を行
うことと、前記複数の第 1 ミキサ出力のうち、前記異相の局所搬送波と前記第 1 検出信号
とから得られる第 1 異相ミキサ出力に基づいてノイズ検出を行うこととを含む。

【図面の簡単な説明】

【0006】

【図 1】一実施形態における容量センシングシステムの構成を示している。

【図 2】他の実施形態における容量センシングシステムの構成を示している。

【図 3】図 2 の容量センシングシステムにおいて採用される回路構成の一例を示している。

【図 4】更に他の実施形態における容量センシングシステムの構成を示している。

【図 5】更に他の実施形態における容量センシングシステムの構成を示している。

【発明を実施するための形態】

10

20

30

40

50

【0007】

以下、添付図面を参照しながら、本開示の実施形態を説明する。以下において、同一又は類似の構成要素は、同一又は対応する参照符号で示すことがある。また、同一の構成要素を互いに区別する場合、参照符号に添字を付すことがある。

【0008】

図1に示す一実施形態では、容量センシングシステムが、センサアレイ1と半導体装置2とを備えている。当該容量センシングシステムは、半導体装置2を用いてセンサアレイ1について自己容量センシング(self-capacitive sensing)を行うように構成される。本実施形態では、センサアレイ1は、複数の検出電極3を備えており、検出電極3の自己容量に基づいて容量センシングが行われる。本実施形態では、センサアレイ1がQ個の検出電極3₁~3_Qを備えており、検出電極3₁~3_Qは、それぞれ、ノードN₁~N_Qに接続されている。ここでQは、2以上の整数である。

10

【0009】

一実施形態では、センサアレイ1は、タッチパネルに集積化されてもよい。他の実施形態では、センサアレイ1は、表示パネルに集積化されてもよい。行列に配置された複数の共通電極を備える液晶表示パネルが用いられる場合、該複数の共通電極が、センサアレイ1の検出電極3として用いられてもよい。

【0010】

半導体装置2は、アナログフロントエンド4と、デジタルフィルタ回路部5と、演算装置6とを備えている。

20

【0011】

アナログフロントエンド4は、Q個のドライバ/レシーバ1₁₁~1_{1Q}と、Q個のミキサ回路部1₂₁~1_{2Q}と、P×Q個のADコンバータ1_{31_1}~1_{3Q_P}とを備えている。ここで、Pは2以上の整数である。

【0012】

ドライバ/レシーバ1₁₁~1_{1Q}は、それぞれ、検出電極3₁~3_Qに駆動信号を供給し、更に、駆動信号が検出電極3₁~3_Qに供給されたときに検出電極3₁~3_Qに生成される充放電電流に対応する検出信号e₁~e_Qを出力する。検出電極3₁~3_Qの充放電電流は、検出電極3₁~3_Qの自己容量に依存しているから、検出信号e₁~e_Qは、検出電極3₁~3_Qの自己容量の情報を持っていることになる。一実施形態では、検出信号e₁~e_Qは、充放電電流に対応する電流レベルを有する電流信号として生成されてもよい。

30

【0013】

検出電極3₁~3_Qに供給される駆動信号としては、周波数f_{REF}の周期信号が用いられる。このため、検出信号e₁~e_Qは、検出電極3₁~3_Qの自己容量の情報を、周波数f_{REF}を有する周期信号で変調した信号として得られることになる。様々な波形の信号が駆動信号として使用可能であり、駆動信号としては、例えば、正弦波、三角波及び矩形波が用いられ得る。

【0014】

ミキサ回路部1₂₁~1_{2Q}は、それぞれ、ドライバ/レシーバ1₁₁~1_{1Q}に接続されており、ドライバ/レシーバ1₁₁~1_{1Q}から受け取った検出信号e₁~e_Qに対して直交分解(quadrature decomposition)を行うように構成されている。各ミキサ回路部1_{2i}は、P個のミキサ1_{4i_1}~1_{4i_P}を備えており、ミキサ1_{4i_1}~1_{4i_P}には、駆動信号と同一の周波数f_{REF}を有する局所搬送波M_{i×1}~M_{i×P}が供給されている。ミキサ1_{4i_1}~1_{4i_P}は、それぞれ、互いに直交する局所搬送波M_{i×1}~M_{i×P}を検出信号e_iに乗じることで、P本のミキサ出力f_{i,1}~f_{i,P}を生成する。ここで、iは1以上Q以下の任意の整数である。ミキサ回路部1₂₁~1_{2Q}の出力には、ミキサ出力f_{1,1}~f_{Q,P}に対して容量センシングのための信号処理を行う処理回路部が接続される。

40

【0015】

ミキサ1_{4i_1}に供給される局所搬送波M_{i×1}は、ドライバ/レシーバ1_{1i}が検出

50

電極 3_i に供給する駆動信号と同一の位相、より厳密には、駆動電流波形と同一の位相を有する同相(in-phase)信号であり、残りのミキサ $14_{i_2} \sim 14_{i_p}$ に供給される局所搬送波 $M_{i \times 2} \sim M_{i \times p}$ は局所搬送波 $M_{i \times 1}$ と異なる位相を有する異相(out-of-phase)信号である。したがって、ミキサ出力 $f_{i, 1}$ は、有効な信号成分の情報を有しており、残りのミキサ出力 $f_{i, 2} \sim f_{i, p}$ は、ノイズ成分の情報を有している。

【0016】

ドライバ/レシーバ $11_1 \sim 11_Q$ から出力される検出信号 $e_1 \sim e_Q$ が電流信号である場合、ミキサ $14_{1_1} \sim 14_{Q_p}$ のそれぞれは、受け取った検出信号を再生するカレントミラー回路(又はカレントコンペアー回路)を含んでいてもよい。このような構成は、各ドライバ/レシーバ 11_i が、複数のミキサ 14 に信号レベルが小さい検出信号 e_i を安定に供給することを可能にする。

10

【0017】

A/Dコンバータ $13_{1_1} \sim 13_{Q_p}$ は、ミキサ $14_{1_1} \sim 14_{Q_p}$ から出力されるミキサ出力 $f_{1, 1} \sim f_{Q, p}$ に対してアナログ-デジタル変換を行う。

【0018】

デジタルフィルタ回路部5は、 $P \times Q$ 個のデジタルフィルタ $15_{1_1} \sim 15_{Q_p}$ を備えている。デジタルフィルタ $15_{1_1} \sim 15_{Q_p}$ は、それぞれA/Dコンバータ $13_{1_1} \sim 13_{Q_p}$ から出力されるデジタルデータストリームに対して所望の周波数成分を取り出すデジタルフィルタリングを行い、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ を生成する。

20

【0019】

演算装置6は、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ に対し、ユーザの指やスタイラスのような物体のセンサレイ1への近接検出のための演算処理を行う。この演算処理は、例えば、物体がセンサレイ1に接近又は接触した位置を検出するための演算処理を含んでいてもよい。一実施形態では、近接検出のための演算処理が、下記のようにして行われる。

【0020】

各検出電極 3_i について得られる検出信号 e_i から得られる P 本のデジタル出力信号 $DOut[i, 1] \sim [i, P]$ のうち、デジタル出力信号 $DOut[i, 1]$ は、駆動信号と同相の局所搬送波 $M_{i \times 1}$ を用いて得られたミキサ出力 $f_{i, 1}$ に対してアナログ-デジタル変換及びデジタルフィルタリングを行うことで得られているので、近接検出において有効な信号成分の情報を有している。

30

【0021】

残りのデジタル出力信号 $DOut[i, 2] \sim DOut[i, P]$ は、駆動信号に対して異相である局所搬送波 $M_{i \times 2} \sim M_{i \times p}$ を用いて生成されたミキサ出力 $f_{i, 2} \sim f_{i, p}$ に対してアナログ-デジタル変換及びデジタルフィルタリングを行うことで得られているので、ノイズ成分の情報を有している。仮に、ノイズがなければ、デジタル出力信号 $DOut[i, 2] \sim DOut[i, P]$ に示される信号レベルはゼロになることが期待される。デジタル出力信号 $DOut[i, 2] \sim DOut[i, P]$ に示される信号レベルがゼロでない場合、それは、検出信号 e_i にノイズが存在していることを意味している。

40

【0022】

演算装置6は、有効な信号成分に対応するデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ に基づいて、物体のセンサレイ1への近接検出を行う。一実施形態では、演算装置6は、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ に基づいて、物体がセンサレイ1に接触し、又は、接近した位置を検出してもよい。

【0023】

加えて、演算装置6は、ノイズ成分に対応するデジタル出力信号、即ち、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ のうちのデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ 以外の信号を用いてノイズ検出を行う。一実施形態では、あるフレームにおける容量センシングにおいてデジタル出力信号 $DOut[i, 2] \sim [i,$

50

P]からノイズの存在を検出した場合、当該フレームについて得られたデジタル出力信号 $DOut[i, 1]$ のデータを破棄してもよい。この場合、物体のセンサレイ 1 への近接検出は、ノイズがないデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ に基づいて行われてもよい。

【0024】

このような動作によれば、容量センシングにおいて、有効な信号成分の取得と同時に、ノイズ検出を行うことができる。

【0025】

各ミキサ回路部 12_i に含まれるミキサ 14 の数は、取得しようとするノイズ成分の情報量に応じて決められてもよい。ノイズの存在の有無のみを検出するような場合にはノイズ成分に関する情報は少なくともよいので、ミキサ 14 の数が低減される。一実施形態では、各ミキサ回路部 12_i に含まれるミキサ 14 の数 P が 2 であってもよい。 P が 2 である場合、局所搬送波 $M_{i \times 2}$ の位相が局所搬送波 $M_{i \times 1}$ の位相から 90° ずれていてもよい。

10

【0026】

図 2 に示す実施形態では、アナログフロントエンド 4 が、CDM エンコーダ 16 と、AD コンバータ 17 とを備えている。加えて、CDM デコーダ 18 が半導体装置 2 に設けられている。

【0027】

CDM エンコーダ 16 は、ミキサ回路部 $12_1 \sim 12_Q$ から出力されるミキサ出力 $f_{1, 1} \sim f_{Q, P}$ に対して符号分割多重化 (code division multiplexing) を行って CDM 信号 g を生成する。本実施形態では、CDM エンコーダ 16 は、 $P \times Q$ 個の変調器 $19_1 \sim 19_{PQ}$ と重畳器 20 とを備えている。変調器 $19_1 \sim 19_{PQ}$ は、ミキサ出力 $f_{1, 1} \sim f_{Q, P}$ を、それぞれ、符号 $d[1] \sim d[PQ]$ を用いて変調する。詳細には、ミキサ出力 $f_{i, k}$ は、変調器 $19_{(i-1) \times P + k}$ に供給され、符号 $d[(i-1) \times P + k]$ を用いて変調される。ここで、 i は、1 以上 Q 以下の整数であり、 k は、1 以上 P 以下の整数である。符号 $d[1] \sim d[PQ]$ は、互いに直交している。重畳器 20 は、変調器 $19_1 \sim 19_{PQ}$ の出力信号を加算して CDM 信号 g を生成する。変調器 $19_1 \sim 19_{PQ}$ の出力信号が電流信号である場合、該出力信号の加算は、ワイヤドオアによって実現してもよい。この場合、変調器 $19_1 \sim 19_{PQ}$ の出力端子が AD コンバータ 17 の入力に共通に接続されてもよい。

20

30

【0028】

AD コンバータ 17 は、重畳器 20 から出力される CDM 信号 g に対してアナログ - デジタル変換を行ってデジタルデータストリームを出力する。

【0029】

CDM デコーダ 18 は、AD コンバータ 17 から出力されるデジタルデータストリームを受け取ってデコードする。本実施形態では、CDM デコーダ 18 は、復調を行うように構成されたデジタルフィルタ $21_1 \sim 21_{PQ}$ を備えている。デジタルフィルタ $21_1 \sim 21_{PQ}$ には、それぞれ、変調に用いられる符号 $d[1] \sim d[PQ]$ に対応する符号 $D[1] \sim D[PQ]$ が供給されている。デジタルフィルタ $21_1 \sim 21_{PQ}$ は、それぞれ、符号 $D[1] \sim D[PQ]$ を用いて AD コンバータ 17 から出力されるデジタルデータストリームをデコードし、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ を生成する。

40

【0030】

演算装置 6 は、CDM デコーダ 18 から出力されるデジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ に対し、物体のセンサレイ 1 への近接検出のための演算処理を行う。図 2 の半導体装置 2 において生成されるデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ は、符号分割多重化に伴う歪みを除けば、図 1 の半導体装置 2 において生成されるデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ と等価である。図 2 の半導体装置 2 についても、物体のセンサレイ 1 への近接検出のための演算処理が、

50

図 1 の半導体装置 2 と同様にして行われる。

【 0 0 3 1 】

図 2 に示す容量センシングシステムの構成でも、有効な信号成分の取得と同時に、ノイズ検出を行うことができる。加えて、図 2 に示す構成では、図 1 に示す構成と比較して、A/Dコンバータの数を低減することができる。これは、半導体装置 2 のチップサイズを低減し、コストを低減するために有効である。

【 0 0 3 2 】

図 2 に示す構成の半導体装置 2 の実装においては、図 3 に示す回路構成が採用されてもよい。図 3 の回路構成では、アナログフロントエンド 4 が、移相器 3 1 と、変調係数供給回路部 3 2 とを備えており、CDMデコーダ 1 8 が、復調係数供給回路部 3 3 を備えている。なお、図 3 及びその説明において、P と Q の積を N と表記することがある。即ち、 $N = P \times Q$ である。

10

【 0 0 3 3 】

移相器 3 1 は、周波数 f_{REF} を有する参照クロック RCLK から局所搬送波 $M_{i \times 1} \sim M_{i \times P}$ を生成し、生成した局所搬送波 $M_{i \times 1} \sim M_{i \times P}$ をミキサ回路部 1 2 1 ~ 1 2 Q に供給する。参照クロック RCLK は、ドライバ/レシーバ 1 1 1 ~ 1 1 Q にも供給され、駆動信号の生成に用いられる。上述されているように、駆動信号も周波数 f_{REF} を有している。

【 0 0 3 4 】

変調係数供給回路部 3 2 は、変調器 1 9 1 ~ 1 9 N に変調係数を供給する。変調係数供給回路部 3 2 から各変調器 1 9 i に供給される変調係数が、図 2 でいう符号 $d[i]$ を構成している。

20

【 0 0 3 5 】

変調係数供給回路部 3 2 は、分周器 4 1 と、N進カウンタ 4 2 と、記憶回路 4 3 と、セレクタ 4 4 とを備えている。

【 0 0 3 6 】

分周器 4 1 は、参照クロック RCLK を分周することにより、CDMエンコーダ 1 6 及び CDMデコーダ 1 8 の演算の各サイクル毎に 1 つのクロックパルスをもつ分周クロック信号を生成する。N進カウンタ 4 2 は、分周器 4 1 から受け取った分周クロック信号のクロックパルスをカウントしてカウント値 cnt を出力する。

30

【 0 0 3 7 】

記憶回路 4 3 は、変調係数 # 1 ~ # N を記憶している。変調係数 # p は、CDMエンコーダ 1 6 において行われる演算の第 p サイクルにおいて CDMエンコーダ 1 6 の変調器 1 9 1 ~ 1 9 N に供給される一群の変調係数を含んでいる。ここで、p は、1 以上 $N (= P \times Q)$ 以下の整数である。変調係数 # p は、それぞれ変調器 1 9 1 ~ 1 9 N に供給される変調係数 $a_{p, 1} \sim a_{p, N}$ を含んでいる。

【 0 0 3 8 】

セレクタ 4 4 は、N進カウンタ 4 2 から供給されるカウント値 cnt に応じて、記憶回路 4 3 に記憶されている変調係数 # 1 ~ 変調係数 # N のうちから、各サイクルにおいて変調器 1 9 1 ~ 1 9 N に供給すべき変調係数を選択する。例えば、第 1 サイクルにおいてはカウント値 cnt が 1 であり、セレクタ 4 4 は、変調器 1 9 1 ~ 1 9 N に、変調係数 # 1 に含まれる変調係数 $a_{1, 1} \sim a_{1, N}$ をそれぞれに供給する。以下同様に、第 p サイクルにおいては、カウント値 cnt が p であり、セレクタ 4 4 は、変調器 1 9 1 ~ 1 9 N に、変調係数 # p に含まれる変調係数 $a_{p, 1} \sim a_{p, N}$ をそれぞれに供給する。

40

【 0 0 3 9 】

CDMエンコーダ 1 6 の変調器 1 9 1 ~ 1 9 N は、変調係数供給回路部 3 2 から逐次に受け取った変調係数をミキサ回路部 1 2 1 ~ 1 2 Q から受け取ったミキサ出力 $f_{1, 1} \sim f_{Q, p}$ に乗じる乗算器として構成されている。重畳器 2 0 は、変調器 1 9 1 ~ 1 9 N の出力信号を加算して CDM信号 g を生成する。

【 0 0 4 0 】

50

復調係数供給回路部 33 は、CDMデコーダ 18 に供給すべき復調係数 # 1 ~ # N を記憶している。復調係数 # p は、各デジタルフィルタ 21_p に供給される変調係数 $k_{p,1} \sim k_{p,N}$ を含んでいる。復調係数供給回路部 33 から CDMデコーダ 18 の各デジタルフィルタ 21_i に供給される変調係数が、図 2 でいう符号 $D[i]$ を構成している。

【0041】

CDMデコーダ 18 は、デジタルフィルタ 21₁ ~ 21_N に加え、ADコンバータ 17 から出力されるデジタルデータストリームを逐次に遅延する遅延回路 22₁ ~ 22_{N-1} を備えている。遅延回路 22_{N-1} は、ADコンバータ 17 から出力されたデータを 1 サイクルだけ遅延する。遅延回路 22_{N-2} は、遅延回路 22_{N-1} から出力されたデータを 1 サイクルだけ遅延する。以下同様に、遅延回路 22_i は、遅延回路 22_{i-1} から出力されたデータを 1 サイクルだけ遅延する。ここで、i は、1 以上 N - 2 以下の整数である。

10

【0042】

CDMデコーダ 18 のデジタルフィルタ 21₁ ~ 21_N は、復調係数供給回路部 33 から受け取った復調係数と、ADコンバータ 17 及び遅延回路 22₁ ~ 22_{N-1} から受け取ったデータの積和演算を行う積和演算回路を構成している。各デジタルフィルタ 21_i は、乗算器 23_{i-1} ~ 23_{i-N} と、加算器 24_{i-1} ~ 24_{i-(N-1)} とを備えている。

【0043】

各デジタルフィルタ 21_i の乗算器 23_{i-1} ~ 23_{i-(N-1)} は、それぞれ、遅延回路 22₁ ~ 22_{N-1} から出力されるデジタル値に、復調係数 $k_{i,1} \sim k_{i,N-1}$ を乗じて得られる積を出力する。また、乗算器 23_{i-N} は、ADコンバータ 17 から出力されるデジタル値に、復調係数 $k_{i,N}$ を乗じて得られる積を出力する。

20

【0044】

加算器 24_{i-1} ~ 24_{i-(N-1)} は、直列に接続されており、乗算器 23_{i-1} ~ 23_{i-N} が出力するデジタル値の和を算出するために用いられる。詳細には、加算器 24_{i-(N-1)} は、乗算器 23_{i-(N-1)} と乗算器 23_{i-N} が出力するデジタル値の和を出力する。加算器 24_{i-(N-2)} は、加算器 24_{i-(N-1)} が出力するデジタル値と、乗算器 23_{i-(N-1)} とが出力するデジタル値の和を出力する。以下、同様に、加算器 24_{i-(k+1)} は、加算器 24_{i-k} が出力するデジタル値と、乗算器 23_{i-k} とが出力するデジタル値の和を出力する。ここで、k は、1 以上 N - 1 以下の整数である。加算器 24_{i-1} が出力するデジタル値は、乗算器 23_{i-1} ~ 23_{i-N} が出力するデジタル値の和である。

30

【0045】

図 3 の回路構成では、容量センシングが下記のようにして行われる。なお、以下の説明において、N 個の変調器 19₁ ~ 19_N における演算の理解を容易にするために、変調器 19_{(i-1) × P + k} に供給されるミキサ出力 $f_{i,k}$ を、ミキサ出力 $f_{(i-1) × P + k}$ と記載することとする。ここで、i は、1 以上 Q 以下の整数であり、k は、1 以上 P 以下の整数である。例えば、変調器 19₁ ~ 19_P に供給されるミキサ出力 $f_{1,1} \sim f_{1,P}$ は、ミキサ出力 $f_1 \sim f_P$ と記載され、変調器 19_{P+1} ~ 19_{2P} に供給されるミキサ出力 $f_{2,1} \sim f_{2,P}$ は、それぞれ、ミキサ出力 $f_{P+1} \sim f_{2P}$ と記載される。この表記によれば、変調器 19₁ ~ 19_N には、それぞれ、ミキサ出力 $f_1 \sim f_N$ が供給されることになる。

40

【0046】

1 回の容量センシングにおいて、ドライバ/レシーバ 11₁ ~ 11_Q は、N サイクルに渡って、同一波形の駆動信号を検出電極 3₁ ~ 3_Q に出力する。以下では、容量センシングの対象の N サイクルを、それぞれ、第 1 ~ 第 N サイクルと記載する。

【0047】

第 1 ~ 第 N サイクルに渡って同一波形の駆動信号が検出電極 3_i に供給される場合、検出信号 e_i が当該第 1 ~ 第 N サイクルに渡って同一波形であることが期待され、よって、ミキサ回路部 12₁ ~ 12_Q から出力されるミキサ出力 $f_1 \sim f_N$ も第 1 ~ 第 N サイクルに渡って同一波形であることが期待される。したがって、第 1 ~ 第 N サイクルにおいて、A

50

Dコンバータ17が入力信号をサンプリングする時刻を、それぞれ、 t 、 $t+T$ 、 \dots 、 $t+(N-1)T$ とし、時刻 t におけるミキサ出力 $f_1 \sim f_N$ の信号レベルを、それぞれ $f_1(t) \sim f_N(t)$ とすると、下記式(1)が成立することが期待される：

$$\begin{aligned} f_1(t) &= f_1(t+T) = \dots = f_1(t+(N-1)T) \\ f_2(t) &= f_2(t+T) = \dots = f_2(t+(N-1)T) \\ &\dots \\ f_N(t) &= f_N(t+T) = \dots = f_N(t+(N-1)T) \end{aligned} \quad (1)$$

記載の簡略化のために、以下において、時刻 t 、 $t+T$ 、 \dots 、 $t+(N-1)T$ におけるミキサ出力 $f_1 \sim f_N$ の信号レベルを、単に $f_1 \sim f_N$ と記載することがある。

【0048】

第1～第NサイクルにおいてCDMエンコーダ16で行われる演算は、要素 $a_{1,1} \sim a_{N,N}$ を有するN行N列の変調行列で表すことができる。具体的には、第1～第NサイクルにおいてADコンバータ17に入力されるCDM信号 g の信号レベルを、それぞれ、 $g_1 \sim g_N$ とすると、 $g_1 \sim g_N$ は、下記式(2)で表すことができる。

【数1】

$$\begin{pmatrix} g_1 \\ g_2 \\ \vdots \\ g_N \end{pmatrix} = \begin{pmatrix} a_{1,1} & a_{1,2} & \dots & a_{1,N} \\ a_{2,1} & a_{2,2} & \dots & a_{2,N} \\ \vdots & \vdots & \ddots & \vdots \\ a_{N,1} & a_{N,2} & \dots & a_{N,N} \end{pmatrix} \begin{pmatrix} f_1 \\ f_2 \\ \vdots \\ f_N \end{pmatrix} \quad (2)$$

【0049】

ADコンバータ17は、第1～第Nサイクルのそれぞれに入力される入力信号に対してアナログ-デジタル変換を行い、第1～第Nサイクルにおいて、それぞれ、デジタル値 $s_1 \sim s_N$ を出力する。デジタル値 $s_1 \sim s_N$ は、下記式(3)で表すことができる。

【数2】

$$\begin{pmatrix} s_1 \\ s_2 \\ \vdots \\ s_N \end{pmatrix} = \begin{pmatrix} g_1 \\ g_2 \\ \vdots \\ g_N \end{pmatrix} = \begin{pmatrix} a_{1,1} & a_{1,2} & \dots & a_{1,N} \\ a_{2,1} & a_{2,2} & \dots & a_{2,N} \\ \vdots & \vdots & \ddots & \vdots \\ a_{N,1} & a_{N,2} & \dots & a_{N,N} \end{pmatrix} \begin{pmatrix} f_1 \\ f_2 \\ \vdots \\ f_N \end{pmatrix} \quad (3)$$

【0050】

第1～第NサイクルにおいてADコンバータ17から出力されるデジタル値 $s_1 \sim s_N$ に対してCDMデコーダ18により行われる演算は、要素 $k_{1,1} \sim k_{N,N}$ を有するN行N列の復調行列で表される。CDMデコーダ18のデジタルフィルタ $21_1 \sim 21_N$ の出力を $d_1 \sim d_N$ とすると、 $d_1 \sim d_N$ は、下記式(4)で表すことができる。

【数3】

10

20

30

40

50

$$\begin{aligned} \begin{pmatrix} d_1 \\ d_2 \\ \vdots \\ d_N \end{pmatrix} &= \begin{pmatrix} k_{1,1} & k_{1,2} & \cdots & k_{1,N} \\ k_{2,1} & k_{2,2} & \cdots & k_{2,N} \\ \vdots & \vdots & \ddots & \vdots \\ k_{N,1} & k_{N,2} & \cdots & k_{N,N} \end{pmatrix} \begin{pmatrix} s_1 \\ s_2 \\ \vdots \\ s_N \end{pmatrix} \\ &= \begin{pmatrix} k_{1,1} & k_{1,2} & \cdots & k_{1,N} \\ k_{2,1} & k_{2,2} & \cdots & k_{2,N} \\ \vdots & \vdots & \ddots & \vdots \\ k_{N,1} & k_{N,2} & \cdots & k_{N,N} \end{pmatrix} \begin{pmatrix} a_{1,1} & a_{1,2} & \cdots & a_{1,N} \\ a_{2,1} & a_{2,2} & \cdots & a_{2,N} \\ \vdots & \vdots & \ddots & \vdots \\ a_{N,1} & a_{N,2} & \cdots & a_{N,N} \end{pmatrix} \begin{pmatrix} f_1 \\ f_2 \\ \vdots \\ f_N \end{pmatrix} \quad (4) \end{aligned}$$

10

【0051】

ここで、変調係数 $a_{1,1} \sim a_{N,N}$ と、復調係数 $k_{1,1} \sim k_{N,N}$ を、変換行列と復調行列が直交するように選択する、即ち、下記式(5)に示すように、変換行列と復調行列の積が単位行列になるように選択すれば、デジタルフィルタ $21_1 \sim 21_N$ の出力 $d_1 \sim d_N$ として、ミキサ出力 $f_1 \sim f_N$ の信号レベルを表す値を得ることができる。

【数4】

$$\begin{pmatrix} k_{1,1} & k_{1,2} & \cdots & k_{1,N} \\ k_{2,1} & k_{2,2} & \cdots & k_{2,N} \\ \vdots & \vdots & \ddots & \vdots \\ k_{N,1} & k_{N,2} & \cdots & k_{N,N} \end{pmatrix} \begin{pmatrix} a_{1,1} & a_{1,2} & \cdots & a_{1,N} \\ a_{2,1} & a_{2,2} & \cdots & a_{2,N} \\ \vdots & \vdots & \ddots & \vdots \\ a_{N,1} & a_{N,2} & \cdots & a_{N,N} \end{pmatrix} = \begin{pmatrix} 1 & 0 & \cdots & 0 \\ 0 & 1 & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & 1 \end{pmatrix} \quad (5)$$

20

【0052】

演算装置6に入力されるデジタル出力信号 $DOut[i, k]$ は、デジタルフィルタ $21_{(i-1) \times P + k}$ の出力 $d_{(i-1) \times P + k}$ として得ることができる。演算装置6は、このようにして得られたデジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ に基づいて、容量センシングのための演算を行う。

30

【0053】

図4に示す実施形態では、CDMエンコーダ16が、ノイズ検出に用いられるミキサ出力 $f_{i,2} \sim f_{i,p}$ についてのみ符号分割多重化を行うように構成される。容量センシングにおける有効な信号成分を含むミキサ出力 $f_{1,1} \sim f_{Q,1}$ については符号分割多重化が行われない。

【0054】

詳細には、アナログフロントエンド4にADコンバータ $13_1 \sim 13_Q$ が設けられ、ミキサ回路 $14_{1_1} \sim 14_{Q_1}$ から出力されるミキサ出力 $f_{1,1} \sim f_{Q,1}$ は、ADコンバータ $13_1 \sim 13_Q$ に供給される。ADコンバータ $13_1 \sim 13_Q$ は、ミキサ出力 $f_{1,1} \sim f_{Q,1}$ に対してアナログ-デジタル変換を行ってQ本のデジタルデータストリームを出力する。該Q本のデジタルデータストリームは、それぞれ、デジタルフィルタ $15_1 \sim 15_Q$ に供給される。デジタルフィルタ $15_1 \sim 15_Q$ は、所望の周波数成分を取り出すデジタルフィルタリングを行い、それぞれ、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ を生成する。

40

【0055】

CDMエンコーダ16は、 $(P-1) \times Q$ 個の変調器 $19_1 \sim 19_{(P-1)Q}$ と重畳器20とを備えている。変調器 $19_1 \sim 19_{(P-1)Q}$ は、ミキサ出力 $f_{1,1} \sim f_{Q,p}$ のうちミキサ出力 $f_{1,1} \sim f_{Q,1}$ 以外のものを、それぞれ、符号 $d[1] \sim d[(P-1)Q]$ を用いて変調する。符号 $d[1] \sim d[(P-1)Q]$ は、互いに直交している。重畳器20は、変調器 $19_1 \sim 19_{(P-1)Q}$ の出力信号を加算してCDN信号 g を生成

50

する。変調器 $19_1 \sim 19_{(P-1)Q}$ の出力信号が電流信号である場合、該出力信号の加算は、ワイヤドオアによって実現してもよい。この場合、変調器 $19_1 \sim 19_{(P-1)Q}$ の出力端子が A/D コンバータ 17 の入力に共通に接続されてもよい。

【0056】

A/D コンバータ 17 は、重畳器 20 から出力される C/D/N 信号 g に対してアナログ - デジタル変換を行ってデジタルデータストリームを出力する。

【0057】

C/D/M デコーダ 18 は、A/D コンバータ 17 から出力されるデジタルデータストリームを受け取ってデコードする。本実施形態では、C/D/M デコーダ 18 は、復調を行うように構成された $(P-1) \times Q$ 個のデジタルフィルタ $21_1 \sim 21_{(P-1)Q}$ を備えている。デジタルフィルタ $21_1 \sim 21_{(P-1)Q}$ には、それぞれ、変調に用いられる符号 $d[1] \sim d[(P-1)Q]$ に対応する符号 $D[1] \sim D[(P-1)Q]$ が供給されている。デジタルフィルタ $21_1 \sim 21_{(P-1)Q}$ は、それぞれ、符号 $D[1] \sim D[(P-1)Q]$ を用いて A/D コンバータ 17 から出力されるデジタルデータストリームをデコードし、デジタル出力信号 $DOut[i, 2] \sim DOut[i, P]$ を生成する。ここで、 i は、1 以上 Q 以下の任意の整数である。

【0058】

演算装置 6 は、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ に対し、物体のセンサレイ 1 への近接検出のための演算処理を行う。図 4 の半導体装置 2 において生成されるデジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ は、符号分割多重化に伴う歪みを除けば、図 1 の半導体装置 2 において生成されるデジタル出力信号 $DOut[1, 1] \sim DOut[Q, P]$ と等価である。図 4 の半導体装置 2 においても、物体のセンサレイ 1 への近接検出のための演算処理が、図 1 の半導体装置 2 と同様に行われる。

【0059】

図 4 に示す容量センシングシステムの構成でも、容量センシングにおいて、有効な信号成分の取得と同時に、ノイズ検出を行うことができる。加えて、図 4 に示す構成では、図 1 に示す構成と比較して、A/D コンバータの数を低減することができる一方で、有効な信号成分が、符号分割多重化による歪みの影響を受けることを回避することができる。図 4 の構成は、コストの低減と容量センシングの精度の向上に有効である。一方で、ノイズ成分については符号分割多重化による歪みの影響を受け得るが、ノイズ検出において取得されるノイズに関する情報が少ない場合、例えば、ノイズの発生の有無のみが検出される場合には問題にならない。

【0060】

図 5 に示す実施形態では、容量センシングに用いられる検出電極 3 の数 Q が偶数であり、各ミキサ回路部 12 に含まれるミキサ 14 の数 P が 2 である。本実施形態においても、ミキサ回路部 $12_1 \sim 12_Q$ から出力されるミキサ出力 $f_{1,1} \sim f_{Q,2}$ について符号分割多重化が行われる。本実施形態では、この符号分割多重化が、1 対のドライバ/レシーバ 11_{2j-1} 、 11_{2j} に対応する 1 対の検出信号 e_{2j-1} 、 e_{2j} を単位として行われる。ここで、 j は、1 以上 $Q/2$ 以下の任意の整数である。

【0061】

本実施形態では、各ミキサ回路部 12_i が、ミキサ 14_{i_1} 、 14_{i_2} を備えている。ミキサ 14_{i_1} 、 14_{i_2} は、それぞれ、互いに直交する局所搬送波 Mix_1 、 Mix_2 を用いて検出信号 e_i を変調して 2 本のミキサ出力 $f_{i,1}$ 、 $f_{i,2}$ を生成する。ここで、 i は 1 以上 Q 以下の任意の整数である。ミキサ 14_{i_1} に供給される局所搬送波 Mix_1 は、ドライバ/レシーバ 11_i が検出電極 3_i に供給する駆動信号と同一の位相を有する同相(in-phase)信号であり、ミキサ 14_{i_2} に供給される局所搬送波 Mix_2 は、駆動信号と異なる位相、具体的には 90° ずれた位相を有する異相(out-of-phase)信号である。

【0062】

10

20

30

40

50

C D Mエンコーダ16は、 $2Q$ 個の変調器 $19_1 \sim 19_{2Q}$ と Q 個の重畳器 $20_1 \sim 20_Q$ とを備えている。変調器 $19_1 \sim 19_{2Q}$ は、ミキサ出力 $f_{1,1} \sim f_{Q,2}$ を、符号 $d[1] \sim d[4]$ を用いて変調する。符号 $d[1]$ と $d[4]$ とは、互いに直交している。符号 $d[3]$ と $d[2]$ とについても、互いに直交している。2つのミキサ回路部12に対して4個の変調器19が設けられる。

【0063】

ミキサ回路部12₁のミキサ14_{1_1}から出力されるミキサ出力 $f_{1,1}$ は、変調器 19_1 に入力され、ミキサ14_{1_2}から出力されるミキサ出力 $f_{1,2}$ は、変調器 19_2 に入力される。また、ミキサ回路部12₂のミキサ14_{2_1}から出力されるミキサ出力 $f_{2,1}$ は、変調器 19_3 に入力され、ミキサ14_{2_2}から出力されるミキサ出力 $f_{2,2}$ は、変調器 19_4 に入力される。

10

【0064】

変調器 19_1 は、符号 $d[1]$ を用いてミキサ出力 $f_{1,1}$ を変調し、変調器 19_2 は、符号 $d[2]$ を用いてミキサ出力 $f_{1,2}$ を変調する。また、変調器 19_3 は、符号 $d[3]$ を用いてミキサ出力 $f_{2,1}$ を変調し、変調器 19_4 は、符号 $d[4]$ を用いてミキサ出力 $f_{2,2}$ を変調する。

【0065】

以下同様に、ミキサ回路部12_(2j-1)のミキサ14_{(2j-1)_1}から出力されるミキサ出力 $f_{(2j-1),1}$ は、変調器 19_{4j-3} に入力され、ミキサ14_{(2j-1)_2}から出力されるミキサ出力 $f_{(2j-1),2}$ は、変調器 19_{4j-2} に入力される。ここで、 j は、1以上 $Q/2$ 以下の整数である。また、ミキサ回路部12_{2j}のミキサ14_{2j_1}から出力されるミキサ出力 $f_{2j,1}$ は、変調器 19_{4j-1} に入力され、ミキサ14_{2j_2}から出力されるミキサ出力 $f_{2j,2}$ は、変調器 19_{4j} に入力される。

20

【0066】

変調器 19_{4j-3} は、符号 $d[1]$ を用いてミキサ出力 $f_{(2j-1),1}$ を変調し、変調器 19_{4j-2} は、符号 $d[2]$ を用いてミキサ出力 $f_{(2j-1),2}$ を変調する。また、変調器 19_{4j-1} は、符号 $d[3]$ を用いてミキサ出力 $f_{2j,1}$ を変調し、変調器 19_{4j} は、符号 $d[4]$ を用いてミキサ出力 $f_{2j,2}$ を変調する。

【0067】

重畳器 20_{2j-1} は、変調器 19_{4j-3} から出力される変調信号と変調器 19_{4j} から出力される変調信号を加算して和信号 h_{2j-1} を生成し、重畳器 20_{2j} は、変調器 19_{4j-2} から出力される変調信号と変調器 19_{4j-1} から出力される変調信号を加算して和信号 h_{2j} を生成する。

30

【0068】

A Dコンバータ13_{2j-1}は、重畳器 20_{2j-1} から出力される和信号 h_{2j-1} に対してアナログ-デジタル変換を行ってデジタルデータストリームを出力し、A Dコンバータ13_{2j}は、重畳器 20_{2j} から出力される和信号 h_{2j} に対してアナログ-デジタル変換を行ってデジタルデータストリームを出力する。変調器 $19_1 \sim 19_{(P-1)Q}$ の出力信号が電流信号である場合、該出力信号の加算は、変調器 $19_1 \sim 19_{(P-1)Q}$ の出力端子を互いに接続することによって実現してもよい。この場合、変調器 19_{2j-1} 、 19_{2j} の出力端子がA Dコンバータ13_{2j-1}の入力に共通に接続されてもよい。

40

【0069】

C D Mデコーダ18は、復調を行うように構成された $2Q$ 個のデジタルフィルタ $21_1 \sim 21_{2Q}$ を備えている。デジタルフィルタ $21_1 \sim 21_{PQ}$ のそれぞれには、対応する変調器 $19_1 \sim 19_{2Q}$ において変調に用いられる符号 $d[1] \sim d[4]$ に対応する符号 $D[1] \sim D[4]$ のいずれかが供給されており、供給された符号を用いて復調を行う。

【0070】

詳細には、デジタルフィルタ 21_1 は、符号 $D[1]$ を用いてA Dコンバータ13₁から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOuT[1,1]$ を生成する。デジタルフィルタ 21_2 は、符号 $D[2]$ を用いてA Dコンバータ13₂

50

から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOut[1, 2]$ を生成する。

【0071】

更に、デジタルフィルタ 213 は、符号 $D[3]$ を用いて AD コンバータ 132 から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOut[2, 1]$ を生成する。デジタルフィルタ 214 は、符号 $D[4]$ を用いて AD コンバータ 131 から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOut[2, 2]$ を生成する。

【0072】

以下同様に、デジタルフィルタ 214_{j-3} は、符号 $D[1]$ を用いて AD コンバータ 132_{j-1} から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOut[2_{j-1}, 1]$ を生成する。デジタルフィルタ 214_{j-2} は、符号 $D[2]$ を用いて AD コンバータ 132_j から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOut[2_{j-1}, 2]$ を生成する。

【0073】

更に、デジタルフィルタ 214_{j-1} は、符号 $D[3]$ を用いて AD コンバータ 132_j から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOut[2_j, 1]$ を生成する。デジタルフィルタ 214_j は、符号 $D[4]$ を用いて AD コンバータ 131 から出力されるデジタルデータストリームをデコードしてデジタル出力信号 $DOut[2_j, 2]$ を生成する。

【0074】

演算装置 6 は、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, 2]$ に対し、物体のセンサレイ 1 への近接検出のための演算処理を行う。図 5 の半導体装置 2 においても、物体のセンサレイ 1 への近接検出のための演算処理が、 $P = 2$ であるとして図 1 の半導体装置 2 と同様に行われる。

【0075】

詳細には、演算装置 6 は、有効な信号成分に対応するデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ に基づいて、物体のセンサレイ 1 への近接検出を行う。一実施形態では、演算装置 6 は、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ に基づいて、物体がセンサレイ 1 に接触又は接近した位置を検出してもよい。

【0076】

加えて、演算装置 6 は、ノイズ成分に対応するデジタル出力信号、即ち、デジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ のうちのデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ 以外の信号を用いてノイズ検出を行う。一実施形態では、あるフレームにおける容量センシングにおいてデジタル出力信号 $DOut[i, 2] \sim [i, P]$ からノイズの存在を検出した場合、当該フレームについて得られたデジタル出力信号 $DOut[i, 1]$ のデータを破棄してもよい。物体がセンサレイ 1 に接触又は接近した位置の検出は、ノイズがないデジタル出力信号 $DOut[1, 1] \sim DOut[Q, 1]$ に基づいて行われる。

【0077】

図 5 の構成においても、容量センシングにおいて、有効な信号成分の取得と同時に、ノイズ検出を行うことができる。加えて、図 5 の構成では、 AD コンバータの数の増加を抑制することができる。図 1 の構成では、1 つのドライバ/レシーバ 11 に対して 2 つの AD コンバータ 13 が設けられる。一方で、図 6 の構成では、1 つのドライバ/レシーバ 11 に対して 1 つの AD コンバータ 13 が設けられるので、 AD コンバータ 13 の数を低減できる。

【0078】

更に、図 5 の構成では、有効な信号成分のロスを抑減することができる。 Q 個のドライバ/レシーバ 11 に対して 1 つの AD コンバータ 17 が設けられる図 2 の構成では、 AD コンバータ 13 の数を抑制できるが、有効な信号成分のロスが生じ得る。図 2 の構成では

10

20

30

40

50

、あるドライバ/レシーバ 11_i から出力された検出信号 e_i がミキサ回路部 12 において変調されて複数のミキサ出力 $f_{i,1} \sim f_{i,p}$ が生成され、該複数のミキサ出力 $f_{i,1} \sim f_{i,p}$ がCDMエンコーダ 16 によって多重化される。このような構成では、ミキサ回路部 12_i における局所搬送波及びCDMエンコーダ 16 における符号の選択によっては、ADコンバータ 17 に供給される信号のうち検出信号 e_i に対応する成分が打ち消し合ってゼロになり得る。一方、図5の構成では、ドライバ/レシーバ 11_i から出力された検出信号 e_i からミキサ回路部 12_i により生成された複数のミキサ出力 $f_{i,1}$ 、 $f_{i,2}$ がCDMエンコーダ 16 において変調されて生成される信号が、異なるADコンバータ 13_{2i-1} 、 13_{2i} に供給される。これは、検出信号 e_i に対応する成分が打ち消し合うことを防ぎ、有効な信号成分のロスを低減するために有効である。

10

【0079】

以上には、本開示の様々な実施形態が具体的に記載されているが、本開示に記載された技術は、様々な変更と共に実施され得る。例えば、上記には自己容量センシングを行う実施形態が記述されているが、相互容量センシングが行われてもよい。この場合、センサアレイ 1 に検出電極 $3_1 \sim 3_Q$ に対向する駆動電極が設けられ、半導体装置 2 に、該駆動電極に駆動信号を供給する駆動回路が設けられる。また、ドライバ/レシーバ 11 の代わりに、検出電極 $3_1 \sim 3_Q$ にそれぞれに接続されるレシーバが用いられる。該レシーバは、駆動電極と検出電極 $3_1 \sim 3_Q$ の間に形成される相互容量に依存する信号レベルを有する検出信号 $e_1 \sim e_Q$ を出力する。ミキサ回路部 12 において用いられる局所搬送波 $Mix_1 \sim Mix_P$ のうち、局所搬送波 Mix_1 は、駆動電極に供給される駆動信号と同一の位相を有しており、他の局所搬送波 $Mix_2 \sim Mix_P$ は、異なる位相を有している。

20

【符号の説明】

【0080】

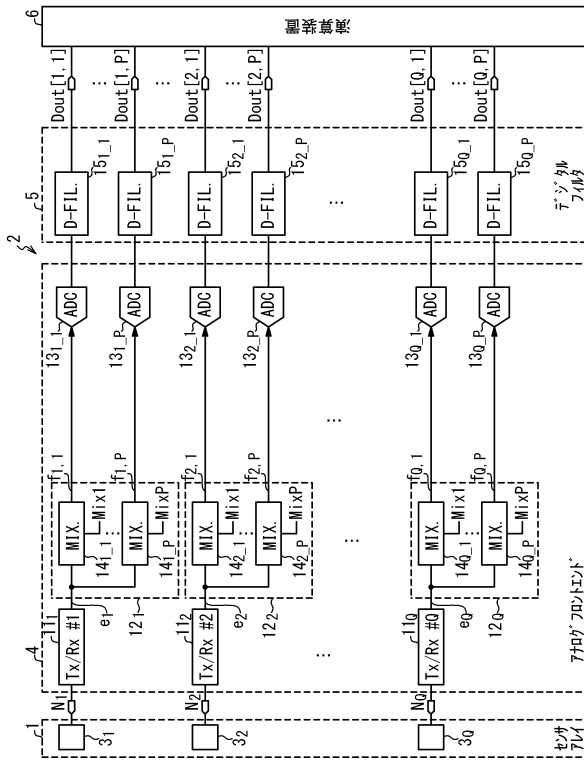
- 1 : センサアレイ
- 2 : 半導体装置
- $3_1 \sim 3_Q$: 検出電極
- 4 : アナログフロントエンド
- 5 : デジタルフィルタ回路部
- 6 : 演算装置
- $11_1 \sim 11_Q$: レシーバ
- $12_1 \sim 12_Q$: ミキサ回路部
- $13_{1_1} \sim 13_{Q_P}$: ADコンバータ
- $14_{1_1} \sim 14_{Q_P}$: ミキサ
- $15_{1_1} \sim 15_{Q_P}$: デジタルフィルタ
- 16 : CDMエンコーダ
- 17 : ADコンバータ
- 18 : CDMデコーダ
- $19_1 \sim 19_{PQ}$: 変調器
- 20、 $20_1 \sim 20_Q$: 重畳器
- $21_1 \sim 21_{PQ}$: デジタルフィルタ
- $22_1 \sim 22_{N-1}$: 遅延回路
- $23_{1_1} \sim 23_{N_N}$: 乗算器
- $24_{1_1} \sim 24_{N_N}$: 加算器
- 31 : 移相器
- 32 : 変調係数供給回路部
- 33 : 復調係数供給回路部
- 41 : 分周器
- 42 : N進カウンタ
- 43 : 記憶回路
- 44 : セレクタ

30

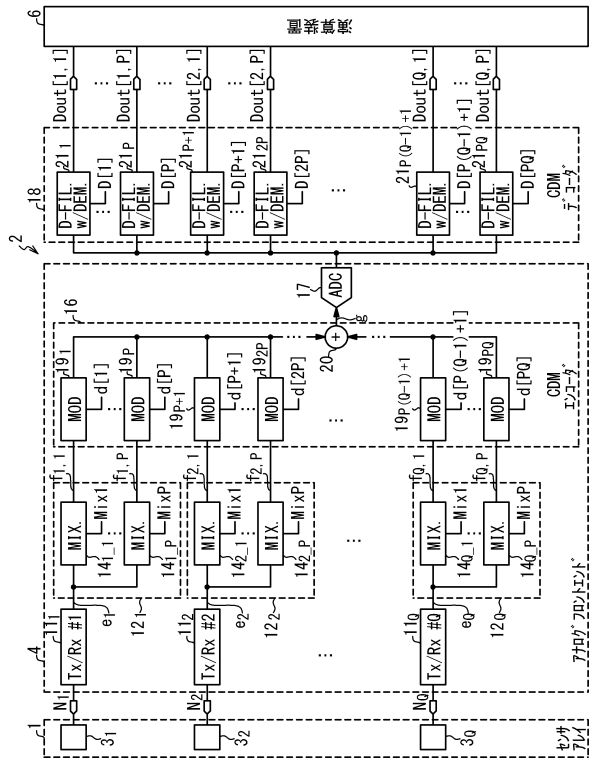
40

50

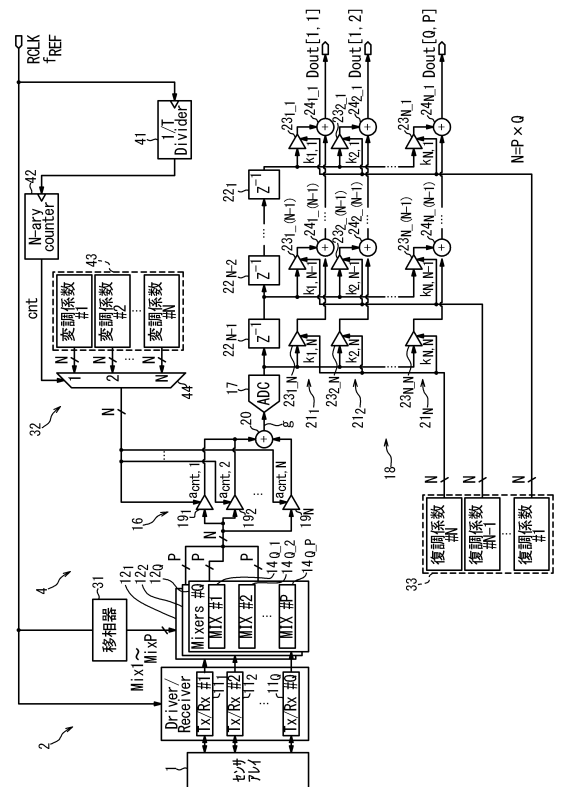
【図面】
【図 1】



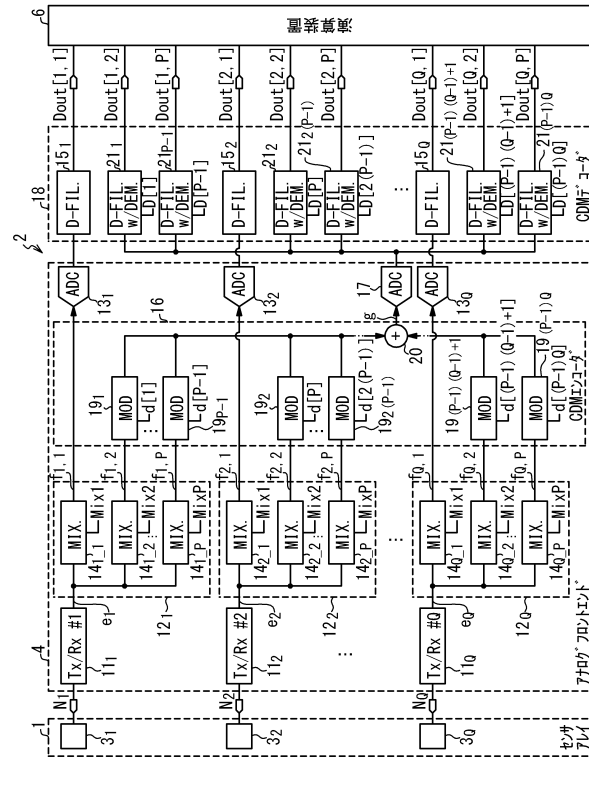
【図 2】



【図 3】



【図 4】



10

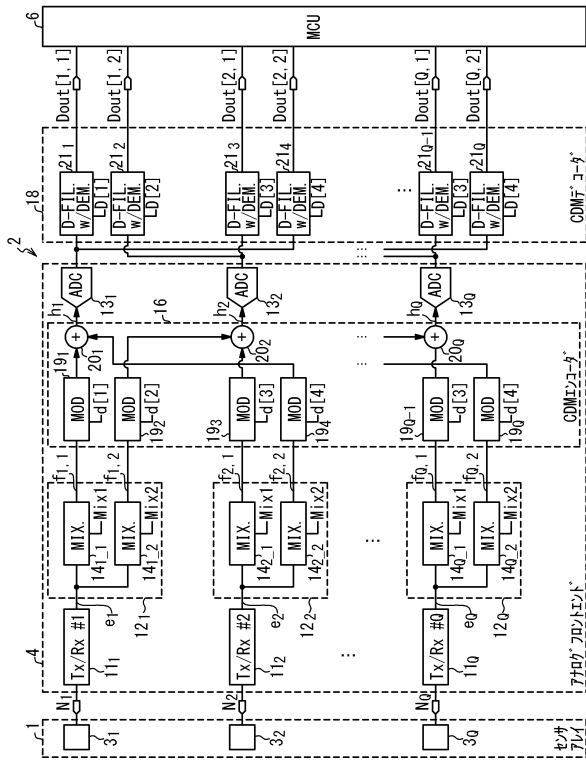
20

30

40

50

【図 5】



10

20

30

40

50

フロントページの続き

(72)発明者 種村 哲夫

東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内

審査官 円子 英紀

(56)参考文献 米国特許出願公開第2016/0179243 (US, A1)

特開2018-072928 (JP, A)

(58)調査した分野 (Int.Cl., DB名)

G06F 3/041

G06F 3/044

H04J 13/00