



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년09월26일
 (11) 등록번호 10-1782081
 (24) 등록일자 2017년09월20일

(51) 국제특허분류(Int. Cl.)
 H01L 33/02 (2010.01) H01L 21/285 (2006.01)
 H01L 29/20 (2006.01) H01L 33/00 (2010.01)
 H01L 33/22 (2010.01) H01L 33/30 (2010.01)
 H01L 33/40 (2010.01)
 (21) 출원번호 10-2010-0084055
 (22) 출원일자 2010년08월30일
 심사청구일자 2015년08월28일
 (65) 공개번호 10-2012-0020436
 (43) 공개일자 2012년03월08일
 (56) 선행기술조사문헌
 JP2002261326 A*
 JP2004172189 A*
 JP2006059956 A
 KR1020080035694 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지이노텍 주식회사
 서울특별시 중구 후암로 98 (남대문로5가)
 (72) 발명자
정환희
 서울특별시 중구 한강대로 416, 20층 엘지이노텍
 주 (남대문로5가, 서울스퀘어)
이상열
 서울특별시 중구 한강대로 416, 20층 엘지이노텍
 주 (남대문로5가, 서울스퀘어)
 (뒷면에 계속)
 (74) 대리인
박영복

전체 청구항 수 : 총 6 항

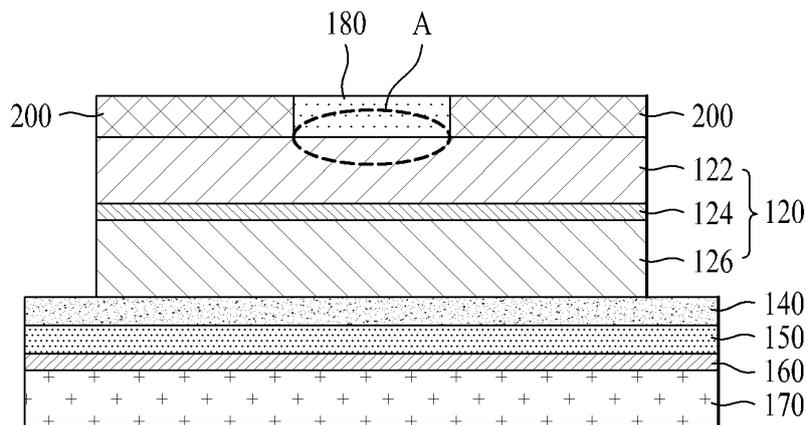
심사관 : 윤난영

(54) 발명의 명칭 **발광 소자**

(57) 요약

실시예는 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물; 상기 제1 도전형 반도체층 상에 구비된 제1 오믹층과 제1 전극; 및 상기 제2 도전형 반도체층 상의 제2 전극을 포함하고, 상기 제1 도전형 반도체층과 제1 오믹층의 접촉 영역에는 5% 원자비 이상의 산소 또는 50% 원자비 이상의 질소가 포함되는 발광소자를 제공한다.

대표도 - 도1g



(72) 발명자

최광기

서울특별시 중구 한강대로 416, 20층 엘지이노텍
주 (남대문로5가, 서울스퀘어)

송준오

서울특별시 중구 한강대로 416, 20층 엘지이노텍
주 (남대문로5가, 서울스퀘어)

명세서

청구범위

청구항 1

제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물;

상기 제1 도전형 반도체층 상에 구비된 제1 오믹층과 제1 전극;

상기 제2 도전형 반도체층 상에 구비된 제2 오믹층과 제2 전극; 및

상기 제2 오믹층 상에 구비되는 반사층을 포함하고,

상기 제1 도전형 반도체층과 제1 오믹층의 컨택 영역은 산소 분위기에서 플라즈마 처리되어 5% 원자비 이상의 산소가 포함되고,

상기 제1 오믹층은 0.5 나노미터 내지 3.0 마이크로 미터의 두께를 가지고, 바나듐(V), 텅스텐(W) 및 이들의 합금 중 어느 하나를 포함하고,

상기 반사층은 알루미늄(Al), 은(Ag), 니켈(Ni), 백금(Pt), 로듐(Rh) 및 이들의 합금을 포함하는 금속층 중 어느 하나로 이루어지는 발광소자.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 플라즈마 처리는, RIE(Reactive Ion Etching), ICP(Inductively Coupled Plasma) 및 스퍼터링 중 어느 하나로 수행되는 발광소자.

청구항 4

제 1 항 또는 제3 항에 있어서,

상기 제1 오믹층은 상기 플라즈마 처리된 제1 도전형 반도체층의 컨택 영역 상에 형성되는 발광소자.

청구항 5

제 1 항 또는 제3 항에 있어서,

상기 제1 오믹층은 상기 플라즈마 처리된 제1 도전형 반도체층 상에 마스크 형성한 후, 상기 제1 도전형 반도체층의 컨택 영역 상에 형성되는 발광소자.

청구항 6

제1항 또는 제3 항에 있어서,

상기 제1 오믹층은 상기 제1 도전형 반도체층의 컨택 영역 상에 형성된 후, 후열처리된 발광 소자.

청구항 7

제 1 항 또는 제3 항에 있어서,

상기 제1 오믹층은 상기 제1 도전형 반도체층 상에 포토 레지스트 패턴 형성 후 산소 임플란트 처리된 상기 제1 도전형 반도체층의 컨택 영역 상에 형성되는 발광 소자.

청구항 8

삭제

청구항 9

삭제

발명의 설명

기술 분야

[0001] 실시예는 발광소자에 관한 것이다.

배경 기술

[0002] 반도체의 3-5족 또는 2-6족 화합물 반도체 물질을 이용한 발광 다이오드(Light Emitting Diode)나 레이저 다이오드와 같은 발광소자는 박막 성장 기술 및 소자 재료의 개발로 적색, 녹색, 청색 및 자외선 등 다양한 색을 구현할 수 있으며, 형광 물질을 이용하거나 색을 조합함으로써 효율이 좋은 백색 광선도 구현이 가능하며, 형광등, 백열등 등 기존의 광원에 비해 저소비전력, 반영구적인 수명, 빠른 응답속도, 안전성, 환경친화성의 장점을 가진다.

[0003] 따라서, 광 통신 수단의 송신 모듈, LCD(Liquid Crystal Display) 표시 장치의 백라이트를 구성하는 냉음극관(CCLF: Cold Cathode Fluorescence Lamp)을 대체하는 발광 다이오드 백라이트, 형광등이나 백열 전구를 대체할 수 있는 백색 발광 다이오드 조명 장치, 자동차 헤드 라이트 및 신호등에까지 응용이 확대되고 있다.

발명의 내용

해결하려는 과제

[0004] 실시예는 발광소자의 전극의 오믹특성을 향상시키고자 한다.

과제의 해결 수단

[0005] 실시예는 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물; 상기 제1 도전형 반도체층 상에 구비된 제1 오믹층과 제1 전극; 및 상기 제2 도전형 반도체층 상의 제2 전극을 포함하고, 상기 제1 도전형 반도체층과 제1 오믹층의 접촉 영역에는 5% 원자비 이상의 산소 또는 50% 원자비 이상의 질소가 포함되는 발광소자를 제공한다.

[0006] 여기서, 상기 제1 도전형 반도체층의 접촉 영역은 산소 또는 질소 분위기에서 플라즈마 처리될 수 있다.

[0007] 그리고, 상기 제1 오믹층은, Ti, Cr, Al, V 및 W로 구성되는 군으로부터 선택되는 물질로 이루어질 수 있다.

[0008] 또한, 상기 제1 오믹층은 0.5 나노미터 내지 3.0 마이크로 미터의 두께일 수 있다.

[0009] 다른 실시예는 기판 상에, 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물을 성장시키는 단계; 상기 제2 도전형 반도체층 상에 제2 전극을 형성하는 단계; 상기 기판을 제거하고 상기 제1 도전형 반도체층의 표면에 산소 또는 질소를 공급하는 단계; 및 상기 제1 도전형 반도체층 상에 오믹층과 제1 전극을 형성하는 단계를 포함하는 발광소자의 제조방법을 제공한다.

[0010] 여기서, 상기 산소 또는 질소의 공급은 플라즈마 처리 방법으로 수행될 수 있다.

[0011] 그리고, 상기 플라즈마 처리는, RIE, ICP 및 스퍼터링 중 어느 하나의 방법으로 수행될 수 있다.

[0012] 또한, 상기 산소 또는 질소의 공급은 임플란트 방법으로 수행될 수 있다.

발명의 효과

[0013] 실시예에 따른 발광소자는 오믹 특성이 향상된다.

도면의 간단한 설명

[0014] 도 1a 내지 도 1i는 발광소자의 일실시예의 제조공정을 나타낸 도면이고,
 도 2는 발광소자의 다른 실시예를 나타낸 도면이고,
 도 3은 발광소자 패키지의 일실시예를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0015] 이하 본 발명의 실시예를 첨부한 도면을 참조하여 설명한다.

[0016] 상기의 실시예들의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "위(on)"에 또는 "아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "위(on)"와 "아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 위 또는 아래에 대한 기준은 도면을 기준으로 설명한다.

[0017] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.

[0018] 도 1a 내지도 1i는 발광소자의 제1 실시예를 제조방법을 나타낸 도면이다.

[0019] 도 1a에 도시된 바와 같이 기판(110)을 준비하다. 상기 기판(110)은 전도성 기판 또는 절연성 기판을 포함하며, 예컨대 사파이어(Al₂O₃), SiC, Si, GaAs, GaN, ZnO, Si, GaP, InP, Ge, and Ga₂O₃ 중 적어도 하나를 사용할 수 있다. 상기 기판(110) 위에는 요철 구조가 형성될 수 있으며, 이에 대해 한정하지는 않는다. 상기 기판(110)에 대해 습식세척을 하여 표면의 불순물을 제거할 수 있다.

[0020] 그리고, 상기 기판(110) 상에 제1도전형 반도체층(122)과 활성층(124) 및 제2 도전형 반도체층(126)을 포함하는 발광 구조물(120)을 형성할 수 있다.

[0021] 이때, 상기 발광 구조물(120)과 기판(110) 사이에는 버퍼층(미도시)을 성장시킬 수 있는데, 재료의 격자 부정합 및 열 팽창 계수의 차이를 완화하기 위한 것이다. 상기 버퍼층의 재료는 3족-5족 화합물 반도체 예컨대, GaN, InN, AlN, InGaN, AlGaIn, InAlGaIn, AlInN 중 적어도 하나로 형성될 수 있다. 상기 버퍼층 위에는 언도프드(undoped) 반도체층이 형성될 수 있으며, 이에 대해 한정하지는 않는다.

[0022] 또한, 상기 발광 구조물(120)은, MOCVD(Metal Organic Chemical Vapor Deposition), MBE(Molecular Beam Epitaxy), HVPE(Hydride Vapor Phase Epitaxy)법과 같은 기상 증착법에 의해 성장될 수 있다.

[0023] 상기 제1 도전형 반도체층(122)은 제1 도전형 도펀트가 도핑된 3족-5족 화합물 반도체로 구현될 수 있으며, 상기 제1 도전형 반도체층(112)이 N형 반도체층인 경우, 상기 제1도전형 도펀트는 N형 도펀트로서, Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다.

[0024] 상기 제1 도전형 반도체층(122)은 Al_xIn_yGa_(1-x-y)N (0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 그리고, 상기 제1 도전형 반도체층(112)은 GaN, InN, AlN, InGaN, AlGaIn, InAlGaIn, AlInN, AlGaAs, InGaAs, AlInGaAs, GaP, AlGaP, InGaP, AlInGaP, InP 중 어느 하나 이상으로 형성될 수 있다.

[0025] 상기 제1 도전형 반도체층(122)은 화학증착방법(CVD) 혹은 분자선 에피택시(MBE) 혹은 스퍼터링 혹은 수산화물 증기상 에피택시(HVPE) 등의 방법을 사용하여 N형 GaN층을 형성할 수 있다. 또한, 상기 제1 도전형 반도체층(122)은 챔버에 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH₃), 질소 가스(N₂), 및 실리콘(Si)와 같은 n형 불순물을 포함하는 실란 가스(SiH₄)가 주입되어 형성될 수 있다.

[0026] 상기 활성층(124)은 제1 도전형 반도체층(122)을 통해서 주입되는 전자와 이후 형성되는 제2 도전형 반도체층(126)을 통해서 주입되는 정공이 서로 만나서 활성층(발광층) 물질 고유의 에너지 밴드에 의해서 결정되는 에너지를 갖는 빛을 방출하는 층이다.

[0027] 상기 활성층(124)은 단일 양자 우물 구조, 다중 양자 우물 구조(MQW: Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다. 예를 들어, 상기 활성층(114)은 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH₃), 질소 가스(N₂), 및 트리메틸 인듐 가스(TMIn)가 주입되어 다중 양자우물구조가 형성될 수 있으나 이에 한정되는 것은 아니다.

[0028] 상기 활성층(124)의 우물층/장벽층은 InGaIn/GaN, InGaIn/InGaIn, AlGaIn/GaN, InAlGaIn/GaN ,

GaAs./AlGaAs(InGaAs), GaP/AlGaP(InGaP) 중 어느 하나 이상의 페어 구조로 형성될 수 있으나 이에 한정되지 않는다. 상기 우물층은 상기 장벽층의 밴드 갭보다 낮은 밴드 갭을 갖는 물질로 형성될 수 있다.

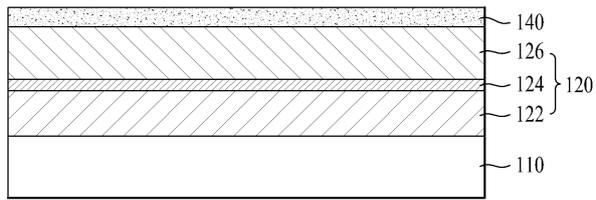
- [0029] 상기 활성층(124)의 위 또는/및 아래에는 도전형 클래드층(미도시)이 형성될 수 있다. 상기 도전형 클래드층은 AlGaIn계 반도체로 형성될 수 있으며, 상기 활성층(124)의 밴드 갭보다는 높은 밴드 갭을 갖을 수 있다.
- [0030] 상기 제2 도전형 반도체층(126)은 제2 도전형 도펀트가 도핑된 3족-5족 화합물 반도체 예컨대, $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 상기 제2 도전형 반도체층(126)이 P형 반도체층인 경우, 상기 제2도전형 도펀트는 P형 도펀트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있다.
- [0031] 상기 제2 도전형 반도체층(126)은 챔버에 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH₃), 질소 가스(N₂), 및 마그네슘(Mg)과 같은 p 형 불순물을 포함하는 비세틸 사이클로 펜타디에닐 마그네슘(EtCp₂Mg){Mg(C₂H₅C₃H₄)₂}가 주입되어 p형 GaN층이 형성될 수 있으나 이에 한정되는 것은 아니다.
- [0032] 실시예에서 상기 제1 도전형 반도체층(122)은 P형 반도체층, 상기 제2 도전형 반도체층(126)은 N형 반도체층으로 구현할 수 있다. 또한 상기 제2 도전형 반도체층(126) 위에는 상기 제2 도전형과 반대의 극성을 갖는 반도체 예컨대 상기 제 2도전형 반도체층이 P형 반도체층일 경우 N형 반도체층(미도시)을 형성할 수 있다. 이에 따라 발광 구조물(110)은 N-P 접합 구조, P-N 접합 구조, N-P-N 접합 구조, P-N-P 접합 구조 중 어느 한 구조로 구현할 수 있다.
- [0033] 그리고, 도 1b에 도시된 바와 같이 상기 제2 도전형 반도체층(126) 상에 제2 오믹층(140)을 약 200 옴스트롱의 두께로 적층한다.
- [0034] 상기 제2 오믹층(140)은 ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IZON(IZO Nitride), AGZO(Al-Ga ZnO), IGZO(In-Ga ZnO), ZnO, IrOx, RuOx, NiO, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO, Ag, Ni, Cr, Ti, Al, Rh, Pd, Ir, Sn, In, Ru, Mg, Zn, Pt, Au, Hf 중 적어도 하나를 포함하여 형성될 수 있으며, 이러한 재료에 한정되는 않는다. 그리고, 상기 제2 오믹층(140)은 스퍼터링법이나 전자빔 증착법에 의하여 형성될 수 있다.
- [0035] 그리고, 도 1c에 도시된 바와 같이 상기 제2 오믹층(140) 상에 반사층(150)을 약 2500 옴스트롱의 두께로 형성할 수 있다. 상기 반사층(150)은 알루미늄(Al), 은(Ag), 니켈(Ni), 백금(Pt), 로듐(Rh), 혹은 Al이나 Ag이나 Pt나 Rh를 포함하는 합금을 포함하는 금속층으로 이루어질 수 있다. 알루미늄이나 은 등은 상기 활성층(124)에서 발생된 빛을 효과적으로 반사하여 발광소자의 광추출 효율을 크게 개선할 수 있다.
- [0036] 그리고, 도 1d에 도시된 바와 같이 상기 반사층 상에 도전성 지지기판(170)을 형성할 수 있다.
- [0037] 상기 도전성 지지기판(170)은 몰리브덴(Mo), 실리콘(Si), 텅스텐(W), 구리(Cu) 및 알루미늄(Al)로 구성되는 군으로부터 선택되는 물질 또는 이들의 합금으로 이루어질 수 있으며, 또한, 금(Au), 구리합금(Cu Alloy), 니켈(Ni-nickel), 구리-텅스텐(Cu-W), 캐리어 웨이퍼(예: GaN, Si, Ge, GaAs, ZnO, SiGe, SiC, SiGe, Ga₂O₃ 등) 등을 선택적으로 포함할 수 있다. 상기 도전성 지지기판(170)을 형성시키는 방법은 전기화학적 금속증착방법이나 유테틱 메탈을 이용한 본딩 방법 등을 사용할 수 있다.
- [0038] 여기서, 상기 반사층(150)과 상기 도전성 지지기판(170)과의 결합을 위하여, 상기 반사층(150)이 결합층의 역할을 기능을 수행하거나, 금(Au), 주석(Sn), 인듐(In), 알루미늄(Al), 실리콘(Si), 은(Ag), 니켈(Ni) 및 구리(Cu)로 구성되는 군으로부터 선택되는 물질 또는 이들의 합금으로 결합층(160)을 형성할 수 있다. 그리고, 상기 제2 오믹층(140)과 반사층(150) 및 도전성 지지기판(170)이 제2 전극으로서 작용할 수 있다.
- [0039] 그리고, 도 1e에 도시된 바와 같이, 상기 기판(110)을 분리하다.
- [0040] 상기 기판(110)의 제거는 엑시머 레이저 등을 이용한 레이저 리프트 오프(Laser Lift Off: LLO)의 방법으로 할 수도 있으며, 건식 및 습식 식각의 방법으로 할 수도 있다.
- [0041] 레이저 리프트 오프법을 예로 들면, 상기 기판(110) 방향으로 일정 영역의 과장을 가지는 엑시머 레이저 광을 포커싱(focusing)하여 조사하면, 상기 기판(110)과 발광 구조물(120)의 경계면에 열 에너지가 집중되어 경계면이 갈륨과 질소 분자로 분리되면서 레이저 광이 지나가는 부분에서 순간적으로 기판(110)의 분리가 일어난다.

- [0042] 그리고, 도 1f에 도시된 바와 같이 상기 제1 도전형 반도체층(122)의 표면을플라즈마 처리한다. 이때, 플라즈마 처리는 ICP(inductively coupled plasma), RIE(Reactive Ion Etching) 및 스퍼터링 중 어느 하나의 방법으로 수행될 수 있다.
- [0043] 플라즈마 처리 공정을 상세히 하면 다음과 같다.
- [0044] 도시된 바와 같이, 상하에 서로 평행하게 대향하는 2개의 전극(10, 20)을 준비하고, 2개의 전극 중 하부 전극(20)상에는 발광소자(S)가 탑재된다. 여기서, 발광소자(S)는 도 1e의 기관 분리 공정이 종료된 후의 발광소자이며, 제1 도전형 반도체층(122)의 표면만 플라즈마 처리를 하면 되므로, 다른 부분은 마스크 등을 사용하여 은폐시킬 수 있다.
- [0045] 플라즈마 처리 장치는 내부로 기관을 반입하거나 반출하는 과정을 수행하는 내부 승강핀(30)과 외부 승강바(40)가 마련되는데, 내부 승강핀(30)은 하부 전극(20)의 가장자리부를 관통하여 형성되며, 하부 전극(20)에 형성된 관통공(22)을 통과하며 상하로 구동된다.
- [0046] 그리고, 외부 승강바(미도시)는 하부 전극(20)의 외측에 별도로 마련되는데, 하부 전극(20)의 측면과 플라즈마 처리장치의 측면 사이에 형성되는 공간에 마련되며 상하로 구동할 수 있는 구조이다.
- [0047] 상부 전극(10)은 하부 전극(20)과 대향하는 위치에 마련되는데, 상기 상부 전극은 전극으로서의 역할 뿐만 아니라, 양 전극 사이에 공정가스를 공급하는 공정가스 공급부의 역할도 수행한다. 따라서, 상기 상부 전극(10) 하부에는 도시된 바와 같이, 샤워헤드(shower head, 12)가 결합된다.
- [0048] 상기 샤워헤드(12)는 미세한 직경을 가지는 복수 개의 공정가스 확산공(14)이 형성되어, 상기 샤워헤드(12)를 통하여 공정가스가 양 전극(10, 20) 사이의 공간으로 균일하게 공급될 수 있다.
- [0049] 플라즈마 처리 공정에서 산소(O₂) 또는 질소(O₂) 또는 아르곤(Ar) 등이 처리가스로서 전극 사이에 공급되고, 전극에 고주파 전력이 인가되면 상기 가스가 플라즈마로 변화되어 상기 기관(S)의 표면을 처리한다.
- [0050] 또한, 상기 플라즈마 처리장치에는 내부의 가스를 배기시키기 위한 배기부(40)가 마련되는데, 배기부(40)는 플라즈마 처리장치의 외부에 마련되는 펌프(미도시)에 의하여 플라즈마 처리장치 내부의 기체를 흡입하여 제거하고, 플라즈마 처리장치 내부를 진공 상태로 유지할 수 있다.
- [0051] 플라즈마 처리 공정에서 예를 들어 산소 분위기에서 플라즈마 처리하면, 제1 도전형 반도체층(122)의 GaN이 산소와 반응하여 Ga₂O₃를 형성하여 제1 도전형 반도체층(122)의 표면에 N-vacancy를 형성하여 일함수의 저하를 유발한다.
- [0052] 그리고, 도 1g에 도시된 바와 같이 플라즈마 처리된 제1 도전형 반도체층(122)의 표면에 마스크(200)를 씌우고, 제1 오믹층(180)을 형성한다. 제 1 오믹층(180)은 Ti, Cr, Al, V(바나듐) 및 W로 구성되는 군으로부터 선택되는 물질 또는 이들의 합금을, 스퍼터링법 또는 전자빔 증착법으로 0.5 나노미터 내지 3.0 마이크로 미터의 두께로 증착될 수 있다.
- [0053] 상기 제1 오믹층(180)의 조성 물질들 특히, 바나듐과 텅스텐은 아래의 열처리 절차에서 다른 금속보다 안정적인 상태를 유지할 수 있고, 하이 파워(High Power)에서 구동될 때에도 고온에 의한 특성 열화가 발생하지 않는다.
- [0054] 그리고, 상기 오믹층(180)이 0.5 나노미터 이하의 두께로 형성되면 소자의 동작전압을 낮추는 효과가 적을 수 있다.
- [0055] 그리고, 상기 제1 오믹층(180) 증착 후에 약 350도(℃) 이하의 온도에서 후열처리를 하여, 상기 제1 오믹층(180)의 컨택 특성을 유지할 수 있다.
- [0056] 이때, 제1 도전형 반도체층(122)과 제1 오믹층(180)의 컨택 영역(A)에는 플라즈마 처리의 혼적으로 5% 원자비 이상의 산소(O) 또는 50% 원자비 이상의 질소(N)가 포함될 수 있다. 즉, 기관의 분리 공정 후에 제1 도전형 반도체층(122)의 표면에는 통상적으로 갈륨(Ga)이 약 60% 원자비 이상, 질소(N)가 약 30% 원자비 이상, 산소(O)가 약 2~3%의 원자비로 포함되며 기타 탄소(C)등이 포함되는데, 플라즈마 처리 공정에서 산소 또는 질소가 공급되어 상술한 정도로 잔존하게 된다.
- [0057] 또한, 상기 산소 또는 질소의 공급은 임플란트(Implant) 방법으로 수행될 수 있다. 이때, 상기 제1 도전형 반도체층(122)의 표면 전체에 임플란트 공정을 수행할 수 있으나, 상기 제1 오믹층(180)이 형성될 영역만을 오픈시키기 위하여 사진 및 현상 공정을 통하여 포토 레지스트 패턴을 형성하고, 산소 또는 질소의 임플란트 공정을

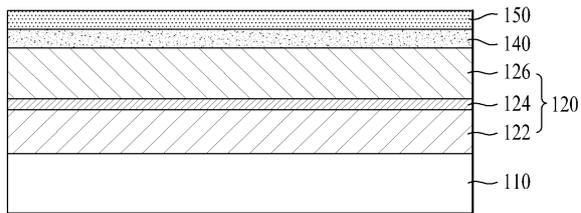
수행하여 상기 제1 오믹층(180)이 형성될 영역에 소정 두께의 산소 또는 질소층을 형성할 수 있다.

- [0058] 그리고, 도 1h에 도시된 바와 같이 상기 제1 오믹층(180) 상에 제1 전극을 형성한다. 상기 제1 전극(190)은 몰리브덴(Mo), 크롬(Cr), 니켈(Ni), 금(Au), 알루미늄(Al), 타이타늄(Ti), 백금(Pt), 바나듐(V), 텅스텐(W), 납(Pd), 구리(Cu), 로듐(Rh) 및 이리듐(Ir) 중에서 선택된 어느 하나의 금속 또는 상기 금속들의 합금으로 이루어진다. 상기 제1 전극(190)도 상기 제1 도전형 반도체층(122)의 일부 상에 구비되게, 마스크를 이용하여 형성할 수 있다.
- [0059] 그리고, 도 1i에 도시된 바와 같이 상기 발광구조물(120)의 측면에 패시베이션층(Passivation layer, 195)을 증착할 수 있다. 여기서, 상기 패시베이션층(195)은 절연물질로 이루어질 수 있으며, 상기 절연물질은 비전도성인 산화물이나 질화물로 이루어질 수 있다. 일 예로서, 상기 패시베이션층(195)은 실리콘 산화물(SiO₂)층, 산화 질화물층, 산화 알루미늄층으로 이루어질 수 있다.
- [0060] 도 2는 발광소자의 다른 실시예를 나타낸 도면이다.
- [0061] 본 실시예는 도 1i에 도시된 실시예와 동일하나, 제1 도전형 반도체층(122)의 표면에 요철 형상이 구비된다. 상기 요철 형상은, PEC 방법이나 마스크를 형성한 후 에칭을 통하여 형성할 수 있다. 여기서, 식각액(가령, KOH)의 양, UV(자외선)의 세기 및 노출 시간, Gallium-polar, Nitrogen-polar의 식각 속도 차이, GaN 결정성에 의한 식각 속도 차이 등을 조절함으로써, 미세 크기의 요철의 형상을 조절할 수 있다.
- [0062] 마스크를 이용한 에칭 공정은, 상기 제1 도전형 반도체층(122) 상에 포토레지스트를 코팅한 다음, 마스크를 사용하여 노광 공정을 진행한다. 그리고, 노광 공정이 진행되면, 이를 현상하여 식각 패턴을 형성한다. 상술한 공정에 따라 상기 제1 도전형 반도체층(122) 상에 식각 패턴이 형성되며, 식각 공정을 진행하여 상기 제1 도전형 반도체층(122) 상에 요철 구조를 형성한다. 상기 요철 구조는 상기 제1 도전형 반도체층(122)의 표면적을 증가시키기 위한 것이므로, 통상적으로 마루와 골의 개수가 많을수록 좋다.
- [0063] 상술한 실시예들에 따른 발광소자는 제1 도전형 반도체층의 표면이 산소 등으로 플라즈마 처리되어, 표면의 일함수가 저하되고 오믹특성이 향상되어 저전압에서도 상대적으로 고전류가 흐를 수 있으므로, 발광소자의 동작전압을 낮출 수 있다.
- [0064] 도 3a 내지도 3g는 발광소자의 제3 시예를 제조방법을 나타낸 도면이다.
- [0065] 본 실시예는 도 1a 내지 도 1g에 도시된 실시예와 유사한, 오믹층(140)이 생략된다. 즉, 상기 제2 도전형 반도체층(126)의 노출된 영역과 에칭 스톱층 및 전류 저지층(130) 상에 반사층(150)이 적층될 수 있다.
- [0066] 상술한 제2 실시예와 제3 실시예에서도, 에칭 스톱층(130)이 소자 분리 공정에서 오믹층(140) 또는 반사층(150)이 식각되어 발광소자물이 쇼트되는 것을 방지할 수 있다.
- [0067] 도 4는 발광소자 패키지의 제1 실시예의 단면도이다.
- [0068] 도시된 바와 같이, 상술한 실시예들에 따른 발광 소자 패키지는 패키지 몸체(320)와, 상기 패키지 몸체(320)에 설치된 제1 전극층(311) 및 제2 전극층(312)과, 상기 패키지 몸체(320)에 설치되어 상기 제1 전극층(311) 및 제2 전극층(312)과 전기적으로 연결되는 실시예에 따른 발광 소자(300)와, 상기 발광 소자(300)를 포위하는 충전재(340)를 포함한다.
- [0069] 상기 패키지 몸체(320)는 실리콘 재질, 합성수지 재질, 또는 금속 재질을 포함하여 형성될 수 있으며, 상기 발광 소자(300)의 주위에 경사면이 형성되어 광추출 효율을 높일 수 있다.
- [0070] 상기 제1 전극층(311) 및 제2 전극층(312)은 서로 전기적으로 분리되며, 상기 발광 소자(300)에 전원을 제공한다. 또한, 상기 제1 전극층(311) 및 제2 전극층(312)은 상기 발광 소자(300)에서 발생된 광을 반사시켜 광 효율을 증가시킬 수 있으며, 상기 발광 소자(300)에서 발생된 열을 외부로 배출시키는 역할을 할 수도 있다.
- [0071] 상기 발광 소자(300)는 상기 패키지 몸체(320) 상에 설치되거나 상기 제1 전극층(311) 또는 제2 전극층(312) 상에 설치될 수 있다.
- [0072] 상기 발광 소자(300)는 상기 제1 전극층(311) 및 제2 전극층(312)과 와이어 방식, 플립칩 방식 또는 다이 본딩 방식 중 어느 하나에 의해 전기적으로 연결될 수도 있다.
- [0073] 상기 충전재(340)는 상기 발광 소자(300)를 포위하여 보호할 수 있다. 또한, 상기 충전재(340)에는 형광체가 포함되어 상기 발광 소자(300)에서 방출된 광의 파장을 변화시킬 수 있다.

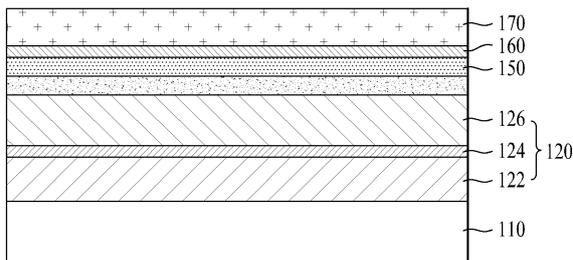
도면1b



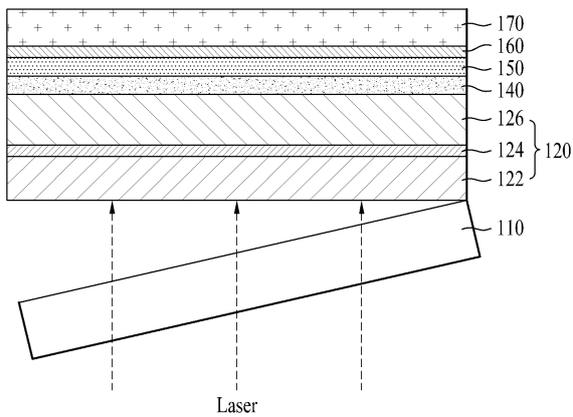
도면1c



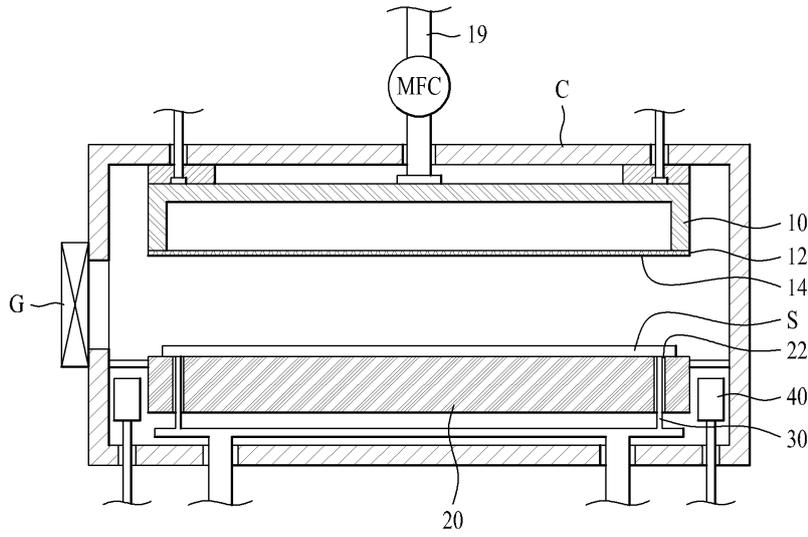
도면1d



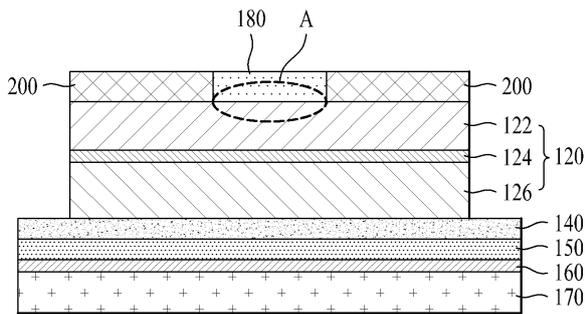
도면1e



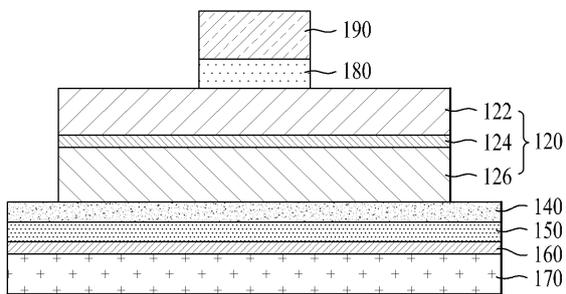
도면1f



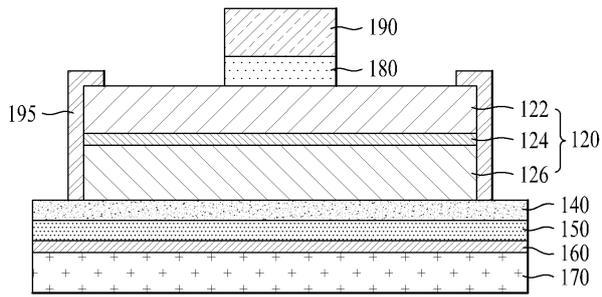
도면1g



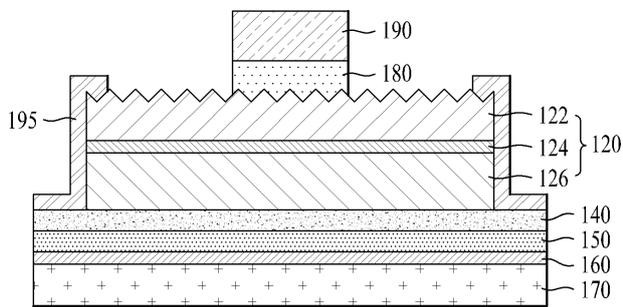
도면1h



도면1i



도면2



도면3

