



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년03월20일
(11) 등록번호 10-1503682
(24) 등록일자 2015년03월12일

(51) 국제특허분류(Int. Cl.)
H01L 27/146 (2006.01)
(21) 출원번호 10-2008-0036375
(22) 출원일자 2008년04월18일
심사청구일자 2013년03월29일
(65) 공개번호 10-2009-0110729
(43) 공개일자 2009년10월22일
(56) 선행기술조사문헌
JP2007081033 A*
KR100772892 B1*
KR1020010025844 A*
KR1020070006982 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전자 주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
노현필
경기도 성남시 분당구 수내로 181, - 302동 1105호 (분당동, 셋별마을)
이덕형
경기도 성남시 분당구 정자로 143, 201동 1203호 (정자동, 한솔마을)
박두철
경기 화성시 동탄반석로 41, 614동 1201호 (반송동, 나루마을신도브레뉴아파트)
(74) 대리인
특허법인가산

전체 청구항 수 : 총 7 항

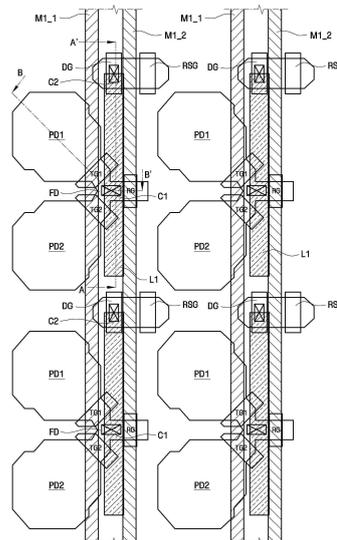
심사관 : 박성호

(54) 발명의 명칭 공유 픽셀형 이미지 센서 및 그 제조 방법

(57) 요약

공유 픽셀형 이미지 센서가 제공된다. 공유 픽셀형 이미지 센서는 반도체 기판 내에 형성된 플로팅 확산 영역, 상기 반도체 기판 내에 일 방향으로 인접하여 형성된 제1 및 제2 광전 변환 영역, 상기 제1 및 제2 광전 변환 영역에 축전된 전하를 상기 플로팅 확산 영역으로 각각 전송하는 두개의 전송 소자, 상기 플로팅 확산 영역의 전하를 출력하는 드라이브 소자, 상기 플로팅 확산 영역 상에 형성된 제1 콘택, 상기 드라이브 소자 상에 형성된 제2 콘택 및 상기 제1 콘택 및 상기 제2 콘택을 연결하여 상기 플로팅 확산 영역과 상기 드라이브 소자를 전기적으로 연결하되, 상기 제1 콘택 및 상기 제2 콘택의 상면보다 낮은 높이에 형성된 국부 배선을 포함한다.

대표도 - 도3a



특허청구의 범위

청구항 1

반도체 기판 내에 형성된 플로팅 확산 영역;

반도체 기판 내에 일 방향으로 인접하여 형성된 제1 및 제2 광전 변환 영역;

상기 제1 및 제2 광전 변환 영역에 축전된 전하를 상기 플로팅 확산 영역으로 각각 전송하는 두개의 전송 소자;

상기 플로팅 확산 영역의 전하를 출력하는 드라이브 소자;

상기 플로팅 확산 영역 상에 형성된 제1 콘택;

상기 드라이브 소자 상에 형성된 제2 콘택;

상기 제1 콘택 및 상기 제2 콘택을 연결하여 상기 플로팅 확산 영역과 상기 드라이브 소자를 전기적으로 연결하되, 상기 제1 콘택 및 상기 제2 콘택의 상면보다 낮은 높이에 형성된 국부 배선; 및

상기 제1 콘택 및 상기 제2 콘택은 같은 높이로 형성되며, 상기 제1 콘택 및 상기 제2 콘택의 상면과 같은 높이에 수평 방향으로 연장되어 형성된 금속 배선을 포함하고,

상기 금속 배선은 상기 제1 콘택 및 상기 제2 콘택과 수평 방향으로 이격되어 형성되고,

상기 국부 배선과 상기 금속 배선은 서로 다른 높이에 형성되며, 상기 국부 배선과 상기 금속 배선은 수직 방향으로 적어도 일부 오버랩되는 공유 픽셀형 이미지 센서.

청구항 2

제 1항에 있어서,

상기 드라이브 소자는 상기 제1 광전 변환 영역과 인접하여 형성되며, 상기 국부 배선은 상기 제1 콘택 및 상기 제2 콘택으로 연결하고 제2 광전 변환 영역 방향으로 소정 길이 연장되어 형성된 공유 픽셀형 이미지 센서.

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

반도체 기판 내에 일 방향으로 인접하여 형성된 4개의 광전 변환 영역;

상기 인접한 2개의 광전 변환 영역에 축전된 전하를 제1 플로팅 확산 영역에 각각 전달하는 2개의 전송 소자;

상기 나머지 인접한 2개의 광전 변환 영역에 축전된 전하를 제2 플로팅 확산 영역에 각각 전달하는 2개의 전송 소자;

상기 제1 또는 제2 플로팅 확산 영역의 전하를 출력하는 드라이브 소자;

상기 제1 플로팅 확산 영역 상에 형성된 제1 콘택;

상기 제2 플로팅 확산 영역 상에 형성된 제2 콘택;

상기 드라이브 소자 상에 형성된 제3 콘택;

상기 제1 콘택, 상기 제2 콘택 및 상기 제3 콘택을 연결하여 상기 제1 및 제2 플로팅 확산 영역과 상기 드라이브 소자를 전기적으로 연결하되, 상기 제1 콘택, 상기 제2 콘택 및 상기 제3 콘택의 상면보다 낮은 높이에 형성된 국부 배선; 및

상기 제1 콘택, 상기 제2 콘택 및 상기 제3 콘택은 동일한 높이에 형성되며, 상기 제1 콘택, 상기 제2 콘택 및 상기 제3 콘택 상면과 같은 높이에 수평 방향으로 연장되어 형성된 금속 배선을 포함하고,

상기 금속 배선은 상기 제1 콘택, 상기 제2 콘택 및 상기 제3 콘택과 수평 방향으로 이격되어 형성되고,

상기 국부 배선과 상기 금속 배선은 서로 다른 높이에 형성되며, 상기 국부 배선과 상기 금속 배선은 수직 방향으로 적어도 일부 오버랩되는 공유 픽셀형 이미지 센서.

청구항 9

제 8항에 있어서,

상기 드라이브 소자는 상기 제1 플로팅 확산 영역과 상기 제2 플로팅 확산 영역의 사이에 형성되며, 상기 국부 배선은 상기 제3 콘택을 중심으로 상기 제1 콘택 및 상기 제2 콘택의 양 방향으로 연장되어 형성된 공유 픽셀형 이미지 센서.

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

반도체 기판 내에 플로팅 확산 영역, 일 방향으로 인접하여 형성된 다수개의 광전 변환 영역, 상기 플로팅 확산 영역의 전하를 출력하는 드라이브 소자를 형성하고,

상기 반도체 기판 상에 제1 층간 절연막을 증착하고,

상기 제1 층간 절연막 상에 국부 배선을 형성하고,

상기 국부 배선이 형성된 상기 반도체 기판 상에 제2 층간 절연막을 증착하고,

상기 제2 층간 절연막을 관통하며 상기 플로팅 확산 영역과 연결되는 제1 콘택 및 상기 드라이브 소자와 연결되는 제2 콘택을 형성하되, 상기 제1 콘택 및 상기 제2 콘택은 상기 국부 배선과 연결되고,

상기 제1 및 제2 콘택과 수평 방향으로 이격되고, 상기 국부 배선과 수직 방향으로 적어도 일부 오버랩되는 금속 배선을 상기 제2 층간 절연막 상에 형성하는 것을 포함하는 공유 픽셀형 이미지 센서의 제조 방법.

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

제 14항에 있어서,

상기 국부 배선은 플로팅 확산 영역을 중심으로 상기 드라이브 소자 방향 및 그 반대 방향으로 소정 길이만큼 연장되도록 형성하는 공유 픽셀형 이미지 센서의 제조 방법.

청구항 19

제 14항에 있어서,

상기 공유 픽셀형 이미지 센서가 4공유 픽셀형 이미지 센서이고, 상기 플로팅 확산 영역이 2개가 형성되는 경우, 상기 제1 콘택은 상기 플로팅 확산 영역 각각에 형성되며 상기 국부 배선은 상기 2개의 제1 콘택 및 상기 제2 콘택을 전기적으로 연결하는 공유 픽셀형 이미지 센서의 제조 방법.

청구항 20

삭제

청구항 21

삭제

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 공유 픽셀형 이미지 센서 및 그 제조 방법에 관한 것으로 보다 상세하게는 수광 효율이 향상된 공유 픽셀형 이미지 센서 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 본 발명은 이미지 센서에 관한 것으로, 보다 상세하게는 수광 효율이 향상된 공유 픽셀형 이미지 센서에 관한 것이다.

[0003] 이미지 센서(image sensor)는 광학 영상을 전기 신호로 변환시킨다. 최근 들어, 컴퓨터 산업과 통신 산업의 발달에 따라 디지털 카메라, 캠코더, PCS(Personal Communication System), 게임 기기, 경비용 카메라, 의료용 마이크로 카메라, 로봇 등 다양한 분야에서 성능이 향상된 이미지 센서의 수요가 증대되고 있다.

[0004] MOS 이미지 센서는 구동 방식이 간편하고 다양한 스캐닝(scanning) 방식으로 구현 가능하다. 또한, 신호 처리 회로를 단일칩에 집적할 수 있어 제품의 소형화가 가능하며, MOS 공정 기술을 호환하여 사용할 수 있어 제조 단가를 낮출 수 있다. 전력 소모 또한 매우 낮아 배터리 용량이 제한적인 제품에 적용이 용이하다. 따라서, MOS 이미지 센서는 기술 개발과 함께 고해상도가 구현 가능함에 따라 그 사용이 급격히 늘어나고 있다.

[0005] 그런데, 증대된 해상도를 충족시키기 위해서 픽셀의 집적도를 증가시킬수록 단위 픽셀당 광전 변환 소자 면적이 작아져서 감도(sensitivity) 및 포화 신호량이 떨어진다. 따라서, 수광 효율을 높이기 위해서 수광부인 광전 변환 소자의 면적이 최대화되도록 다수의 광전 변환 소자가 독출 소자를 공유하는 구조의 액티브 픽셀 센서 어레이가 적용되고 있다. 즉, 일 방향으로 인접하여 형성된 2개 또는 4개의 광전 변환 소자가 독출 소자를 공유하는 공유 픽셀형 이미지 센서가 사용된다.

[0006] 공유 픽셀형 이미지 센서에서는 일부 독출 소자들이 광전 변환 소자와 서로 다른 액티브 상에 형성된다. 한편, 이미지 센서에서는 플로팅 확산 영역과 드라이브 소자를 연결하는 배선이 요구되는데, 공유 픽셀형 이미지 센서에서는 플로팅 확산 영역과 드라이브 소자가 서로 다른 액티브 상에 형성됨으로써, 이를 연결하기 위한 금속 배

선을 형성하여야 한다.

- [0007] 일반적으로 이미지 센서에서 요구되는 배선들을 디자인할 때에는 광전 변환 소자 상부가 오픈되는 면적을 최대화하여 필 팩터(fill factor)를 증가시킨다. 그러나, 소자의 크기가 줄어들고, 형성하여야 하는 배선들이 많아짐에 따라 메탈 배선들 사이로 오픈되는 개구부의 면적이 줄어들고 있다. 따라서, 메탈 배선들 사이로 오픈되는 개구부의 면적을 크게 확보하는 것이 요구된다.

발명의 내용

해결 하고자하는 과제

- [0008] 본 발명이 해결하고자 하는 과제는 수광 효율이 향상된 공유 픽셀형 이미지 센서를 제공하는 데 있다.
- [0009] 본 발명이 해결하고자 하는 다른 과제는 수광 효율이 향상된 공유 픽셀형 이미지 센서의 제조 방법을 제공하는 데 있다.
- [0010] 본 발명이 해결하고자 하는 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

- [0011] 상기 과제를 달성하기 위한 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서는 반도체 기판 내에 형성된 플로팅 확산 영역, 상기 반도체 기판 내에 일 방향으로 인접하여 형성된 제1 및 제2 광전 변환 영역, 상기 제1 및 제2 광전 변환 영역에 축전된 전하를 상기 플로팅 확산 영역으로 각각 전송하는 두개의 전송 소자, 상기 플로팅 확산 영역의 전하를 출력하는 드라이브 소자, 상기 플로팅 확산 영역 상에 형성된 제1 콘택, 상기 드라이브 소자 상에 형성된 제2 콘택 및 상기 제1 콘택 및 상기 제2 콘택을 연결하여 상기 플로팅 확산 영역과 상기 드라이브 소자를 전기적으로 연결하되, 상기 제1 콘택 및 상기 제2 콘택의 상면보다 낮은 높이에 형성된 국부 배선을 포함한다.
- [0012] 상기 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 공유 픽셀형 이미지 센서는 반도체 기판 내에 일 방향으로 인접하여 형성된 4개의 광전 변환 영역, 상기 인접한 2개의 광전 변환 영역에 축전된 전하를 제1 플로팅 확산 영역에 각각 전달하는 2개의 전송 소자, 상기 나머지 인접한 2개의 광전 변환 영역에 축전된 전하를 제2 플로팅 확산 영역에 각각 전달하는 2개의 전송 소자, 상기 제1 또는 제2 플로팅 확산 영역의 전하를 출력하는 드라이브 소자, 상기 제1 플로팅 확산 영역 상에 형성된 제1 콘택, 상기 제2 플로팅 확산 영역 상에 형성된 제2 콘택, 상기 드라이브 소자 상에 형성된 제3 콘택 및 상기 제1 콘택, 상기 제2 콘택 및 상기 제3 콘택을 연결하여 상기 제1 및 제2 플로팅 확산 영역과 상기 드라이브 소자를 전기적으로 연결하되, 상기 제1 콘택, 상기 제2 콘택 및 상기 제3 콘택의 상면보다 낮은 높이에 형성된 국부 배선을 포함한다.
- [0013] 상기 다른 과제를 달성하기 위한 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 제조 방법은 반도체 기판 내에 플로팅 확산 영역, 일 방향으로 인접하여 형성된 다수개의 광전 변환 영역, 상기 플로팅 확산 영역의 전하를 출력하는 드라이브 소자를 형성하고, 상기 반도체 기판 상에 제1 층간 절연막을 증착하고, 상기 제1 층간 절연막 상에 국부 배선을 형성하고, 상기 국부 배선이 형성된 상기 반도체 기판 상에 제2 층간 절연막을 증착하고, 상기 제2 층간 절연막을 관통하며 상기 플로팅 확산 영역과 연결되는 제1 콘택 및 상기 드라이브 소자와 연결되는 제2 콘택을 형성하되, 상기 제1 콘택 및 상기 제2 콘택은 상기 국부 배선과 연결되도록 하는 것을 포함한다.
- [0014] 본 발명의 기타 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

효과

- [0015] 상기한 바와 같은 이미지 센서 및 그 제조 방법에 따르면 다음과 같은 효과가 있다.
- [0016] 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서에 따르면, 플로팅 확산 영역과 드라이브 소자를 연결하는 국부 배선을 따로 형성한다. 따라서, 금속 배선들을 적절히 배치하여 디자인 할 때에 금속 배선의 라인의 수가 줄어들게 된다. 따라서, 광전 변환 영역의 상부가 오픈되는 면적을 확보하기가 보다 수월해지며, 금속 배선들의 위치를 디자인하기도 수월해진다. 또한, 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서에서는 플로팅 확산 영역을 공유하는 인접하여 형성된 2개의 광전 변환 소자(PD1, PD2) 각각에 횡방향으로 나란하게 국부 배선을

형성한다. 즉, 국부 배선을 플로팅 확산 영역을 공유하는 전송 소자에 대칭적으로 배치할 수 있다. 따라서, 전송 소자와 플로팅 확산 영역의 커플링(coupling) 특성이 향상될 수 있다.

발명의 실시를 위한 구체적인 내용

- [0017] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참고하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 따라서, 몇몇 실시예들에서 잘 알려진 소자 구조 및 잘 알려진 기술들은 본 발명이 모호하게 해석되는 것을 피하기 위하여 구체적으로 설명되지 않는다.
- [0018] 하나의 소자(elements)가 다른 소자와 "연결된(connected to)" 또는 "커플링된(coupled to)" 이라고 지칭되는 것은, 다른 소자와 직접 연결 또는 커플링된 경우 또는 중간에 다른 소자를 개재한 경우를 모두 포함한다. 반면, 하나의 소자가 다른 소자와 "직접 연결된(directly connected to)" 또는 "직접 커플링된(directly coupled to)"으로 지칭되는 것은 중간에 다른 소자를 개재하지 않은 것을 나타낸다.
- [0019] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0020] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.
- [0021] 본 발명의 실시예들에서는 이미지 센서의 일례로 CMOS 이미지 센서를 예시할 것이다. 그러나, 본 발명에 따른 이미지 센서는 NMOS 또는 PMOS 공정만을 적용하거나 NMOS와 PMOS 공정을 모두 사용하는 CMOS 공정을 적용하여 형성한 이미지 센서를 모두 포함할 수 있다.
- [0022] 본 발명의 실시예들에서는 이미지 센서의 일례로 4 트랜지스터 이미지 센서를 예시할 것이다. 그러나, 본 발명에 따른 이미지 센서는 3 트랜지스터 이미지 센서 또는 5 트랜지스터 이미지 센서를 모두 포함할 수 있다.
- [0023] 또한, 본 발명의 실시예들에서는 공유 픽셀형 이미지 센서로, 2 공유 픽셀형 이미지 센서 및 4 공유 픽셀형 이미지 센서를 예시할 것이다. 그러나, 본 발명에 따른 공유 픽셀형 이미지 센서는 독출 소자를 공유하는 복수개의 광전 변환 소자를 포함하는 공유 픽셀(shared pixel)이 반복 단위로 어레이된 공유 픽셀형 이미지 센서를 모두 포함할 수 있다.
- [0024] 도 1은 본 발명의 실시예들에 따른 이미지 센서의 블록도이다.
- [0025] 도 1을 참고하면, 본 발명의 실시예들에 따른 이미지 센서는 광전 변환 소자로 구성된 픽셀들이 이차원적으로 배열되어 이루어진 액티브 픽셀 센서(APS) 어레이(10), 타이밍 발생기(timing generator; 20), 행 디코더(row decoder; 30), 행 드라이버(row driver; 40), 상관 이중 샘플러(Correlated Double Sampler, CDS; 50), 아날로그 디지털 컨버터(Analog to Digital Converter, ADC; 60), 래치부(latch; 70), 열 디코더(column decoder; 80) 등을 포함한다.
- [0026] APS 어레이(10)는 2차원적으로 배열된 복수의 픽셀을 포함한다. 본 발명의 실시예들에 있어서 APS 어레이(10)는 독출 소자를 공유하는 2개 또는 4개의 광전 변환 소자를 포함하는 2 공유 픽셀(2 shared pixel) 또는 4 공유 픽셀을 반복 단위로 하여 행렬 형태로 어레이된다. 공유 픽셀을 사용하면 독출 소자 면적을 줄이고 감소된 독출 소자의 면적을 광전 변환 소자의 크기 증대에 사용할 수 있으므로 수광 효율을 증가시킬 수 있으며, 감도, 포화 신호량 등을 향상시킬 수 있다.
- [0027] 공유 픽셀은 광학 영상을 전기 신호로 변환하는 역할을 한다. APS 어레이(10)는 행 드라이버(40)로부터 픽셀 선

택 신호(SEL), 리셋 신호(RX), 전하 전송 신호(TX) 등 다수의 구동 신호를 수신하여 구동된다. 또한, 변환된 전기적 신호는 수직 신호 라인을 통해서 상관 이중 샘플러(50)에 제공된다.

- [0028] 타이밍 발생기(20)는 행 디코더(30) 및 열 디코더(80)에 타이밍(timing) 신호 및 제어 신호를 제공한다.
- [0029] 행 드라이버(40)는 행 디코더(30)에서 디코딩된 결과에 따라 다수의 단위 픽셀들을 구동하기 위한 다수의 구동 신호를 액티브 픽셀 센서 어레이(10)에 제공한다. 일반적으로 행렬 형태로 단위 픽셀이 배열된 경우에는 각 행별로 구동 신호를 제공한다.
- [0030] 상관 이중 샘플러(50)는 액티브 픽셀 센서 어레이(10)에 형성된 전기 신호를 수직 신호 라인을 통해 수신하여 유지(hold) 및 샘플링한다. 즉, 특정한 잡음 레벨(noise level)과 형성된 전기적 신호에 의한 신호 레벨을 이중으로 샘플링하여, 잡음 레벨과 신호 레벨의 차이에 해당하는 차이 레벨을 출력한다.
- [0031] 아날로그 디지털 컨버터(60)는 차이 레벨에 해당하는 아날로그 신호를 디지털 신호로 변환하여 출력한다.
- [0032] 래치부(70)는 디지털 신호를 래치(latch)하고, 래치된 신호는 컬럼 디코더(80)에서 디코딩 결과에 따라 순차적으로 영상 신호 처리부(도면 미도시)로 출력된다.
- [0033] 공유 픽셀들에서 독출 소자의 공유는 행 방향 공유 또는 열 방향 공유가 적용될 수 있다. 그러나, 도 1에 도시되어 있는 바와 같이 대부분의 이미지 센서가 각 행별로 구동 신호를 제공하는 행 구동 방식(예., 롤링 셔터 방식)을 채택하기 때문에 열 방향으로 인접한 다수개의 광전 변환 소자가 독출 소자를 공유하는 것이 독출 효율을 높이는 데 적합하다.
- [0034] 이하, 도 2 내지 도 5를 참조하여, 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서를 설명한다.
- [0035] 도 2는 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 등가회로도이다.
- [0036] 도 2를 참조하면, 2 공유 픽셀(P)이 행렬 형태로 배열되어 APS 어레이(10)를 구성한다. 2 공유 픽셀(P)은 열 방향으로 인접한 2개의 광전 변환 소자가 독출 소자를 공유한다. 본 명세서에서 사용하는 독출 소자는 광전 변환 소자(photoelectric conversion element)에 입사된 광 신호를 독출하기 위한 소자로, 예컨대 선택 소자(select element), 드라이브 소자(drive element) 및/또는 리셋 소자(reset element)를 포함할 수 있다.
- [0037] 구체적으로, 2 공유 픽셀(P)은 열 방향으로 인접한 2개의 광전 변환 소자(11a, 11b)를 포함한다. 광전 변환 소자(11a, 11b)는 입사광을 흡수하여 광량에 대응하는 전하를 축적한다. 광전 변환 소자(11)로 포토 다이오드, 포토 트랜지스터, 포토 게이트, 핀드 포토 다이오드 또는 이들의 조합이 적용될 수 있으며, 도면에는 포토 다이오드가 예시되어 있다.
- [0038] 각 광전 변환 소자(11a, 11b)는 축적된 전하를 플로팅 확산 영역(13)으로 전송하는 각 전하 전송 소자(15a, 15b)와 커플링된다. 플로팅 확산 영역(Floating Diffusion region)(FD)(13)은 전하를 전압으로 전환하는 영역으로, 기생 커패시턴스를 갖고 있기 때문에, 전하가 누적적으로 저장된다.
- [0039] 2 공유 픽셀(P)은 2 개의 광전 변환 소자(11a, 11b)가 독출 소자인 드라이브 소자(17), 리셋 소자(18) 및 선택 소자(19)를 공유한다. 이들의 기능에 대해서는 i행 픽셀(P(i, j), P(i, j+1), P(i, j+2), P(i, j+3), ...)을 예로 들어 설명한다.
- [0040] 소오스 팔로워 증폭기로 예시되어 있는 드라이브 소자(17)는 각 광전 변환 소자(11a, 11b)에 축적된 전하를 전달받은 플로팅 확산 영역(13)의 전기적 포텐셜의 변화를 증폭하고 이를 출력 라인(Vout)으로 출력한다.
- [0041] 리셋 소자(18)는 플로팅 확산 영역(13)을 주기적으로 리셋시킨다. 리셋 소자(18)는 소정의 바이어스를 인가하는 리셋 라인(RX(i))에 의해 제공되는 바이어스에 의해 구동되는 1개의 MOS 트랜지스터로 이루어질 수 있다. 리셋 라인(RX(i))에 의해 제공되는 바이어스에 의해 리셋 소자(18)가 턴 온되면 리셋 소자(18)의 드레인에 제공되는 소정의 전기적 포텐셜, 예컨대 전원 전압(VDD)이 플로팅 확산 영역(13)으로 전달된다.
- [0042] 선택 소자(19)는 행 단위로 읽어들 2 공유 픽셀(P)을 선택하는 역할을 한다. 선택 소자(19)는 행 선택 라인(SEL(i))에 의해 제공되는 바이어스에 의해 구동되는 1개의 MOS 트랜지스터로 이루어질 수 있다. 행 선택 라인(SEL(i))에 의해 제공되는 바이어스에 의해 선택 소자(19)가 턴 온되면 선택 소자(19)의 드레인에 제공되는 소정의 전기적 포텐셜, 예컨대 전원 전압(VDD)이 드라이브 소자(17)의 드레인 영역으로 전달된다.
- [0043] 전하 전송 소자(15a, 15b)에 바이어스를 인가하는 전송 라인(TX(i)a, TX(i)b), 리셋 소자(18)에 바이어스를 인가하는 리셋 라인(RX(i)), 선택 소자(19)에 바이어스를 인가하는 행 선택 라인(SEL(i))은 행 방향으로 실질적으

로 서로 평행하게 연장되어 배열될 수 있다.

- [0044] 도 3a는 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 레이아웃도이다. 도 3b는 도 3a의 A-A' 및 B-B' 을 절단한 단면도이다. 도 4a 및 도 4b는 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서를 설명하기 위한 도면으로, 도 4b는 도 4a의 A-A' 및 B-B' 을 절단한 단면도이다. 도 5는 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 공유 픽셀의 단위 액티브만을 도시한 레이아웃도이다.
- [0045] 도 3a 내지 도 5를 참조하면, 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 APS 어레이는 플로팅 확산 영역(FD)을 공유하는 2개의 광전 변환 소자(PD1, PD2)가 형성되는 제1 액티브(A1)가 행렬 형태로 배열되고, 제1 액티브(A1) 마다 독립 독출 소자 액티브(A2)가 하나씩 할당되는 방식으로 APS어레이가 이루어진다. 즉, 제1 액티브(A1)와 제2 액티브(A2)가 2 공유 픽셀의 단위 액티브를 구성한다. 본 명세서에서 사용하는 독출 소자는 광전 변환소자(photoelectric conversion element)에 입사된 광 신호를 독출하기 위한 소자로, 예컨대 선택 소자(select element), 드라이브 소자(drive element) 및/또는 리셋 소자(reset element)를 포함할 수 있다.
- [0046] 제1 액티브(A1)는 일축 합병 듀얼 로브(one axis merged dual lobes)형 액티브이다. 구체적으로, 제1 액티브(A1)는 듀얼 로브(lobe) 액티브(a)가 연결 액티브(c)를 통해서 하나의 축(axis) 액티브(b)에 합병된다. 듀얼 로브 액티브(a)는 축 액티브(b)를 중심으로 열 방향으로 대향한다. 따라서, 일축 합병 듀얼 로브형 액티브는 전체적인 외관이 어린 쌍자엽 식물의 배축(hypocotyls)과 배축으로부터 분기된 쌍자엽(a dual cotyledon)의 외관과 실질적으로 유사하다. 일 방향으로 인접하여 형성된 듀얼 로브 액티브(a)는 2개의 광전 변환 소자(PD1, PD2)가 형성되는 듀얼 광전 변환 소자 액티브이고, 연결 액티브(c)는 플로팅 확산 영역(FD) 액티브이다.
- [0047] 3개의 독출 소자, 즉 리셋 소자, 선택 소자 및 드라이브 소자는 하나의 액티브에 다 함께 형성하지 않고, 하나는 제1 액티브(A1)의 축 액티브(b)에 나머지 두 개는 제2 액티브(A2)에 분리하여 형성된다. 축 액티브(b)에는 리셋 소자 게이트(RG)가 배열되어 리셋 소자가 형성될 수 있다. 또한, 제2 액티브(A2)에는 2개의 독출 소자가 형성된다. 축 액티브(b)에 리셋 소자가 형성된 경우, 제2 액티브(A2)에는 드라이브 소자 및 선택 소자가 형성될 수 있다. 따라서, 제2 액티브(A2)에는 소오스 팔로워 게이트 등으로 예시되는 드라이브 게이트(DG), 및 선택 소자를 구성하는 선택 게이트(RSG)들이 배치된다. 드라이브 게이트(DG) 및 선택 게이트(RSG)의 좌, 우 위치는 배선을 어떻게 형성하느냐에 따라서 서로 바뀔 수 있다.
- [0048] 한편, 제1 액티브(A1)에서 2개의 전송 소자의 전송 게이트들(TG1, TG2)은 제1 액티브(A1)의 일축 병합 듀얼 로브 액티브의 듀얼 로브 액티브(a)와 연결 액티브(c) 사이에 각각 형성될 수 있다.
- [0049] 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 APS 어레이의 플로팅 확산 영역(FD) 상에는 제1 콘택(C1)이 형성될 수 있다. 또한, 드라이브 소자(DG) 상에는 제2 콘택(C2)이 형성될 수 있으며, 구체적으로 드라이브 소자(DG)의 게이트 상에 제2 콘택(C2)이 형성될 수 있다. 여기서, 제1 콘택(C1) 및 제2 콘택(C2)은 반도체 기판(100) 상에 형성된 층간 절연막(210)을 관통하여 도전 물질로 매립되어 형성된다. 이 때, 제1 콘택(C1) 및 제2 콘택(C2)의 상면의 높이는 같을 수 있다.
- [0050] 층간 절연막(210) 내에는 제1 콘택(C1) 및 제2 콘택(C2)을 횡방향으로 연결하는 국부 배선(L1)이 형성된다. 국부 배선(L1)은 제1 콘택(C1) 및 제2 콘택(C2)을 연결하여 플로팅 확산 영역(FD)과 드라이브 소자(DG)를 전기적으로 연결하되, 제1 콘택(C1) 및 제2 콘택(C2)의 상면보다 낮은 높이로 형성된다.
- [0051] 또한, 국부 배선(L1)은 일 방향으로 인접하여 형성된 2개의 광전 변환 소자(PD1, PD2)와 나란하게 일 방향으로 연장되어 형성될 수 있다. 이 때, 제1 콘택(C1)에서 드라이브 소자(DG) 방향으로 연장될 뿐 아니라, 그 반대 방향으로도 연장되어 형성된다. 즉, 인접하여 형성된 2개의 광전 변환 소자(PD1, PD2) 각각에 횡방향으로 나란하게 형성된다. 여기서, 국부 배선(L1)은 제1 콘택(C1)을 중심으로 대칭으로 형성될 수도 있으나, 드라이브 소자(DG) 방향으로 연장된 길이보다 드라이브 소자(DG)의 반대 방향으로 연장된 길이가 더 짧을 수도 있다. 이것은 인접한 픽셀의 독출 소자와 연결되는 것을 방지하기 위해서이다.
- [0052] 국부 배선(L1)은 예를 들어, W으로 형성될 수 있으며, 약 300-2000Å의 두께로 형성될 수 있다. 또한, 국부 배선(L1) 하부에는 배리어막이 형성되어 있을 수도 있으며, 국부 배선(L1) 상부에는 식각 정지막이 형성되어 있을 수도 있다.
- [0053] 한편, 제1 및 제2 콘택(C1, C2)이 형성된 층간 절연막(210) 상부에는 금속 배선(M1_1, M1_2)이 형성된다. 여기서, 도 3a 및 도 3b에는 두개의 금속 배선(M1_1, M1_2)만을 도시하였지만, 이에 한정되는 것은 아니다. 여기서, 도시된 금속 배선(M1_1, M1_2)은 국부 배선(L1)을 제외하고 APS 어레이 상에 형성된 첫번째 배선일 수 있다. 금속 배선(M1_1, M1_2)은 예를 들어, 전송 소자(TG1, TG2)에 연결된 배선, 선택 소자(RSG)에 연결된 배선, 전원을 공

급하는 배선 동일 수 있으나, 이에 한정되지 않으며, 공유 픽셀형 이미지 센서에서 요구되는 모든 종류의 금속 배선을 포함할 수 있다.

[0054] 금속 배선(M1_1, M1_2)은 국부 배선(L1)과 서로 다른 높이로 형성된다. 따라서, 금속 배선(M1_1, M1_2)은 국부 배선(L1)과 수직 방향으로 오버랩되어 형성되어도 무방하다. 즉, 금속 배선(M1_1, M1_2)의 위치를 디자인할 때에 국부 배선(L1)의 위치를 고려하지 않아도 된다.

[0055] 한편, 도 3b 및 도 4b에서 층간 절연막(210)은 하나로 도시되어 있으나, 층간 절연막(210)은 국부 배선(L1) 하부에 형성된 제1 층간 절연막 및 국부 배선(L1) 상부에 형성된 제2 층간 절연막을 포함할 수 있으며, 둘 이상의 층을 포함할 수도 있다.

[0056] 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서에 따르면, 플로팅 확산 영역(FD)과 드라이브 소자(DG)를 연결하는 국부 배선(L1)을 따로 형성한다. 따라서, 금속 배선(M1_1, M1_2)들을 적절히 배치하여 디자인 할 때에 금속 배선(M1_1, M1_2)의 라인의 수가 줄어들게 된다. 따라서, 광전 변환 영역(PD1, PD2)의 상부가 오픈되는 면적을 확보하기가 보다 수월해지며, 금속 배선(M1_1, M1_2)들의 위치를 디자인하기도 수월해진다. 또한, 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서에서는 플로팅 확산 영역(FD)을 공유하는 인접하여 형성된 2개의 광전 변환 소자(PD1, PD2) 각각에 횡방향으로 나란하게 국부 배선(L1)을 형성한다. 즉, 국부 배선(L1)을 플로팅 확산 영역(FD)을 공유하는 전송 소자(TG1, TG2)에 대칭적으로 배치할 수 있다. 따라서, 전송 소자(TG1, TG2)와 플로팅 확산 영역(FD)의 커플링(coupling) 특성이 향상될 수 있다.

[0057] 이하, 도 6 및 도 7을 참조하여, 본 발명의 다른 실시예에 따른 공유 픽셀형 이미지 센서에 대하여 설명한다. 도 6은 본 발명의 다른 실시예에 따른 공유 픽셀형 이미지 센서의 레이아웃도이다. 도 7은 본 발명의 다른 실시예에 따른 공유 픽셀형 이미지 센서의 공유 픽셀의 단위 액티브만을 도시한 레이아웃도이다.

[0058] 도 6 및 도 7을 참조하면, 본 발명의 다른 실시예에 따른 이미지 센서의 APS 어레이는, 제1 플로팅 확산 영역(FD1)을 공유하는 2개의 광전 변환 소자(PD1, PD2)가 형성되는 제1 액티브(A1)와 제2 플로팅 확산 영역(FD2)을 공유하는 2개의 광전 변환 소자(PD3, PD4)가 형성되는 제2 액티브(A2)의 쌍이 행렬 형태로 반복적으로 배열되고, 제1 및 제2 액티브 쌍(A1, A2) 마다 2개의 독립 독출 소자 액티브인 제3 및 제4 액티브(A3, A4)가 할당되는 방식으로 APS 어레이가 이루어진다. 즉, 제1 내지 제4 액티브(A1, A2, A3, A4)가 4 공유 픽셀(P)의 단위 액티브를 구성한다. 여기서, 제1 액티브(A1) 및 제2 액티브(A2)는 일축 합병 듀얼 로브(one axis merged dual lobes)형 액티브이다.

[0059] 제1 액티브(A1)의 듀얼 로브 액티브(a)는 2개의 광전 변환 소자(PD1, PD2)가 형성되는 듀얼 광전 변환 소자 액티브이고, 제1 액티브(A1)의 연결 액티브(c)는 제1 플로팅 확산 영역(FD1) 액티브이다. 또한, 제2 액티브(A2)의 듀얼 로브 액티브(a)는 2개의 광전 변환 소자(PD3, PD4)가 형성되는 듀얼 광전 변환 소자 액티브이고, 제2 액티브(A2)의 연결 액티브(c)는 제2 플로팅 확산 영역(FD2) 액티브이다.

[0060] 제1 액티브(A1)에서 2개의 전송 소자의 전송 게이트들(TG1, TG2)은 제1 액티브(A1)의 일축 병합 듀얼 로브 액티브의 듀얼 로브 액티브(a)와 연결 액티브(c) 사이에 각각 형성되며, 제1 액티브(A1)의 축 액티브(b)에는 리셋 게이트(RG)가 배열되어 리셋 소자가 형성될 수 있다.

[0061] 제2 액티브(A2)에서 2개의 전송 소자의 전송 게이트들(TG3, TG4)은 제2 액티브(A2)의 일축 병합 듀얼 로브 액티브의 듀얼 로브 액티브(a)와 연결 액티브(c) 사이에 각각 형성된다. 제2 플로팅 확산 영역(FD2)은 국부 배선(L2)을 통해서 제1 플로팅 확산 영역(FD1)과 전기적으로 연결되어 있으므로, 제2 플로팅 확산 영역(FD2)에 전달된 전하들은 제1 플로팅 확산 영역(FD1)에 대응되어 형성된 다수의 독출 소자를 통해서 독출할 수 있다.

[0062] 3개의 독출 소자, 즉 리셋 소자(RG), 선택 소자(RSG) 및 드라이브 소자(DG)에서, 하나는 제1 액티브(A1)의 축 액티브(b)에 나머지 두 개는 분리된 제3 및 제4 액티브(A3, A4)에 각각 분리되어 형성된다. 예를 들어, 제1 액티브(A1)의 축 액티브(b)에 리셋 소자(RG)가 형성되고, 제3 및 제4 액티브(A3, A4)에 각각 드라이브 소자(DG) 및 선택 소자(RSG)가 형성된다.

[0063] 한편, 도 6에는 국부 배선(L2)만으로 제1 플로팅 확산 영역(FD1), 제2 플로팅 확산 영역(FD2) 및 드라이브 소자(DG)의 게이트를 연결한 도면이 도시되어 있다. 그러나, 이에 한정되지 않으며, 제1 플로팅 확산 영역(FD1) 및 제2 플로팅 확산 영역(FD2)을 연결한 인터커넥트 배선이 형성되고, 제1 플로팅 확산 영역(FD1), 제2 플로팅 확산 영역(FD2) 또는 인터커넥트 배선과 연결된 국부 배선(L2)이 따로 형성될 수도 있다.

[0064] 본 발명의 다른 실시예에 따른 공유 픽셀형 이미지 센서의 APS 어레이의 제1 및 제2 플로팅 확산 영역(FD1,

FD2) 상에는 제1 콘택(C1_1, C1_2)이 형성될 수 있다. 또한, 드라이브 소자(DG) 상에는 제2 콘택(C2)이 형성될 수 있으며, 구체적으로 드라이브 소자(DG)의 게이트 상에 제2 콘택(C2)이 형성될 수 있다.

[0065] 층간 절연막(210) 내에는 제1 콘택(C1_1, C1_2) 및 제2 콘택(C2)을 횡방향으로 연결하는 국부 배선(L2)이 형성된다. 국부 배선(L2)은 제1 콘택(C1_1, C1_2) 및 제2 콘택(C2)을 연결하여 플로팅 확산 영역(FD)과 드라이브 소자(DG)를 전기적으로 연결하되, 제1 콘택(C1_1, C1_2) 및 제2 콘택(C2)의 상면보다 낮은 높이로 형성된다.

[0066] 국부 배선(L2)은 제2 콘택(C2)을 중심으로 두개의 제1 콘택(C1_1, C1_2) 방향으로 연장되어 형성되는데, 제1 콘택(C1_1, C1_2)에서 제2 콘택(C2)의 반대 방향으로 연장되어 형성된다. 즉, 인접하여 형성된 4개의 광전 변환 소자(PD1, PD2, PD3, PD4) 각각에 횡방향으로 나란하게 형성된다. 국부 배선(L2)은 예를 들어, W로 형성될 수 있으며, 약 300-2000Å의 두께로 형성될 수 있다. 또한, 국부 배선(L2) 하부에는 배리어막이 형성되어 있을 수도 있으며, 국부 배선(L2) 상부에는 식각 정지막이 형성되어 있을 수도 있다.

[0067] 한편, 제1 및 제2 콘택(C1_1, C1_2, C2)이 형성된 층간 절연막(210) 상부에는 금속 배선(M1_1, M1_2)이 형성된다. 여기, 도 3a 및 도 3b에는 두개의 금속 배선(M1_1, M1_2)만을 도시하였지만, 이에 한정되는 것은 아니다. 여기서, 도시된 금속 배선(M1_1, M1_2)은 국부 배선(L1)을 제외하고 APS 어레이 상에 형성된 첫번째 배선일 수 있다. 금속 배선(M1_1, M1_2)은 예를 들어, 전송 소자(TG1, TG2)에 연결된 배선, 선택 소자(RSG)에 연결된 배선, 전원을 공급하는 배선 등일 수 있으나, 이에 한정되지 않으며, 공유 픽셀형 이미지 센서에서 요구되는 모든 종류의 금속 배선을 포함할 수 있다.

[0068] 금속 배선(M1_1, M1_2)은 국부 배선(L2)과 서로 다른 높이로 형성된다. 따라서, 금속 배선(M1_1, M1_2)은 국부 배선(L2)과 수직 방향으로 오버랩되어 형성되어도 무방하다. 즉, 금속 배선(M1_1, M1_2)의 위치를 디자인할 때에 국부 배선(L2)의 위치를 고려하지 않아도 된다.

[0069] 이하, 도 3a 내지 도 4b를 다시 참조하여 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 제조 방법에 대하여 설명한다.

[0070] 우선, 반도체 기판(100) 상에 공유 픽셀형 APS 어레이를 형성하고, 반도체 기판(100) 층간 절연막(210)을 증착한다. 이어서, 층간 절연막(210) 상에 도전막(미도시)을 증착한 후 패터닝하여 국부 배선(L1)을 형성한다. 국부 배선(L1)은 플로팅 확산 영역(FD)과 드라이브 소자(DG)의 상부에 일 방향으로 연장되도록 한다.

[0071] 이어서, 국부 배선(L1) 상에 층간 절연막(210)을 다시 형성한다. 이어서, 층간 절연막(210)을 관통하는 제1 콘택(C1) 및 제2 콘택(C2)을 형성한다. 이 때, 플로팅 확산 영역(FD)과 연결되는 제1 콘택(C1)을 형성하고, 드라이브 소자(DG) 상에는 제2 콘택(C2)을 형성하며, 구체적으로 드라이브 소자(DG)의 게이트 상에 제2 콘택(C2)이 형성될 수 있다. 한편, 제1 콘택(C1) 및 제2 콘택(C2)은 국부 배선(L1)과 연결되도록 하여 플로팅 확산 영역(FD)과 드라이브 소자(DG)를 전기적으로 연결하도록 한다.

[0072] 이어서, 층간 절연막(210)상에 금속 배선(M1_1, M1_2)을 형성한다. 금속 배선(M1_1, M1_2)은 제1 및 제2 콘택(C1, C2)과 이격되도록 형성하며, 또한 광전 변환 영역(PD1, PD2)의 상부를 최대한 오픈하도록 형성한다.

[0073] 본 발명의 일 실시예에 따른 공유 픽셀형 이미지 센서의 제조 방법은 본 발명의 다른 실시예에 따른 공유 픽셀형 이미지 센서에 유사하게 적용될 수 있음은 물론이다.

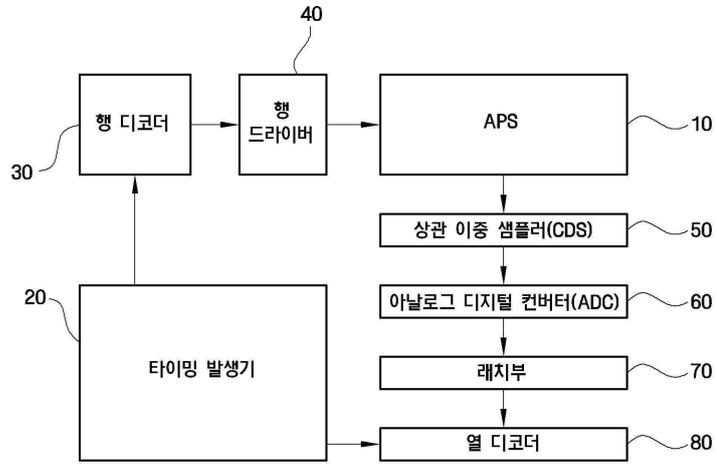
[0074] 도 8은 본 발명의 일 실시예에 따른 이미지 센서를 포함하는 프로세서 기반 시스템을 나타내는 개략도이다.

[0075] 도 8을 참조하면, 프로세서 기반 시스템(800)은 CMOS 이미지 센서(810)의 출력 이미지를 처리하는 시스템이다. 시스템(800)은 컴퓨터 시스템, 카메라 시스템, 스캐너, 기계화된 시계 시스템, 네비게이션 시스템, 비디오폰, 감독 시스템, 자동 포커스 시스템, 추적 시스템, 동작 감지 시스템, 이미지 안정화 시스템 등을 예시할 수 있으나, 이에 제한되는 것은 아니다.

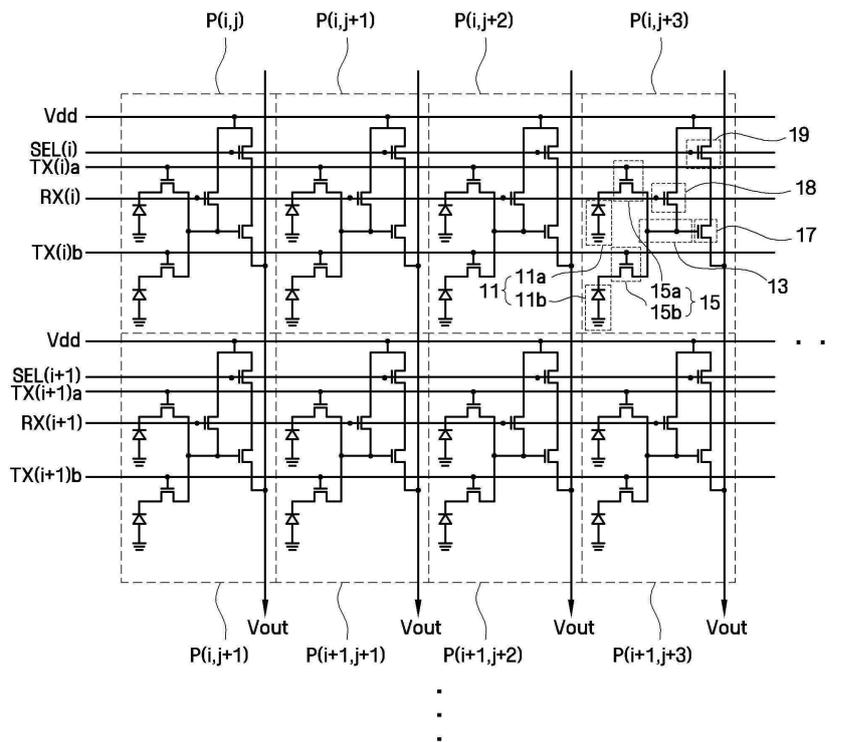
[0076] 컴퓨터 시스템 등과 같은 프로세서 기반 시스템(800)은 버스(805)를 통해 입출력(I/O) 소자(830)와 커뮤니케이션할 수 있는 마이크로프로세서 등과 같은 중앙 정보 처리 장치(CPU)(820)를 포함한다. CMOS 이미지 센서(810)는 버스(805) 또는 다른 통신 링크를 통해서 시스템과 커뮤니케이션할 수 있다. 또, 프로세서 기반 시스템(800)은 버스(805)를 통해 CPU(820)와 커뮤니케이션할 수 있는 RAM(840), 플로피디스크 드라이브(850) 및/또는 CD ROM 드라이브(855), 및 포트(860)를 더 포함할 수 있다. 포트(860)는 비디오 카드, 사운드 카드, 메모리 카드, USB 소자 등을 커플링하거나, 또 다른 시스템과 데이터를 통신할 수 있는 포트일 수 있다. CMOS 이미지 센서(810)는 CPU, 디지털 신호 처리 장치(DSP) 또는 마이크로프로세서 등과 함께 집적될 수 있다. 또, 메모리가 함

도면

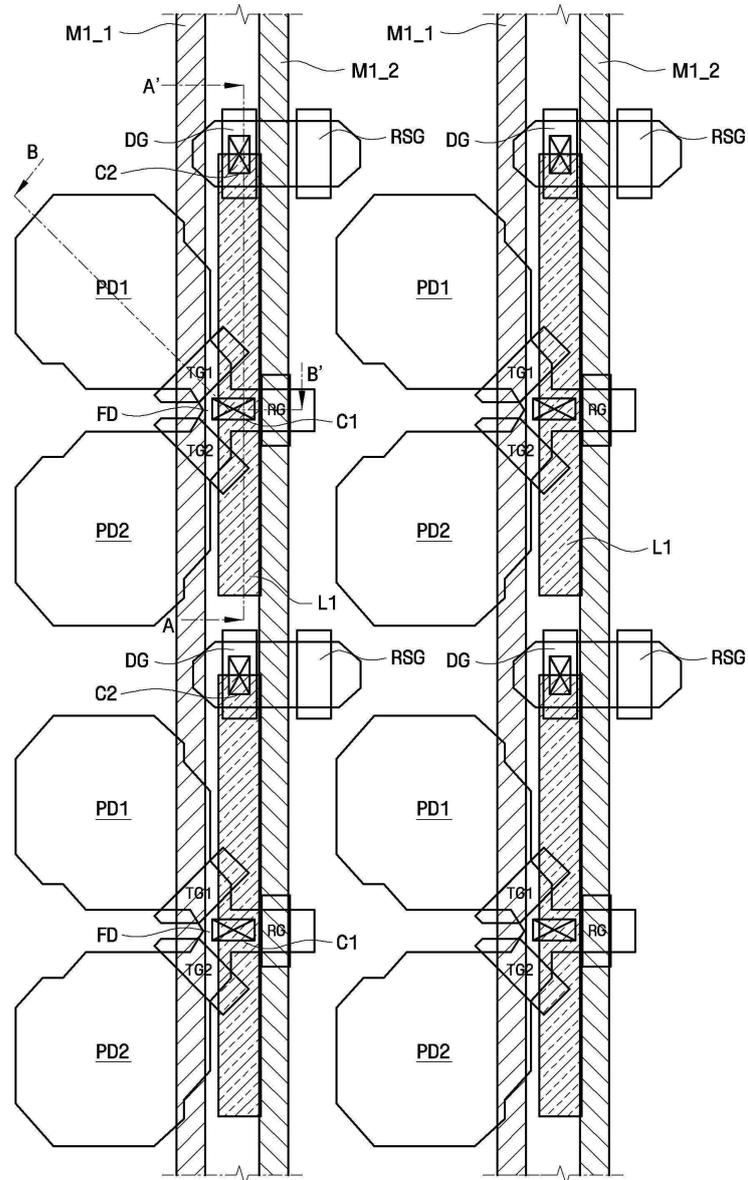
도면1



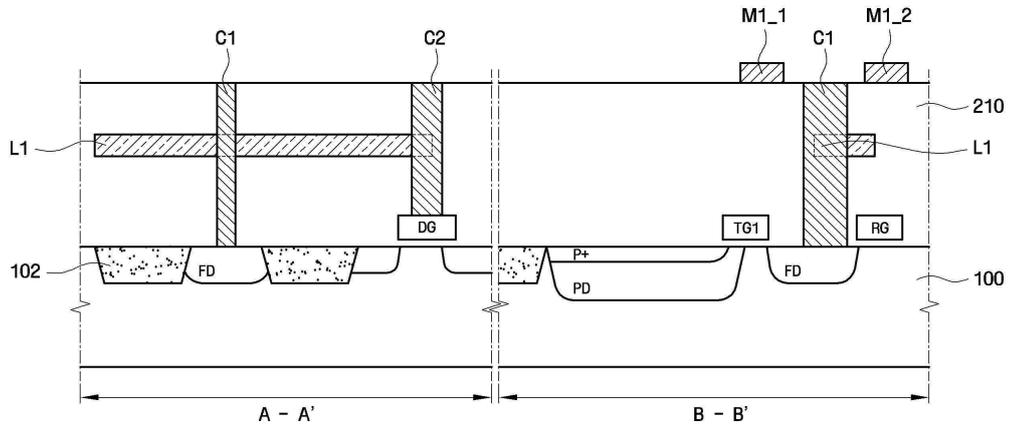
도면2



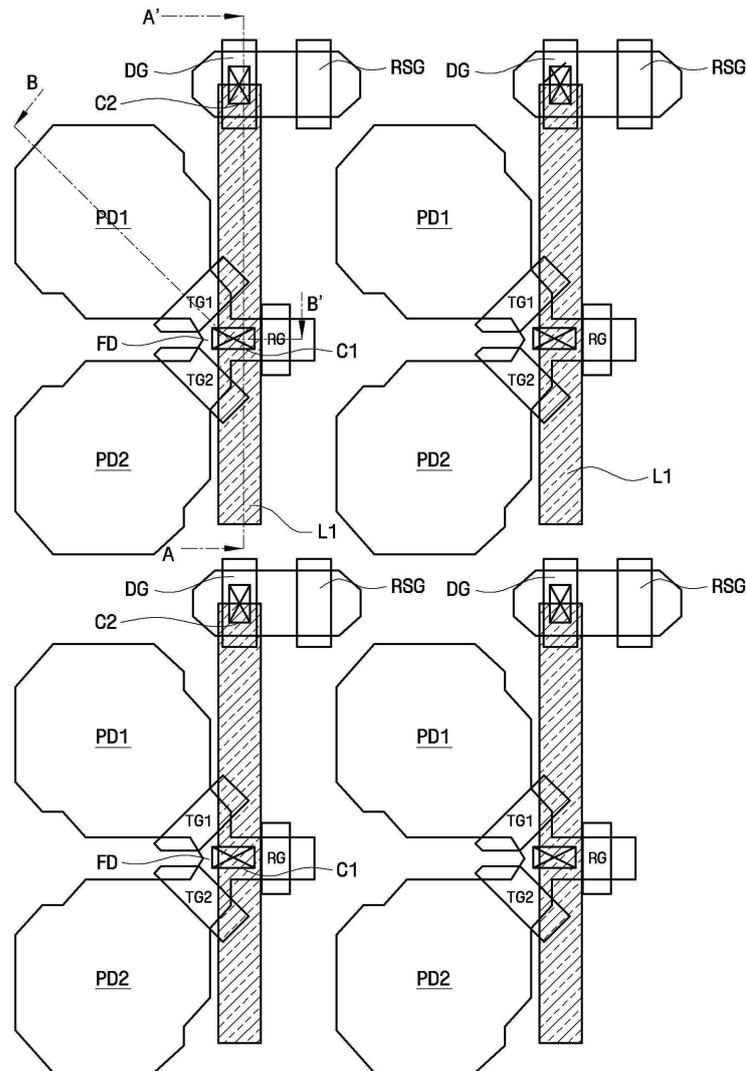
도면3a



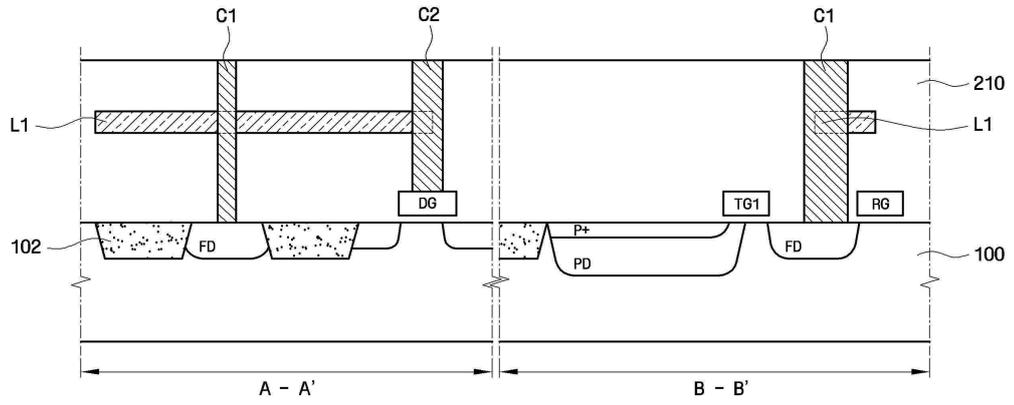
도면3b



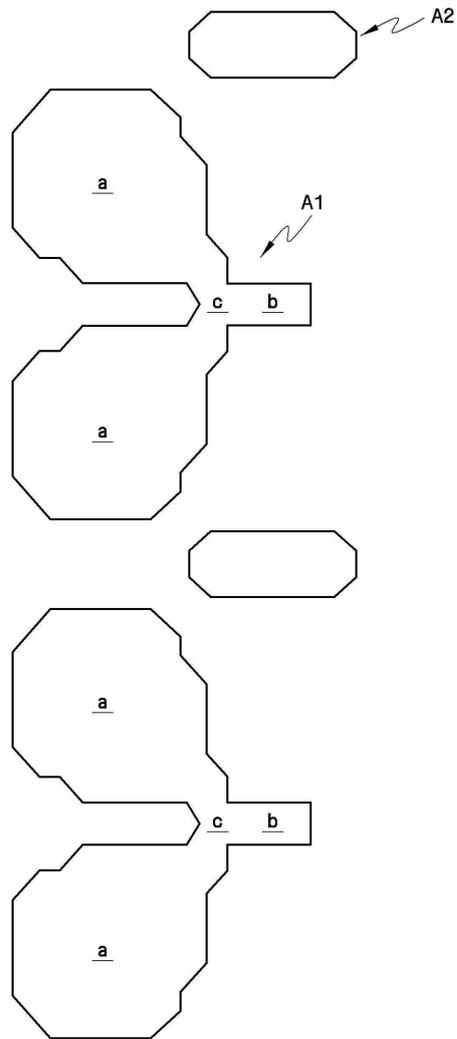
도면4a



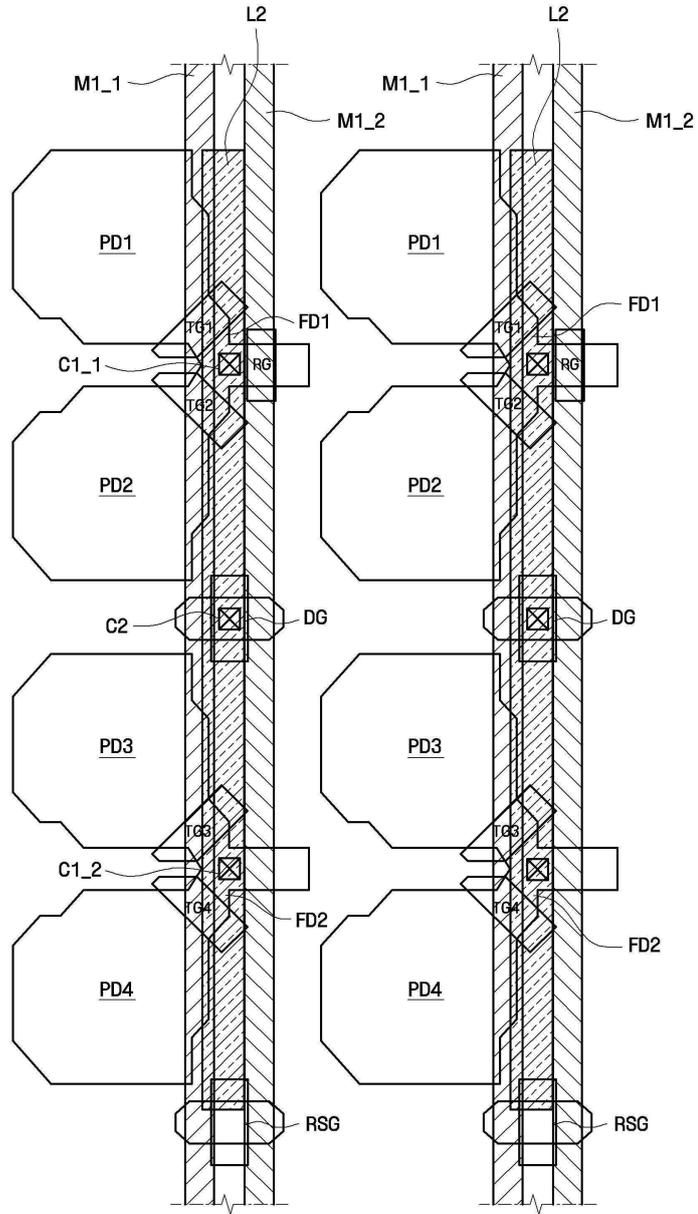
도면4b



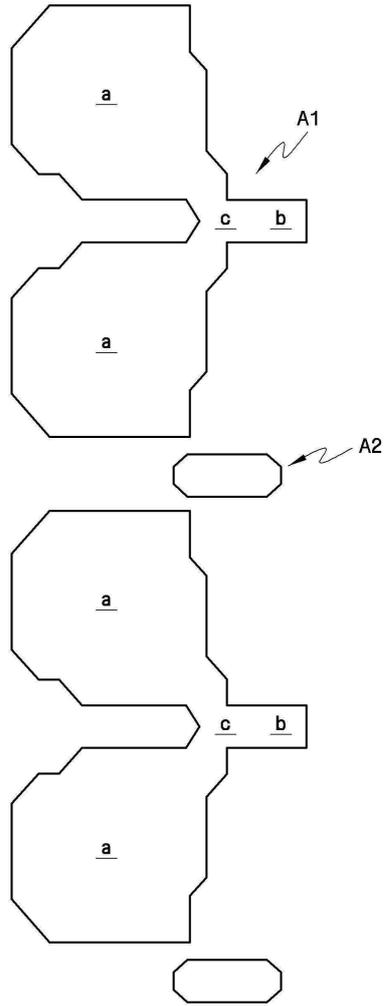
도면5



도면6



도면7



도면8

