



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0100569
(43) 공개일자 2011년09월14일

(51) Int. Cl.

H01L 33/14 (2010.01) H01L 33/06 (2010.01)

H01L 33/04 (2010.01)

(21) 출원번호 10-2010-0089586

(22) 출원일자 2010년09월13일

심사청구일자 없음

(30) 우선권주장

2010108177 2010년03월04일 러시아(RU)

(71) 출원인

삼성엘이디 주식회사

경기 수원시 영통구 매탄동 314

(72) 발명자

이성숙

경기도 화성시 반월동 신영통현대4차아파트 404동 702호

한재웅

경기도 성남시 분당구 정자동 아이파크분당 101-2704

(뒷면에 계속)

(74) 대리인

특허법인씨엔에스

전체 청구항 수 : 총 10 항

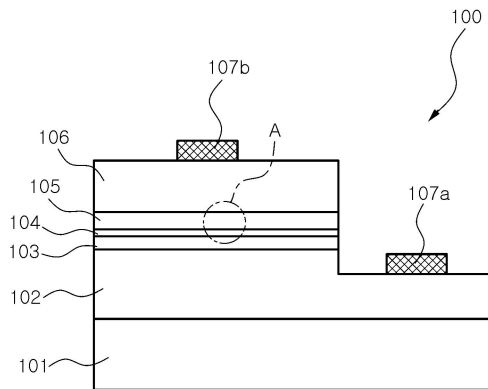
(54) 질화물 반도체 소자

(57) 요약

본 발명은 질화물 반도체 소자에 관한 것으로서, 본 발명의 일 실시 형태는, n형 질화물 반도체층과, p형 질화물 반도체층 및 상기 n형 및 p형 질화물 반도체층 사이에 형성되며, 양자우물층 및 양자장벽층이 서로 교대로 적층되어 이루어진 활성층과, 상기 활성층 및 상기 p형 질화물 반도체층 사이에 형성된 전자차단층 및 상기 활성층과 상기 전자차단층 사이에 형성되며, 가전자대역을 기준으로 에너지 준위가 상기 p형 질화물 반도체층의 도핑 준위보다 높은 영역을 구비하는 홀컬렉터층을 포함하는 질화물 반도체 소자를 제공한다.

본 발명에 따르면, 활성층 내로 진입하는 정공의 농도가 증가됨으로써 발광 효율이 향상되며, 고 전류 주입 시 양자 효율이 저하되는 문제가 해결될 수 있는 질화물 반도체 발광소자를 얻을 수 있다.

대표도 - 도2



(72) 발명자

자바린, 예브게니

18, 파르고로보 하바로브스카야 스트리트, 세인트 페터스부르크, 러시아

사하로프, 알렉세이

8/1-201, 베데니바 스트리트, 세인트 페터스부르크, 러시아

니콜라예프, 안드레이

31-641, 이스피타테레이 피알, 세인트 페터스부르크, 러시아

짜실리코프 안드레이

27-59, 인스티투스키 피알, 세인트 페터스부르크, 러시아

룬딘 셰벌로드

3/2-148, 유키텔스카야 스트리트, 세인트 페터스부르크, 러시아

박희석

경기 수원시 영통구 영통동 벽적골 태영아파트 935-1301

특허청구의 범위

청구항 1

n형 질화물 반도체층;

p형 질화물 반도체층;

상기 n형 및 p형 질화물 반도체층 사이에 형성되며, 양자우물층 및 양자장벽층이 서로 교대로 적층 되어 이루어진 활성층;

상기 활성층 및 상기 p형 질화물 반도체층 사이에 형성된 전자차단층; 및

상기 활성층과 상기 전자차단층 사이에 형성되며, 가전자대역을 기준으로 에너지 준위가 상기 p형 질화물 반도체층의 도핑 준위보다 높은 영역을 구비하는 홀컬렉터층;

을 포함하는 질화물 반도체 소자.

청구항 2

제1항에 있어서,

상기 p형 질화물 반도체층의 도핑 준위는 Mg 도핑 준위인 것을 특징으로 하는 질화물 반도체 소자.

청구항 3

제1항에 있어서,

가전자대역을 기준으로 상기 홀컬렉터층의 에너지 준위와 상기 p형 질화물 반도체층의 에너지 준위의 차는 170meV 보다 큰 것을 특징으로 하는 질화물 반도체 소자.

청구항 4

제1항에 있어서,

상기 홀컬렉터층은 이와 인접한 상기 활성층의 양자우물층보다 가전자대역을 기준으로 에너지 준위가 낮은 것을 특징으로 하는 질화물 반도체 소자.

청구항 5

제1항에 있어서,

상기 홀컬렉터층은 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)으로 이루어진 것을 특징으로 하는 질화물 반도체 소자.

청구항 6

제5항에 있어서,

상기 홀컬렉터층과 인접한 상기 활성층의 양자우물층은 상기 홀컬렉터층보다 인듐 함량이 높은 것을 특징으로 하는 질화물 반도체 소자.

청구항 7

제1항에 있어서,

상기 홀컬렉터층에서 가전자대역을 기준으로 에너지 준위가 상기 p형 질화물 반도체층의 도핑 준위보다 높은 영역의 두께는 100Å 이하이되, 이와 인접한 상기 활성층의 양자우물층보다는 두꺼운 것을 특징으로 하는 질화물 반도체 소자.

청구항 8

제1항에 있어서,

상기 홀컬렉터층에서 가전자대역을 기준으로 에너지 준위가 상기 p형 질화물 반도체층의 도핑 준위보다 높은 영역을 제1층이라 할 때, 상기 홀컬렉터층은 가전자대역을 기준으로 상기 제1층보다 에너지 준위가 낮은 제2층을 구비하는 것을 특징으로 하는 질화물 반도체 소자.

청구항 9

제8항에 있어서,

상기 제2층은 상기 전자차단층과 접하여 계면을 형성하는 것을 특징으로 하는 질화물 반도체 소자.

청구항 10

제8항에 있어서,

상기 제2층의 두께는 20Å 이하인 것을 특징으로 하는 질화물 반도체 소자.

명세서

기술분야

[0001] 본 발명은 질화물 반도체 소자에 관한 것으로서, 특히, 활성층 내로 진입하는 정공의 농도가 증가됨으로써 발광 효율이 향상될 수 있는 질화물 반도체 발광 소자에 관한 것이다.

배경기술

[0002] 일반적으로, 질화물 반도체는 풀컬러 디스플레이, 이미지 스캐너, 각종 신호시스템 및 광통신기기에 광원으로 제공되는 녹색 또는 청색 발광 다이오드(light emitting diode:LED) 또는 레이저 다이오드(laser diode: LD)에 널리 사용되고 있다. 이러한 질화물 반도체 소자는 전자와 정공의 재결합원리를 이용하는 청색 및 녹색을 포함하는 다양한 광의 방출하는 활성층을 갖는 발광소자로서 제공될 수 있다.

[0003] 이러한 질화물 발광소자(LED)가 개발된 후에, 많은 기술적 발전을 이루어져 그 활용 범위가 확대되어 일반 조명 및 전장용 광원으로 많은 연구가 되고 있다. 특히, 종래에는 질화물 발광소자는 주로 저전류/저출력의 모바일 제품에 적용되는 부품으로 사용되었으나, 최근에는 점차 그 활용범위가 고전류/고출력 분야로 확대되고 있다.

[0004] 도 1은 일반적인 질화물 반도체 소자를 나타내는 단면도이다. 도 1을 참조하면, 일반적인 질화물 반도체 소자(10)는 기판(11), n형 질화물 반도체층(12), 활성층(13) 및 p형 질화물 반도체층(15)을 포함하며, 상기 활성층(13) 및 p형 질화물 반도체층(15) 사이에는 전자차단층(EBL, 14)이 형성된다. 메사에칭된 p 질화물 반도체층(15) 상면에는 p형 전극(16b)이 형성되며, n형 질화물 반도체층(12)의 노출된 상면에는 n형 전극(16a)이 형성된다. 상기 전자차단층(14)은 정공에 비해서 상대적으로 이동도가 높은 전자가 p형 질화물 반도체층(15)으로 오버플로우(overflow)되지 않도록 하여 활성층(13) 내에서 캐리어의 재결합 효율을 향상시키기 위해 채용된 것이다. 그러나, 상기 전자차단층(14)은 전자뿐만 아니라 정공에 대해서도 장벽으로 기능할 수 있으며, 이에 따라, 전자

차단층(14)을 넘어 활성층(13)으로 진입하는 정공의 농도가 낮아지는 문제가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 일 목적은 활성층 내로 진입하는 정공의 농도가 증가됨으로써 발광 효율이 향상될 수 있는 질화물 반도체 발광소자를 제공하는 것에 있다.

과제의 해결 수단

[0006] 상기 기술적 과제를 실현하기 위해서, 본 발명의 일 실시 형태는,

[0007] n형 질화물 반도체층과, p형 질화물 반도체층과, 상기 n형 및 p형 질화물 반도체층 사이에 형성되며, 양자우물층 및 양자장벽층이 서로 교대로 적층되어 이루어진 활성층과, 상기 활성층 및 상기 p형 질화물 반도체층 사이에 형성된 전자차단층 및 상기 활성층과 상기 전자차단층 사이에 형성되며, 가전자대역을 기준으로 에너지 준위가 상기 p형 질화물 반도체층의 도핑 준위보다 높은 영역을 구비하는 홀컬렉터층을 포함하는 질화물 반도체 소자를 제공한다.

[0008] 본 발명의 일 실시 예에서, 상기 p형 질화물 반도체층의 도핑 준위는 Mg 도핑 준위일 수 있다.

[0009] 본 발명의 일 실시 예에서, 가전자대역을 기준으로 상기 홀컬렉터층의 에너지 준위와 상기 p형 질화물 반도체층의 에너지 준위의 차는 170meV 보다 큰 것이 바람직하다.

[0010] 본 발명의 일 실시 예에서, 상기 홀컬렉터층은 이와 인접한 상기 활성층의 양자우물층보다 가전자대역을 기준으로 에너지 준위가 낮은 것이 바람직하다.

[0011] 본 발명의 일 실시 예에서, 상기 홀컬렉터층은 $In_xGa_{1-x}N(0 \leq x \leq 1)$ 으로 이루어질 수 있다. 이 경우, 상기 홀컬렉터층과 인접한 상기 활성층의 양자우물층은 상기 홀컬렉터층보다 인듐 함량이 높을 수 있다.

[0012] 본 발명의 일 실시 예에서, 상기 홀컬렉터층에서 가전자대역을 기준으로 에너지 준위가 상기 p형 질화물 반도체층의 도핑 준위보다 높은 영역의 두께는 100Å 이하이되, 이와 인접한 상기 활성층의 양자우물층보다는 두꺼운 것이 바람직하다.

[0013] 본 발명의 일 실시 예에서, 상기 홀컬렉터층에서 가전자대역을 기준으로 에너지 준위가 상기 p형 질화물 반도체층의 도핑 준위보다 높은 영역을 제1층이라 할 때, 상기 홀컬렉터층은 가전자대역을 기준으로 상기 제1층보다 에너지 준위가 낮은 제2층을 구비할 수 있다. 이 경우, 상기 제2층은 상기 전자차단층과 접하여 계면을 형성할 수 있으며, 또한, 상기 제2층의 두께는 20Å 이하인 것이 바람직하다.

발명의 효과

[0014] 본 발명에 따르면, 활성층 내로 진입하는 정공의 농도가 증가됨으로써 발광 효율이 향상되며, 고 전류 주입 시 양자 효율이 저하되는 문제가 해결될 수 있는 질화물 반도체 발광소자를 얻을 수 있다.

도면의 간단한 설명

[0015] 도 1은 일반적인 질화물 반도체 소자를 나타내는 단면도이다.

도 2는 본 발명의 일 실시 형태에 따른 질화물 반도체 소자를 나타내는 단면도이며, 도 3은 도 2에서 A로 표시한 영역을 확대하여 나타낸 것이다. 또한, 도 4는 도 3에서 나타낸 영역의 가전자대역 에너지 준위를 모식적으로 나타낸 것이다.

도 5는 종래 질화물 반도체 소자에서 활성층의 에너지 준위를 모식적으로 나타낸 것이다.

도 6은 홀컬렉터층을 채용한 질화물 반도체 소자 및 종래의 질화물 반도체 소자의 양자효율을 시뮬레이션한 결과를 나타낸 것이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시형태들을 설명한다.
- [0017] 그러나, 본 발명의 실시형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시 형태로 한정되는 것은 아니다. 또한, 본 발명의 실시형태는 당해 기술 분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0018] 도 2는 본 발명의 일 실시 형태에 따른 질화물 반도체 소자를 나타내는 단면도이며, 도 3은 도 2에서 A로 표시한 영역을 확대하여 나타낸 것이다. 또한, 도 4는 도 3에서 나타낸 영역의 가전자대역 에너지 준위를 모식적으로 나타낸 것이다.
- [0019] 우선, 도 2를 참조하면, 본 실시 형태에 따른 질화물 반도체 소자(100)는, 기판(101), n형 질화물 반도체층(102), 활성층(103), 전자차단층(105) 및 p형 질화물 반도체층(106)을 포함하며, 상기 활성층(103)과 상기 전자차단층(105) 사이에는 홀컬렉터(104)층이 형성된다. 상기 n형 질화물 반도체층(102)의 노출면 상에는 n형 전극(107a)이 형성되며, 상기 p형 질화물 반도체층(106) 상면에는 p형 전극(107b)이 형성될 수 있다. 도시하지는 않았으나, 상기 p형 질화물 반도체층(106)과 p형 전극(107b) 사이에는 투명전극물질 등으로 이루어진 오믹컨택층이 형성될 수 있다. 한편, 본 실시형태에서는 n형 및 p형 전극(107a, 107b)이 동일한 방향을 향하도록 배치된 수평형 질화물 반도체 소자 구조를 예시하였으나, 본 발명은 이에 한정되지 않으며 수직구조의 질화물 반도체 소자(이 경우, 사파이어 기판은 제거될 수 있음)에도 적용될 수 있다는 것은 당업자라면 용이하게 이해할 수 있을 것이다.
- [0020] 상기 기판(101)은 질화물 단결정 성장을 위한 것으로서, 일반적으로 사파이어 기판이 사용될 수 있다. 사파이어 기판은 육각-롬보형(Hexa-Rhombo R3c) 대칭성을 갖는 결정체로서 c축 및 a축 방향의 격자상수가 각각 13.001Å 및 4.758Å이며, C(0001)면, A(1120)면, R(1102)면 등을 갖는다. 이 경우, 상기 C면은 비교적 질화물 박막의 성장이 용이하며, 고온에서 안정하기 때문에 질화물 성장용 기판으로 주로 사용된다. 물론, 형태에 따라서는 SiC, GaN, ZnO, MgAl₂O₄, MgO, LiAlO₂ 및 LiGaO₂ 등으로 이루어진 기판도 사용이 가능하며, 나아가, 상기 기판(101) 상에 성장되는 질화물 반도체 단결정의 결정 품질 향상을 위한 버퍼층, 예컨대, 언도프 GaN층을 성장시킬 수도 있다.
- [0021] 상기 n형 및 p형 질화물 반도체층(102, 106)은 Al_xIn_yGa_(1-x-y)N 조성식(여기서, 0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1)을 갖는 n형 불순물 및 p형 불순물이 도핑된 반도체 물질로 이루어질 수 있으며, 대표적으로, GaN, AlGa_n, InGa_n이 있다. 또한, 상기 n형 불순물로 Si, Ge, Se, Te 등이 사용될 수 있으며, 상기 p형 불순물로는 Mg, Zn, Be 등이 대표적이다. 상기 n형 및 p형 질화물 반도체층(102, 106)은 당 기술 분야에서 공지된 MOCVD, HVPE 공정 등으로 성장될 수 있다.
- [0022] 상기 n형 및 p형 질화물 반도체층(102, 106) 사이에 형성된 활성층(103)은 전자와 정공의 재결합에 의해 소정의 에너지를 갖는 광을 방출하며, 인듐 함량에 따라 밴드갭 에너지가 조절되도록 In_xGa_{1-x}N(0 ≤ x ≤ 1)으로 이루어질 수 있다. 이 경우, 상기 활성층(103)은 도 3에 도시된 바와 같이, 양자장벽층(103a)과 양자우물층(103b)이 서로 교대로 적층된 다중 양자우물(MQW) 구조로 이루어질 수 있다.

[0023] 상기 전자차단층(Electron Blocking Layer, 105)은 정공에 비하여 이동도가 상대적으로 높은 전자가 상기 활성층(103)을 지나 오버플로우되는 것을 차단하는 기능을 한다. 이를 위해, 상기 활성층(103)보다 밴드갭 에너지가 높은 물질로 이루어질 수 있으며, 구체적으로, $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)와 같은 물질로 이루어질 수 있다. 이 경우, 알루미늄 함량에 의해 상기 전자차단층(105)의 밴드갭 에너지는 적절히 조절될 수 있다. 다만, 상술한 바와 같이, 상기 전자차단층(105)은 전자의 오버플로우를 차단하여 활성층(103) 내에서 재결합 확률을 증가시키지만, 마찬가지로, 정공의 주입을 차단하는 기능을 할 수 있다.

[0024] 본 실시 형태에서는 전자차단층(105)의 이러한 정공 차단 기능을 저감시키기 위해, 상기 활성층(103)과 상기 전자차단층(105) 사이에 홀컬렉터층(104)을 채용하였으며, 상기 홀컬렉터층(104)은 상기 p형 질화물 반도체층(106)으로부터 주입되는 정공이 상기 전자차단층(105)을 터널링하거나 넘어서 활성층(103)으로 주입될 수 있는 확률이 높아지도록 적절한 에너지 준위 조건을 제공한다. 도 4를 함께 참조하여 이를 설명하면, 상기 홀컬렉터(104)은 제1층(104a) 및 제2층(104b)으로 구분될 수 있으며, 상기 제1층(104a)은 활성층(103)의 양자우물층(103b)과 계면을 형성하고, 상기 제2층(104b)은 상기 전자차단층(105)과 계면을 형성한다. 다만, 본 실시 형태에서는 상기 홀컬렉터층(104)이 2개의 층으로 구분된 구조를 설명하고 있으나, 경우에 따라, 상기 제1층(104a)만으로 홀컬렉터(104)을 형성할 수도 있다.

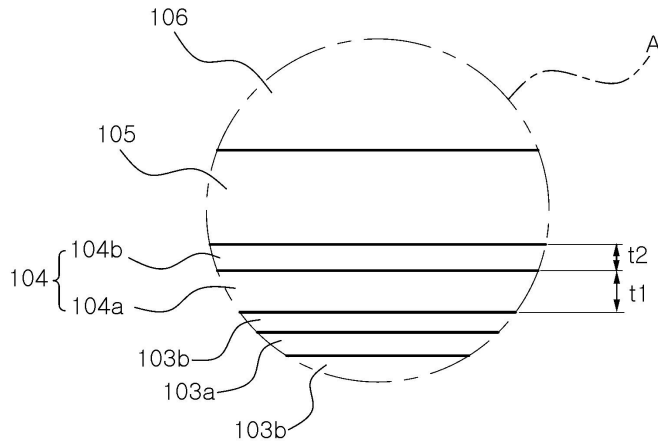
[0025] 상기 홀컬렉터층(104) 중 제1층(104a)은 상기 양자우물층(103b)보다 에너지 준위(E_v)가 낮고, 상기 양자장벽층(103a)보다는 에너지 준위(E_v)가 높다. 이 경우, 본 실시 형태에서 설명하는 에너지 준위(E_v)는 가전자대역(valence band)을 기준으로 한다. 나아가, 상기 제1층(104a)의 에너지 준위는 상기 p형 질화물 반도체층(106)의 도핑 준위보다 높으며, 이러한 에너지 준위 조건에 의해, 상기 전자차단층(105)을 터널링하는 정공의 농도가 증가될 수 있다. 도 4에서는 p형 불순물로 Mg를 사용한 경우를 나타냈으며, p형 질화물 반도체층(105)과 양자장벽층(103a)이 서로 동일한 물질, 예컨대, GaN으로 이루어졌다고 가정할 때, 이들과 상기 제1층(104a)의 에너지 준위 차이, ΔE_v 는 Mg 도핑에 의해 상승한 에너지 준위 값보다 커야한다. 이를 고려하여, ΔE_v 는 약 170meV보다 큰 것이 바람직하다.

[0026] 이 경우, 상기 제1층(104a)은 $In_xGa_{1-x}N$ ($0 \leq x \leq 1$)으로 이루어지며, 인듐 함량을 조절함으로써 에너지 준위를 적절히 조절할 수 있다. 도 4와 같은 에너지 준위를 갖기 위해서는 상기 제1층(104a)의 인듐 함량은 상기 양자우물층(103b)보다는 낮고, 상기 양자장벽층(103a)보다는 높을 수 있다. 또한, 상기 제1층(103a)의 두께(t_1)는 상기 양자우물층(103b)보다는 두껍고, 다만, 약 100Å를 넘지 않는 것이 바람직하다.

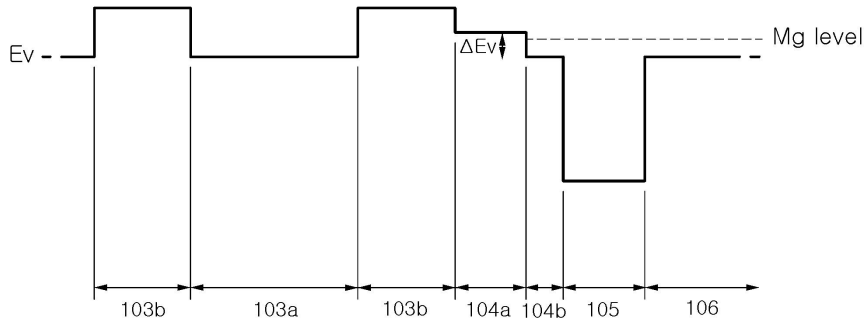
[0027] 한편, 상기 제1층(104a)과 전자차단층(105) 사이에 형성된 상기 제2층(104b)은 상기 제1층(104a)과 전자차단층(105)의 사이에 해당하는 에너지 준위를 가지며, 예컨대, 언도프 GaN으로 이루어져 상기 양자장벽층(105)과 동일한 에너지 준위를 가질 수 있다. 상기 제2층(104b)은 InGaN으로 이루어질 수 있는 제1층(104a)을 보호하는 캡핑(capping)층으로 기능할 수 있으며, 나아가, 그 위에 성장되는 전자차단층(105)에서 제1층(104a)으로 Mg 등이 확산되는 것을 방지하는 기능을 한다. 이러한 사항을 고려하였을 때, 상기 제2층(104b)의 두께(t)는 20Å 이하가 되는 것이 바람직하다.

[0028] 이와 같이 홀컬렉터층을 채용한 질화물 반도체 소자의 양자효율(quantum efficiency)을 종래의 구조와 비교한 결과를 살펴보면, 도 6은 홀컬렉터층을 채용한 질화물 반도체 소자 및 종래의 질화물 반도체 소자의 양자효율을 시뮬레이션한 결과를 나타낸 것이다. 이 경우, 종래 질화물 반도체 소자의 활성층 구조는 도 5에 도시된 바와 같이, 홀컬렉터층 대신 동일한 두께의 양자장벽층이 채용된 것이다. 도 6을 참조하면, 종래의 질화물 반도체 소자(점선)의 경우, 저 전류 영역에서의 양자효율은 상대적으로 우수하나, 고 전류 인가시에는 양자효율이 현저히 저하되는 경향, 즉, efficiency droop이 발생한다. 이와 비교하여, 홀컬렉터층을 채용한 질화물 반도체 소자(실선)에서는 efficiency droop 문제가 발생하지 않으며, 이에 따라, 고 전류에서 작동이 요구되는 조명 장치 등에 사용되기에 적합하다.

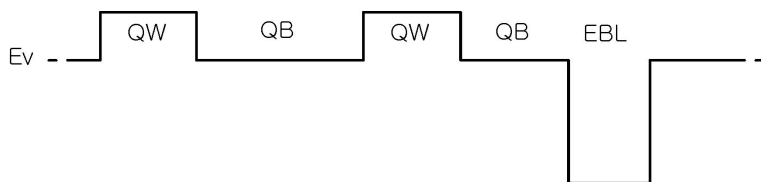
도면3



도면4



도면5



도면6

