



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 100 36 934 B4 2006.01.05**

(12)

Patentschrift

(21) Aktenzeichen: **100 36 934.0**
 (22) Anmeldetag: **28.07.2000**
 (43) Offenlegungstag: **01.02.2001**
 (45) Veröffentlichungstag
 der Patenterteilung: **05.01.2006**

(51) Int Cl.⁸: **G06F 13/40 (2006.01)**
G05B 19/042 (2006.01)

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(30) Unionspriorität:
11-213971 28.07.1999 JP

(73) Patentinhaber:
Kel Corp., Tama, Tokio/Tokyo, JP

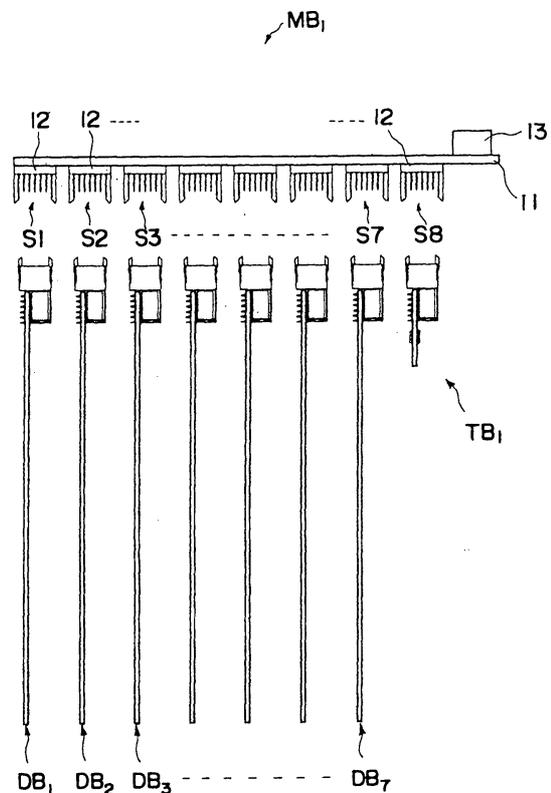
(74) Vertreter:
BEETZ & PARTNER Patentanwälte, 80538 München

(72) Erfinder:
Higashida, Hiroshi, Tama, Tokio/Tokyo, JP;
Makino, Kimiyasu, Tama, Tokio/Tokyo, JP

(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:
DE 197 23 876 A1
US 55 30 623

(54) Bezeichnung: **Hauptplatine**

(57) Hauptanspruch: Hauptplatine, mit einer Platte (11), mehreren Verbinderelementen (12), die auf der Platte (11) installiert sind, und einer Busleitung, die auf der Platte (11) ausgebildet ist, um die mehreren Verbinderelemente (12) miteinander zu verbinden, um mehrere Tochterplatinen (DB), die mit den mehreren Verbinderelementen (12) verbunden sind, über die Busleitung miteinander zu verbinden, dadurch gekennzeichnet, dass mit einem Verbinderelement (12) der letzten Stufe der Busleitung unter den mehreren Verbinderelementen (12) eine Abschlußplatine (TB) verbunden ist, die einen Abschlußwiderstand besitzt, um das Reflexionsrauschen der Busleitung zu verringern, wobei die mehreren Verbinderelemente (12), mit denen die Tochterplatinen (DB) verbunden sind, in einer Reihe auf der Vorderseite der Platte (11) installiert sind und das Verbinderelement (12) der letzten Stufe, mit dem die Abschlußplatine (TB) verbunden ist, an der Rückseite der Platte (11) installiert ist.



Beschreibung

[0001] Die Erfindung betrifft eine Steuerplatine für industrielle Apparaturen, in denen ein Mikrocomputer verwendet wird, und insbesondere eine Konfiguration einer Hauptplatine für Busse, die zwischen Leiterplatten mit unterschiedlichen Funktionen eine Verbindung herstellen, sowie auf die Verbindungsstruktur hiervon.

Stand der Technik

[0002] Eine Hauptplatine für einen Bus zum Verbinden vieler funktionaler Leiterplatten wie etwa einer E/A-Karte, einer Speicherkarte und einer CPU-Karte (diese Karten werden, wenn sie mit einer Hauptplatine verbunden sind, "Tochterplatinen" genannt) über Verbinders und zum Ausführen einer Kommunikation zwischen diesen Tochterplatinen wird für viele industrielle Apparaturen einschließlich einer Meß- und Steuerapparatur und einer medizinischen Apparatur in großem Umfang verwendet. Die Normen für Busse, die für Hauptplatinen verwendet werden, sind in Industrienormen wie etwa der IEEE-Norm und der ICE-Norm spezifiziert worden, wobei viele verschiedene Hauptplatinen für Busse wie etwa eine Hauptplatine für einen VME-Bus und eine Hauptplatine für einen CPCI-Bus, die diesen Normen entsprechen, entsprechend der Größe der zu verbindenden Platine und der Anzahl von Steckplätzen in den Handel gelangt sind.

[0003] In einer solchen Hauptplatine für einen Bus (die auch "Backplane" oder Backboard" genannt wird) laufen über eine Busleitung, die auf der Hauptplatine ausgebildet ist, Hochfrequenz-Steuersignale. In neuartigen Systemen ist die Anzahl der Bits, die die Verarbeitungseinheit eines Mikrocomputers darstellt, von 16 Bits auf 32 Bits und auf 64 Bits gestiegen, ferner sind die Geschwindigkeit der Steuersignale ebenso wie die Frequenz mit steigender Referenztaktgeschwindigkeit angestiegen. Daher werden gesendete Hochfrequenzsignale an der Busleitung reflektiert, wobei diese Reflexionskomponente den Steuersignalen als Rauschen überlagert wird, was den stabilen Betrieb des Systems stört. Um solche Störungen in einer Hauptplatine für einen Bus, über den eine Hochgeschwindigkeitskommunikation erfolgt, zu verhindern, ist in der Nähe des letzten Steckplatzes der Busleitung eine Hochgeschwindigkeits-Schottkydioden-Anordnung (Abschlußwiderstand) angebracht worden, um Hochfrequenzsignale zu absorbieren, so daß das Reflexionsrauschen auf der Busleitung nicht erzeugt wird.

[0004] Die Anbringung des obigen Abschlußwiderstandes auf einer Hauptplatine erhöht jedoch die Anzahl der auf der Hauptplatine anzubringenden Komponenten, mit der Folge, daß der Anbringungsraum herkömmlicher Komponenten wie etwa Verbinders für

Kartenverbindungen, Kondensatoren und Anschlüsse abnimmt oder die Größe der Hauptplatine zunimmt.

[0005] Eine Lösung für dieses Problem besteht darin, eine kleine Leiterplatte mit einem Abschlußwiderstand in der gleichen Weise wie andere Tochterplatinen herzustellen und diese kleine Platine in den letzten Steckplatz auf der Hauptplatine einzusetzen. Bei dieser Lösung belegt jedoch eine kleine Platine mit einem Abschlußwiderstand (im folgenden auch Abschlußplatine genannt) den letzten Steckplatz auf der Hauptplatine, wodurch die Anzahl verfügbarer Steckplätze für den Nutzbetrieb verringert wird.

[0006] Aus der US 5 530 623 ist eine Leiterplatte bekannt, auf der mehrere Speichermodule montiert sind, die durch Daten- und Steuerübertragungsleitungen innerhalb der Leiterplatte miteinander verbunden sind. Miteinander in Zusammenhang stehende Speichermodule (wie z.B. SIMM-Speichermodule) werden nacheinander in entsprechende Speichersteckplätze, die auf der Leiterplatte angeordnet sind, eingesteckt, wodurch jeweils ein offener Schaltkreis einer Übertragungsleitung geschlossen wird. Auf diese Weise wird die Länge der Übertragungsleitung zum nächsten Steckplatz verlängert.

[0007] Die DE 197 23 876 beschreibt eine Hauptplatine, auf der mehrere Speichermodule in auf der Hauptplatine montierten Verbindern angeordnet sind. Zudem sind auf der Platine eine Takttausgabeschaltung und eine Speichersteuerung angeordnet. Eine erste Übertragungsleitung zum Übertragen des Taktsignals ist ausgehend von der Takttausgabeschaltung zu den Verbindern hin verlegt und eine zweite Übertragungsleitung ist ausgehend von der Speichersteuerung zu den Verbindern hin verlegt, wobei beide Übertragungsleitungen mit den Verbindern in Reihe geschaltet sind.

Aufgabenstellung

[0008] Der Erfindung liegt die Aufgabe zugrunde, eine Hauptplatine zu schaffen, bei der ein Abschlußwiderstand ohne Verringerung des Montagerraums der Hauptplatine oder ohne Erhöhung der Größe der Hauptplatine installiert werden kann und bei der ein Abschlußwiderstand ohne Verringerung der Anzahl verfügbarer Steckplätze installiert werden kann.

[0009] Diese Aufgabe wird gelöst durch eine Hauptplatine nach Anspruch 1. Weiterbildungen der Erfindung sind in den abhängigen Ansprüchen angegeben.

[0010] Eine Hauptplatine gemäß der Erfindung umfaßt mehrere Verbinderelemente (z. B. Steckverbinder), die an der Vorderseite der Platine installiert sind, und eine Busleitung für die Verbindung dieser mehre-

ren Verbinderelemente miteinander, um eine Verbindung mehrerer Tochterplatinen miteinander, die mit den mehreren Verbinderelementen verbunden sind, zu ermöglichen. Auf der Hauptplatine ist eine Abschlußplatine, die einen Abschlußwiderstand für die Verringerung des Reflexionsrauschens der Busleitung enthält, mit demjenigen der mehreren an der Vorderseite der Hauptplatine installierten Verbinderelemente verbunden, das sich an der letzten Stufe der Busleitung befindet.

[0011] Bei dieser Konfiguration ist ein Abschlußwiderstand (Hochgeschwindigkeits-Schottkydioden-Anordnung), der bisher in der Nähe des letzten Steckplatzes einer Hauptplatine installiert war, auf der Abschlußplatine installiert und mit dem Verbinderelement der letzten Stufe der Busleitung wie irgendeine weitere Tochterplatine verbunden. Da der Abschlußwiderstand von der Hauptplatine entfernt ist, kann entweder der Montageraum für andere Komponenten erhöht oder die Größe der Hauptplatine verringert werden.

[0012] Eine weitere Hauptplatine gemäß der Erfindung umfaßt wie die obenbeschriebene Hauptplatine mehrere Verbinderelemente, die an der Vorderseite der Platine installiert sind, und eine Busleitung zum Verbinden dieser mehreren Verbinderelemente miteinander, um eine Verbindung mehrerer Tochterplatinen miteinander, die mit den mehreren Verbinderelementen verbunden sind, zu ermöglichen. In dieser Hauptplatine ist ein Verbinderelement (z. B. ein Steckverbinder) an der Stelle, an der eine Abschlußplatine, die einen Abschlußwiderstand für die Verringerung des Reflexionsrauschens der Busleitung umfaßt, angeschlossen ist, auf der Rückseite desjenigen der mehreren an der Vorderseite der Hauptplatine installierten Verbinderelemente installiert, das sich an der letzten Stufe der Busleitung befindet.

[0013] Bei dieser Konfiguration ist ein Abschlußwiderstand, der bisher auf der Hauptplatine installiert war, auf der Abschlußplatine installiert, die ihrerseits wie irgendeine andere Tochterplatine mit demjenigen Verbinderelement verbunden ist, das auf der Rückseite des Verbinderelements an der letzten Stufe der Busleitung installiert ist. Da der Abschlußwiderstand von der Hauptplatine entfernt ist, kann entweder der Montageraum für andere Komponenten erhöht oder die Größe der Hauptplatine verringert werden. Auch bei dieser Konfiguration belegt die Abschlußplatine nicht den an der Vorderseite der Hauptplatine angebrachten Abschlußsteckplatz, so daß sämtliche Steckplätze auf der Vorderseite der Hauptplatine für den Anschluß von Nutz-Tochterplatinen verwendet werden können, so daß die Steckplätze effektiv genutzt werden können.

[0014] Vorzugsweise ist die mit der Hauptplatine zu verbindende Abschlußplatine in der Weise installiert,

daß die Komponentenmontagefläche der Karte der Abschlußplatine zu den anderen Tochterplatinen, die mit der Hauptplatine zu verbinden sind, parallel ist. Bei dieser Konfiguration ist die Abschlußplatine parallel zu den anderen Tochterplatinen installiert, so daß die Abschlußplatine die Montage der anderen Tochterplatinen nicht stört und die Abmessung in Breitenrichtung (Abmessung in Richtung der Anordnung der mehreren Steckplätze des diese Hauptplatine aufweisenden Systems) verringert werden kann, wodurch ein kompaktes System geschaffen werden kann.

[0015] Wenn der Verbindungsanschluß der Abschlußplatine an der Rückseite der Hauptplatine installiert ist, ist die Abschlußplatine, die mit der Hauptplatine verbunden werden soll, vorzugsweise so konfiguriert, daß die Komponentenmontagefläche der Karte der Abschlußplatine zur Hauptplatine parallel ist. Bei dieser Konfiguration steht die Abschlußplatine nicht von Rückseite der Hauptplatine vor, weshalb die Abmessung in Tiefenrichtung der Hauptplatine (Dickenrichtung des Systems) verringert werden kann, wodurch ein kompaktes System geschaffen werden kann.

[0016] Der Anwendungsbereich der Erfindung wird aus der folgenden genauen Beschreibung deutlicher. Selbstverständlich werden jedoch die genaue Beschreibung und die spezifischen Beispiele unter Angabe bevorzugter Ausführungsformen der Erfindung lediglich zur Erläuterung angegeben, da verschiedene Änderungen und Abwandlungen innerhalb des Erfindungsgedankens und des Umfangs der Erfindung dem Fachmann anhand dieser genauen Beschreibung deutlich werden.

Ausführungsbeispiel

[0017] Weitere Merkmale und Vorteile der Erfindung werden deutlich beim Lesen der folgenden Beschreibung bevorzugter Ausführungsformen, die auf die beigefügte Zeichnung Bezug nimmt; es zeigen:

[0018] [Fig. 1](#) eine perspektivische Ansicht einer Konfiguration einer Hauptplatine der Erfindung;

[0019] [Fig. 2](#) eine Vorderansicht der Hauptplatine nach [Fig. 1](#);

[0020] [Fig. 3](#) eine Draufsicht zur Erläuterung eines Verbindungszustands von Tochterplatinen und einer Abschlußplatine mit der Hauptplatine;

[0021] [Fig. 4](#) eine vierseitige Ansicht zur Darstellung einer Abschlußplatine, die mit der Hauptplatine verbunden werden soll;

[0022] [Fig. 5](#) eine Draufsicht zur Erläuterung eines Verbindungszustands von Tochterplatinen und einer

Abschlußplatine mit einer weiteren Hauptplatine;

[0023] [Fig. 6](#) eine vierseitige Ansicht zur Darstellung einer Konfiguration der in [Fig. 5\(A\)](#) gezeigten Abschlußplatine TB₂; und

[0024] [Fig. 7](#) eine vierseitige Ansicht zur Darstellung einer Konfiguration der in [Fig. 5\(B\)](#) gezeigten Abschlußplatine TB₃.

[0025] [Fig. 1](#) ist eine perspektivische Ansicht einer Hauptplatine MB (Hauptplatine für einen CPCI-Bus) gemäß der Erfindung, während [Fig. 2](#) eine Vorderansicht dieser Hauptplatine MB ist. Die Hauptplatine MB umfaßt eine Leiterplatte **11**, Steckverbinder **12**, die mehrere Steckplätze zum Anschließen von Tochterplatinen (in diesem Beispiel acht Steckplätze) bilden und auf der Vorderseite (Verbindermontagefläche) der Platte **11** installiert sind, einen Stromversorgungsanschluß **13**, der an der Rückseite der Leiterplatte **11** installiert ist und über den die Versorgung mit mehreren Spannungen und/oder die Erdung erfolgt, sowie montierte Komponenten wie etwa einen Leitungsfiter-Kondensator und Jumper-Stifte (nicht gezeigt).

[0026] Die Steckverbinder **12**, die die einzelnen Steckplätze S1-S8 bilden, umfassen jeweils einen P1-Verbinder mit 7 Reihen in Querrichtung × 25 Spalten in Längsrichtung einer Stiftmatrix sowie einen P2-Verbinder mit 7 Zeilen in Querrichtung × 22 Spalten in Längsrichtung einer Stiftmatrix, die vertikal verbunden und zu einem einzigen Steckverbinder integriert sind, wie in [Fig. 2](#) gezeigt ist. In dem P1-Verbinder, der am Boden angeschlossen ist, ist unter Verwendung der drei mittleren Spalten der 25 Spalten in Längsrichtung ein Einschubfehler-Verhinderungskeil K_p installiert, so daß eine in vertikaler Richtung umgekehrte Verbindung verhindert wird, wenn eine Tochterplatine angeschlossen wird.

[0027] Die Leiterplatte **11** besitzt eine Schichtstruktur, die beispielsweise zehn Verdrahtungsschichten umfaßt, wobei sich auf jeder Schicht eine gedruckte Verdrahtung befindet und auf jeder Schicht eine Busleitung, die die Stiftzeilen jedes Steckplatzes (Steckverbinders) verbindet, ausgebildet ist, etwa ausgehend von der Vorderseite der Platte eine Masseverdrahtungsschicht, eine Busleitungs-Verdrahtungsschicht einer Zeile und einer c-Zeile und eine V(E/A)-Busleitungsverdrahtungsschicht.

[0028] Auf der Hauptplatine für einen Bus mit dieser Struktur sind funktionale Platinen (Tochterplatinen) DB gemäß der Systemkonfiguration in entsprechende Steckplätze eingesteckt. Diese funktionalen Platinen umfassen eine CPU-Platine zum Steuern des Gesamtsystems, eine E/A-Karte für Eingabe- und Ausgabeoperationen mit externen Vorrichtungen, eine Speicherkarte zum Speichern spezifischer Wer-

te von Sequenzen und des Systems sowie eine Graphikkarte zum Ausführen arithmetischer Verarbeitungen für die Anzeige dreidimensionaler Bilder. Diese Tochterplatinen DB kommunizieren miteinander über eine in der Leiterplatte **11** der Hauptplatine MB ausgebildete Busleitung, so daß sie als ein integriertes System arbeiten.

[0029] Auf der Busleitung der Hauptplatine werden in jeder Signalleitungsschicht oftmals Hochgeschwindigkeits- und Hochfrequenzsignale gesendet/empfangen, so daß am Abschlußabschnitt der Busleitung eine Hochgeschwindigkeits-Schottkydioden-Anordnung (Abschlußwiderstand) installiert sein muß, damit die Reflexion der gesendeten Hochfrequenzsignale nicht auftritt. Deswegen wird eine vorgegebene Regel für die Steckplatzeinschubpositionen der Tochterplatinen DB für die Hauptplatine definiert, um die Laufrichtung der Signale zu definieren. Mit anderen Worten, eine CPU-Platine für die Ausführung einer Hochgeschwindigkeits-Arithmetikverarbeitung und zum Senden eines Referenztakts an jede Tochterplatine wird in dem am weitesten stromaufseitig befindlichen Steckplatz installiert, wobei dieser Steckplatz als Systemsteckplatz definiert ist, während das andere Ende, d. h. der am weitesten stromabseitig befindliche Steckplatz, als Abschlußsteckplatz definiert ist.

[0030] [Fig. 2](#) zeigt eine Hauptplatine, bei der das linke Ende der Systemsteckplatz S1 ist und das rechte Ende der Abschlußsteckplatz S8 ist. Die Hauptplatine MB der Erfindung besitzt keinen Abschlußwiderstand, der wie in einer herkömmlichen Hauptplatine in der Nähe des Abschlußsteckplatzes (S8 in dieser Ausführungsform) installiert ist.

[0031] [Fig. 3](#) zeigt eine Hauptplatine MB₁ gemäß einer bevorzugten Ausführungsform der erfindungsgemäßen Hauptplatine MB in einer Draufsicht der Hauptplatine nach [Fig. 2](#), wobei die Anschlußbeziehung mit anderen Tochterplatinen DB dargestellt ist. Wie in [Fig. 3](#) gezeigt ist, bildet die Hauptplatine MB₁ ein integriertes System, in dem die obengenannten Tochterplatinen DB₁ bis DB₇ mit unterschiedlichen Funktionen über Verbinder mit der Hauptplatine verbunden sind. In dem Abschlußsteckplatz S8 auf der Hauptplatine MB₁ ist über einen Verbinder eine Abschlußplatine TB₁, auf der eine Hochgeschwindigkeits-Schottkydiode angebracht ist, angeschlossen.

[0032] [Fig. 4](#) zeigt eine vierseitige Ansicht der Abschlußplatine TB₁, die einen Aufnahmeverbinder **21**, der mit Steckverbindern **12** verbunden werden kann, die jeden Steckplatz der Hauptplatine MB₁ bilden, und eine Abschlußwiderstandskarte **30** umfaßt. Der Aufnahmeverbinder **21** enthält einen J1-Verbinder mit 5 Zeilen in Querrichtung × 25 Spalten in Längsrichtung einer Kontaktmatrix sowie einen J2-Verbinder mit 5 Zeilen in Querrichtung × 22 Spalten in Längsrichtung einer Kontaktmatrix, die vertikal ver-

bunden sind und zu einem einzigen Aufnahmeverbinder integriert sind, wie in [Fig. 4](#) gezeigt ist. In dem J1-Verbinder, der am Boden angeschlossen ist, ist der Einschubfehler-Verhinderungskeil K_R unter Verwendung der drei mittleren Spalten der 25 Spalten in Längsrichtung angebracht, wobei dieser Keil K_R mit dem Keil K_p , der am Steckverbinder **12** der Hauptplatine MB_1 installiert ist, verbunden ist, so daß eine vertikal umgekehrte Verbindung verhindert wird, wenn die Abschlußplatine (Tochterplatine) angeschlossen wird. In jedem Steckverbinder sind die Zeilen an beiden Enden (v-Zeile und f-Zeile) Stiftzeilen, die nicht verwendet werden.

[0033] Die Abschlußwiderstandskarte **30** umfaßt eine kompakte Leiterplatte **31**, Hochgeschwindigkeits-Schottkydioden **32** (U1-U7 in [Fig. 4](#)), die auf der Platte angebracht sind, und Chip-Kondensatoren **33** (C1-C9 in [Fig. 4](#)), die Hochfrequenzsignale absorbieren, die an jede Busleitungsschicht gesendet werden, damit eine Stirnflächenreflexion nicht auftritt. Die Abschlußwiderstandskarte **30** umfaßt wie andere Tochterplatten Abschlußanordnungen und wird parallel zu den anderen Tochterplatten DB_1 - DB_7 installiert, indem sie mit dem Aufnahmeverbinder **21** mittels Lötens senkrecht zur Hauptplatine MB_1 mit dieser verbunden wird.

[0034] Wie oben erwähnt, ist die Hauptplatine MB_1 durch Verbinden der Abschlußplatine TB_1 mit dem letzten Steckplatz S8 der mehreren Steckplätze S1-S8 für die Verbindung von Tochterplatten über einen Verbinder konfiguriert, um die Reflexion der Busleitung zu verhindern. Daher ist es nicht notwendig, den Abschlußwiderstand direkt an der Hauptplatine zu installieren, wodurch entweder der Montage-raum auf der Hauptplatine erhöht oder die Größe der Hauptplatine verringert werden können. Die Abschlußplatine TB_1 ist parallel zu anderen Tochterplatten DB_1 - DB_7 installiert. Somit stört die Abschlußplatine TB_1 die anderen Tochterplatten nicht und steht nicht zur anderen Seite oder in Tiefenrichtung der Hauptplatine MB_1 vor, so daß das System kompakte Abmessungen besitzt.

[0035] Wie aus der obigen Beschreibung hervorgeht, ist die Abschlußplatine TB_1 in bezug auf die anderen Tochterplatten auf der Abschlußseite installiert. Wenn somit fünf Tochterplatten DB_1 bis DB_5 , die beispielsweise ein System bilden, vorhanden sind, kann die Abschlußplatine TB_1 mit dem Steckplatz S8 wie in der obigen Ausführungsform verbunden werden, sie kann jedoch ebenso mit den Steckplätzen S6 oder S7 verbunden werden. Dadurch wird die Flexibilität der Abschlußplatten-Installation unter Verwendung eines Aufnahmeverbinders **21** erweitert.

[0036] Die [Fig. 5\(A\)](#) und [Fig. 5\(B\)](#) zeigen in Draufsichten eine Hauptplatine MB_2 gemäß einer weiteren

bevorzugten Ausführungsform der Hauptplatine MB , in der die Anschlußbeziehungen mit anderen Tochterplatten DB wie in [Fig. 4](#) dargestellt sind. Wie die [Fig. 5\(A\)](#) und [Fig. 5\(B\)](#) zeigen, bildet die Hauptplatine MB_2 ein integriertes System, in dem die Tochterplatten DB_1 bis DB_8 mit den obenerwähnten Funktionen in die Steckplätze S1-S8 auf der Vorderseite der Hauptplatine MB_2 über Verbinder eingesetzt sind. Auf der Rückseite der Hauptplatine MB_2 ist ein Steckverbinder **15** mit P1- und P2-Verbindern Rücken an Rücken mit dem Steckverbinder des Abschlußsteckplatzes S8 installiert und an die Hauptplatine in der Weise angelötet, daß die Stiftmatrix zum Steckplatz S8 spiegelsymmetrisch ist. Eine Abschlußplatine TB_2 oder TB_3 für die Montage der Hochgeschwindigkeits-Schottkydioden-Anordnung ist mit dem Steckplatz S9 über den Steckverbinder **15** verbunden.

[0037] [Fig. 6](#) zeigt eine vierseitige Ansicht der Abschlußplatine TB_2 nach [Fig. 5\(A\)](#), wobei die Abschlußplatine TB_2 einen Aufnahmeverbinder **22** und eine Abschlußwiderstandskarte **30** umfaßt, die derjenigen, die oben beschrieben worden ist, völlig gleicht. Der Aufnahmeverbinder **22** umfaßt einen J1-Verbinder und einen J2-Verbinder, die dem Aufnahmeverbinder **21** der obigen Ausführungsform völlig gleichen. In dem Aufnahmeverbinder **22** sind der J1-Verbinder und der J2-Verbinder des Aufnahmeverbinders **21** um 180° gedreht, wobei das Drehzentrum die Achse ist, die durch das Zentrum der Verbindungsstirnfläche des Verbinders verläuft und zur Verbindungsstirnfläche senkrecht ist (für den J1-Verbinder ist diese Achse in den [Fig. 4](#) und [Fig. 6](#) durch P gezeigt), wobei in diesem Zustand der Aufnahmeverbinder **22** mit der Abschlußwiderstandskarte **30** aus der Richtung, die der obenerwähnten ersten Ausführungsform entgegengesetzt ist, verlötet wird, um einen integrierten Aufnahmeverbinder **22** zu schaffen.

[0038] Der Aufnahmeverbinder **22** und die Abschlußplatine TB_2 mit dieser Konfiguration sind zu dem Aufnahmeverbinder **21** bzw. zu der Abschlußplatine TB_1 (oder den Tochterplatten), die im Steckplatz S8 auf der Vorderseite der Hauptplatine installiert sind, spiegelsymmetrisch. Die P1- und P2-Verbinder (Steckverbinder), die im Steckplatz S9 auf der Rückseite der Hauptplatine installiert sind, sind ebenso wie die J1- und J2-Verbinder gedreht, so daß die P1- und P2-Verbinder zum Steckverbinder **12** des Steckplatzes S8 im wesentlichen spiegelsymmetrisch sind, wodurch die Kompatibilität bei der Keilverbindung aufrechterhalten wird.

[0039] Bei der wie oben konfigurierten Hauptplatine MB_2 ist der Steckplatz S9, der zum Steckplatz auf der Vorderseite der Platine im wesentlichen spiegelsymmetrisch ist, auf der Rückseite des letzten Steckplatzes S8 ausgebildet, wobei die Abschlußplatine TB_2 , die eine Reflexion am Abschluß jeder Busleitungsschicht verhindert, mit dem Steckplatz S9 verbunden

ist. Da es nicht notwendig ist, den Abschlußwiderstand auf der Hauptplatine anzubringen, können entweder der Montageraum auf der Hauptplatine erhöht oder die Größe der Hauptplatine verringert werden. Außerdem ist diese Abschlußplatine TB₂ auf der Rückseite der Hauptplatine MB₂ installiert, weshalb sämtliche Steckplätze effektiv genutzt werden können, ohne daß ein Steckplatz (S1-S8) auf der Vorderseite der Hauptplatine belegt wird.

[0040] Fig. 7 zeigt eine vierseitige Ansicht der Abschlußplatine TB₃ nach Fig. 5(B), die einen Aufnahmeverbinder 23 und eine Abschlußwiderstandskarte 30 umfaßt, wobei die letztere jenen der obigen Ausführungsformen völlig gleicht. Der Aufnahmeverbinder 23 umfaßt einen J11-Verbinder und einen J21-Verbinder, die die gleichen Kontakt- und Keilanordnungen wie der obenerwähnte Aufnahmeverbinder 22 besitzen. Dieser Aufnahmeverbinder 23 ist in einer Ebene ausgebildet, wobei die Verbindungsebene mit der Abschlußwiderstandskarte 30 zur Verbinderverbindungsachse senkrecht ist und wobei der Aufnahmeverbinder 23 mit der Abschlußwiderstandskarte 30 verlötet ist, um einen integrierten Aufnahmeverbinder 23 zu schaffen.

[0041] Die Abschlußplatine TB₃, die diese Konfiguration besitzt, ist mit dem Steckverbinder 15 des Steckplatzes S9 verbunden, der auf der Rückseite der Hauptplatine MB₂ installiert ist, so daß die Abschlußwiderstandskarte 30 parallel zur Hauptplatine 11 installiert ist und die Hauptplatine MB₂ gemäß diesem Format konfiguriert ist. Daher kann eine Wirkung ähnlich jener erzielt werden, die in den in den Fig. 5(A) und Fig. 6 gezeigten Ausführungsformen erhalten werden, indem die Größe des Systems durch Verringern der Tiefe der Hauptplatine verringert werden kann.

[0042] Wie aus der obigen Beschreibung hervorgeht, können erfindungsgemäß die Steckverbinder 12 und 15, die an der Hauptplatine installiert werden sollen, unter Verwendung derselben P1- und P2-Verbinder in jeder Ausführungsform konfiguriert werden, ferner kann die Abschlußwiderstandskarte 30, die jede Abschlußplatine TB₁ bis TB₃ bildet, unter Verwendung derselben Platine konfiguriert werden. Daher kann eine hochgradig flexible Hauptplatine mit einer einfachen Konfiguration je nach zu konfigurierendem System geschaffen werden.

[0043] Nachdem die Erfindung nun beschrieben worden ist, ist klar, daß sie in vielen verschiedenen Weisen ausgeführt werden kann. Diese Abwandlungen werden nicht als Abweichung vom Erfindungsgedanken und vom Umfang der Erfindung angesehen, statt dessen sollen alle derartigen Abwandlungen, die für den Fachmann offensichtlich sind, im Umfang der folgenden Ansprüche enthalten sein.

[0044] Diese Anmeldung beansprucht die Priorität von JP 11-213971-A, eingereicht am 28. Juli 1999, die hiermit durch Literaturhinweis eingefügt ist.

Patentansprüche

1. Hauptplatine, mit einer Platte (11), mehreren Verbinderelementen (12), die auf der Platte (11) installiert sind, und einer Busleitung, die auf der Platte (11) ausgebildet ist, um die mehreren Verbinderelemente (12) miteinander zu verbinden, um mehrere Tochterplatinen (DB), die mit den mehreren Verbinderelementen (12) verbunden sind, über die Busleitung miteinander zu verbinden, **dadurch gekennzeichnet**, dass mit einem Verbinderelement (12) der letzten Stufe der Busleitung unter den mehreren Verbinderelementen (12) eine Abschlußplatine (TB) verbunden ist, die einen Abschlußwiderstand besitzt, um das Reflexionsrauschen der Busleitung zu verringern, wobei die mehreren Verbinderelemente (12), mit denen die Tochterplatinen (DB) verbunden sind, in einer Reihe auf der Vorderseite der Platte (11) installiert sind und das Verbinderelement (12) der letzten Stufe, mit dem die Abschlußplatine (TB) verbunden ist, an der Rückseite der Platte (11) installiert ist.

2. Hauptplatine nach Anspruch 1, dadurch gekennzeichnet, dass das Verbinderelement (12) der letzten Stufe Rücken an Rücken zu demjenigen Verbinderelement (12) installiert ist, welches von den in einer Reihe auf der Vorderseite der Platte (11) installierten Verbinderelementen (12) an der letzten Stufe der Busleitung positioniert ist.

3. Hauptplatine nach Anspruch 1, dadurch gekennzeichnet, dass die Tochterplatinen (DB) und die Abschlußplatine (TB) sich in einer Richtung senkrecht zur Hauptplatine (MB) erstrecken, wenn sie mit den Verbinderelementen (12) verbunden sind.

4. Hauptplatine nach Anspruch 1, dadurch gekennzeichnet, dass die Tochterplatinen (DB) sich in einer Richtung senkrecht zur Hauptplatine (MB) erstrecken, wenn sie mit den Verbinderelementen (12) verbunden sind, und die Abschlußplatine (TB) sich in einer Richtung parallel zur Hauptplatine (MB) erstreckt, wenn sie mit dem Verbinderelement (12) verbunden ist.

5. Hauptplatine nach Anspruch 1, dadurch gekennzeichnet, dass an der am weitesten stromaufwärtigen Position der Busleitung in bezug auf die mehreren Verbinderelemente (12) eine Tochterplatine (DB) angeschlossen ist, die eine CPU-Karte zum Ausführen von Hochgeschwindigkeits-Arithmetikverarbeitungen und zum Senden von Referenztaktsignalen an jede Tochterplatine (DB) umfaßt.

6. Hauptplatine nach Anspruch 1, dadurch gekennzeichnet, dass die mehreren Verbinderelemente

(12) einschließlich des Verbinderelements (12) der letzten Stufe in einer Reihe auf der Vorderseite der Platte (11) installiert sind und das Verbinderelement (12) der letzten Stufe an der Endposition der Platte (11) installiert ist.

Es folgen 6 Blatt Zeichnungen

Fig. 1

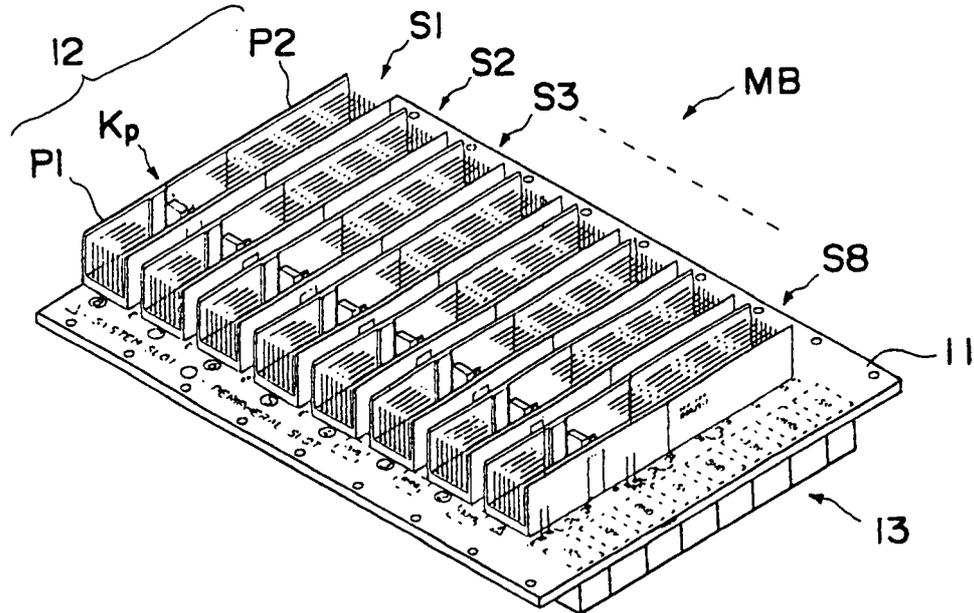


Fig. 2

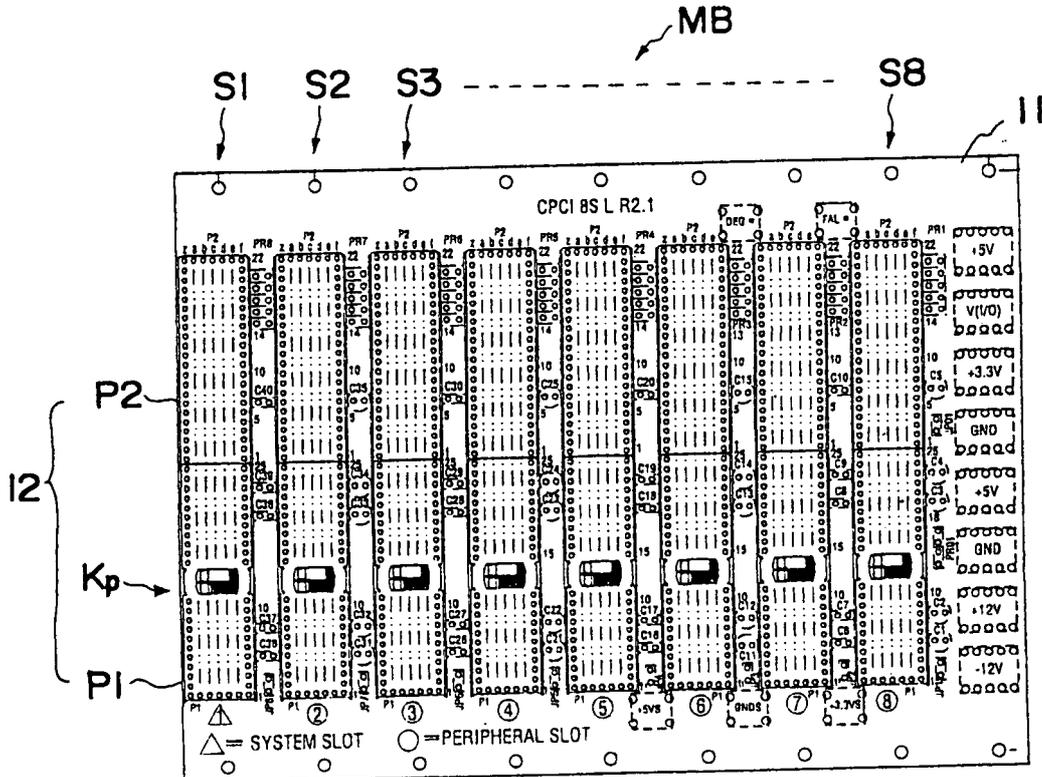


Fig. 3*

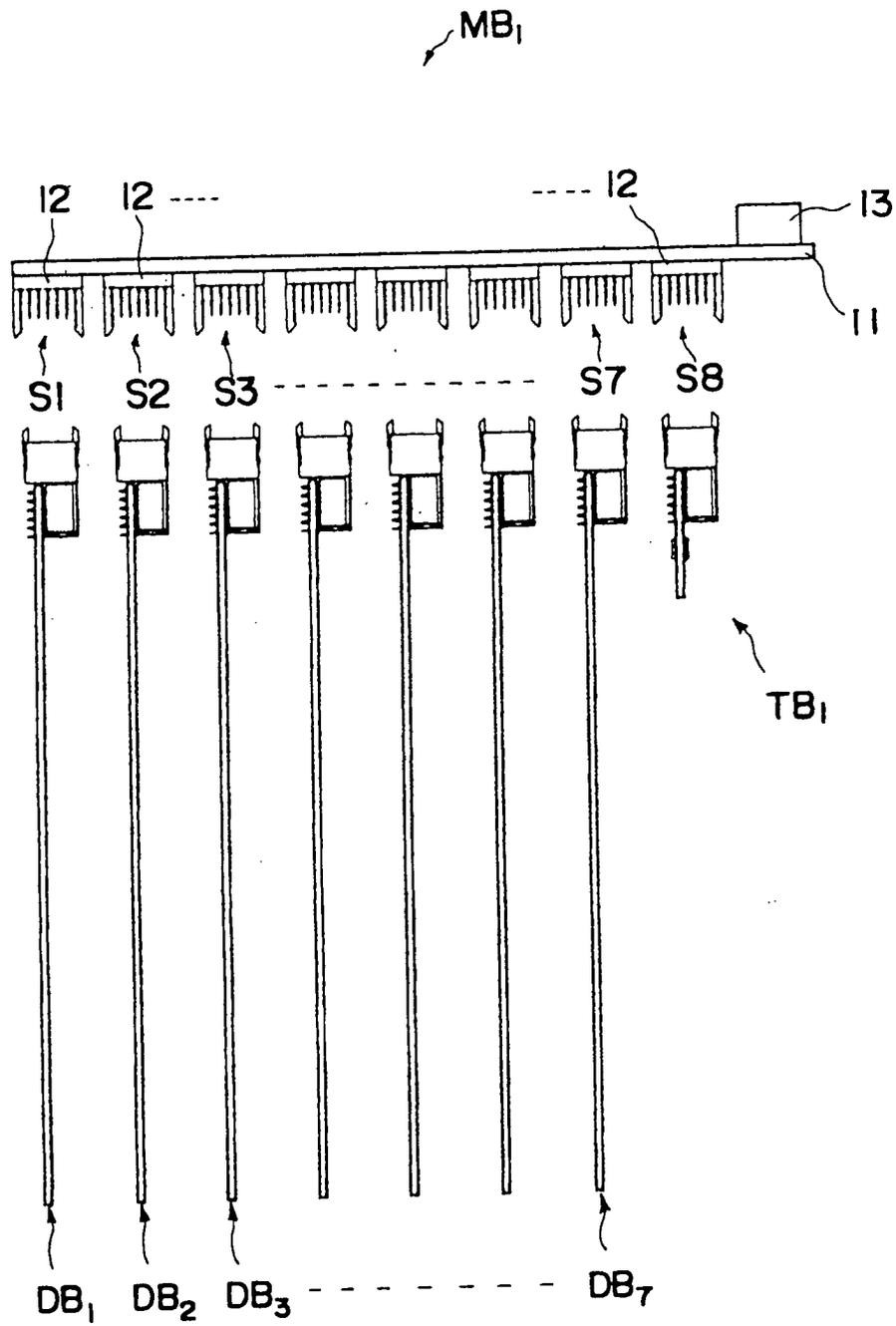


Fig. 4

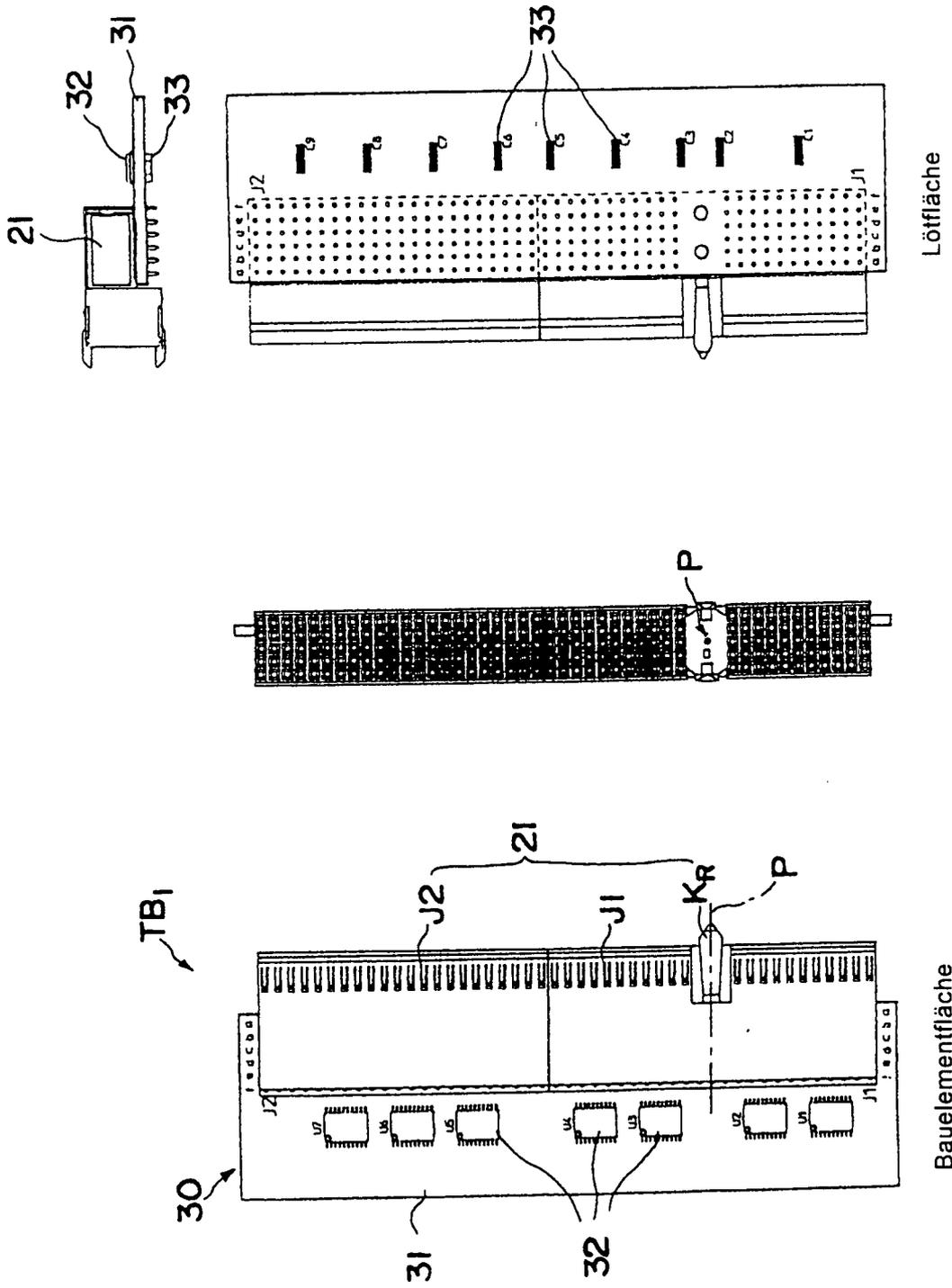


Fig. 5(A)

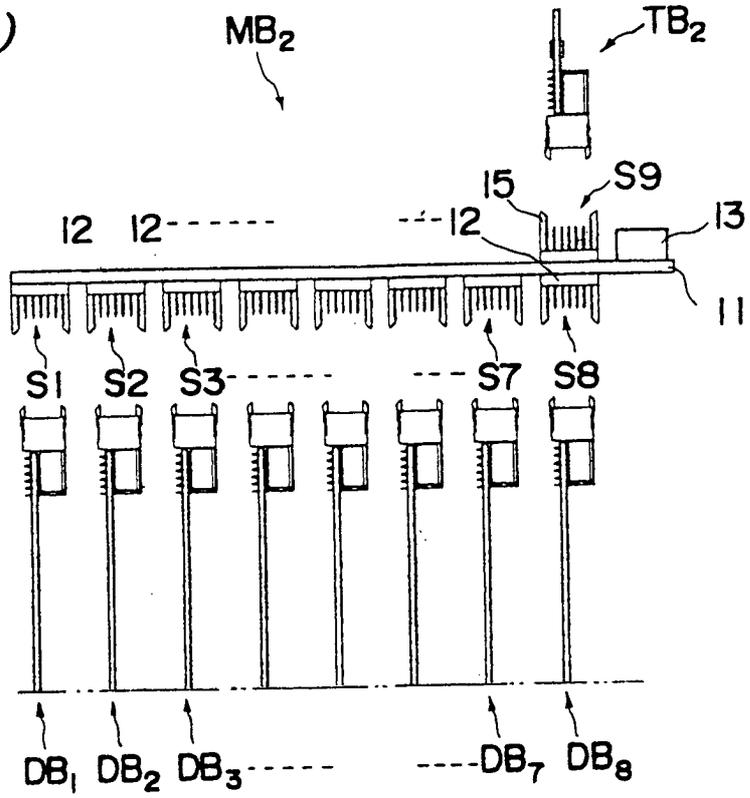


Fig. 5(B)

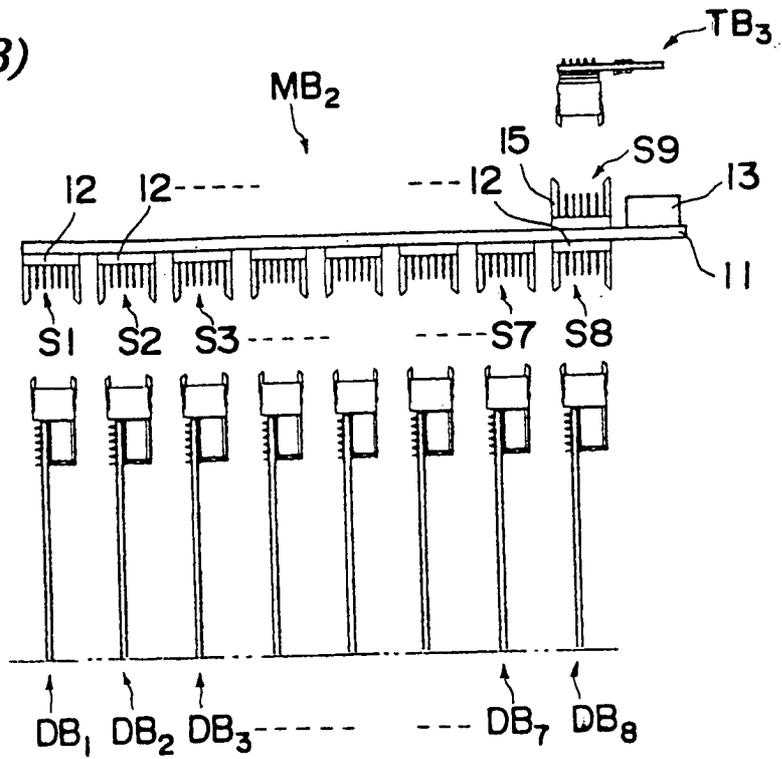


Fig. 6

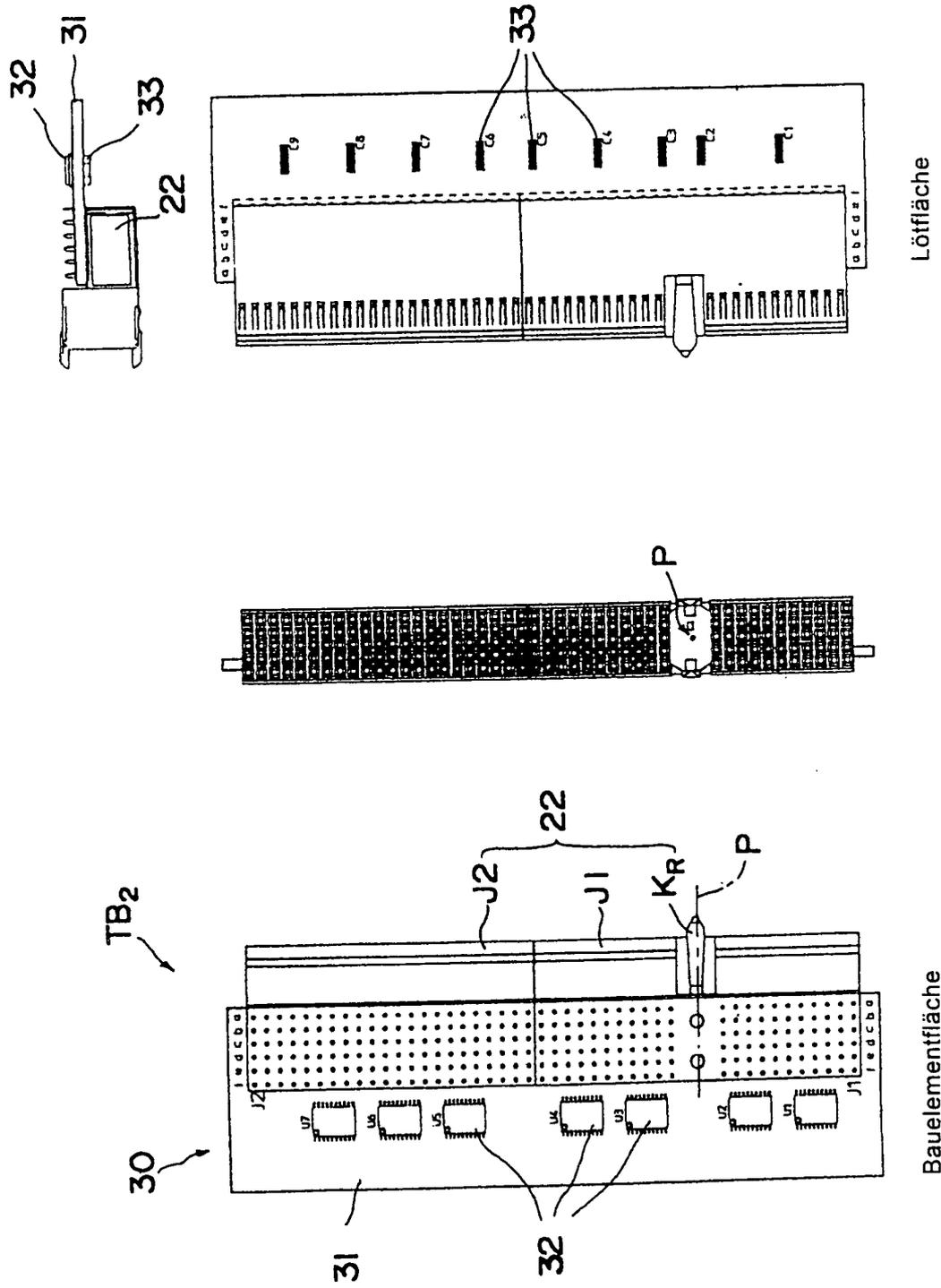


Fig. 7

